



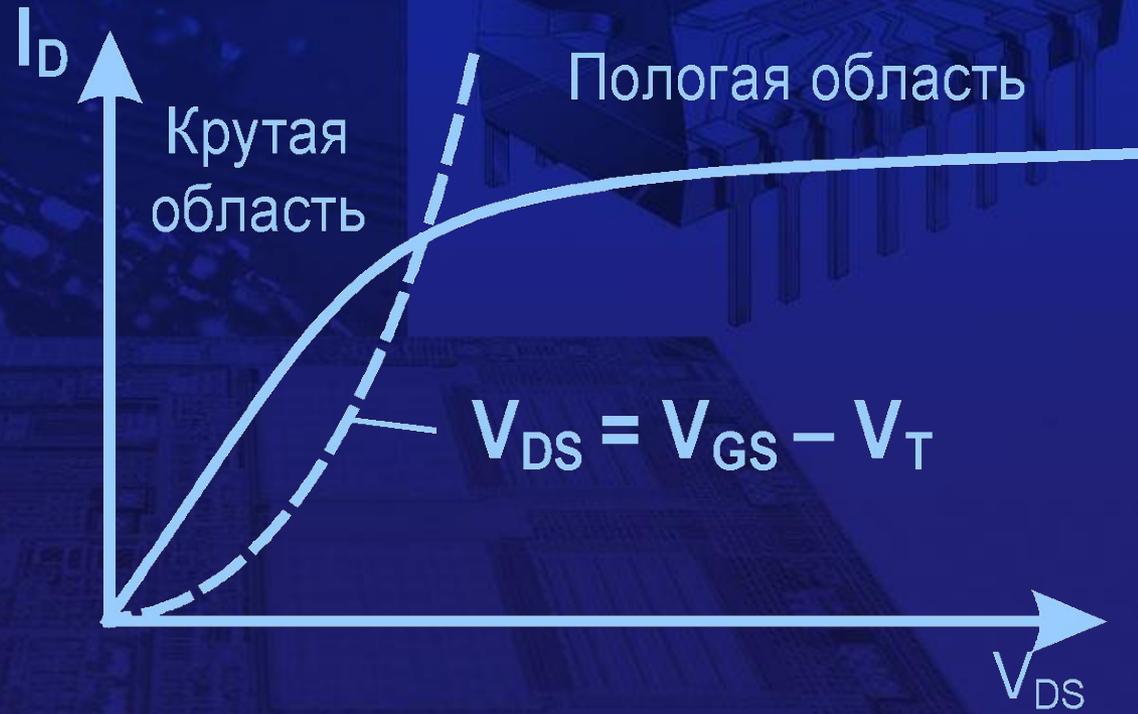
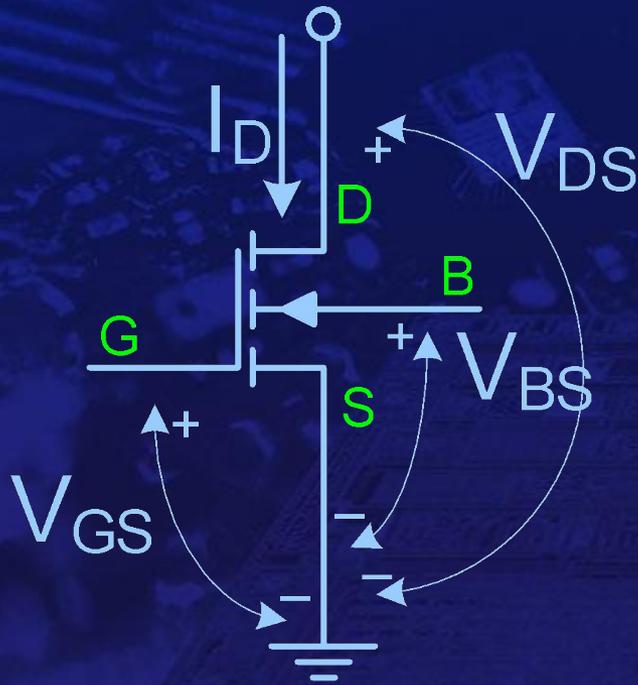
# Лекция 12

*Статические и динамические  
характеристики цифровых  
КМДП-схем*

# Цели и задачи

- Изучение функционирования цифровых КМДП-схем на примере КМДП-инвертора.
- Изучение статических и динамических характеристик. Передаточная характеристика КМДП-инвертора.
- Паразитный эффект тиристорной защелки в КМДП-структурах.
- Логика на проходных транзисторах.

# МДП-транзистор и его ВАХ



Крутая область  $I_D = \frac{k}{2} [2(V_{GS} - V_T) V_{DS} - V_{DS}^2], V_{GS} \geq V_T, V_{DS} \leq V_{GS} - V_T$

Пологая область  $I_D = \frac{k}{2} [V_{GS} - V_T]^2, V_{GS} \geq V_T, V_{DS} \geq V_{GS} - V_T$

$k_p = \beta_p = \mu_p C_{OX} \left( \frac{W}{L} \right)$  – Коэффициент усиления

# Статические параметры цифровых схем

- Напряжение питания:  $V_{dd}$ , В
- Уровень логических «0» и «1»:  $V_1$  и  $V_0$ , В
- Логический размах сигнала:  $\Delta V_{л} = V_1 - V_0$ , В
- Статическая потребляемая мощность,

$$P_{\text{стат}} = V_{dd}^2/R, \text{ Вт}$$

- Коэффициент разветвления по выходу:  $F_o$
- Коэффициент объединения по входу:  $F_i$
- Величины входных и выходных токов:

$$I_{\text{вх}} \text{ и } I_{\text{вых}}, \text{ А}$$

- Температурный диапазон:  $T$ , °С

# Динамические параметры цифровых схем

- Тактовая частота:  $f$ , Гц
- Время задержки переключения из «0» в «1»:  $t_{зд}^{01}$ , с
- Время задержки переключения из «1» в «0»:  $t_{зд}^{10}$ , с
- Среднее время задержки переключения:

$$t_{зд.ср} = (t_{зд}^{01} + t_{зд}^{10})/2, \text{ с}$$

- Динамическая потребляемая мощность:

$$P_{дин} = C_n (\Delta V_{л})^2 f, \text{ Вт}$$



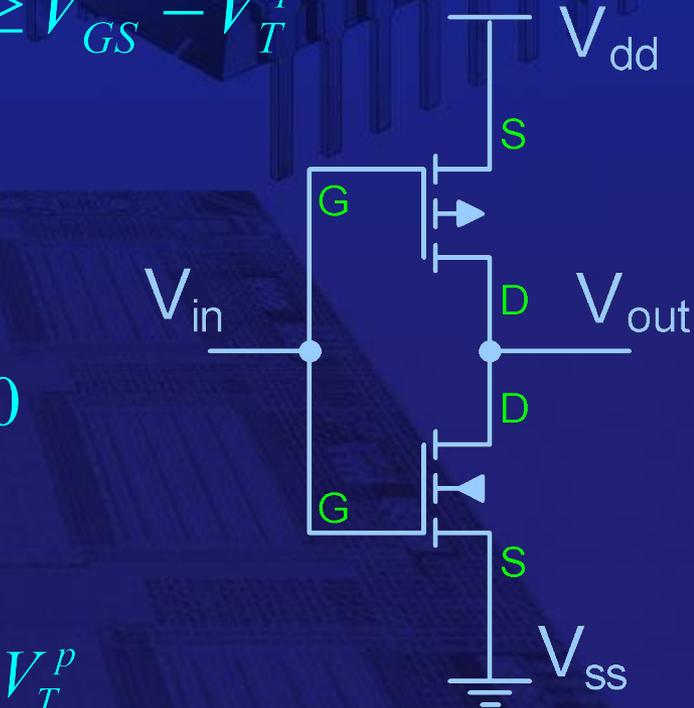
# Ток стока для р-транзистора в инверторе

$$I_D^P = \begin{cases} \frac{\beta_p}{2} [2(V_{GS} - V_T^P) - V_{DS}] V_{DS}, & V_{DS} \geq V_{GS} - V_T^P \\ \frac{\beta_p}{2} [V_{GS} - V_T^P]^2, & V_{DS} < V_{GS} - V_T^P \end{cases}$$

$$V_{B\Delta X} = V_{DD} - V \leq 0, \quad V_{GS} = V_{DD} - V \leq 0$$

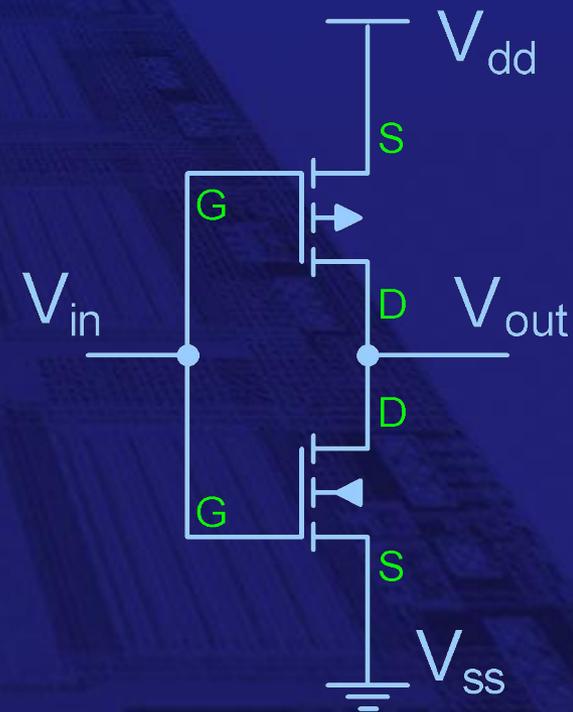
$$I_D^P = \begin{cases} \frac{\beta_p}{2} (V_{BX} - V_{DD} - V_T^P)^2, & V_{B\Delta X} < V_{BX} - V_T^P \\ \frac{\beta_p}{2} [2(V_{BX} - V_{DD} - V_T^P) - (V_{B\Delta X} - V_{DD})] (V_{B\Delta X} - V_{DD}), & \end{cases}$$

$$V_{B\Delta X} \geq V_{BX} - V_T^P$$

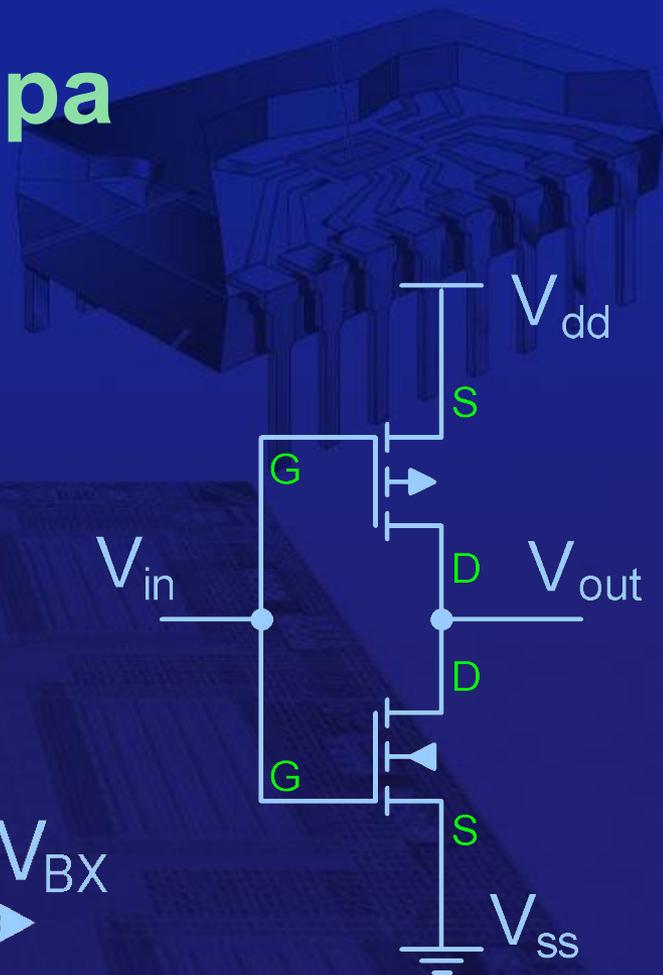
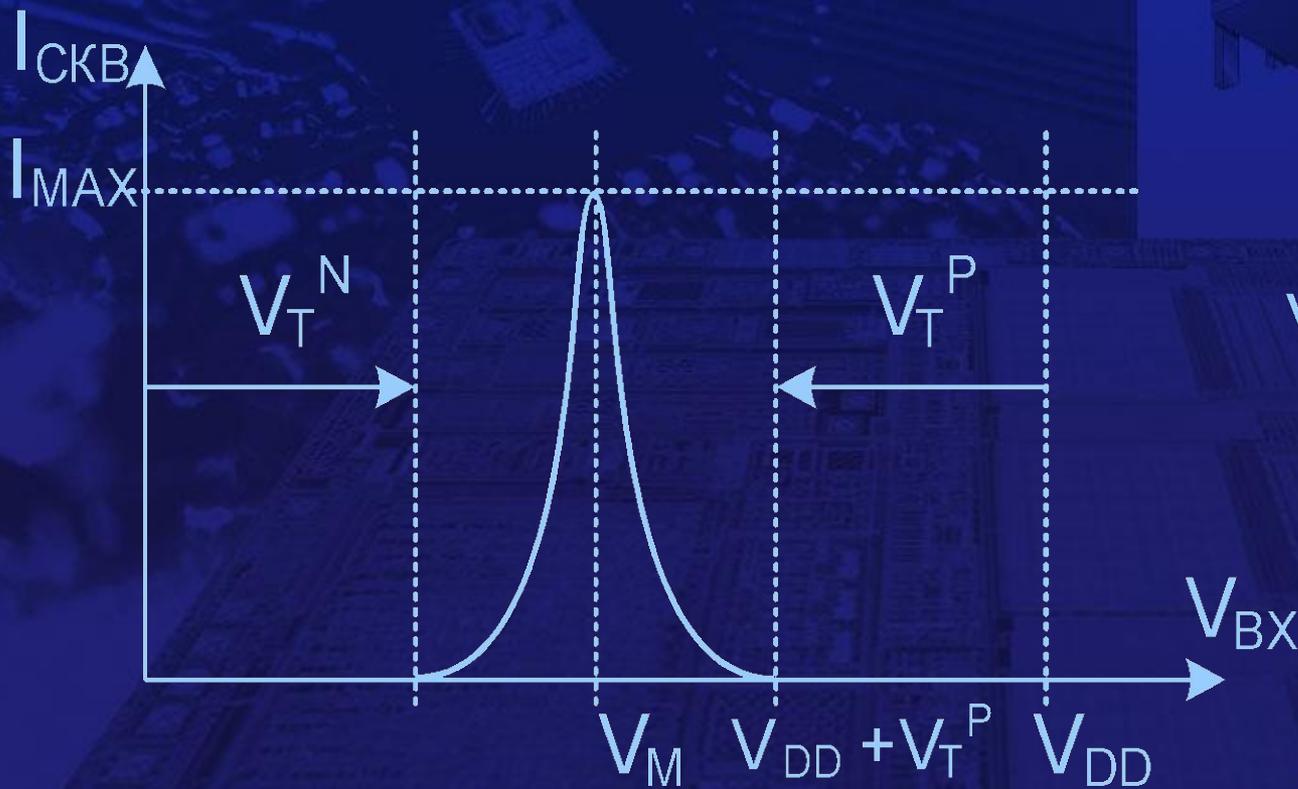


# Ток стока для n-транзистора в инверторе

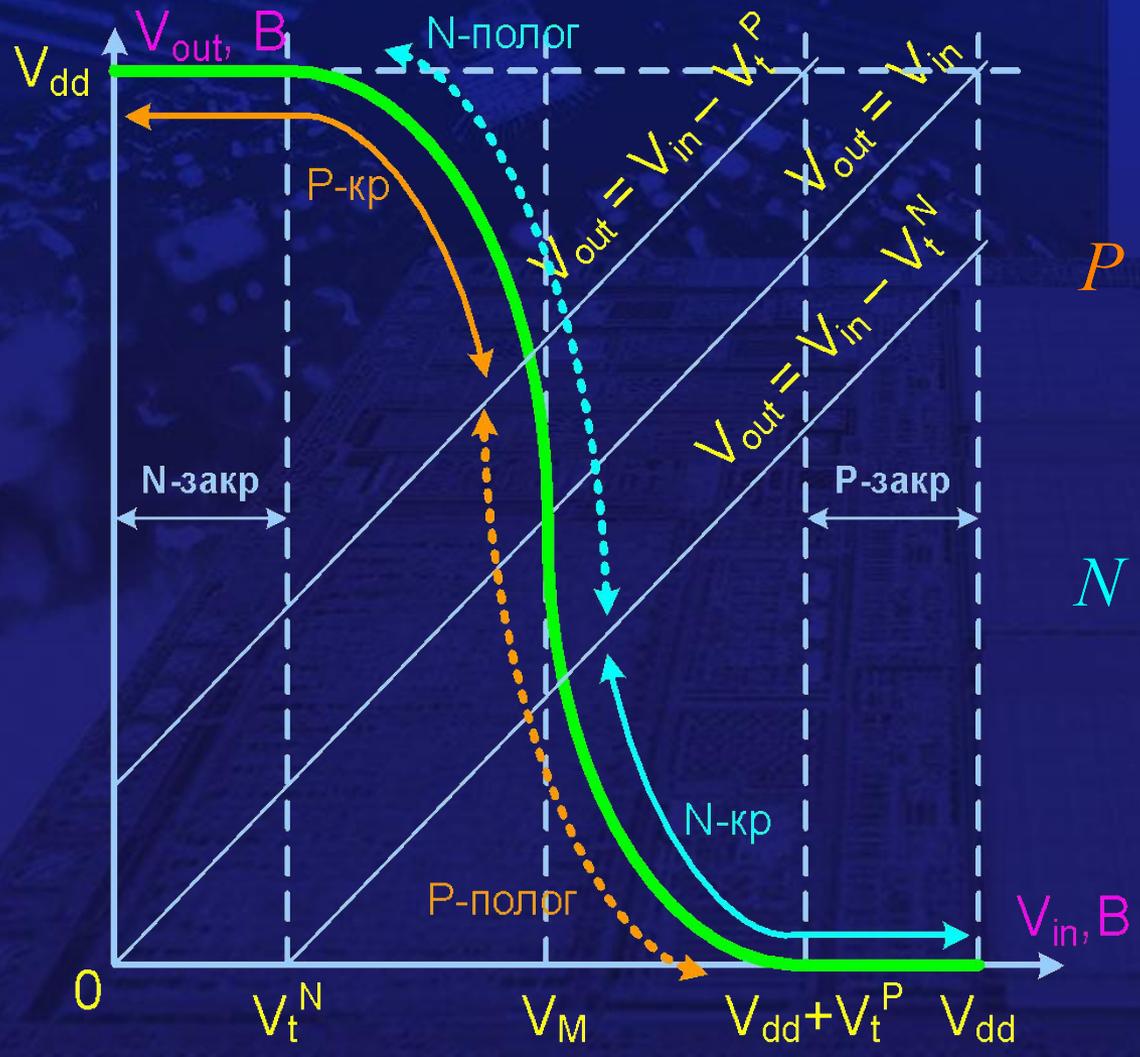
$$I_D^N = \begin{cases} \frac{\beta_N}{2} \left[ 2(V_{BX} - V_T^N) - V_{BЫX} \right] V_{BЫX}, & V_{BЫX} \leq V_{BX} - V_T^N \\ \frac{\beta_N}{2} (V_{BX} - V_T^N)^2, & V_{BЫX} \geq V_{BX} - V_T^N \end{cases}$$



# ВАХ инвертора



# Передаточная характеристика инвертора



P:  $k_{pDS} \geq V_{GS} - V_T^P -$   
 $I_{DS} \approx V_{GS} - V_T^P -$

N:  $k_{nDS} \leq V_{GS} - V_T^N -$   
 $I_{DS} \approx V_{GS} - V_T^N -$

# Передаточная характеристика инвертора

$$I_{MAX} = \frac{\beta_N}{2} (V_{in} - V_T^N)^2 = \frac{\beta_P}{2} (V_{in} - V_{DD} - V_T^P)^2; V_{in} = V_M$$

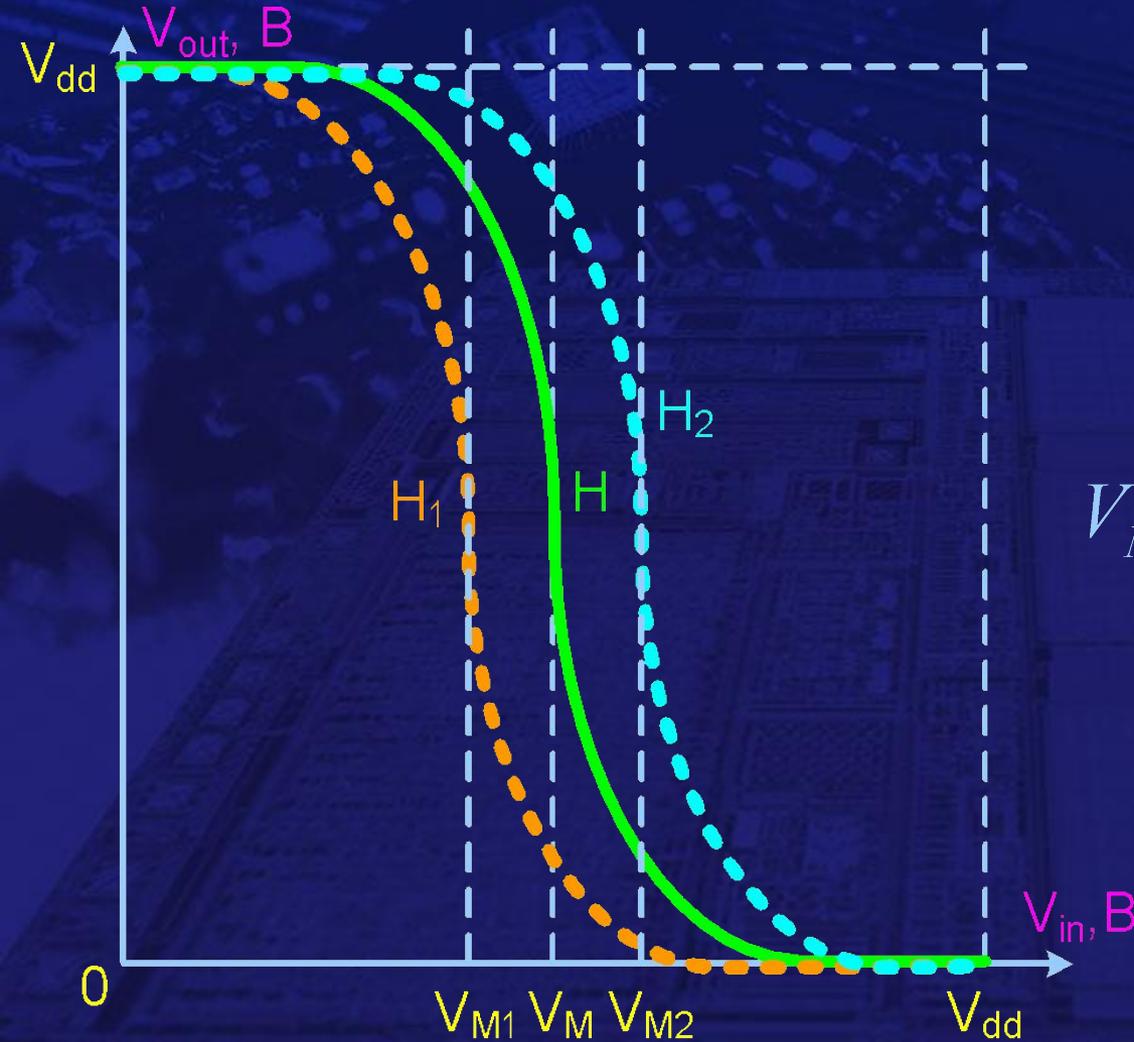
$$\frac{\beta_P}{\beta_N} = \left( \frac{V_M - V_T^N}{V_M - V_{DD} - V_T^P} \right)^2; \quad H = \sqrt{\frac{\beta_P}{\beta_N}} = \pm \frac{V_M - V_T^N}{V_M - V_{DD} - V_T^P};$$

"-" или "+"?

$$V_M - (V_{DD} + V_T^P) < 0 \quad V_M - V_T^N > 0 \quad H = \sqrt{\frac{\beta_P}{\beta_N}} = - \frac{V_M - V_{DD} - V_T^P}{V_M - V_T^N};$$

$$V_M (H + 1) = V_T^N + H (V_{DD} + V_T^P); \quad V_M = \frac{V_T^N + H (V_{DD} + V_T^P)}{H + 1};$$

# Передаточная характеристика инвертора



$$V_{TM} = \frac{V_{DD}}{2}, \quad H = 1$$

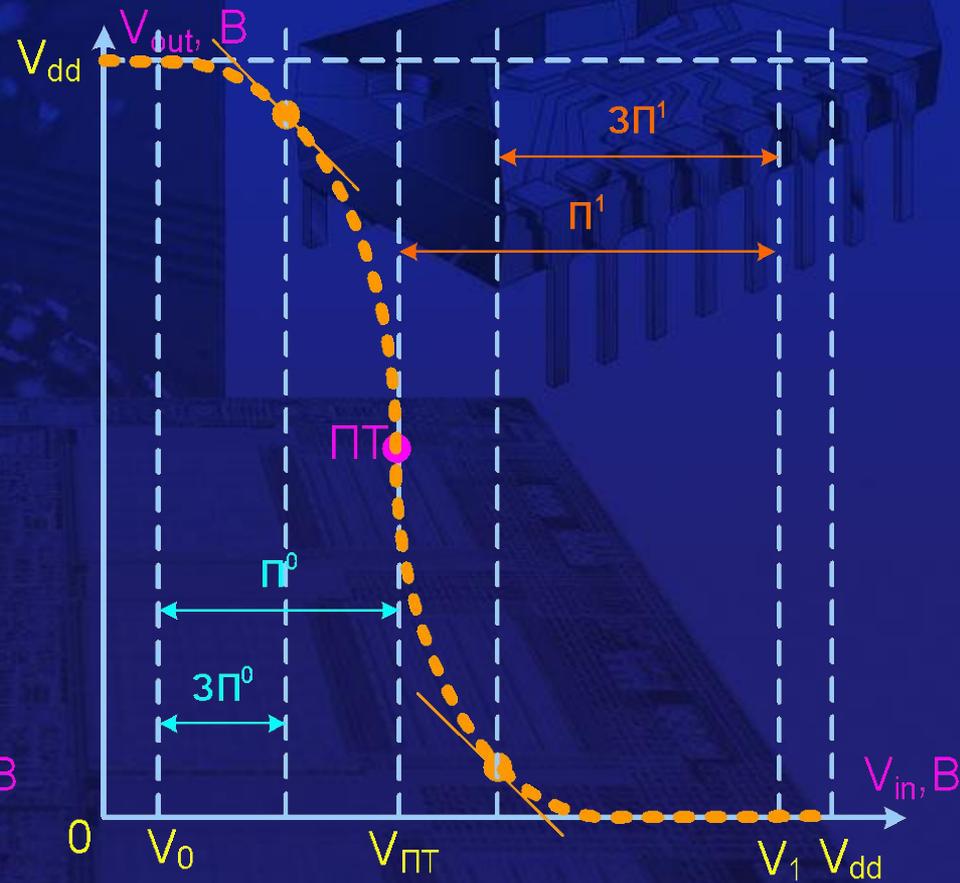
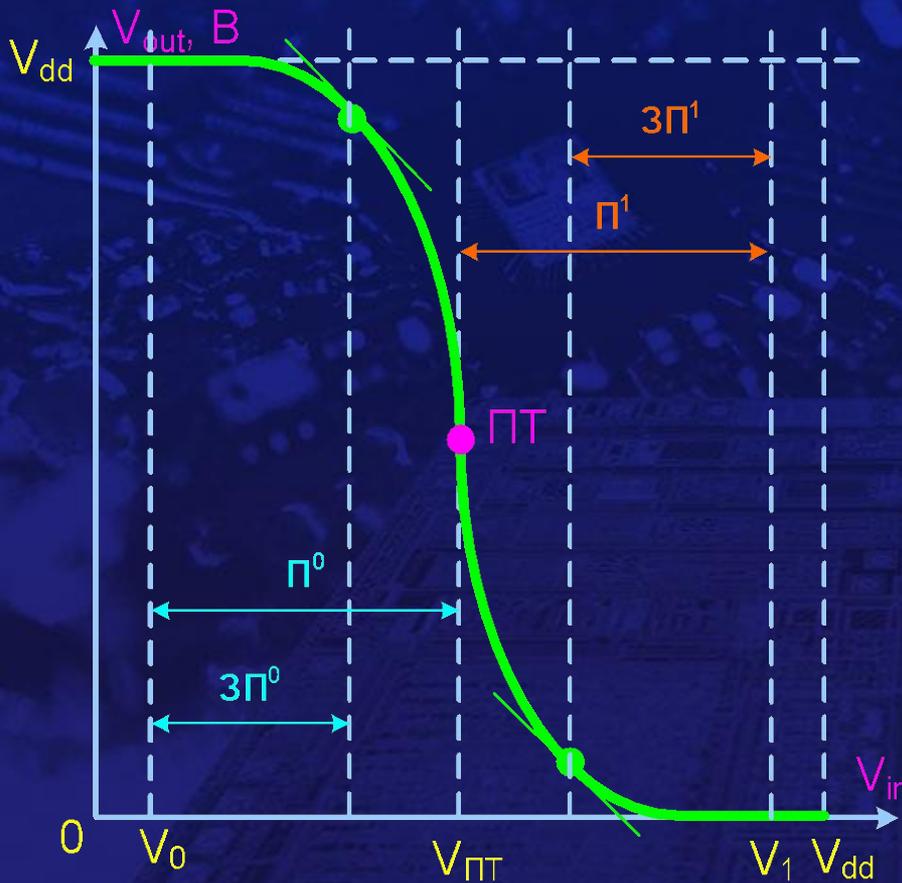
$$H_1 < H < H_2$$

$$V_M = \frac{V_T^N + H(V_{DD} + V_T^P)}{H + 1};$$

$$H_1 < 1, \quad V_{M1} < V_M$$

$$H_2 > 1, \quad V_{M2} > V_M$$

# Помехоустойчивость



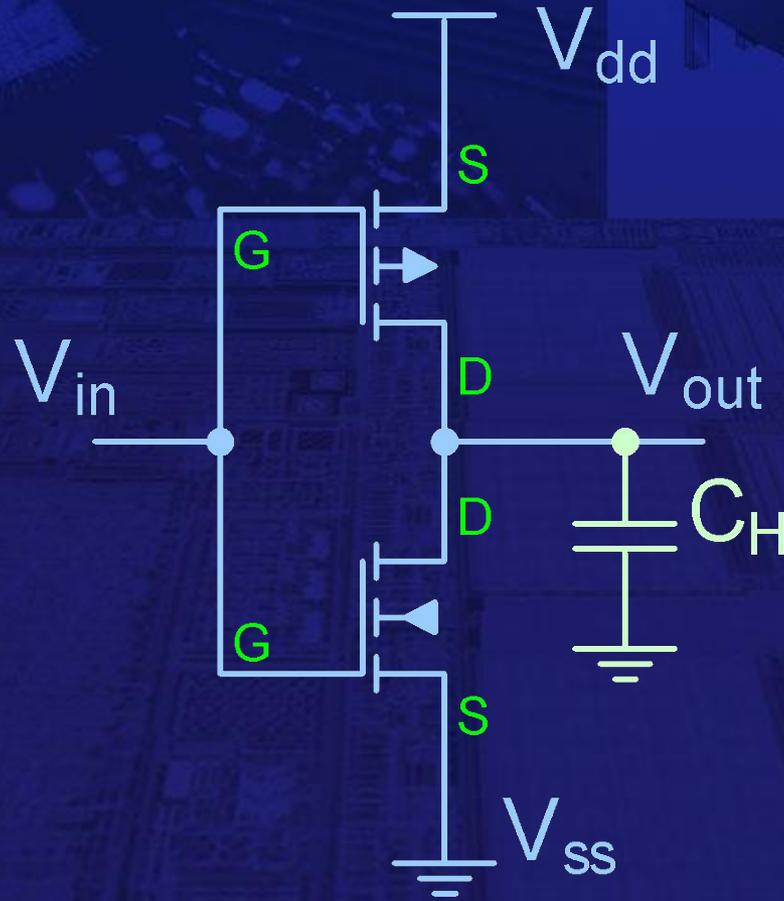
$V_{ПТ}$  – пороговая точка

$3П$  – запас помехоустойчивости

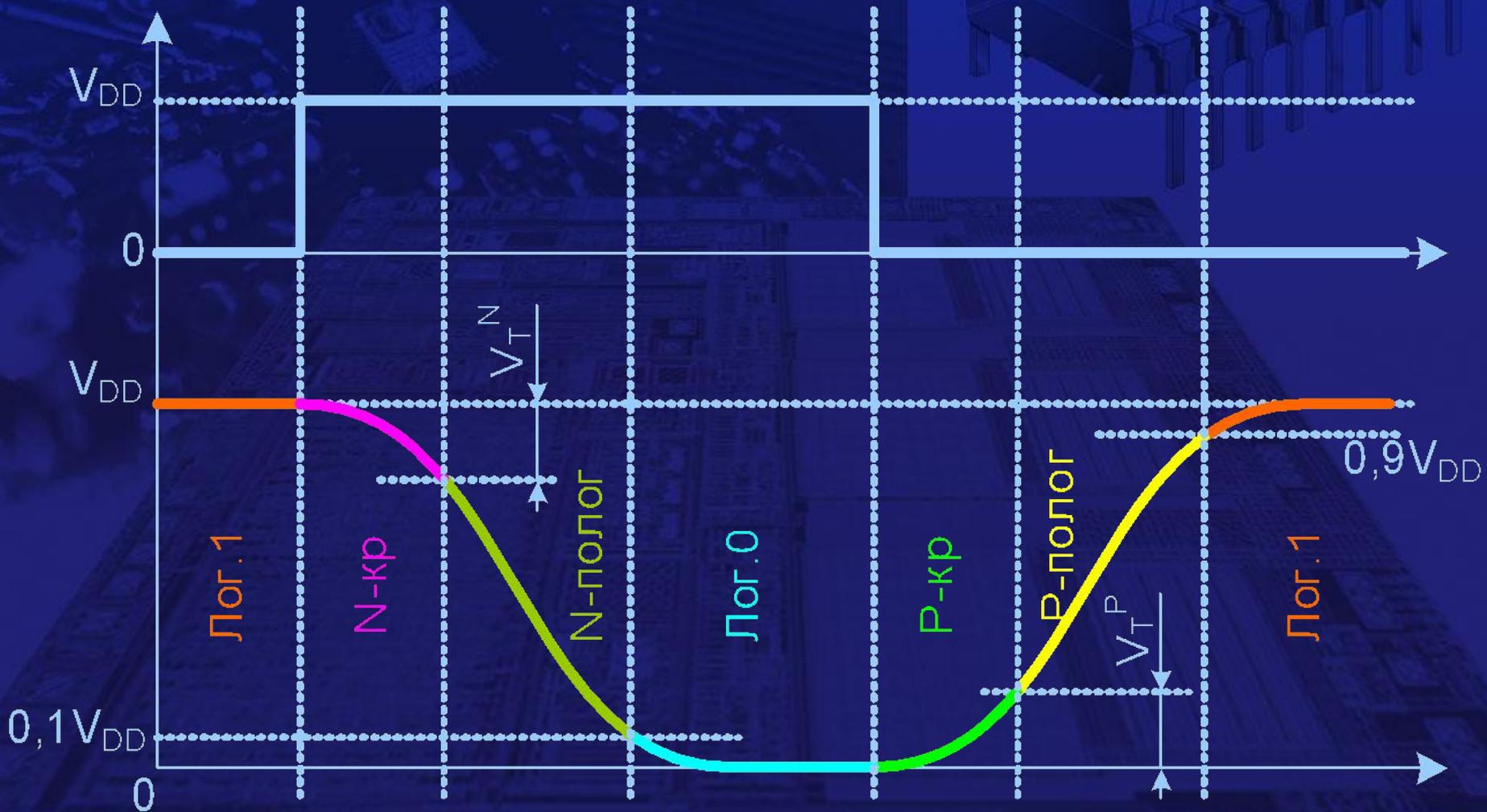
$П$  – помехозащищенность

$ПУ$  – помехоустойчивость,

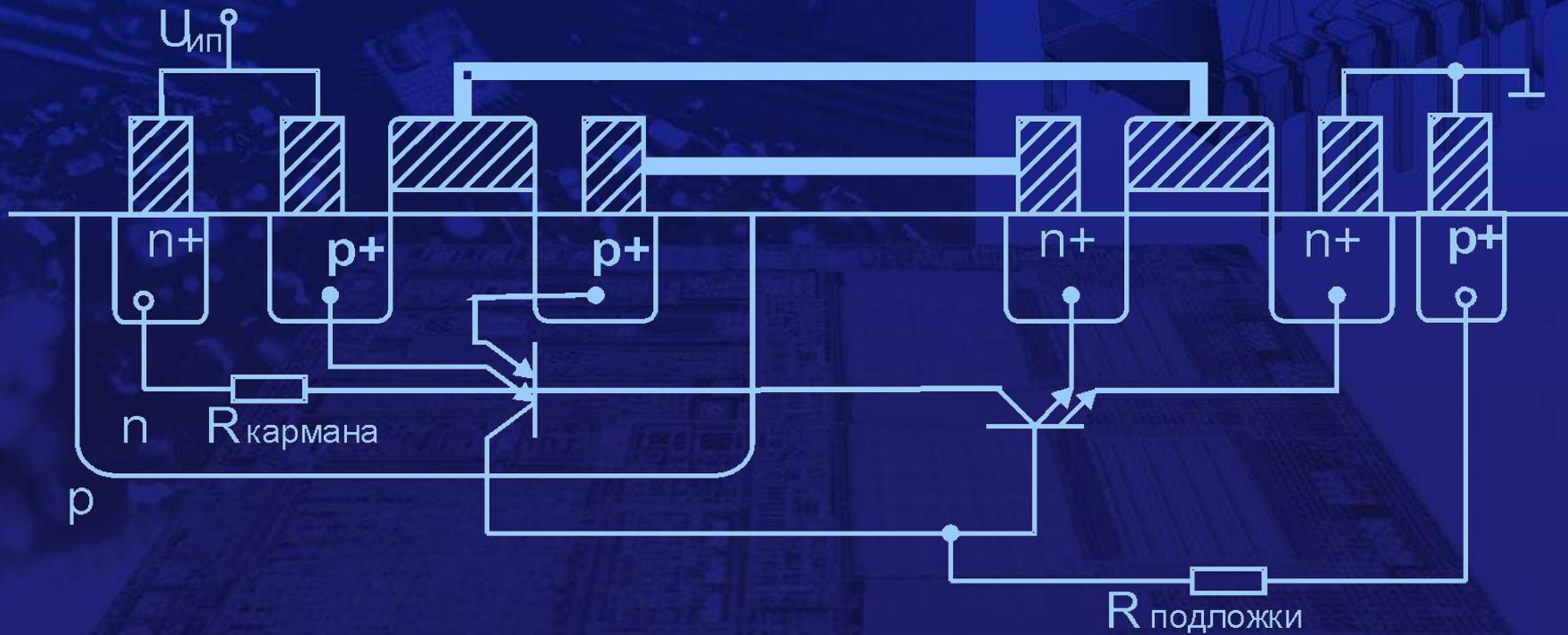
# Динамические характеристики



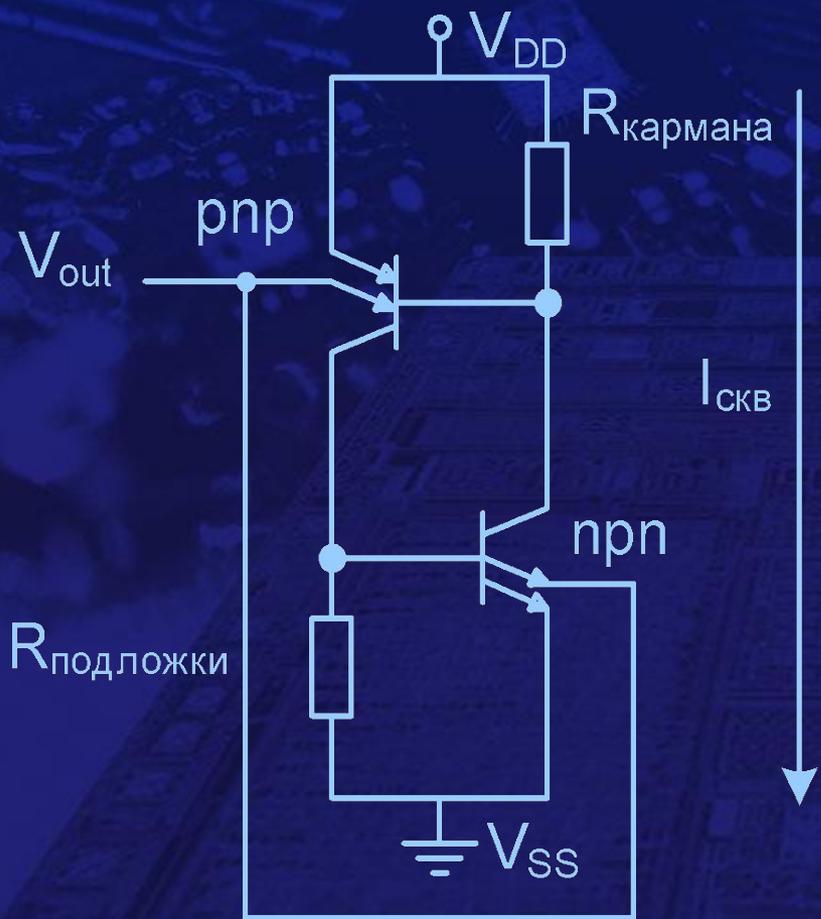
# Динамические характеристики



# Эффект тиристорной защелки



# Эффект тиристорной защелки



– Условия возникновения (необходимое):

- $V_{SS} - V_{\text{out}} > V_{pn}$
- $V_{\text{out}} - V_{DD} > V_{pn}$

• Паразитные токи через подложку или карман

– Условие поддержания (достаточное):

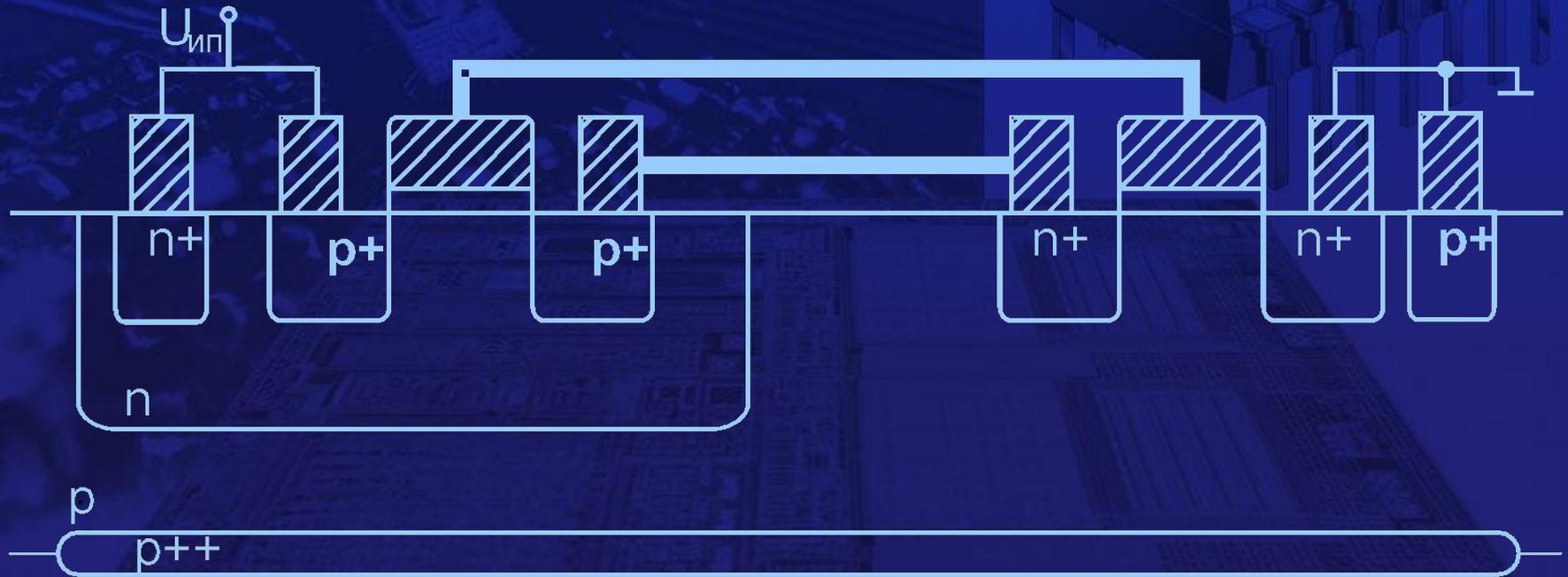
- $\beta_p \beta_n > 1$

# Защита от эффекта тиристорной защелки

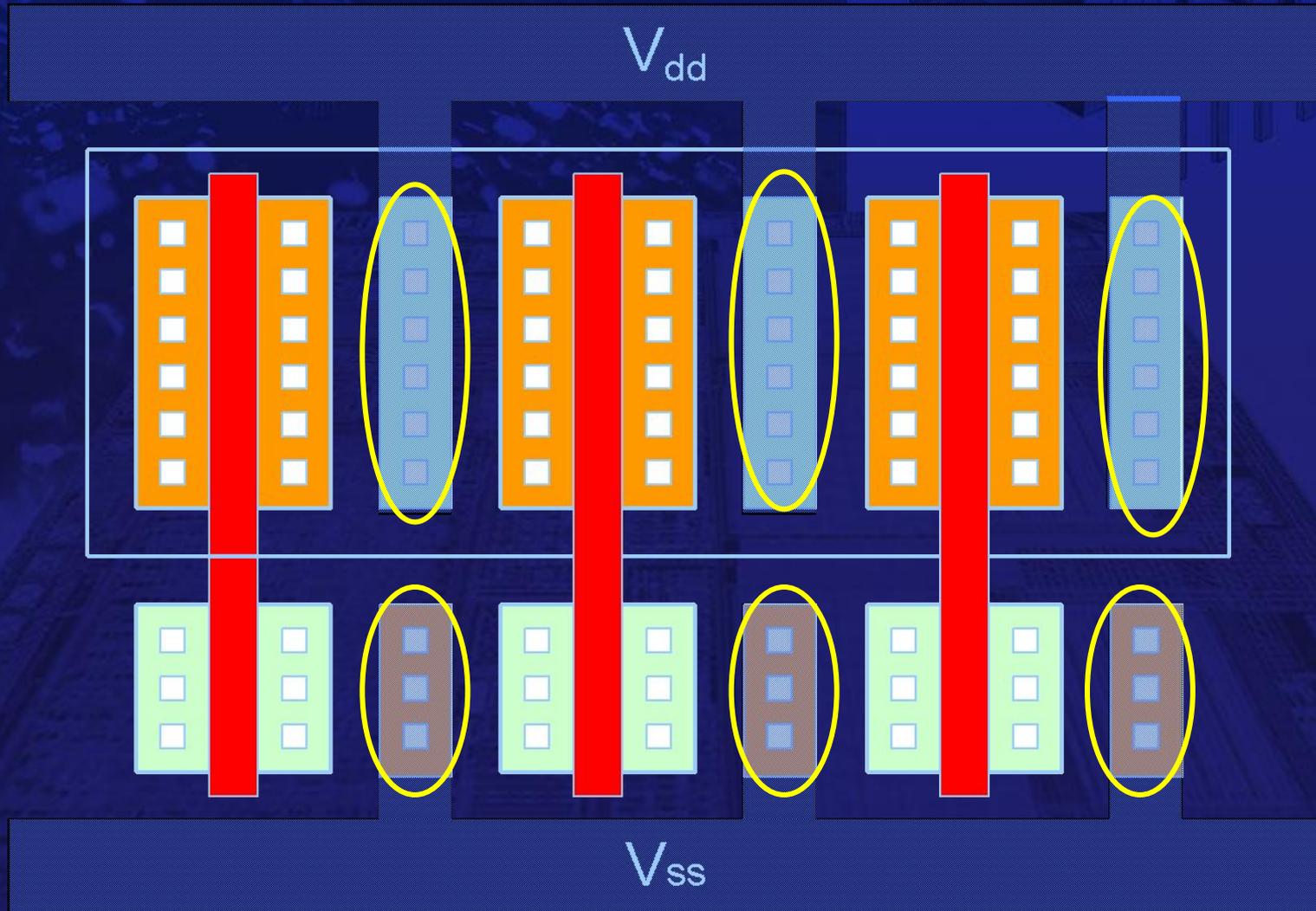
- Принципы защиты от ЭТЗ – нарушение необходимых и достаточных условий:
  - Уменьшение  $R_{\text{кармана}}$  и  $R_{\text{подложки}}$ 
    - Охранные кольца с контактами к  $V_{ss}$  и  $V_{dd}$  по периметру КМДП структур.
    - Шунтирование внутренним высоколегированным слоем с малым сопротивлением.
  - Уменьшение коэффициентов усиления паразитных транзисторов, чтобы  $\beta_p \beta_n < 1$ 
    - Увеличение размеров баз транзисторов



# Защита от эффекта тиристорной защелки (шунтирующий слой)



# Защита от эффекта тиристорной защелки (охранные кольца)

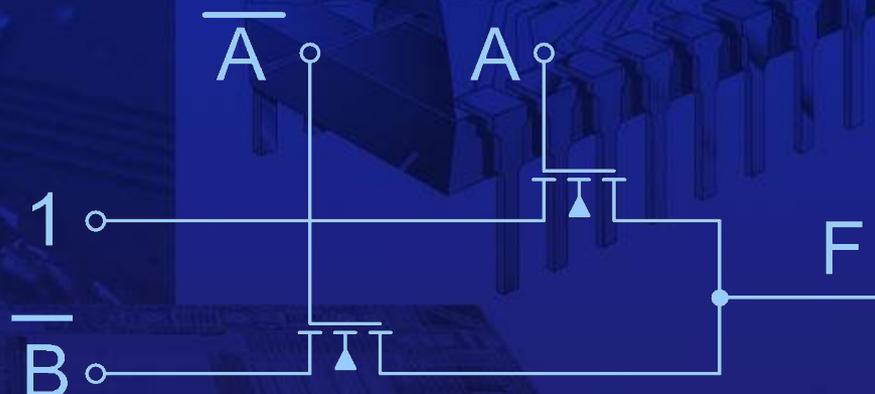
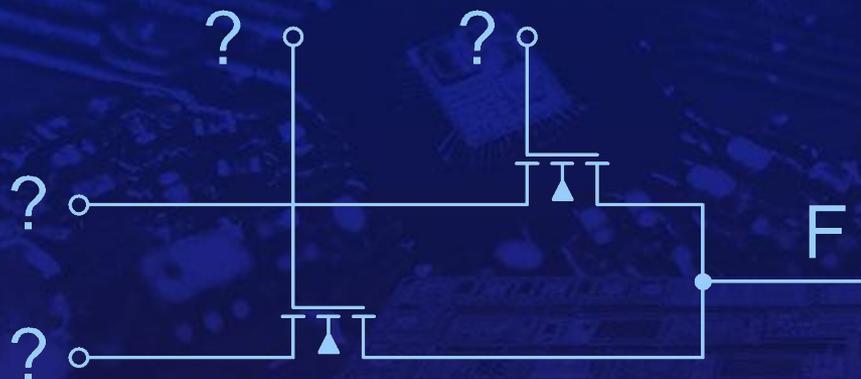


# Логика на проходных транзисторах



- $F = P_1(V_1) + P_2(V_2) + \dots + P_i(V_i)$
- Когда управляющий вход равен «1», то  $F$  равен соответствующему информационному сигналу
- Только один (или ни одного) управляющий сигнал может быть равным «1»

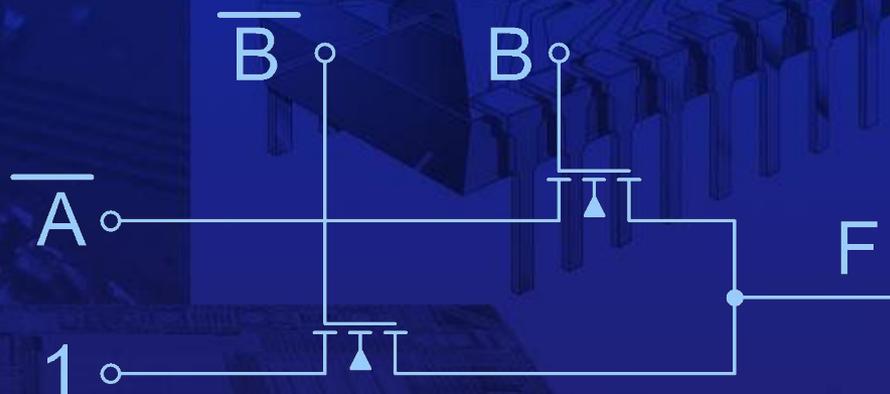
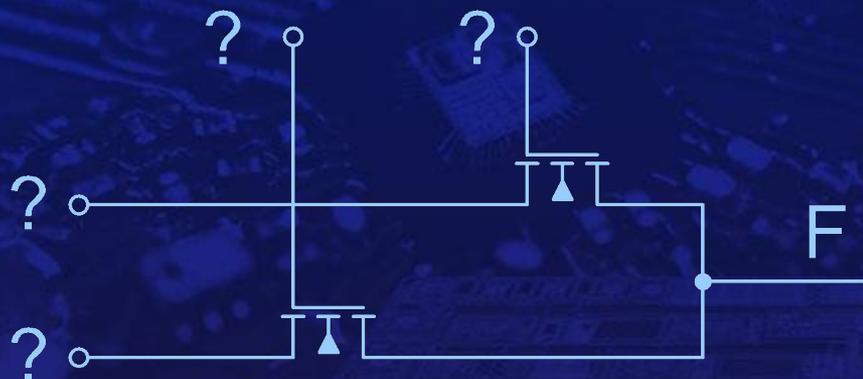
# Логика на проходных транзисторах



A	B	F	Пролодная функция
0	0	1	$\overline{A} + \overline{B}$
0	1	0	$A + \overline{B}$
1	0	1	$A + \overline{B}$
1	1	1	$A + B$

A	0	1
B	0	1
0	$\overline{A}$	$A$
1	$A$	$A$

# Логика на проходных транзисторах



A	B	F	Пролодная функция
0	0	1	$\overline{A} + \overline{B}$
0	1	1	$\overline{A} + B$
1	0	1	$A + \overline{B}$
1	1	0	$\overline{A} + \overline{B}$

A	0	1
B	0	1
0	$\overline{A}$	$A$
1	$\overline{A}$	$\overline{A}$

A 2x2 grid of logic values. The top row is labeled 'A' with values '0' and '1'. The left column is labeled 'B' with values '0' and '1'. The cells contain the following expressions: top-left is  $\overline{A}$ , top-right is  $A$ , bottom-left is  $\overline{A}$ , and bottom-right is  $\overline{A}$ . A box highlights the top-right and bottom-left cells, which contain  $A$  and  $\overline{A}$  respectively.