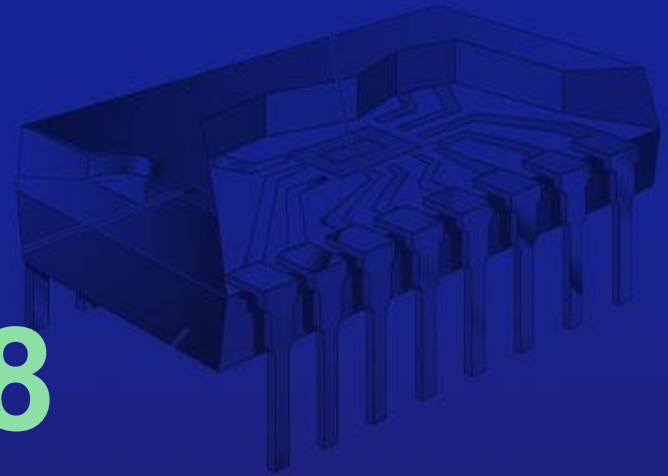


# Лекция 8

## *Проектирование последовательных схем*



# Цели и задачи

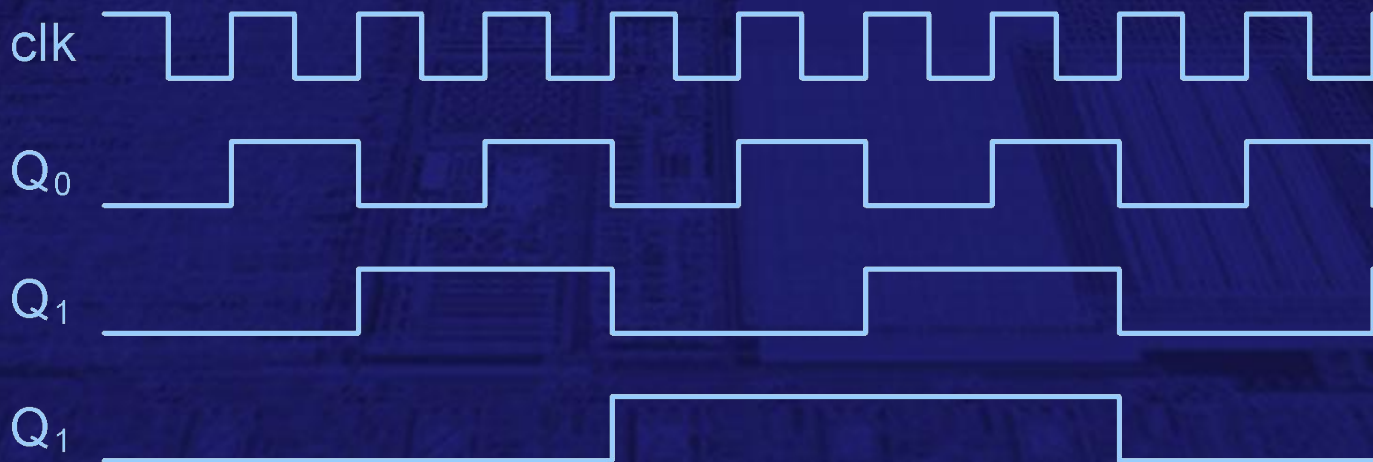
- Изучение нового класса логических схем – *последовательных*.
- Последовательные схемы могут хранить информацию. Данный класс схем очень важен при проектировании сложных логических систем.

# Последовательные схемы

- Выход **последовательной** схемы зависит не только от текущей комбинации входов, как у комбинационных, но и от предыдущих комбинаций входов, т.е. *последовательности* комбинаций на входах.
- Последовательные схемы обладают свойством памяти (хранения информации).

# Тактируемые (синхронные) последовательные схемы

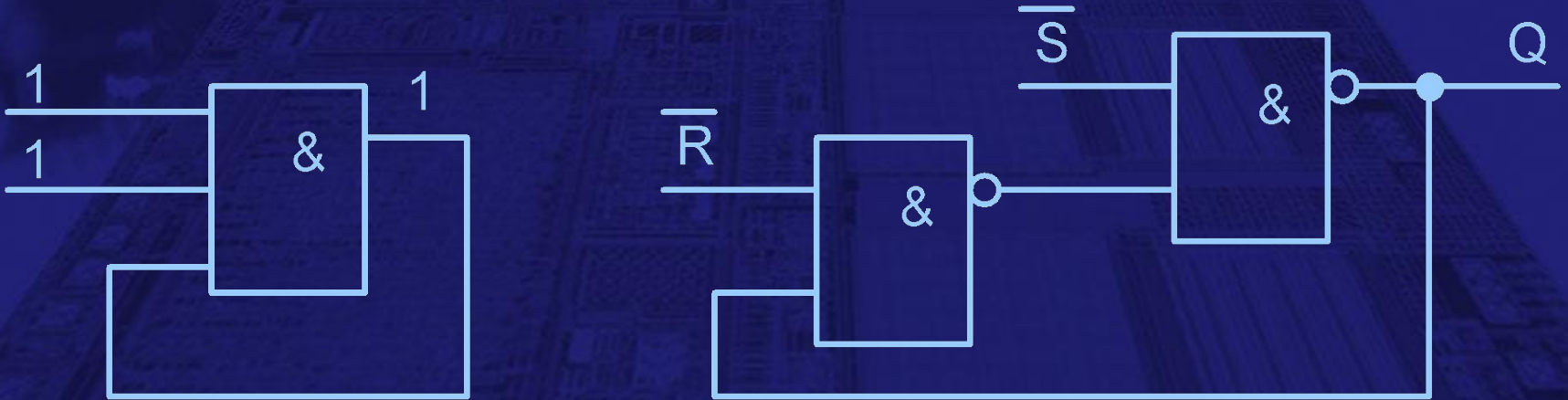
- Изменение выхода тактируемой последовательной схемы инициализируется специальным сигналом – тактовым (*clock signal, синхросигнал*).
- Тактовый сигнал изменяется непрерывно через равные промежутки времени из 0 в 1 и из 1 в 0:



# Проектирование последовательных схем

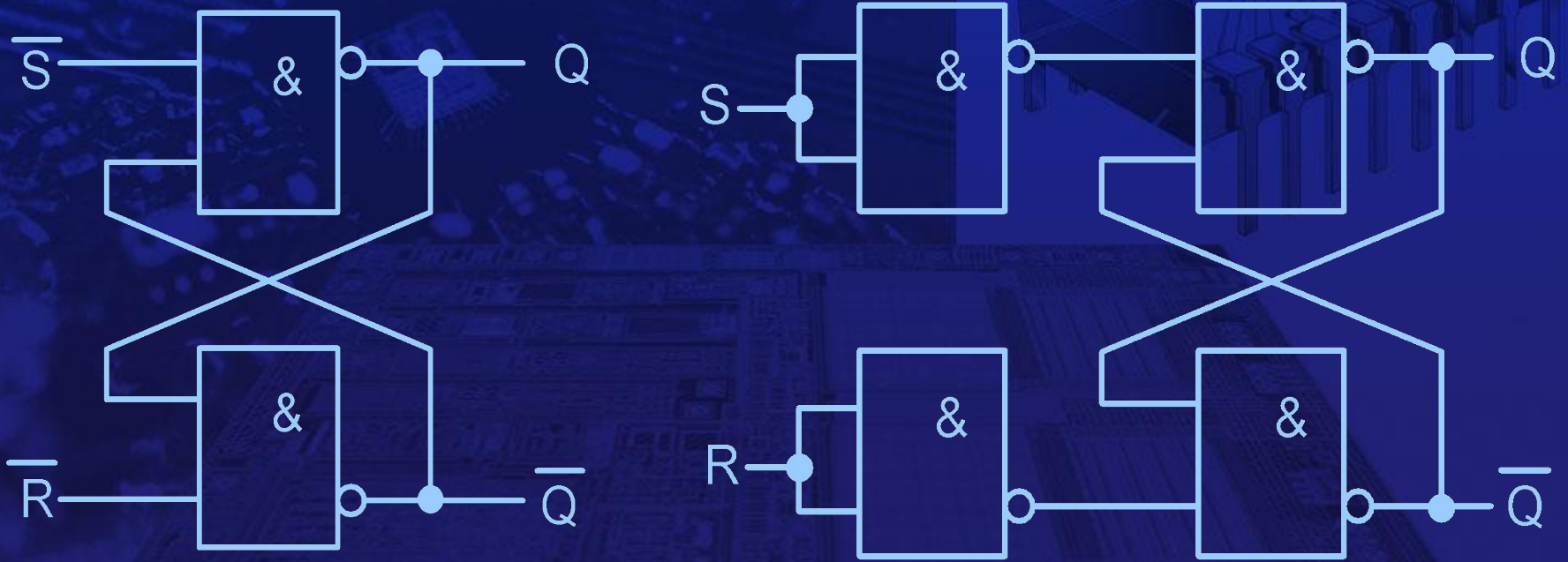


- Хранение информации в последовательных схемах обеспечивается за счет использования **обратной связи**:



- R – reset, сброс
- S – set, установка

# Защелки (Latches)

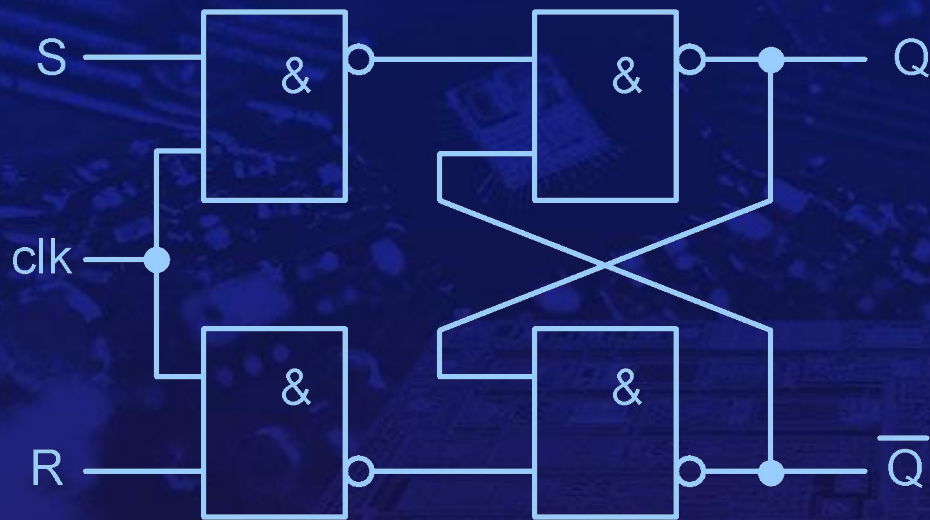


- R – reset, сброс
- S – set, установка
- Характеристическое уравнение:

$$Q_{n+1} = Q_n \bar{R} + S$$

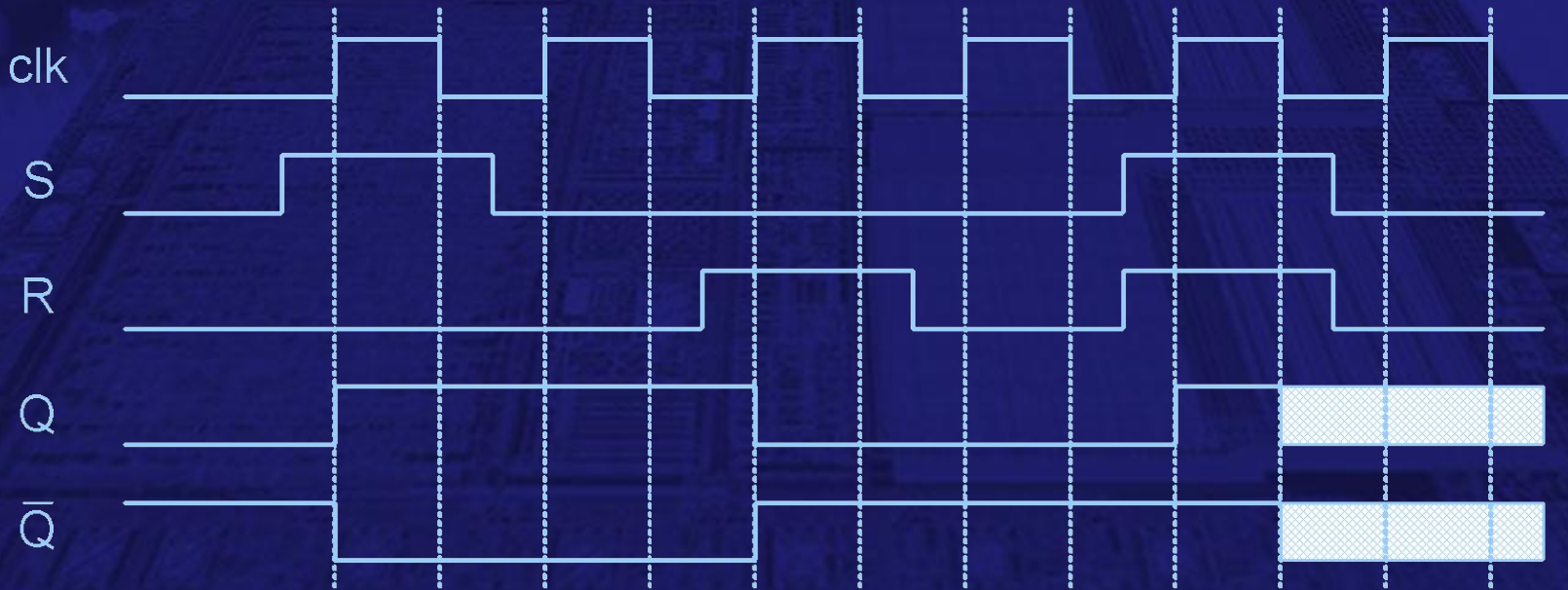
R	S	$Q_n$
0	0	$Q_{n-1}$
0	1	1
1	0	0
1	1	x

# RS-триггер

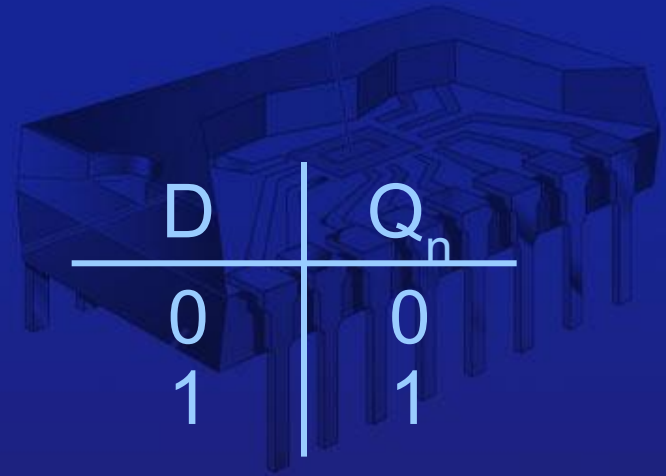
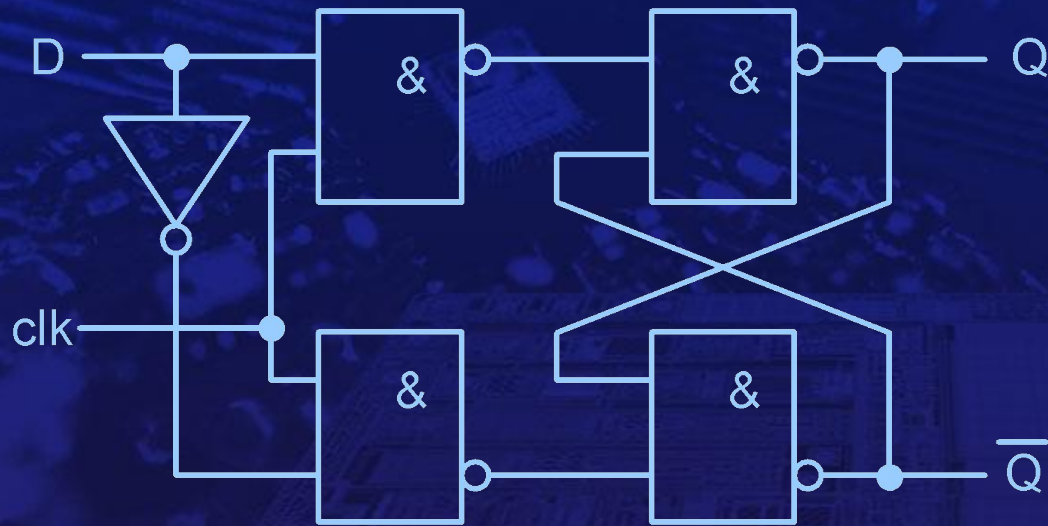


R	S	$Q_n$
0	0	$Q_{n-1}$
0	1	1
1	0	0
1	1	X

Характеристики чesкое уравнение:  $Q_{n+1} = RQ_n + S$



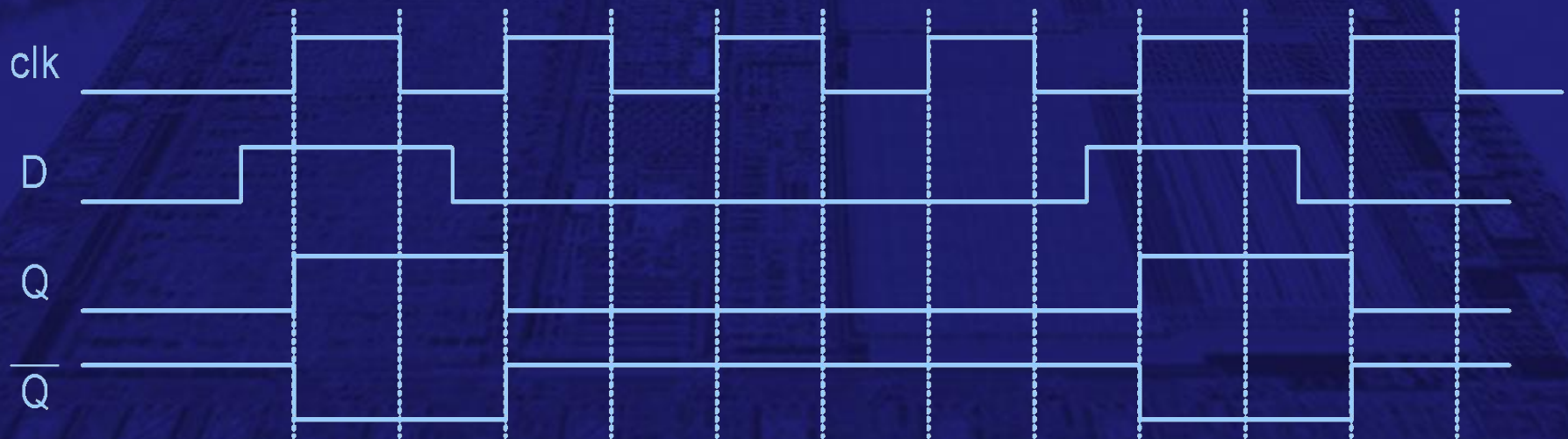
# D-триггер



D	$Q_n$
0	0
1	1

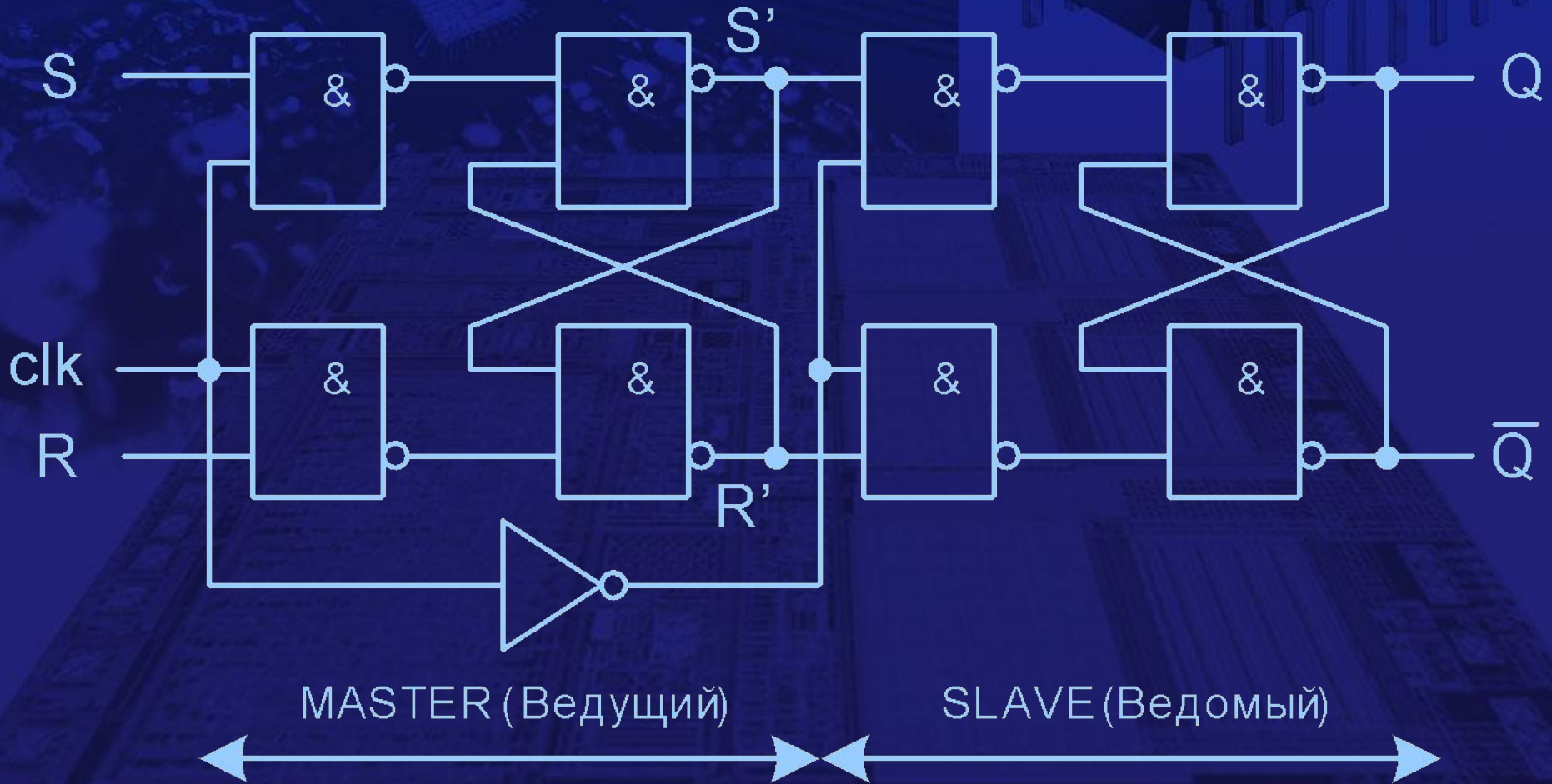
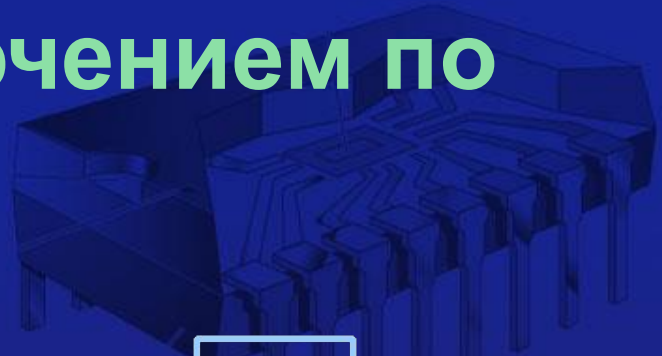
Характеристическое уравнение:

$$Q_{n+1} = D$$

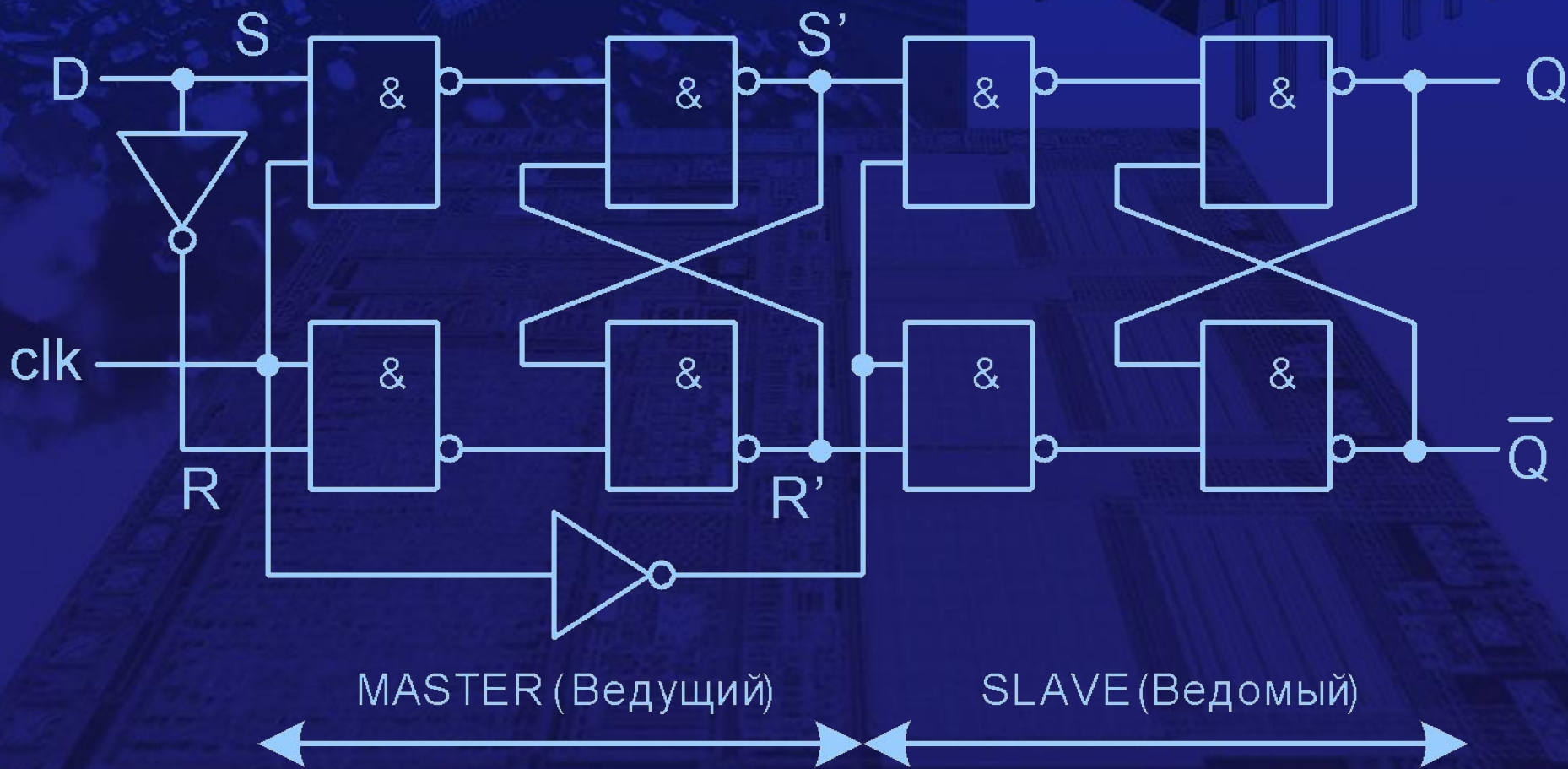




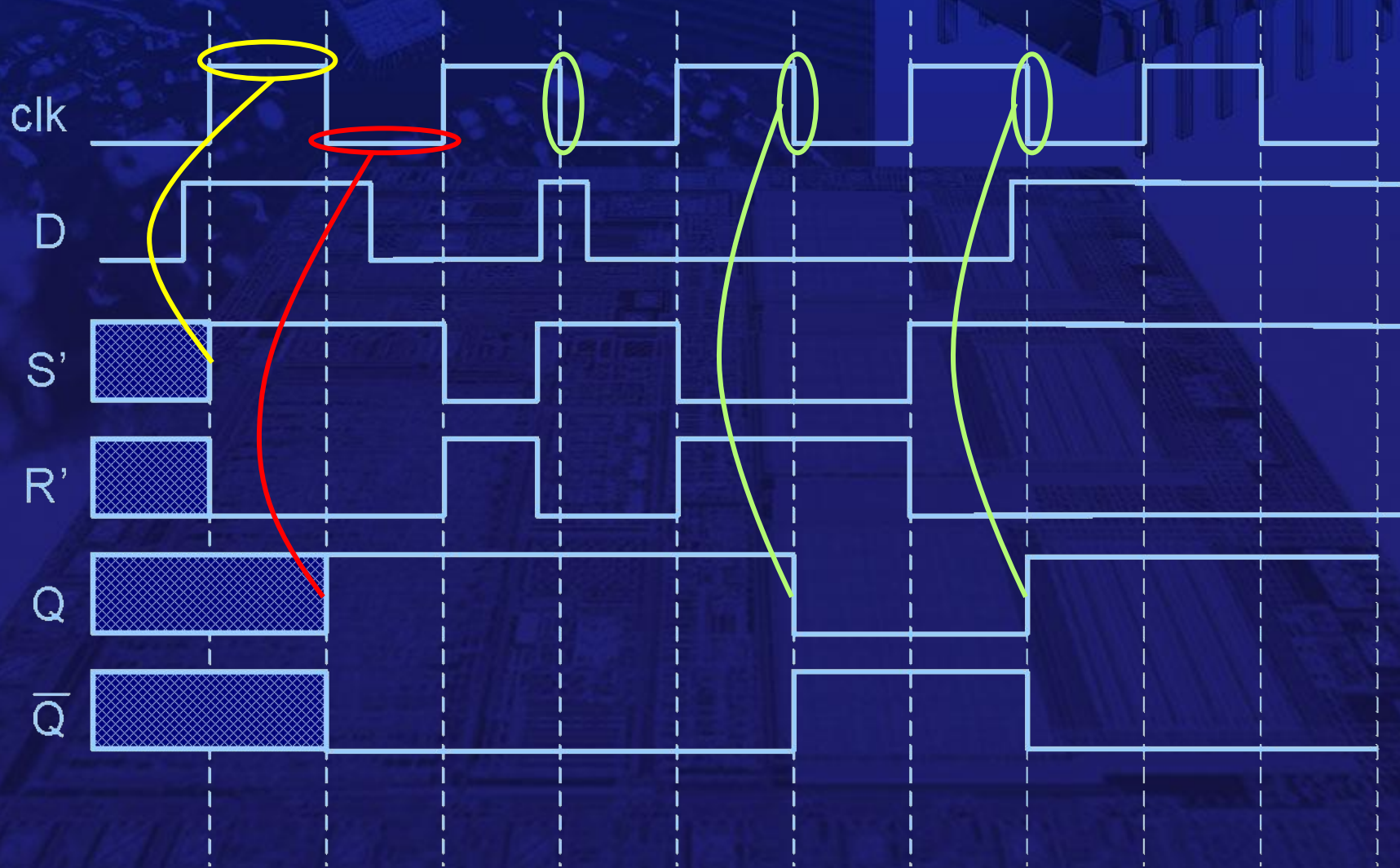
# RS-триггер с переключением по фронту



# D-триггер с переключением по фронту



# D-триггер с переключением по фронту

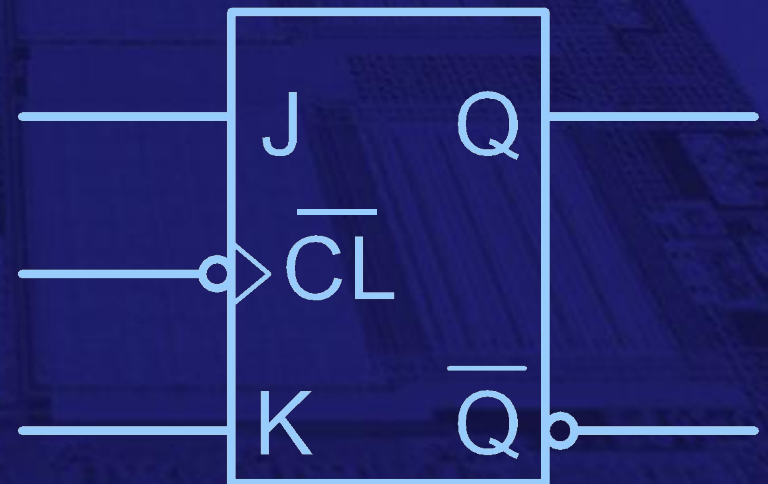
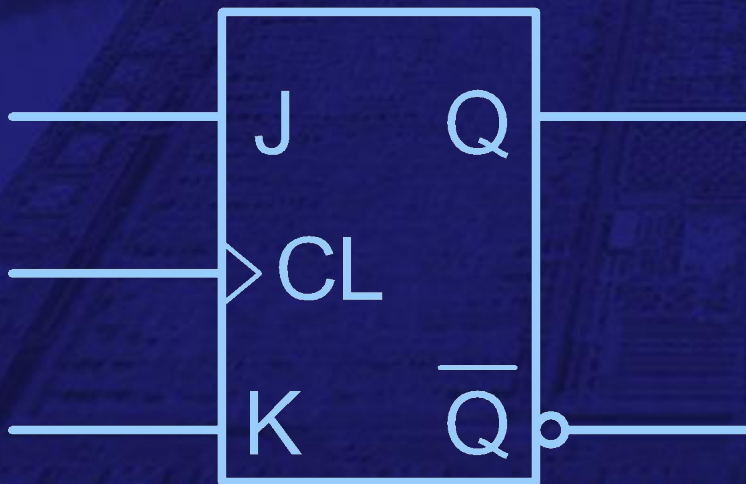


# J-K триггер

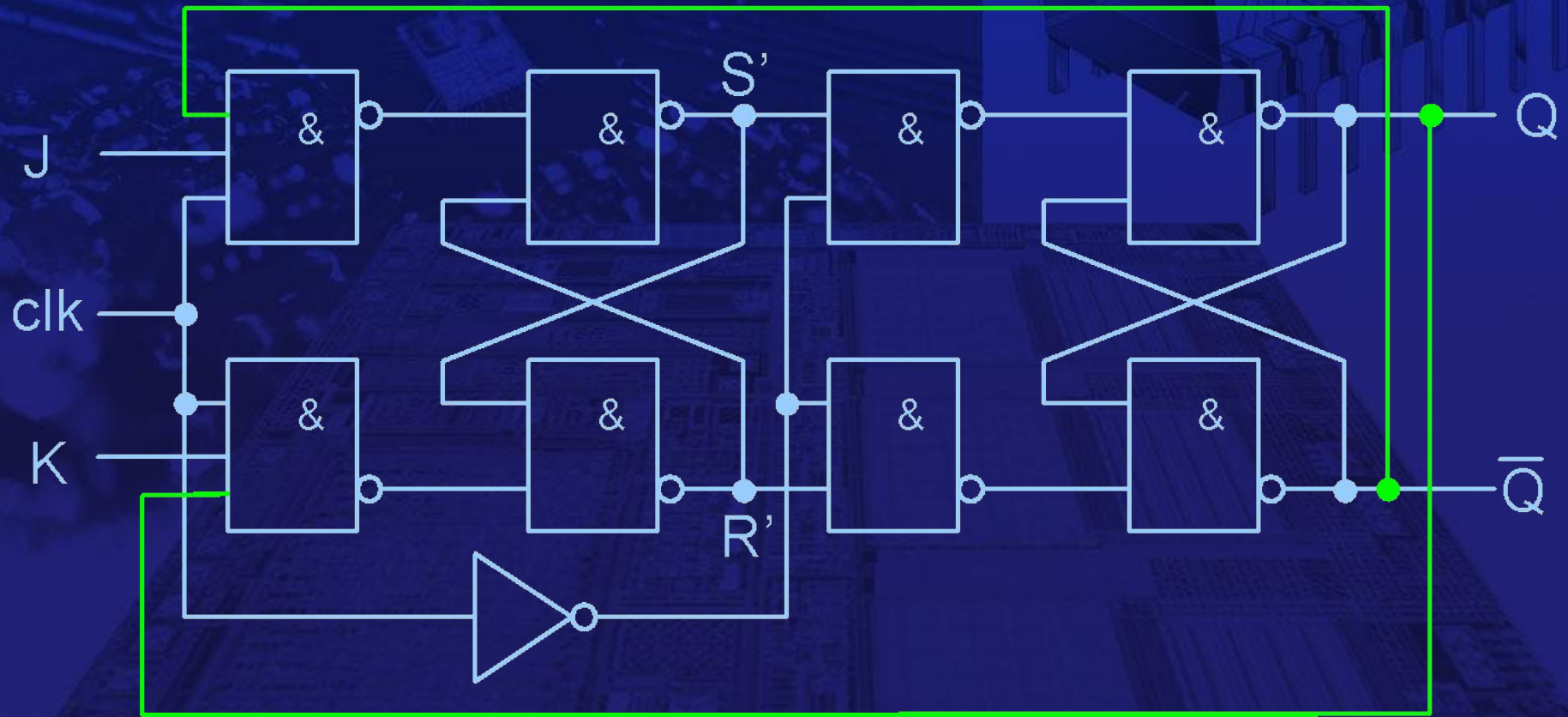
J	K	$Q_{n+1}$
0	0	$Q_n$
0	1	0
1	0	1
1	1	$\overline{Q_n}$

Характеристическое уравнение:

$$Q_{n+1} = J\overline{Q}_n + \overline{K}Q_n$$



# J-K триггер



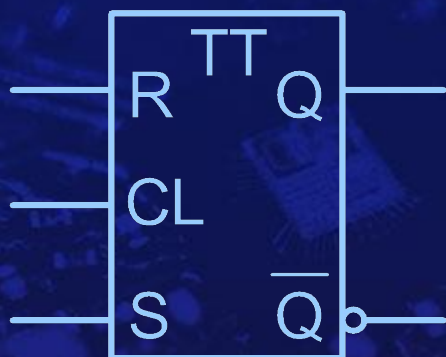
MASTER (Ведущий)

SLAVE (Ведомый)

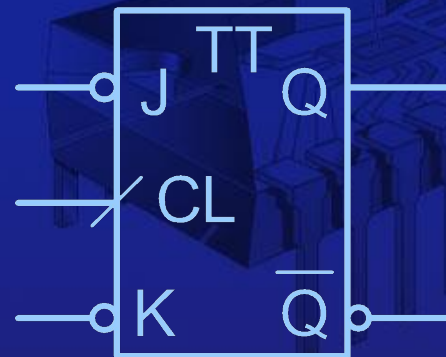
# J-K триггер



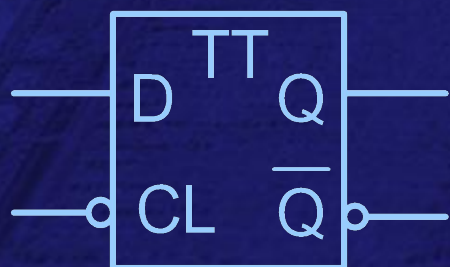
# Обозначение триггеров в логических схемах



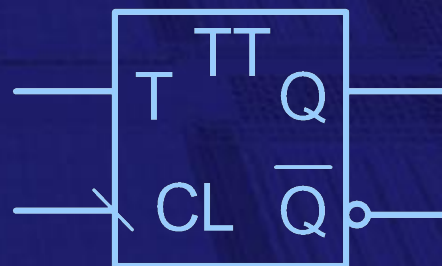
RS-триггер с управлением по положительному (верхнему) **уровню** тактового сигнала



JK-триггер с управлением по **фронту** (положительному фронту) тактового сигнала



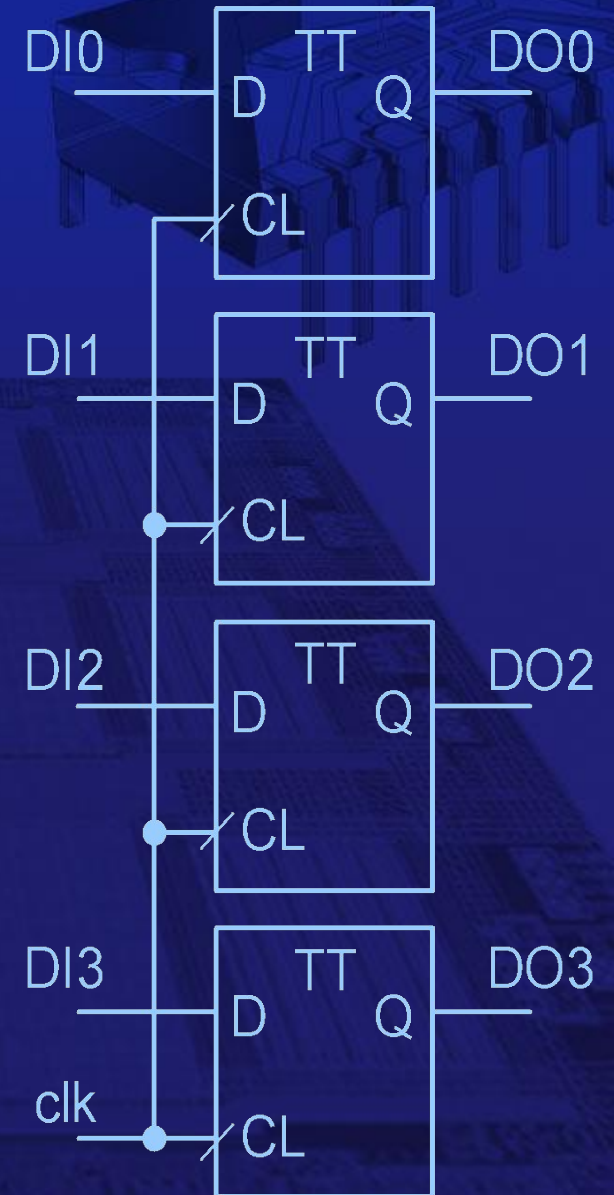
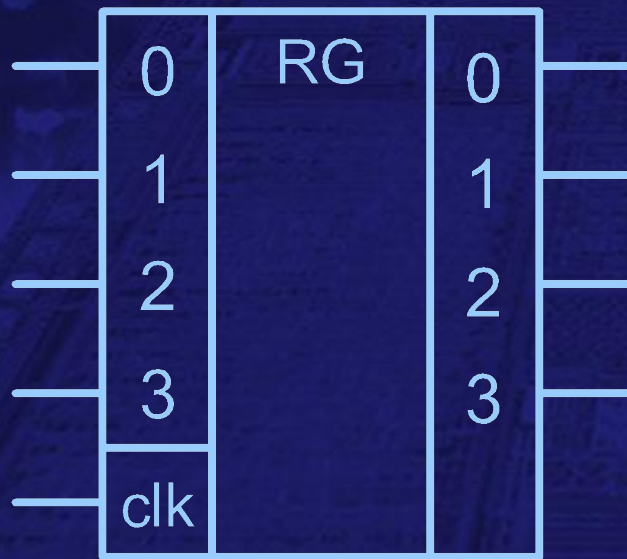
D-триггер с управлением по отрицательному (нижнему) **уровню** тактового сигнала



T-триггер с управлением по **срезу** (отрицательному фронту) тактового сигнала

# Регистры хранения

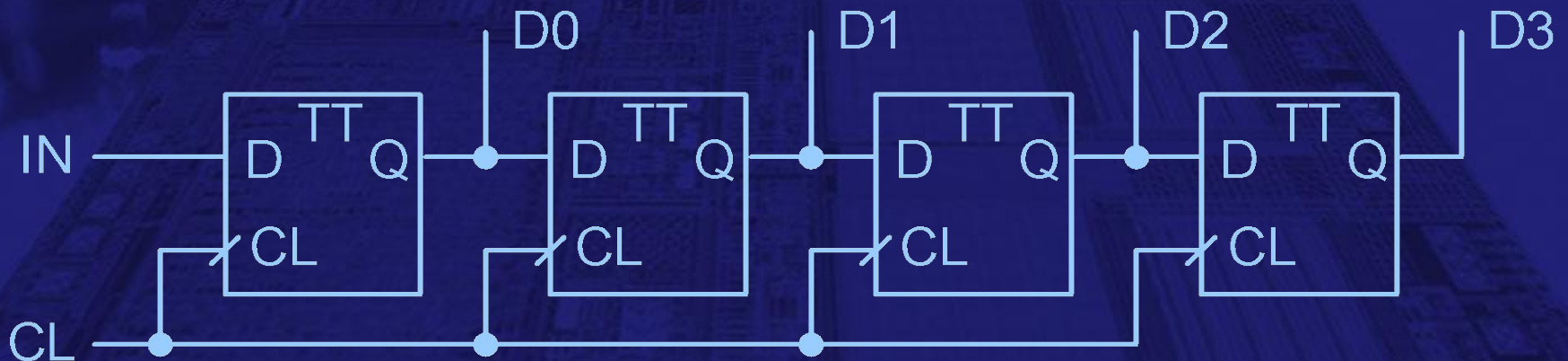
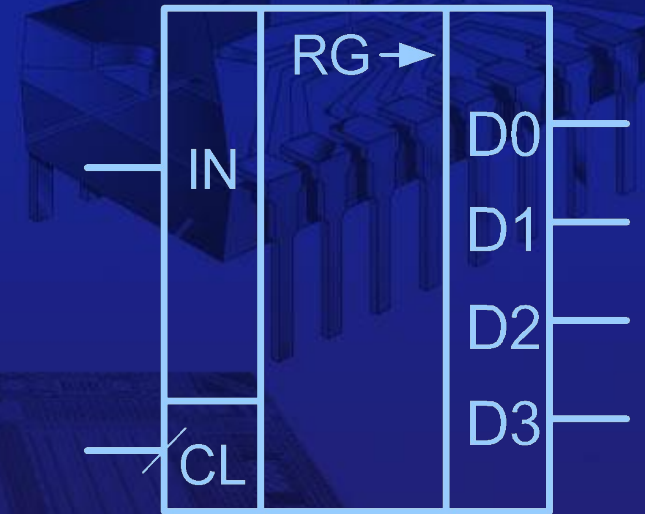
Регистры хранения используются для запоминания многобитовых двоичных значений.





# Регистры сдвига

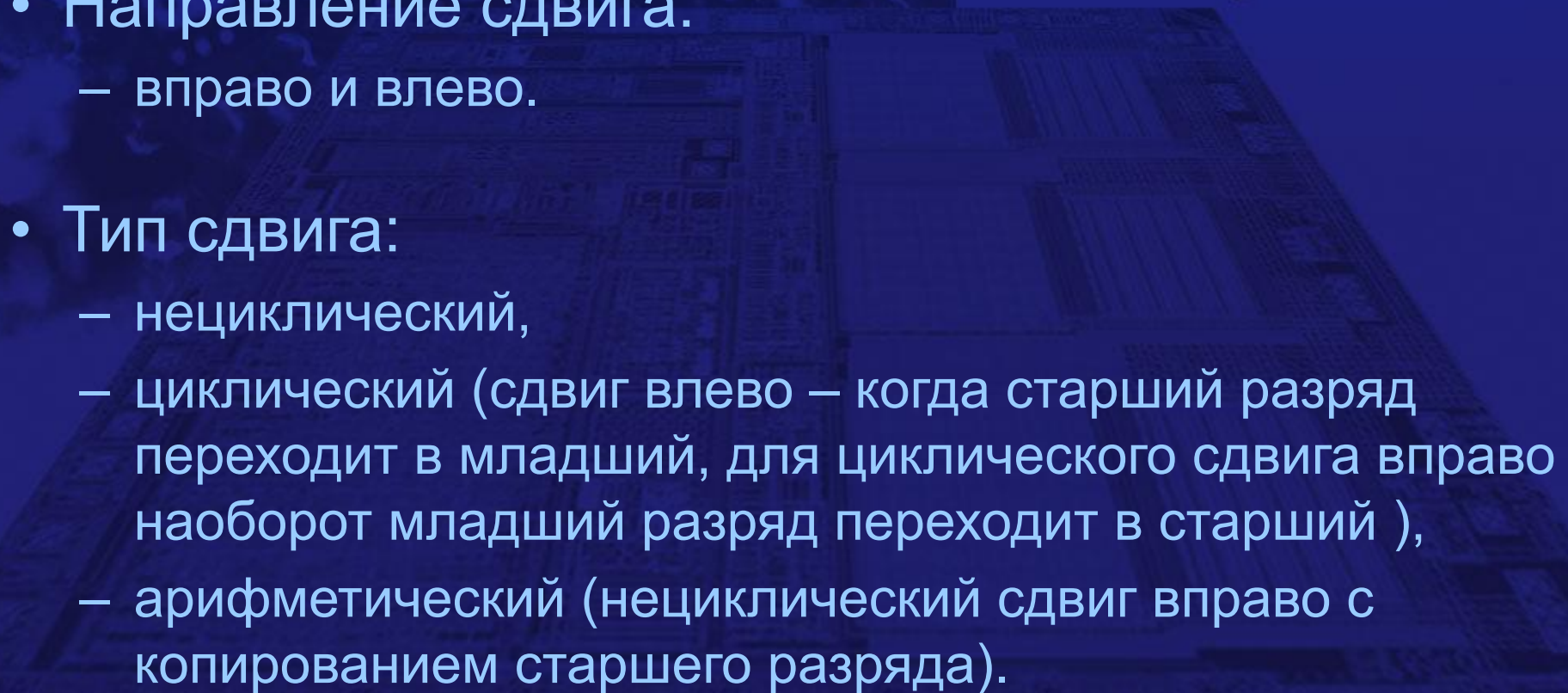
В регистрах сдвига осуществляется сдвиг загруженного многоразрядного двоичного значения вправо или влево.



Существуют разные типы регистров сдвига.

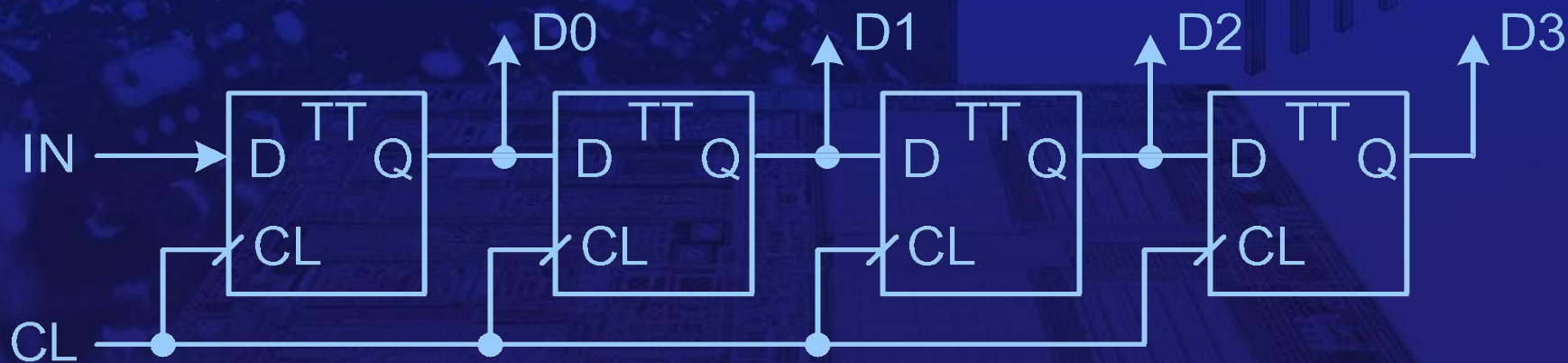
# Классификация регистров сдвига



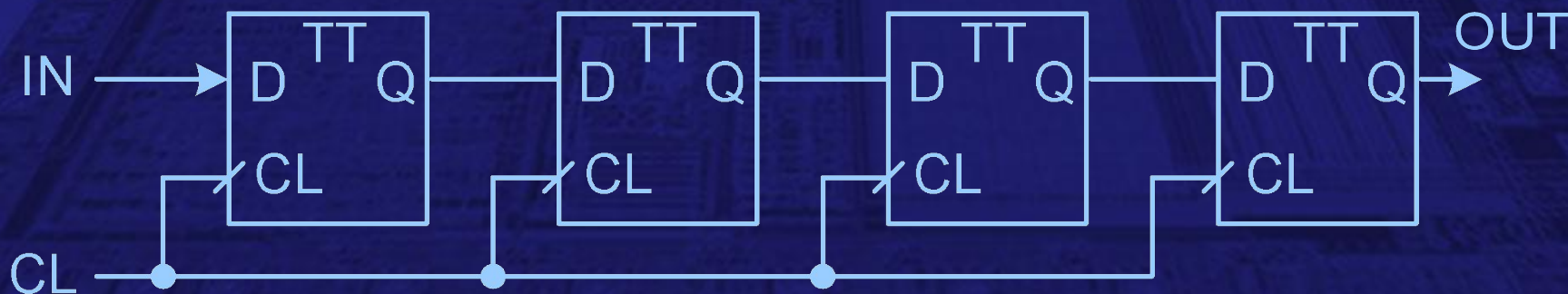
- Способ загрузки и выгрузки значений:
    - последовательный и параллельный.
  - Направление сдвига:
    - вправо и влево.
  - Тип сдвига:
    - нециклический,
    - циклический (сдвиг влево – когда старший разряд переходит в младший, для циклического сдвига вправо наоборот младший разряд переходит в старший ),
    - арифметический (нециклический сдвиг вправо с копированием старшего разряда).
- 

# Параллельная и последовательная выгрузка значений.

## Параллельная выгрузка



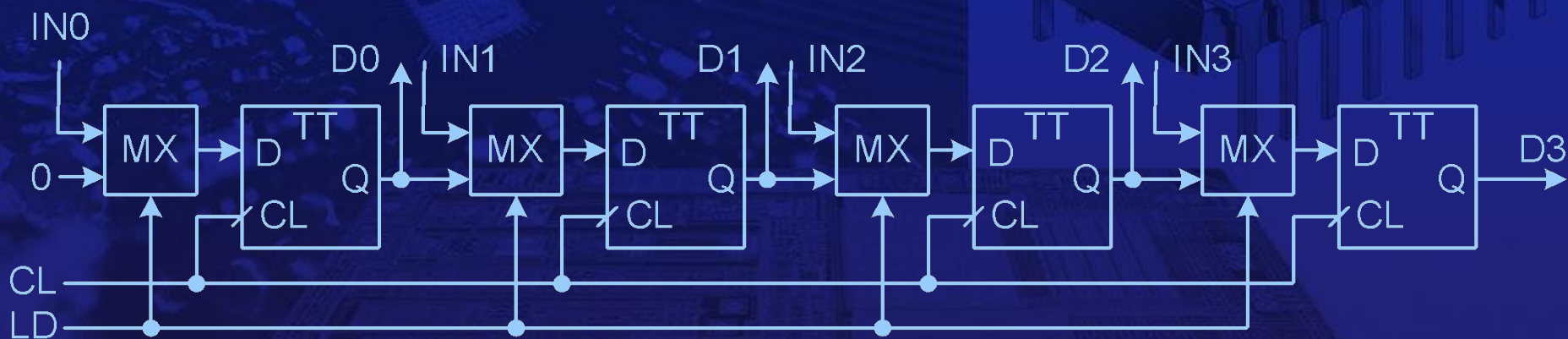
## Последовательная выгрузка



# Последовательная загрузка, параллельная выгрузка.



# Параллельная загрузка значений.



- Если  $LD=1$ , то  $D0=IN0$ ,  $D1=IN1$ ,  $D2=IN2$ ,  $D3=IN3$ .
- Иначе если фронт  $CL$ , то  $D0=0$ ,  $D1=D0$ ,  $D2=D1$ ,  $D3=D2$ .

# Итоги:

- В ходе лекции изучены следующие последовательные устройства:
  - Защелка (асинхронный триггер),
  - RS-, D-, T-, JK-триггеры (синхронные триггеры) с переключением по уровню и по фронту тактового сигнала.
  - Регистры хранения, регистры сдвига.