

# Цифро-аналоговые преобразователи

---

**Цифро-аналоговые преобразователи**

**Последовательные**

ШИМ

На переключаемых конденсаторах

**Параллельные**

Суммирование напряжений

Суммирование зарядов

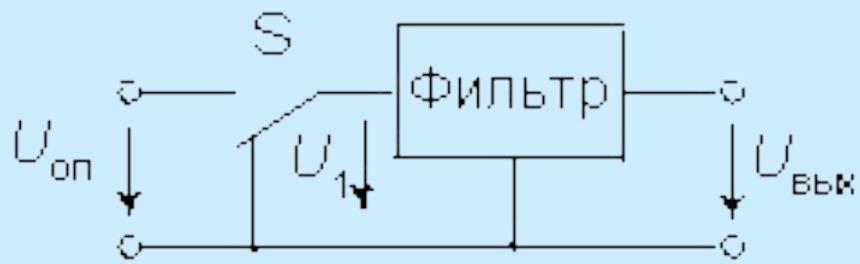
Суммирование токов

Многоканальные

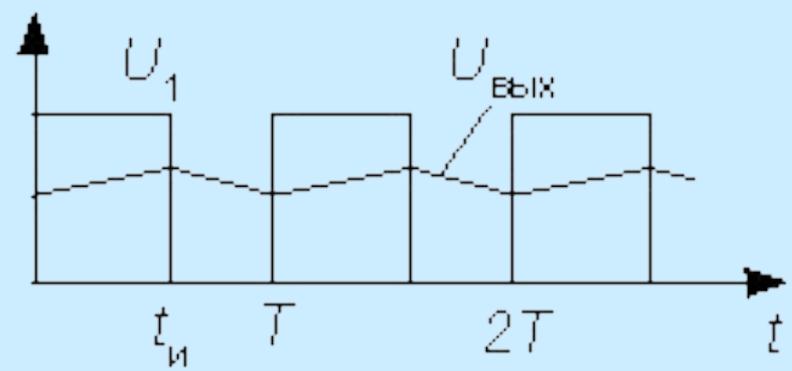
На МОП-ключках

На источниках тока

Дифференциальные каскады



а)



б)

Рис. 1. ЦАП с широтно-импульсной модуляцией

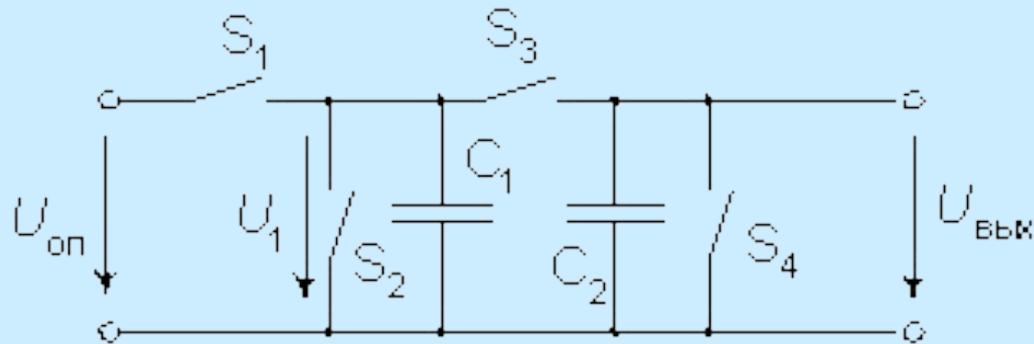


Рис. 2. Схема последовательного ЦАП на переключаемых конденсаторах

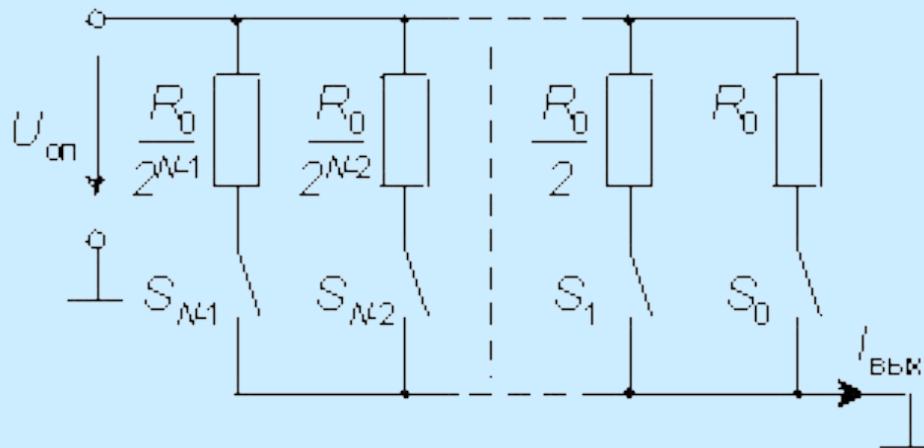
Здесь  $C_1=C_2$ . Перед началом цикла преобразования  $C_2$  разряжается ключом  $S_4$ .

Входное двоичное слово задается в виде последовательного кода. Его преобразование осуществляется последовательно, начиная с младшего разряда  $d_0$ . Каждый такт преобразования состоит из двух полутактов. В первом полутакте конденсатор  $C_1$  заряжается до опорного напряжения  $U_{оп}$  при  $d_0=1$  посредством замыкания ключа  $S_1$  или разряжается до нуля при  $d_0=0$  путем замыкания ключа  $S_2$ . Во втором полутакте при разомкнутых ключах  $S_1$ ,  $S_2$  и  $S_4$  замыкается ключ  $S_3$ , что вызывает деление заряда пополам между  $C_1$  и  $C_2$ . В результате получаем

$$U_1(0)=U_{вых}(0)=(d_0/2)U_{оп}$$

Пока на конденсаторе  $C_2$  сохраняется заряд, процедура заряда конденсатора  $C_1$  должна быть повторена для следующего разряда  $d_1$  входного слова. После нового цикла перезарядки напряжение на конденсаторах будет

$$U_{вых}(1)=U_1(1)=\frac{(d_1+d_0/2)U_{оп}}{2}=\frac{(2d_1+d_0)U_{оп}}{4}$$



$$I_{\text{ВЫХ}} = \frac{U_{\text{оп}}}{R_0} \sum_{k=0}^{N-1} d_k 2^k = \frac{U_{\text{оп}}}{R_0} D$$

Рис. 3. Простейшая схема ЦАП с суммированием весовых токов

**Недостатки:**

1. При различных входных кодах ток, потребляемый от ИОН, будет различным, а это повлияет на величину выходного напряжения ИОН.
2. Значения сопротивлений весовых резисторов могут различаться в тысячи раз, а это делает весьма затруднительной реализацию этих резисторов в полупроводниковых ИМС. Кроме того, сопротивление резисторов старших разрядов в многоразрядных ЦАП может быть соизмеримым с сопротивлением замкнутого ключа, а это приведет к погрешности преобразования.
3. В этой схеме к разомкнутым ключам прикладывается значительное напряжение, что усложняет их построение.

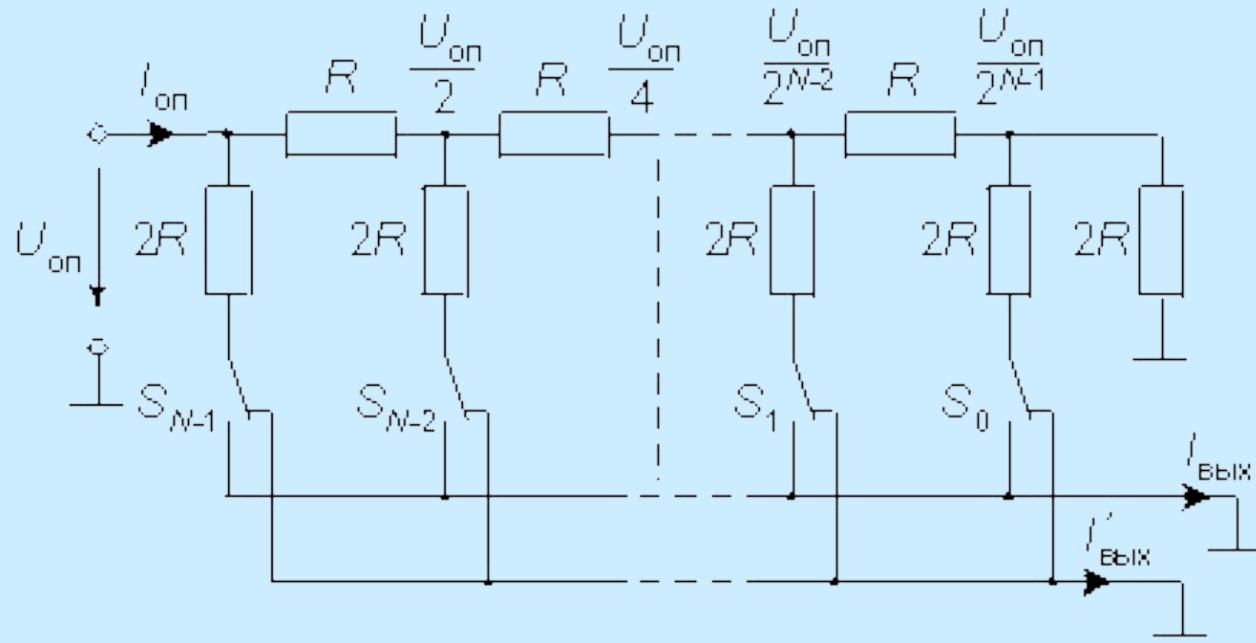


Рис. 4. Схема ЦАП с переключателями и матрицей постоянного импеданса

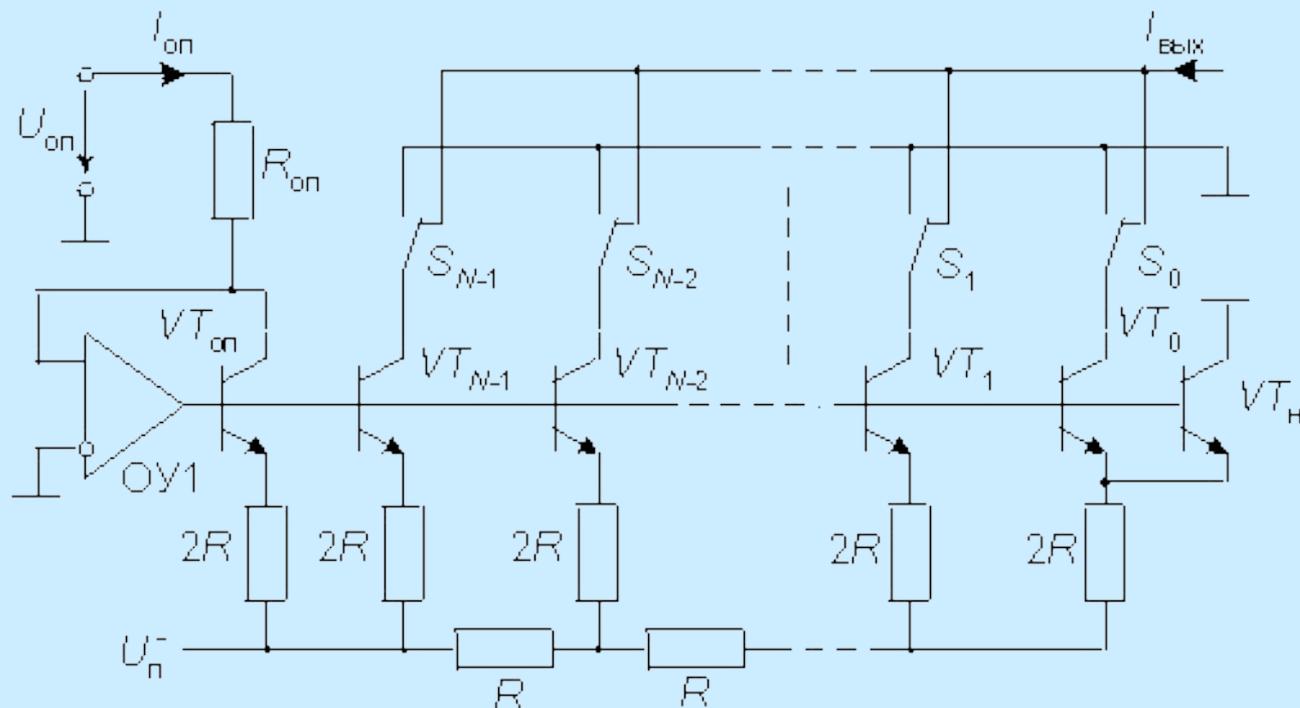


Рис. 6. Схема ЦАП на источниках тока

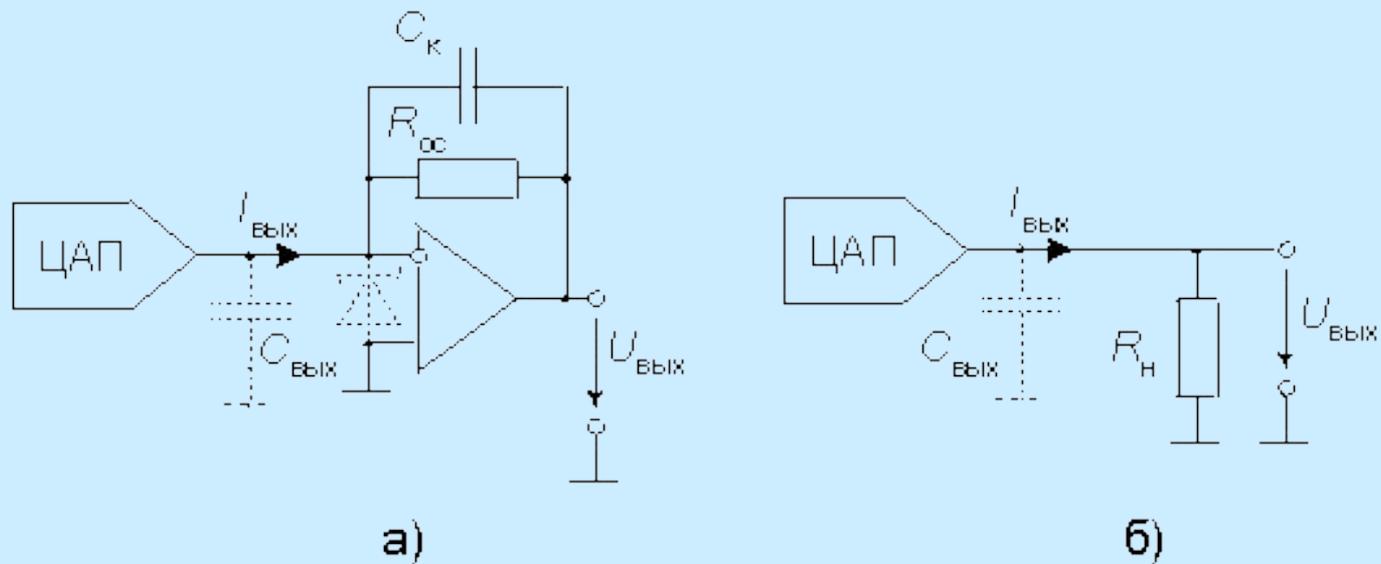


Рис. 8. Формирование напряжения по токовому выходу ЦАП

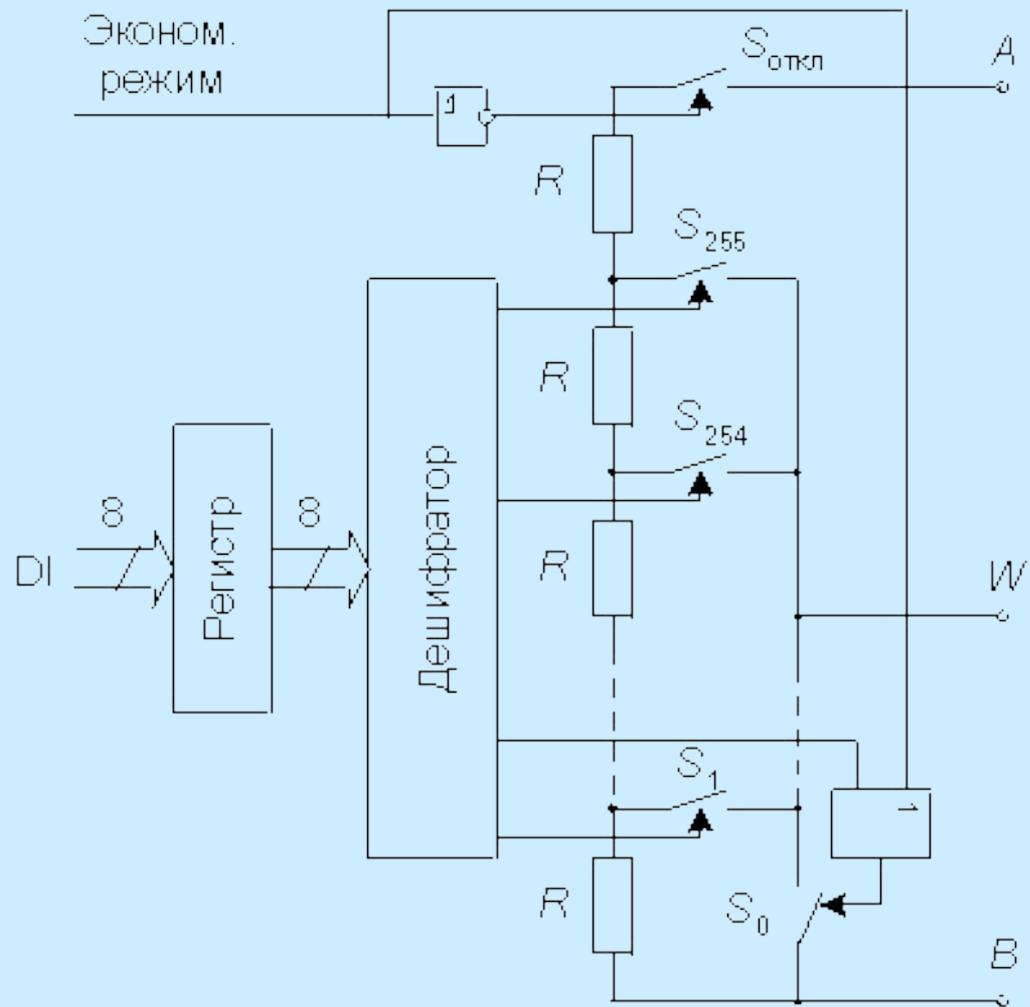
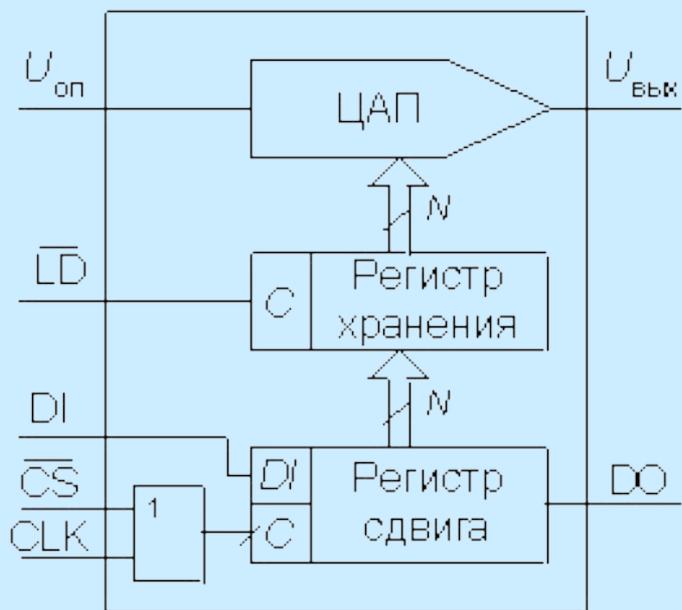
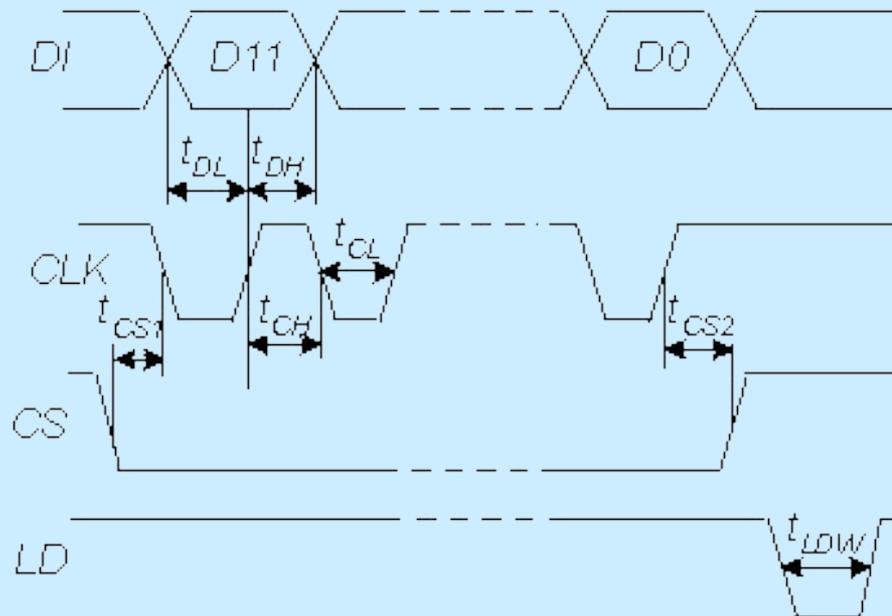


Рис. 12. Блок-схема ЦАП с суммированием напряжений



а)



б)

Рис. 13. ЦАП с последовательным интерфейсом

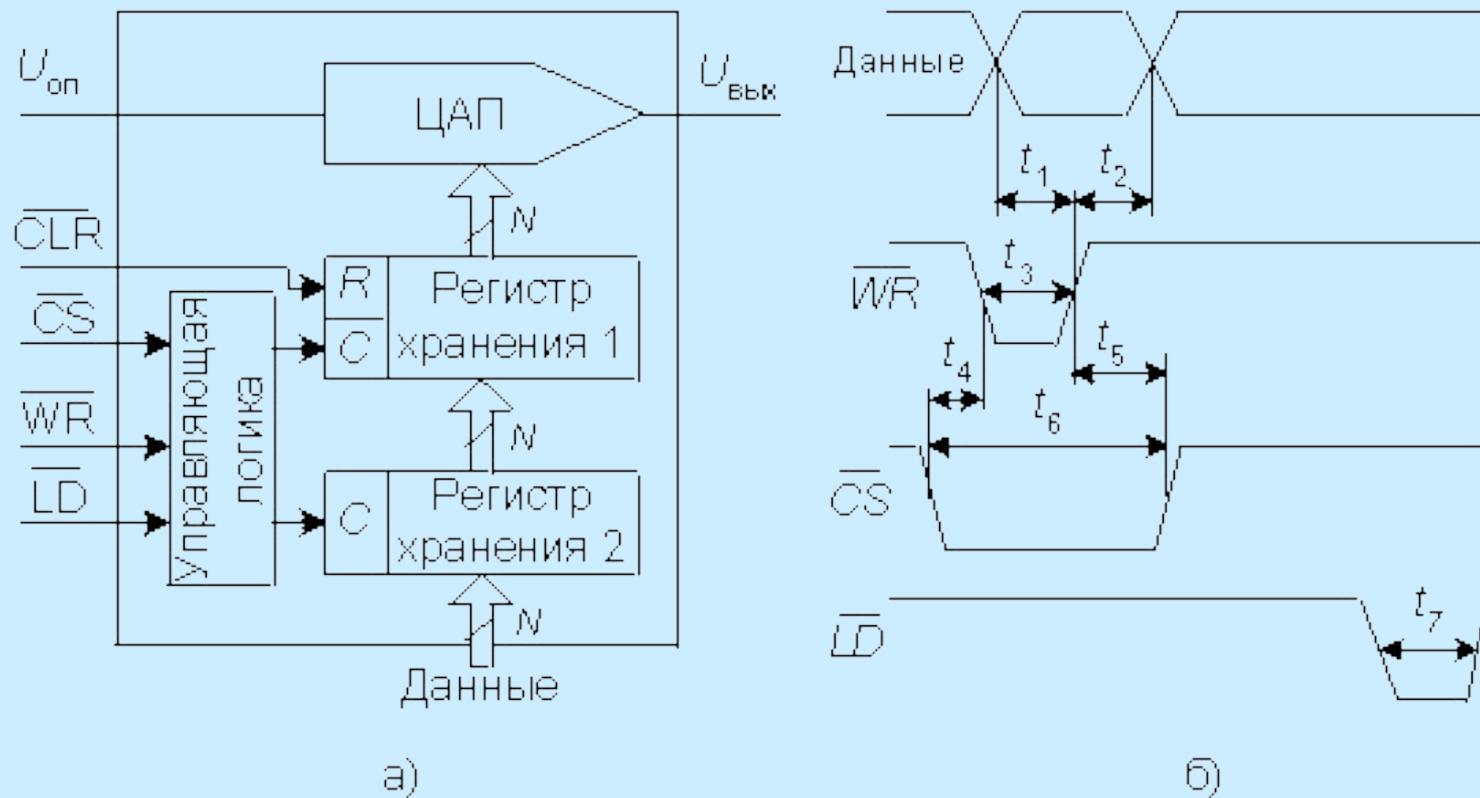


Рис.15. ЦАП с параллельным интерфейсом

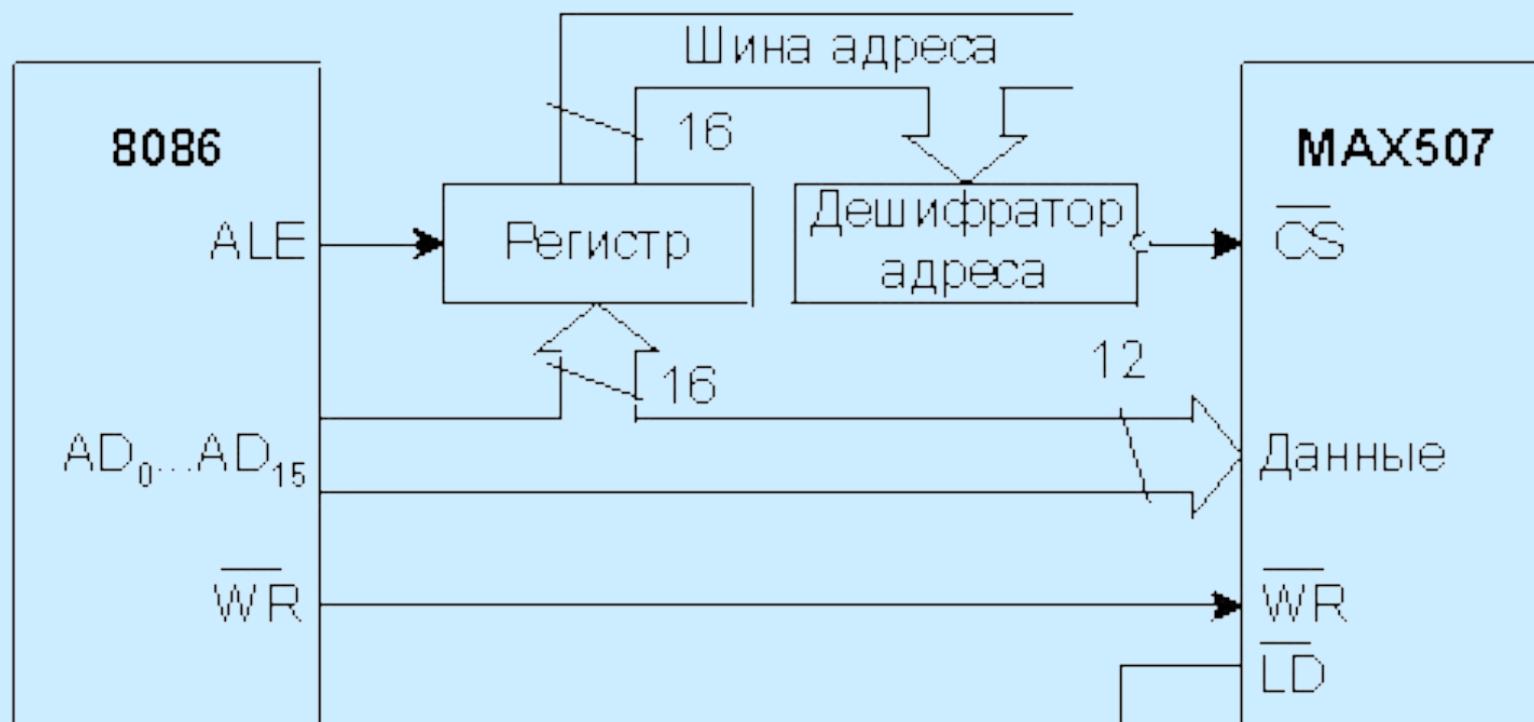


Рис. 16. Подключение ЦАП с параллельным интерфейсом к микропроцессору Intel 8086

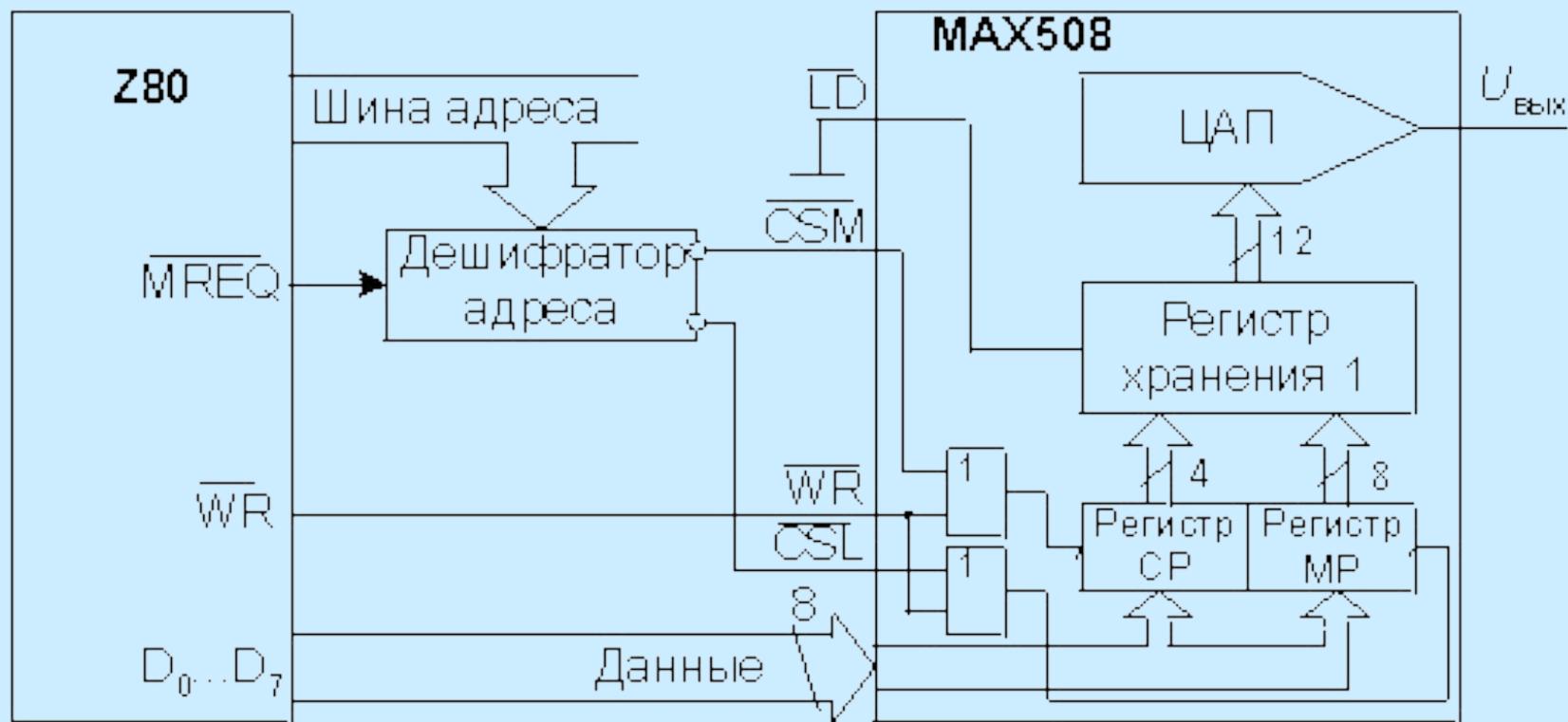


Рис. 17. Подключение ЦАП с параллельным интерфейсом второго типа к восьмиразрядному микропроцессору

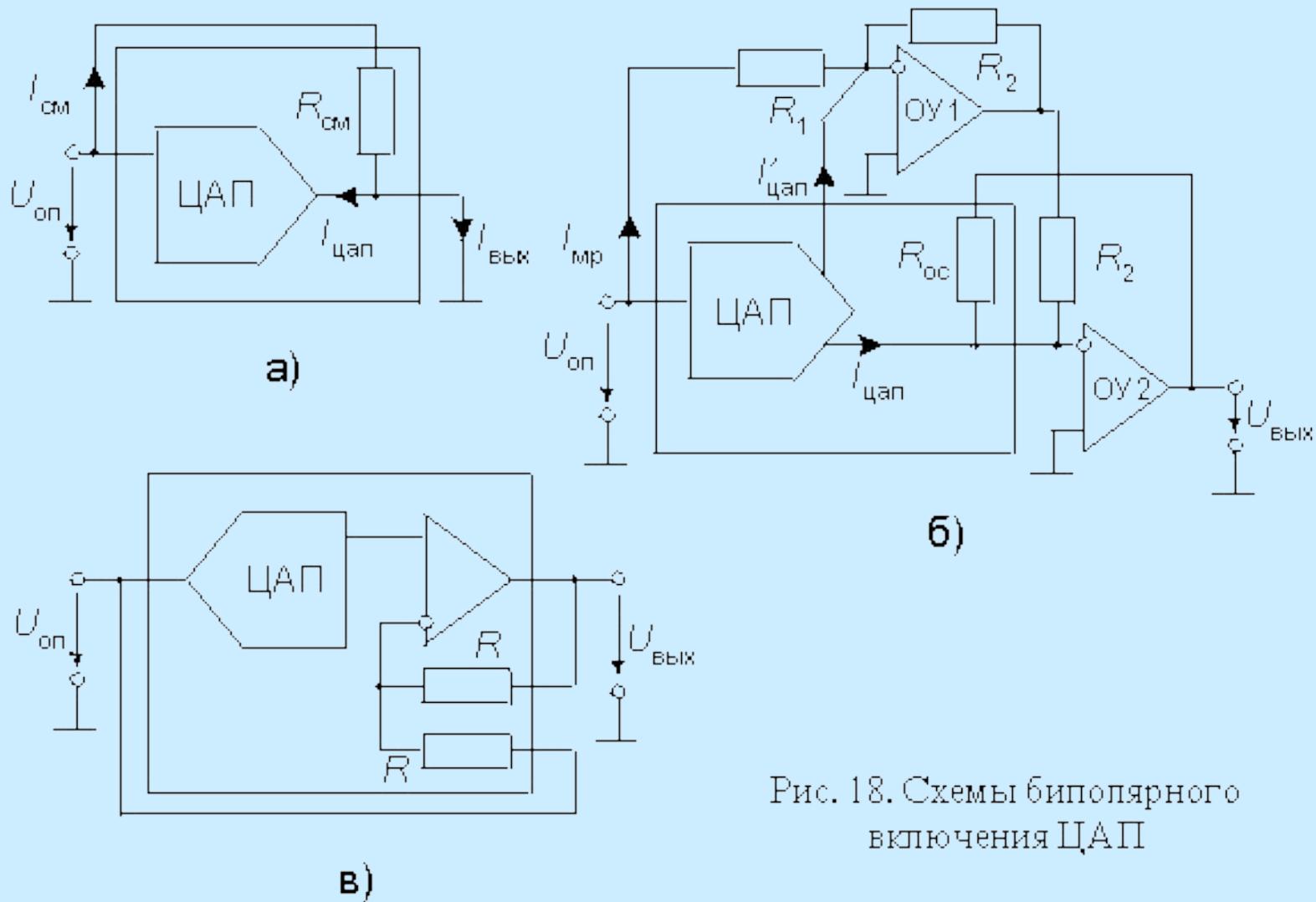


Рис. 18. Схемы биполярного включения ЦАП