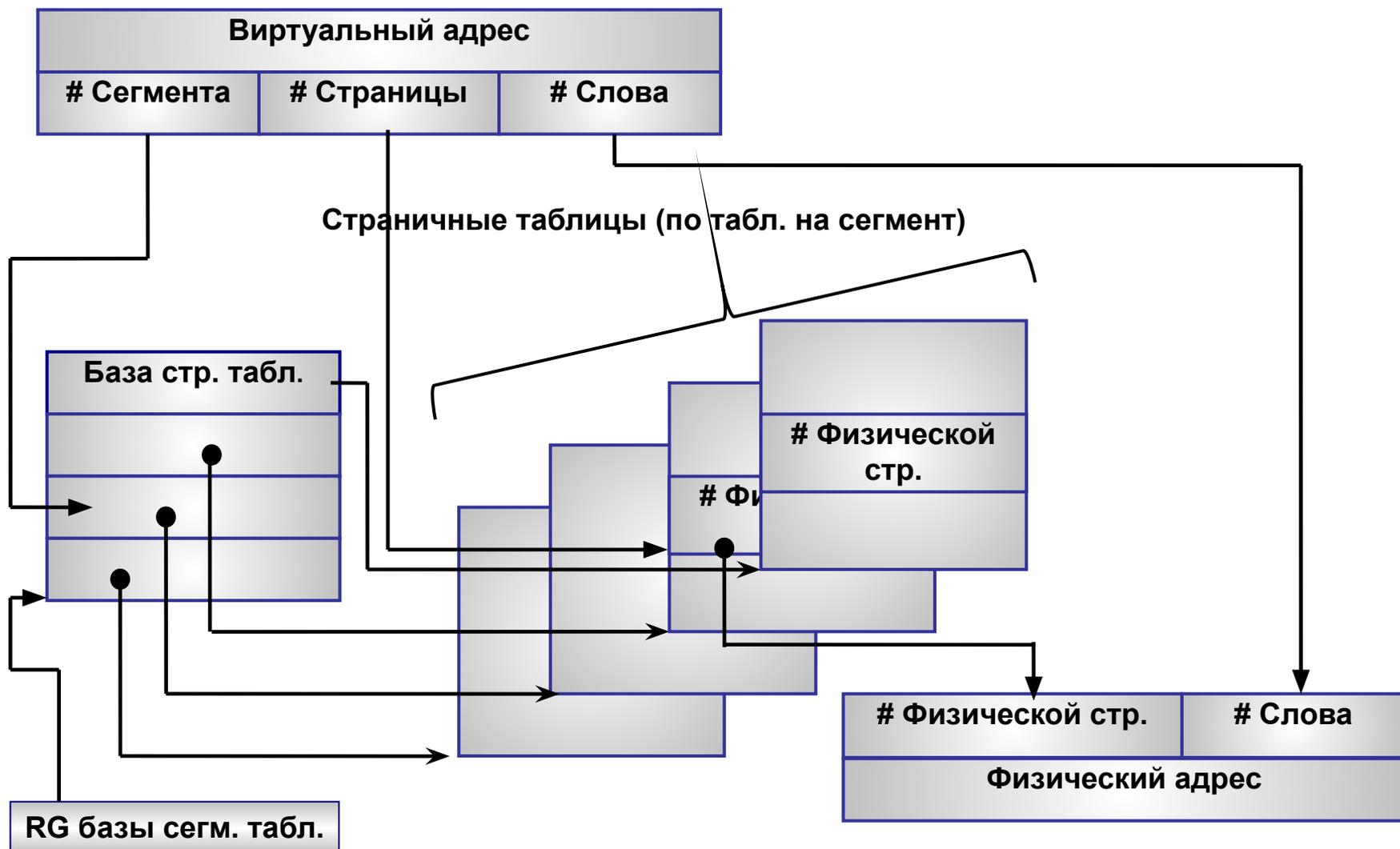
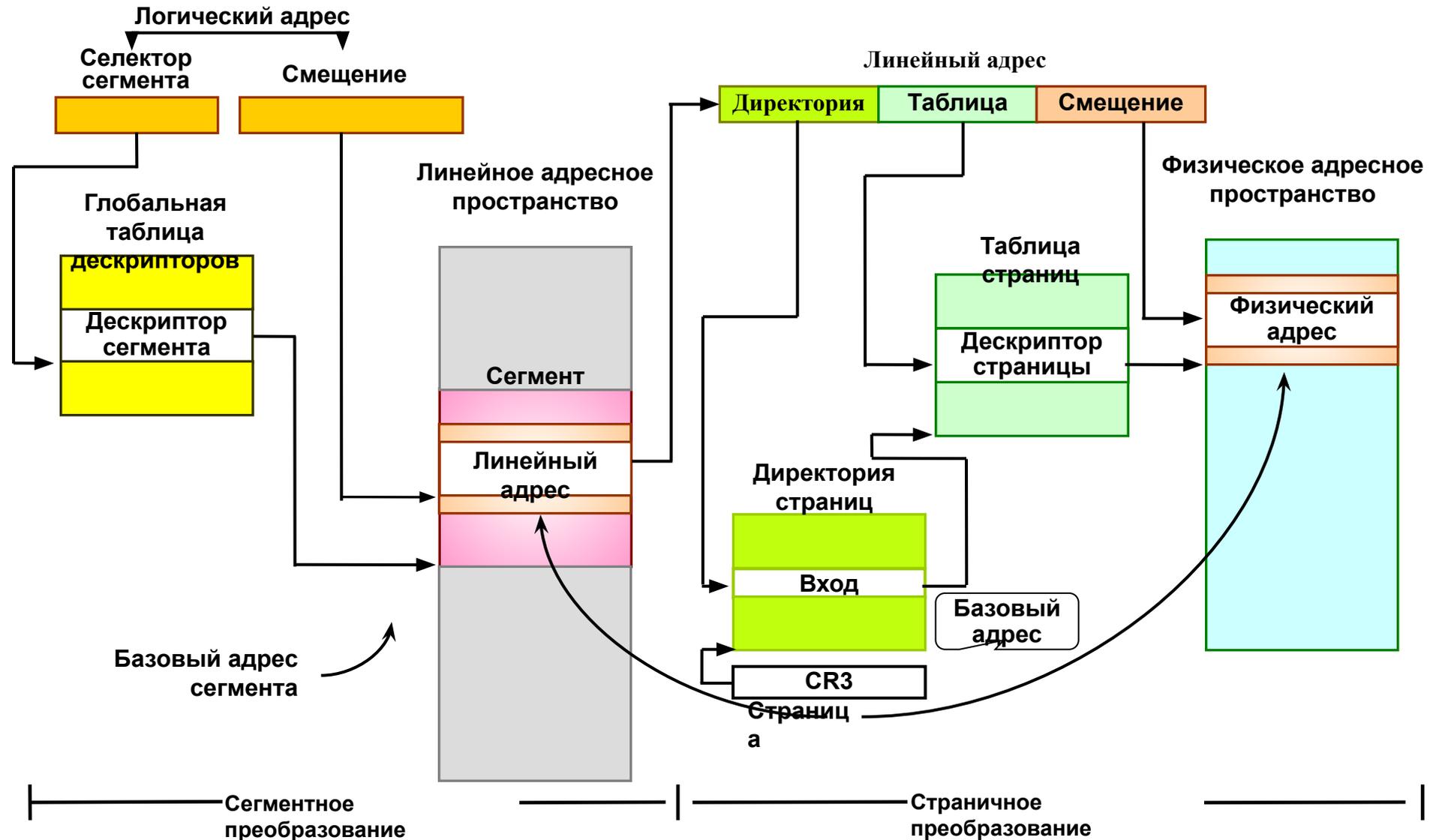


Формирование адреса при сегментно – страничной организации памяти



Сегментно – страничное преобразование адреса в IA - 32



Сегментные регистры в IA - 32

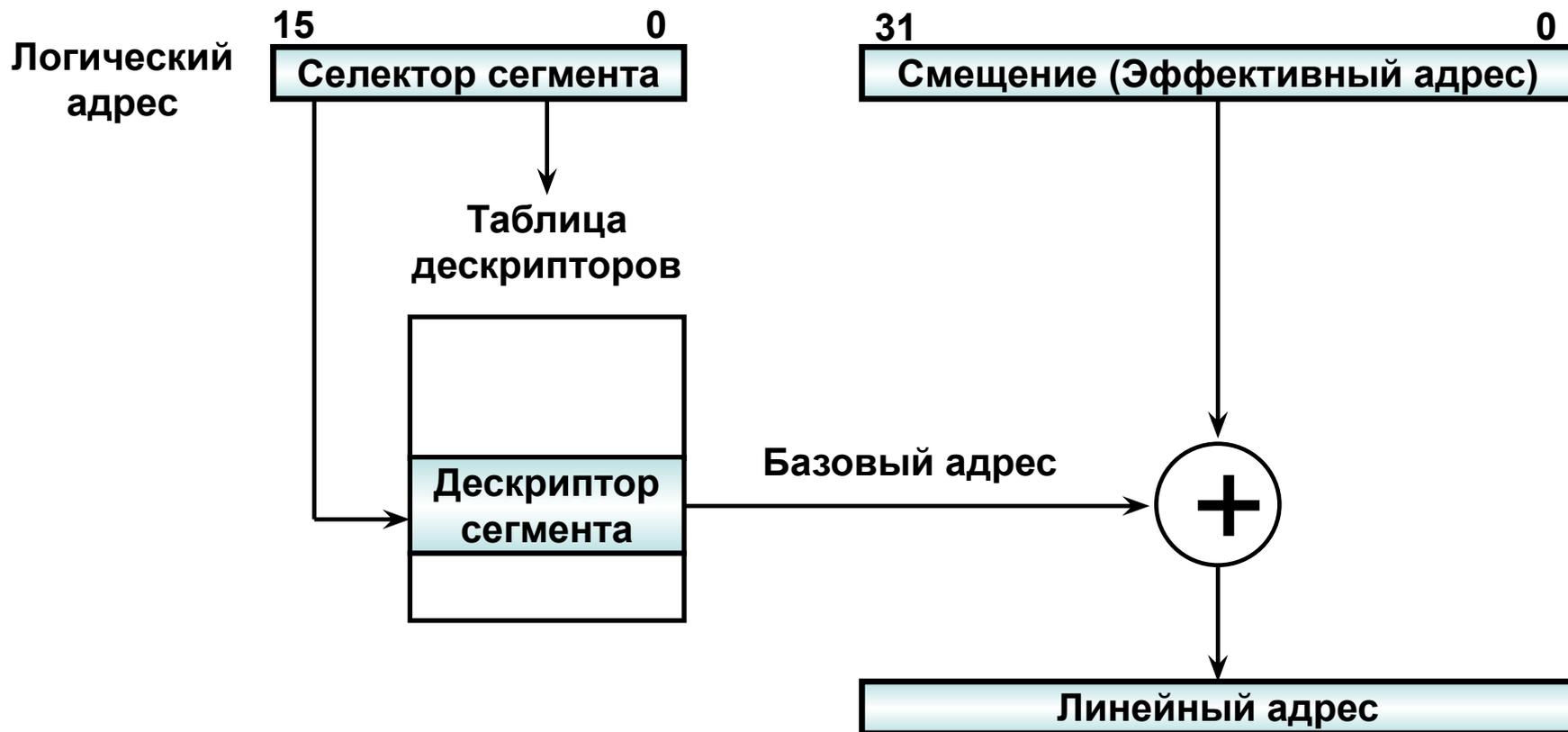
Видимая часть	Скрытые (Теневые) регистры
CS	Дескриптор сегмента кода
SS	Дескриптор сегмента стека
DS	Дескриптор сегмента данных
ES	Дескриптор дополнительного сегмента данных
FS	Дескриптор дополнительного сегмента данных
GS	Дескриптор дополнительного сегмента данных



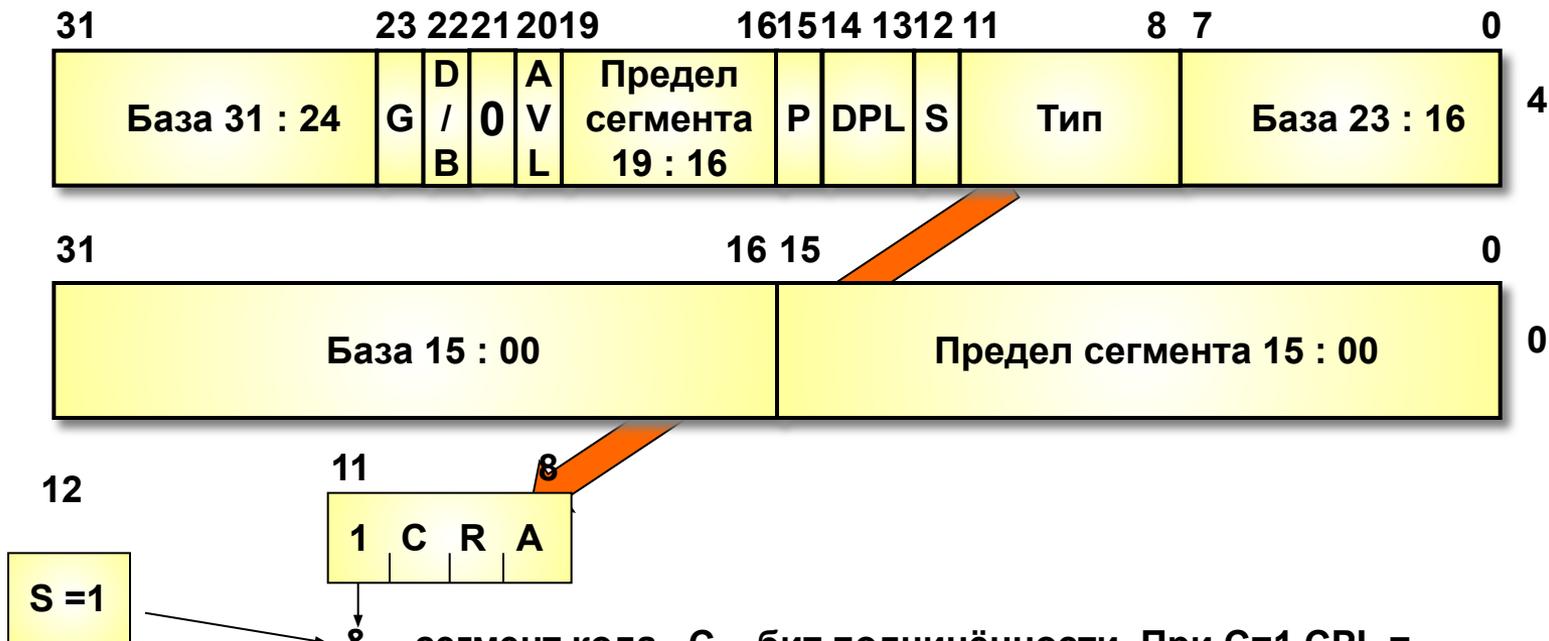
Запрашиваемый уровень привилегии

Индикатор таблицы дескрипторов; 0 – GTD, 1 - LDT

Преобразование логического адреса в линейный



Обобщенный формат дескриптора сегмента в IA - 32



& — сегмент кода. C — бит подчинённости. При C=1 CPL = PL программы, передавшей управление.

G — бит гранулярности (0 — размер сегмента от 1 байта до 1 Мбайта, 1 — от 4 Кбайт до 4 Гбайт с шагом 4 Кбайт) ;

D/B — Размер по умолчанию (0 — 16-ти битовый сегмент; 1 — 32-х битовый сегмент);

AVL — Сегмент доступен для системного ПО;

P — Бит присутствия сегмента в оперативной памяти;

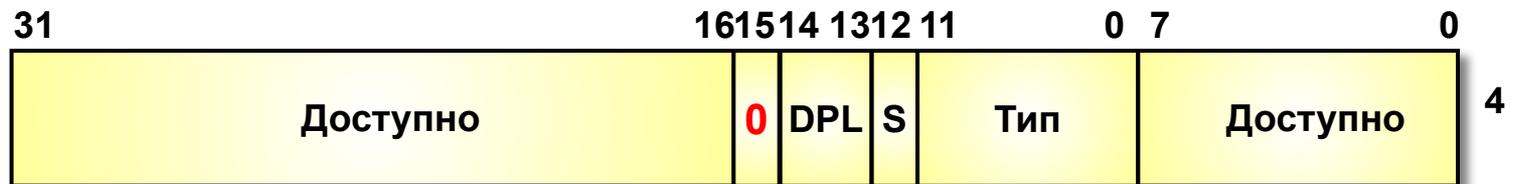
DPL — Уровень привилегии дескриптора;

S — Тип дескриптора (0 — системный, 1 — сегмент кода или данных);

Типы сегментов

Поле «ТИП»				Тип дескриптора	Описание
Бит 11	Бит 10 E	Бит 9 V	Бит 8 A		
0	0	0	0	Данные	Только чтение
0	0	0	1	Данные	Только чтение, доступен
0	0	1	0	Данные	Чтение/запись
0	0	1	1	Данные	Чтение/запись, доступен
0	1	0	0	Данные	Только чтение, расширяемый
0	1	0	1	Данные	Только чтение, расширяемый, доступен
0	1	1	0	Данные	Чтение/запись, расширяемый
0	1	1	1	Данные	Чтение/запись, расширяемый, доступен
	C	R	A		
1	0	0	0	Код	Только исполняемый
1	0	0	1	Код	Только исполняемый, доступен
1	0	1	0	Код	Исполнение/чтение
1	0	1	1	Код	Исполнение/чтение, доступен
1	1	0	0	Код	Только исполняемый, подчинённый
1	1	0	1	Код	Только исполняемый, подчинённый, доступен
1	1	1	0	Код	Исполнение/только чтение, подчинённый
1	1	1	1	Код	Исполнение/только чтение, подчинённый, доступен

Формат дескриптора отсутствующего сегмента в IA - 32



Бит P = 0



Формат дескриптора PTE (4 Кбайта)



Avail Доступно системному программисту

G Страница отмечена как глобальная. Если этот бит вместе с флагом PGE (page global enable) в регистре CR4 установлен в 1, то дескрипторы, соответствующие этой странице и располагающиеся в буфере TLB, при записи в CR3 или переключении задач как недостоверные не помечаются. Это защита часто используемых страниц от удаления «их» дескрипторов из TLB.

PAT Индекс атрибутов таблицы страниц

D (Dirty) Бит записи (изменения)

A Бит обращения

PCD Запрещает (1), разрешает (0) кэширование страницы или стр. таблицы

PWT Сквозная (1), обратная (0) запись при кэшировании страницы или стр. таблицы

U/S Пользователь/Супервизор

P Бит присутствия

Формат дескриптора PDE (4Мбайта) и 32 – разрядным адресом



PAT Индекс атрибутов таблицы страниц

Avail Доступно системному программисту

G Страница отмечена как глобальная

PS Размер страницы (0 – страница 4Кбайта)

A Бит обращения (активности)

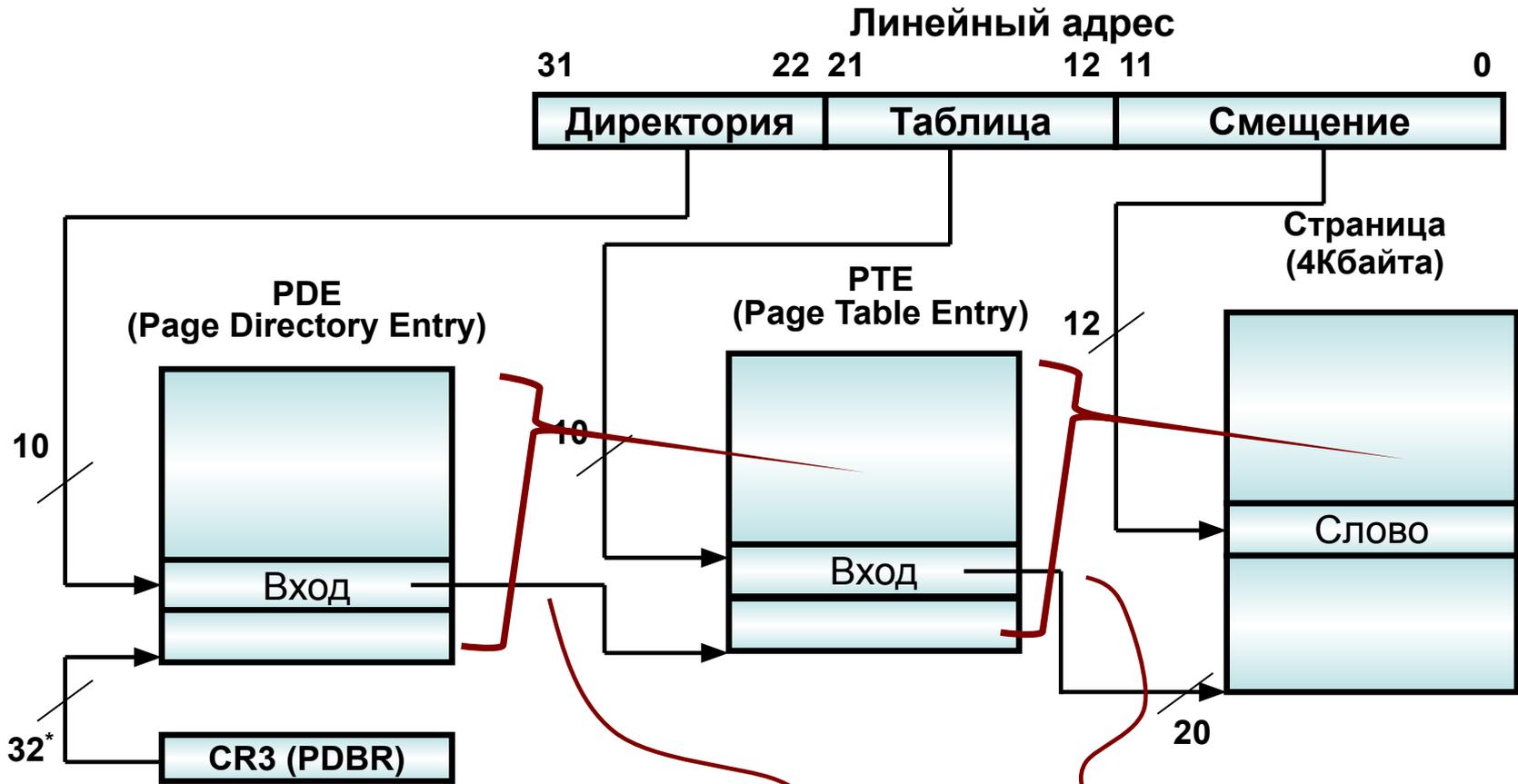
PCD Запрещает (1), разрешает (0) кэширование страницы или стр. таблицы. Этот бит игнорируется, если установлен флаг CD (cache disable) в CR0.

PWT Сквозная (1), обратная (0) запись при кэшировании страницы или стр. таблицы. Этот бит игнорируется, если установлен флаг CD (cache disable) в CR0.

U/S Пользователь/Супервизор

P Бит присутствия.

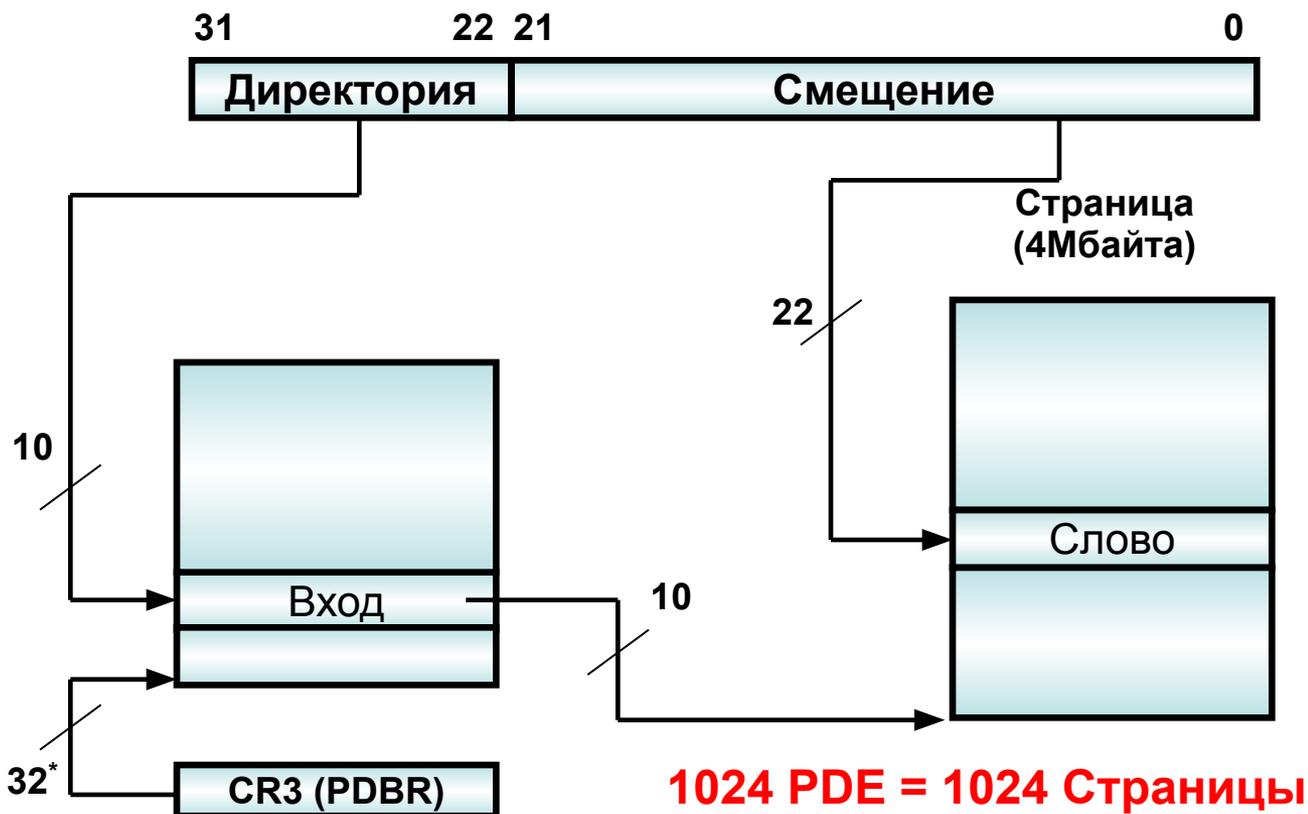
Страничное преобразование (размер страницы 4 Кбайта)



*32 бита, выровненные на 4-Кбайтовую границу.

$1024 \text{ PDE} * 1024 \text{ PTE} = 2^{20}$ страниц

Страничное преобразование (размер страницы 4 Мбайта)

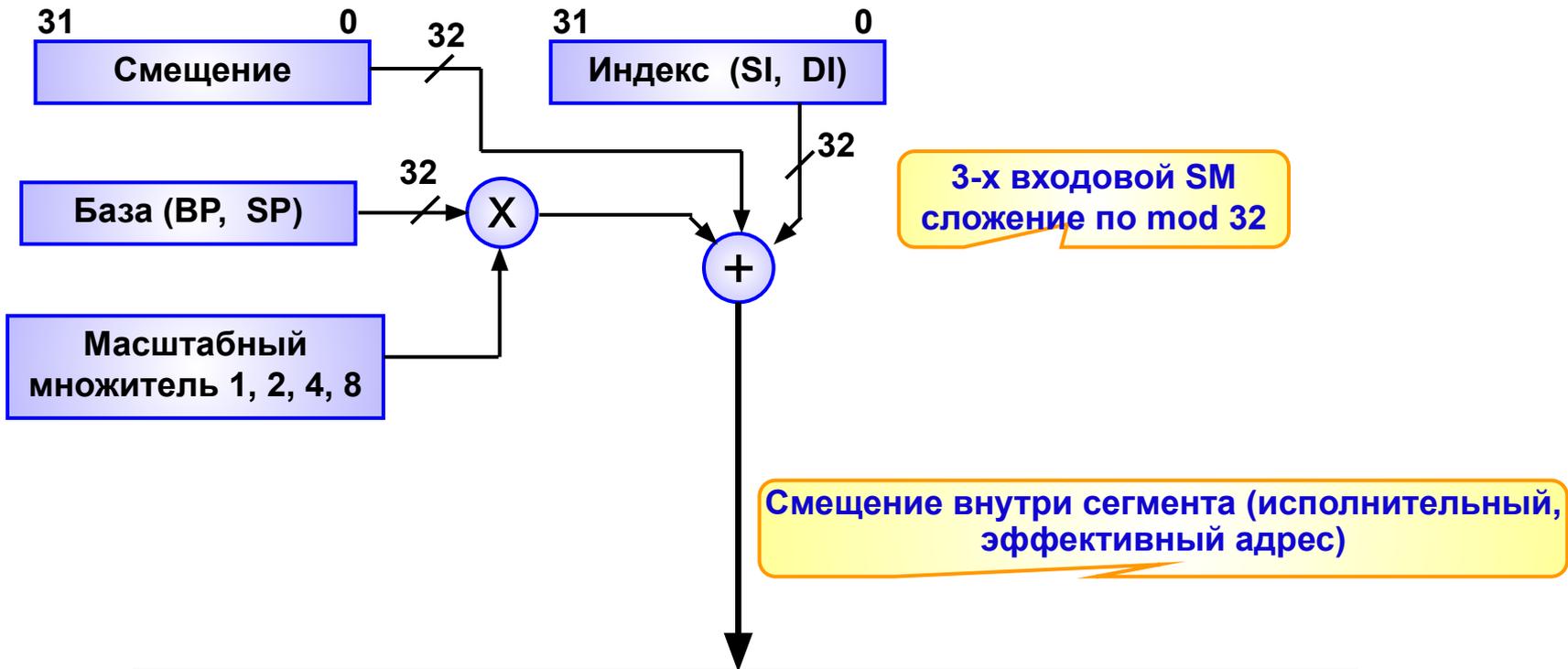


*32 бита, выровненные на 4-Кбайтовую границу.

Формирование адреса в IA-32

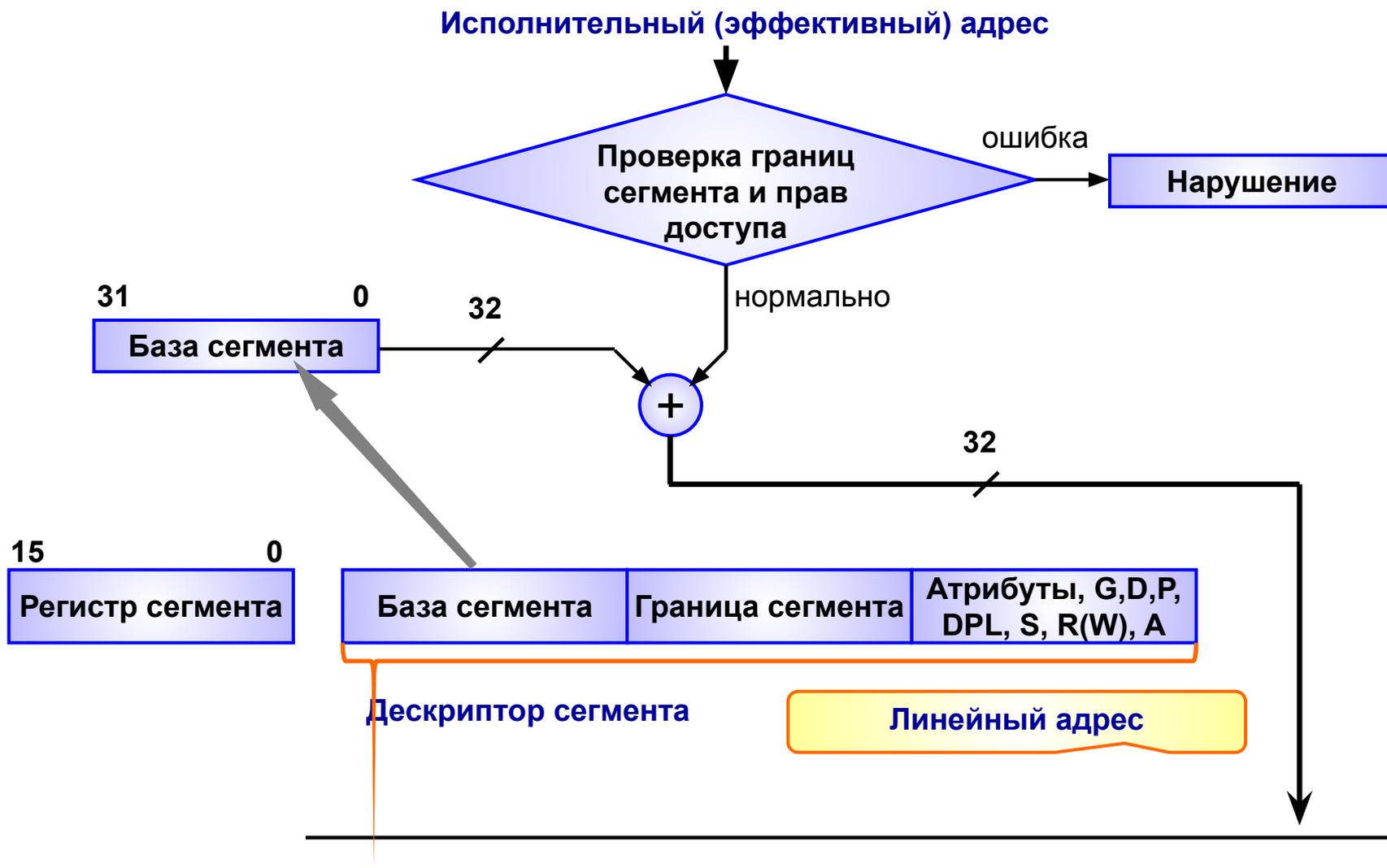
Шаг 1

Адрес в команде (логический адрес)



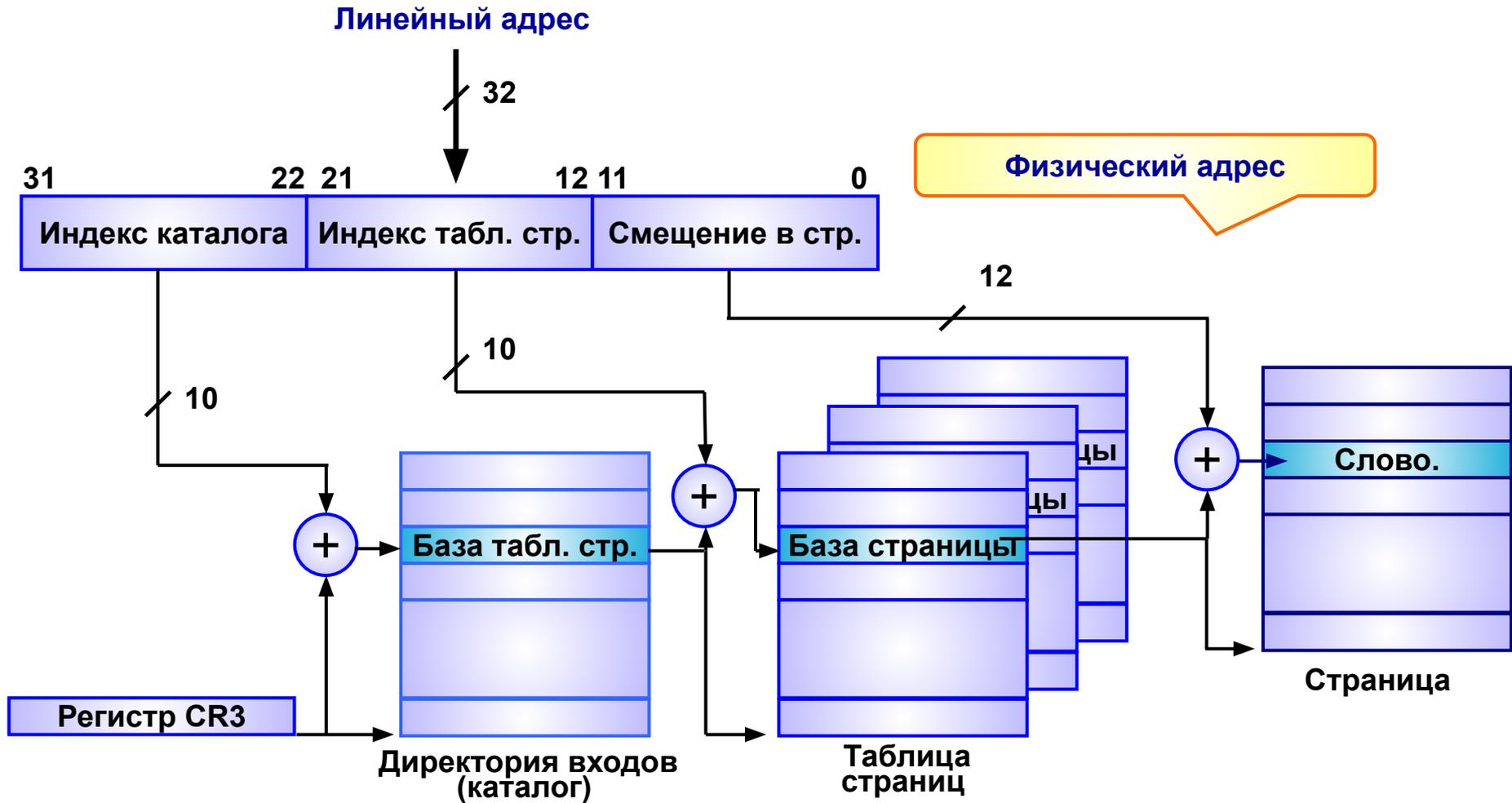
Формирование адреса в IA-32

Шаг 2

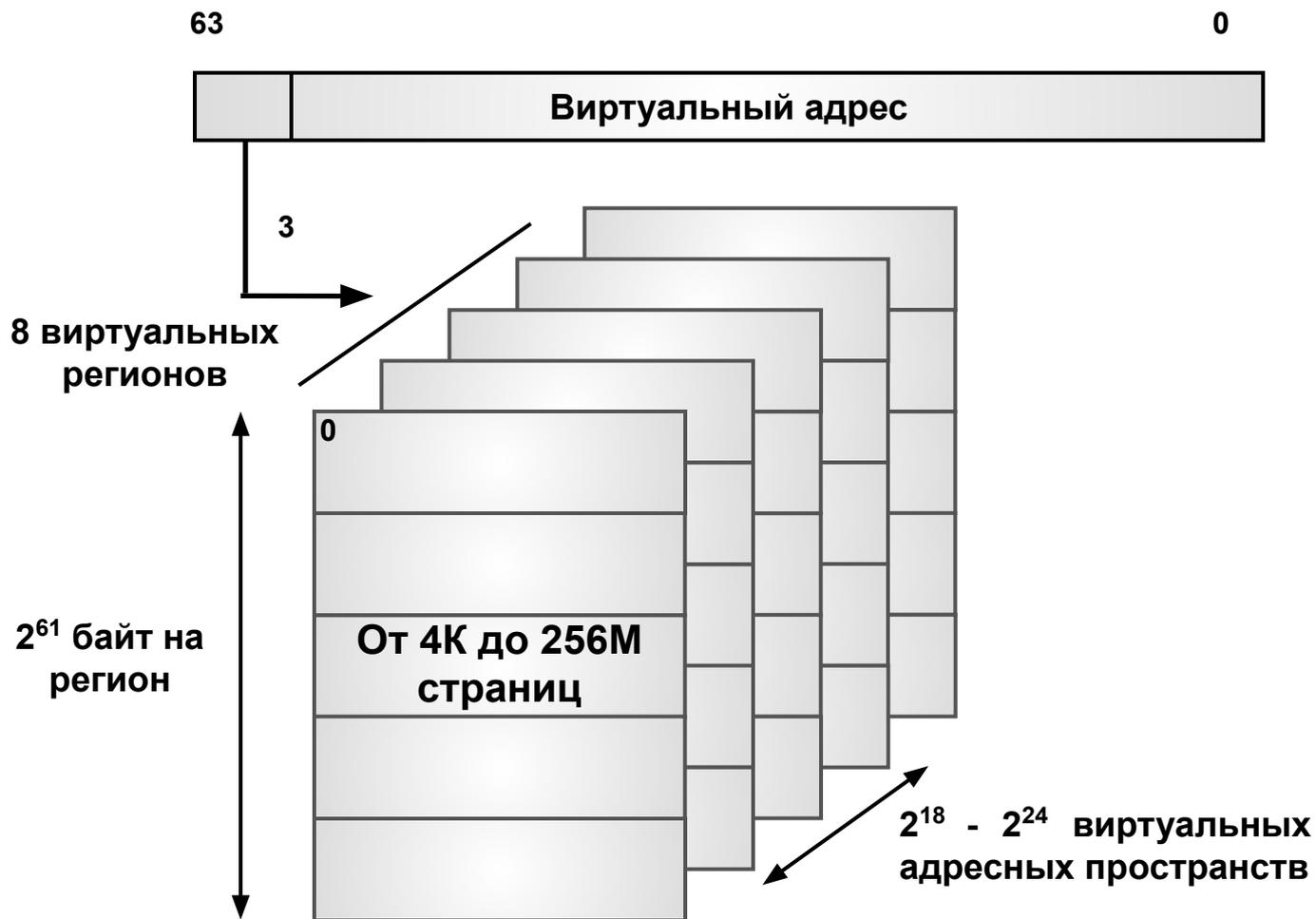


Формирование адреса в IA-32

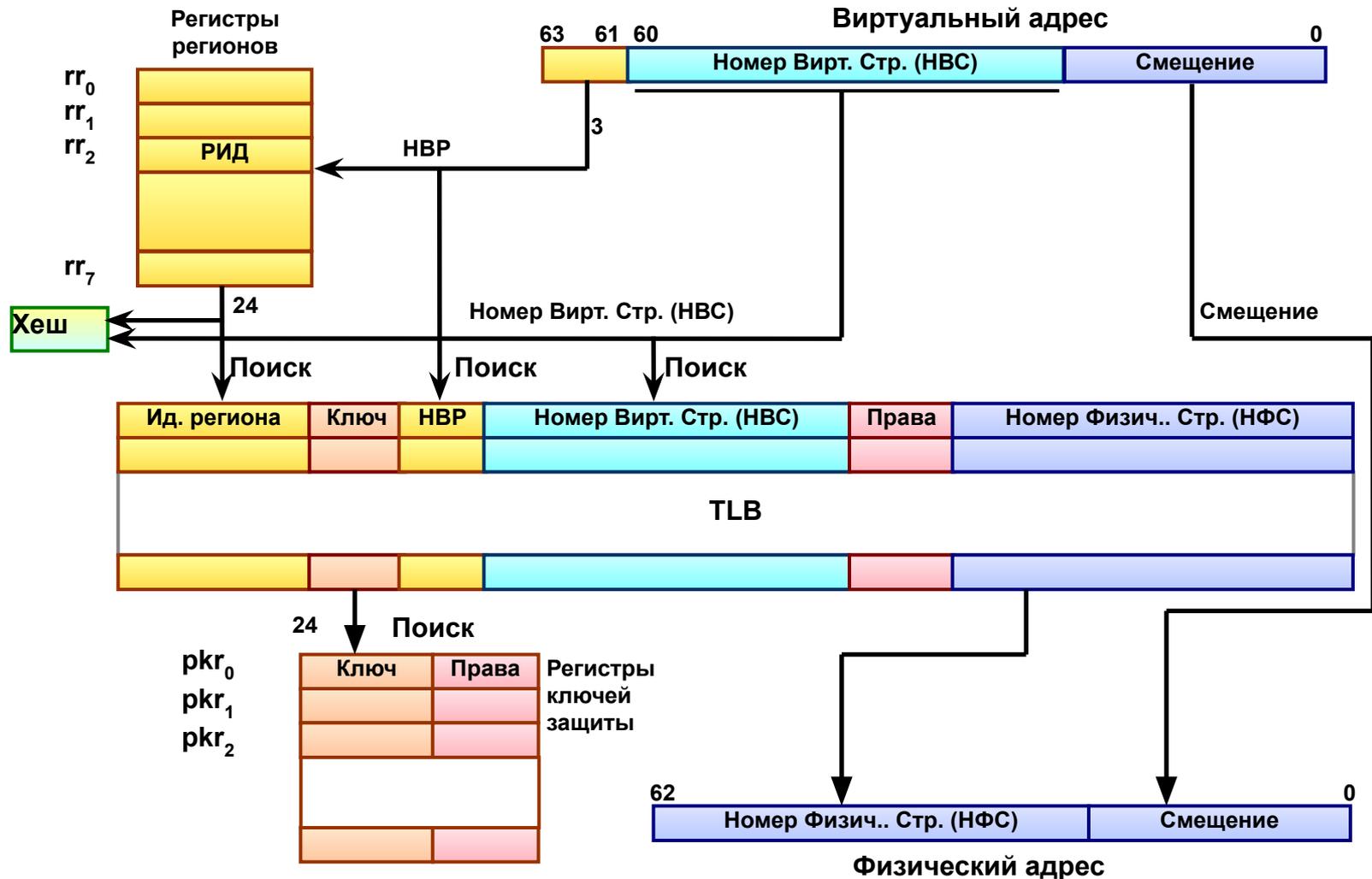
Шаг 3



Виртуальное адресное пространство IA-64

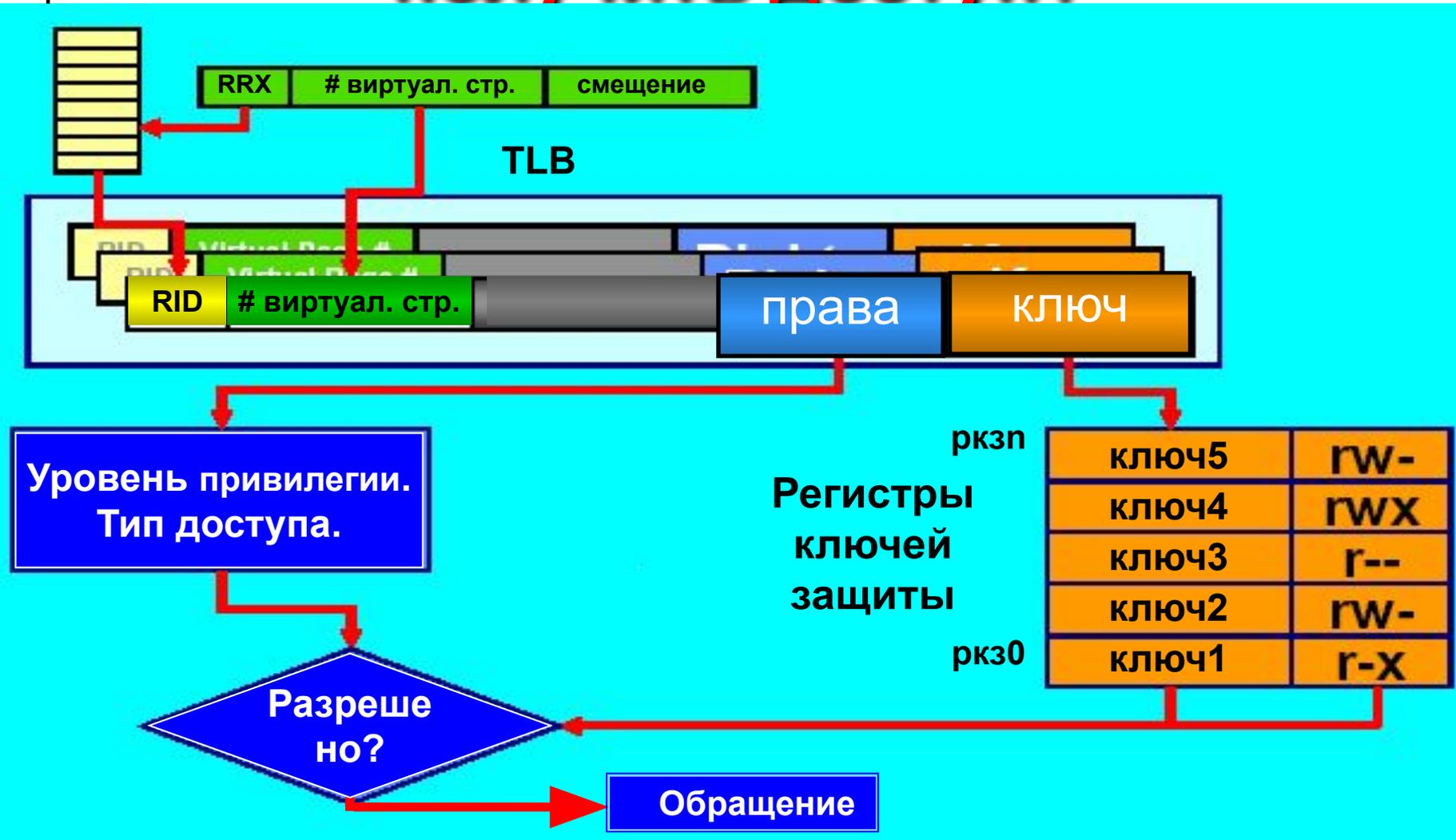


Преобразование виртуального адреса в IA-64



Защита. Можно ли увидеть? Можно ли получить доступ?

Регистры регионов



Ключи защиты увеличивают кпд буфера TLB при работе с большими базами данных

Page Access Rights

TLB.ar	TLB.pl	Privilege Level ^a				Description
		3	2	1	0	
0	3	R	R	R	R	read only
	2	–	R	R	R	
	1	–	–	R	R	
	0	–	–	–	R	
1	3	RX	RX	RX	RX	read, execute
	2	–	RX	RX	RX	
	1	–	–	RX	RX	
	0	–	–	–	RX	
2	3	RW	RW	RW	RW	read, write
	2	–	RW	RW	RW	
	1	–	–	RW	RW	
	0	–	–	–	RW	
3	3	RWX	RWX	RWX	RWX	read, write, execute
	2	–	RWX	RWX	RWX	
	1	–	–	RWX	RWX	
	0	–	–	–	RWX	
4	3	R	RW	RW	RW	read only / read, write
	2	–	R	RW	RW	
	1	–	–	R	RW	
	0	–	–	–	RW	
5	3	RX	RX	RX	RWX	read, execute / read, write, exec
	2	–	RX	RX	RWX	
	1	–	–	RX	RWX	
	0	–	–	–	RWX	
6	3	RWX	RW	RW	RW	read, write, execute / read, write
	2	–	RWX	RW	RW	
	1	–	–	RWX	RW	
	0	–	–	–	RW	
7	3	X	X	X	RX	exec, promote ^b / read, execute
	2	XP2	X	X	RX	
	1	XP1	XP1	X	RX	
	0	XP0	XP0	XP0	RX	

a. RSC.pl, for RSE fills and spills; PSR.cpl for all other accesses.

b. User execute only pages can be enforced by setting PL to 3.