

§7 Архитектура системных плат

1. Обязательные компоненты

- гнёзда для ЦП и ОЗУ
- контроллеры и разъёмы интерфейсов
- тактовый генератор, таймер, часы, динамик
- ROM BIOS, аккумулятор

- схемы

- ✧ сброса регистров по сигналу PowerGood от БП или кнопки Reset

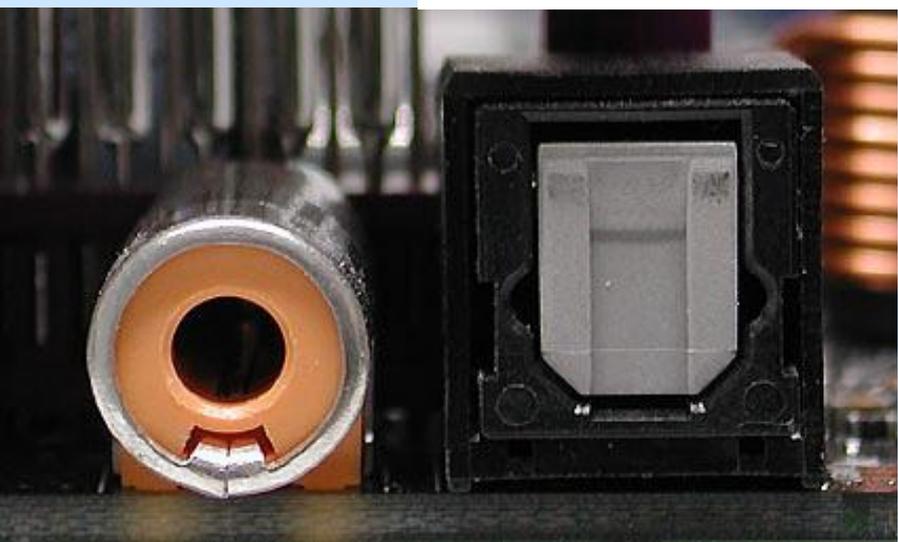
- ✧ управления напряжением

- ✧ измерений температуры

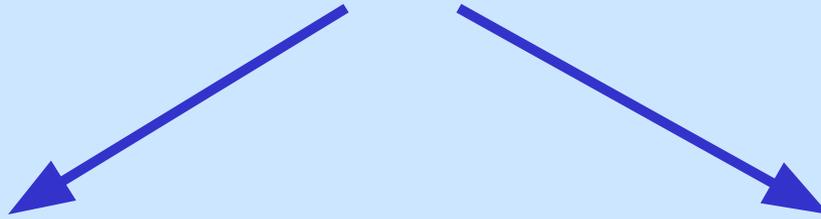
Н-р, формата mini ATX с
PCI-E 16x



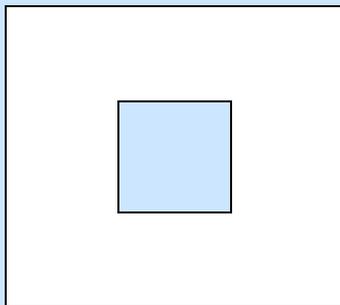
ATX с двумя PCI-E 16x и WiFi



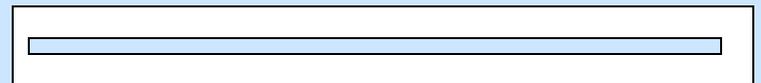
2. Гнёзда процессоров



Socket –
матрица
отверстий

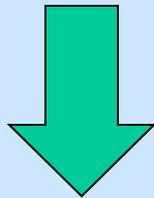


Slot – щель с
контактами



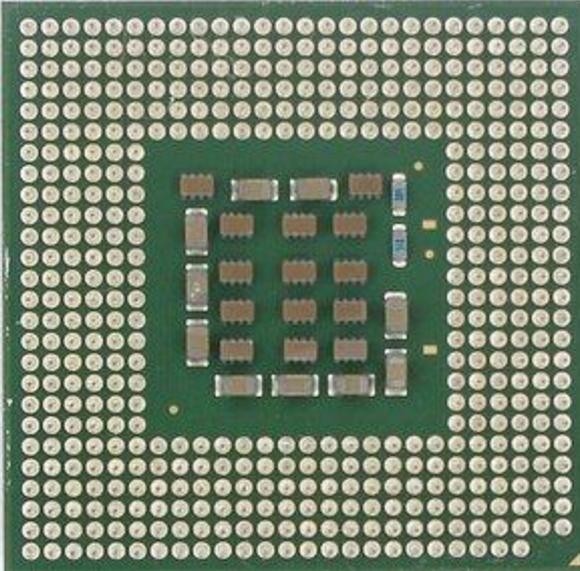
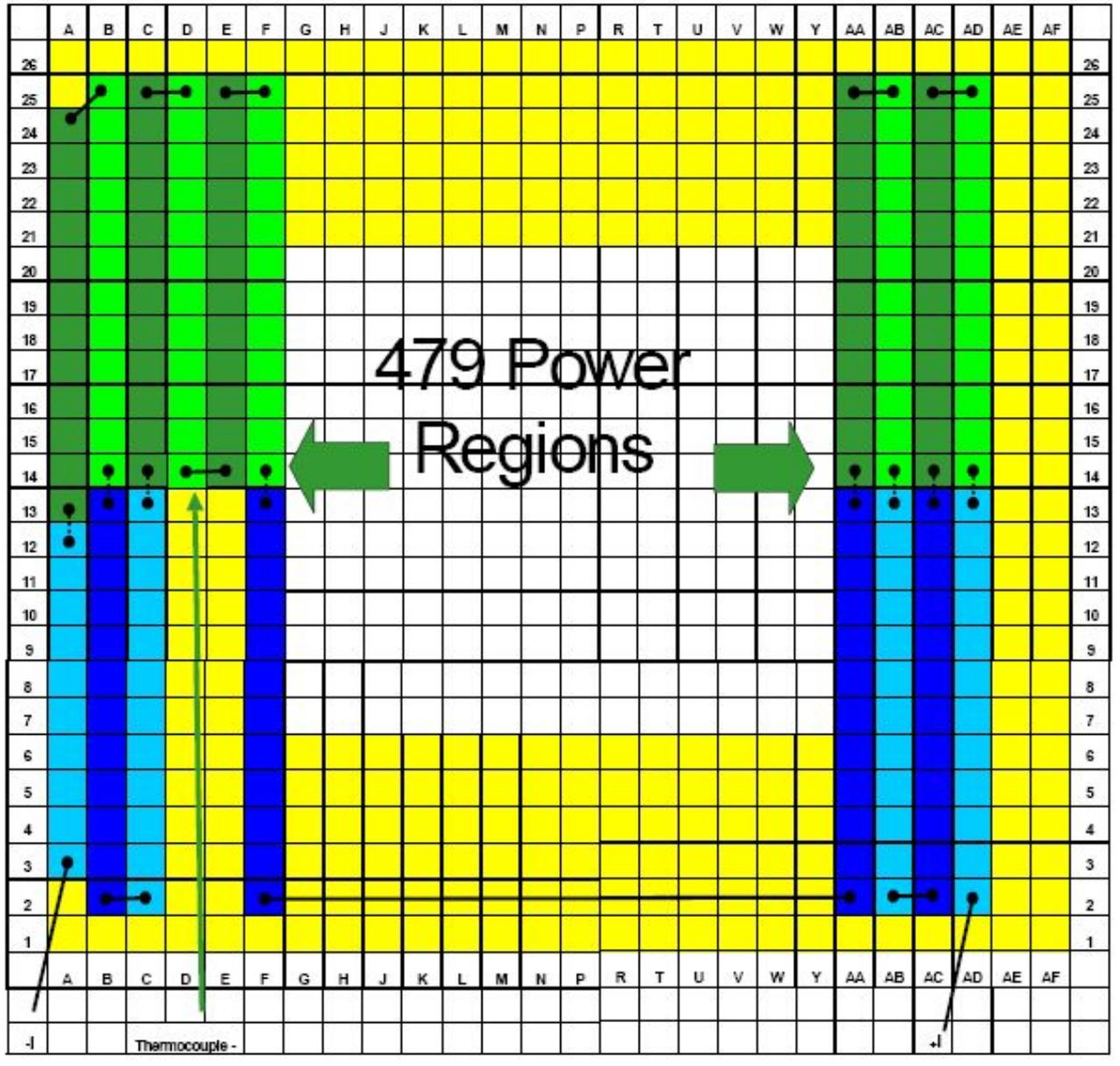
Гнёзда отличаются также

- количеством контактов
- их расположением
- напряжением



Будьте
внимательны!







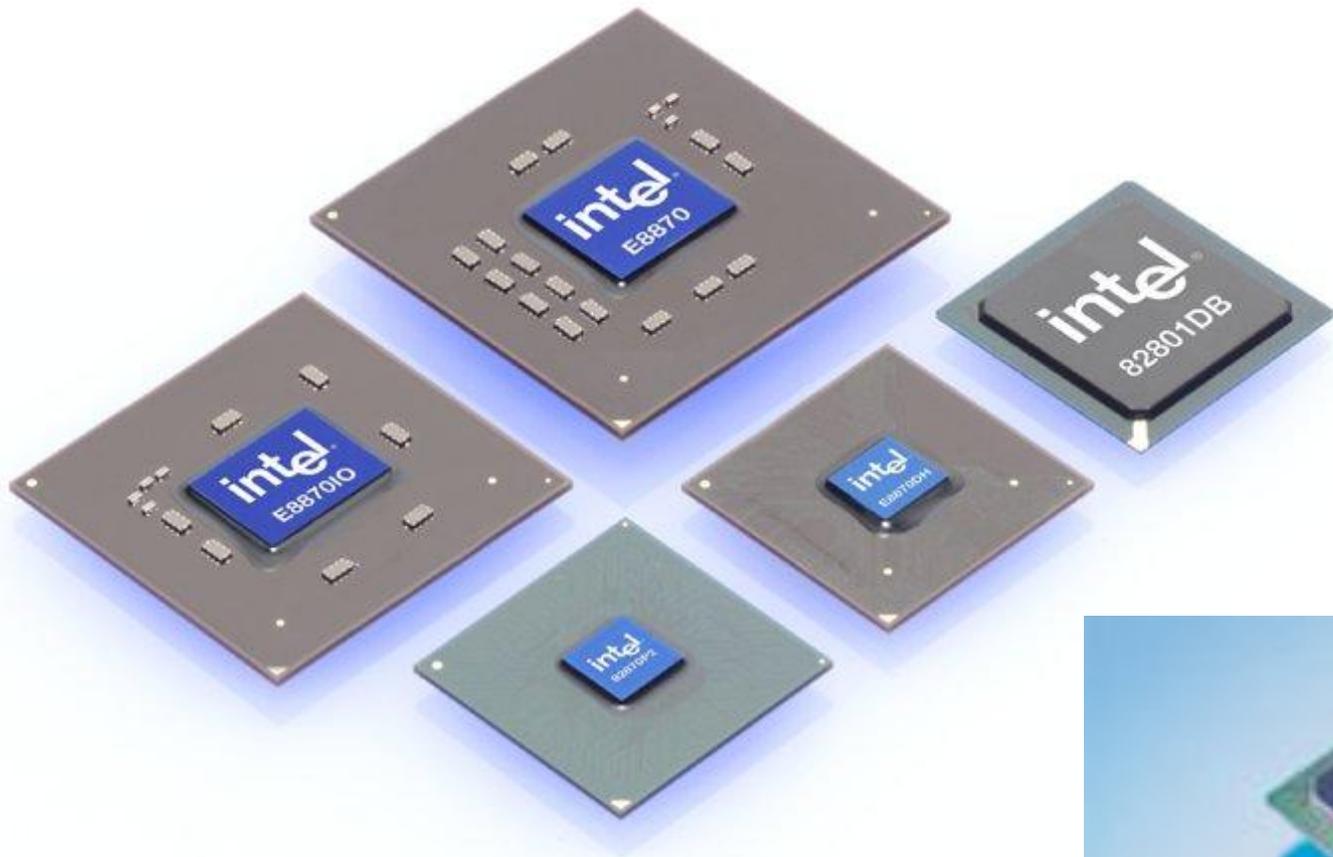
На одной СП обычно не более 2 гнёзд ЦП (нехватка места)



3. Чипсет

а) Это набор БИС с контроллерами интерфейсов

(набор микросхем системной логики)



Mobile Intel® 845MP Chipset

✓ Чипсет рассчитан только на определённые типы ЦП и ОЗУ

✓ Заметно (н-р, 30%) влияет на производительность ПК

б) Архитектура North/South Bridge

Две БИС:

- Север – быстрый: ЦП – ОЗУ
– видеокарта – IRQ, DMA
- Юг – медленный: НЖМД,
USB, ROM BIOS, часы, ...

Замечание:

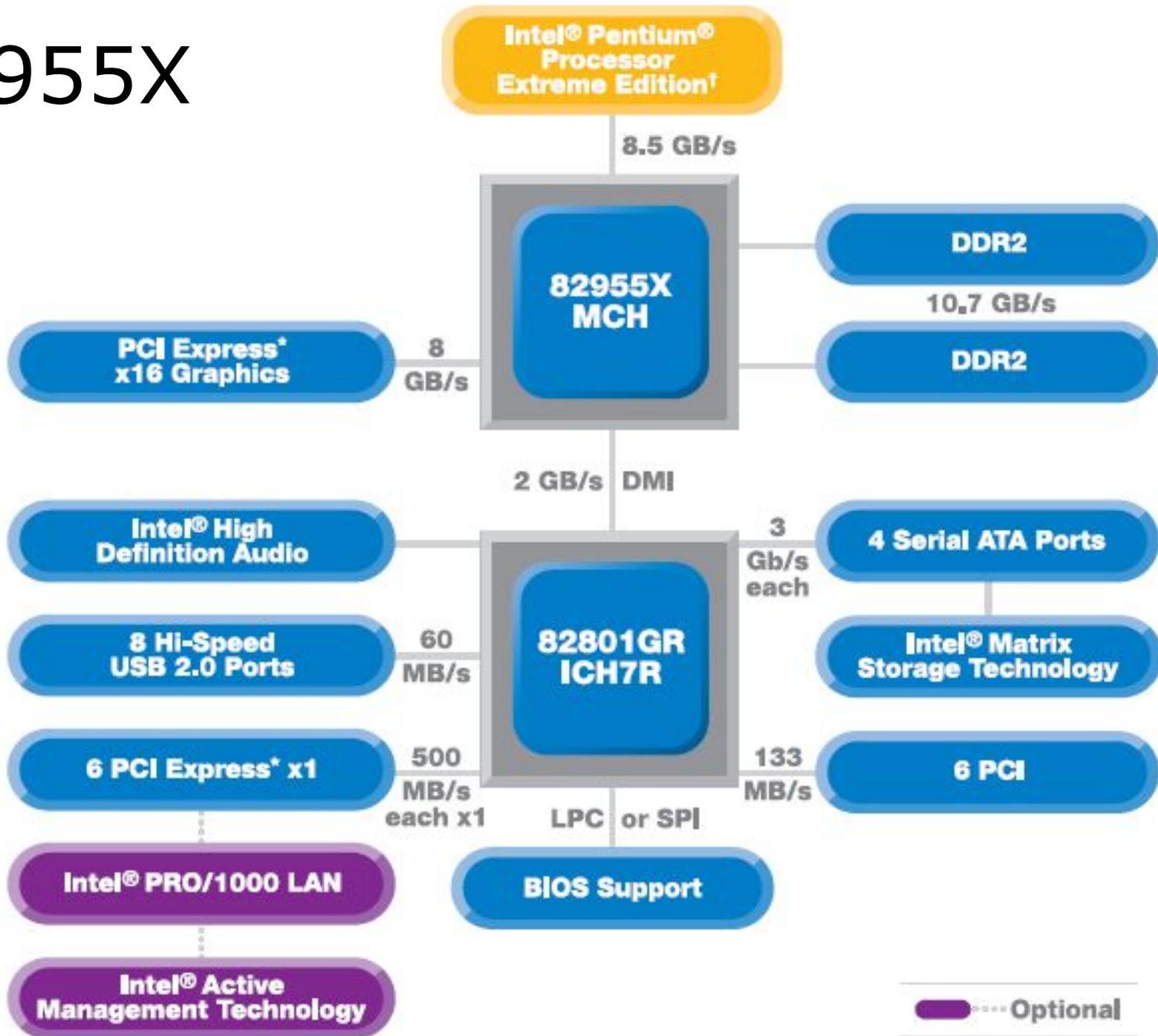
Intel называет современную мостовую схему **Hub-архитектурой**

Hub – центр, ядро, пуп

Здесь «хабы» –
концентраторы
контроллеров

- на севере: MCH – main controller hub
- на юге: ICH – I/O controller hub

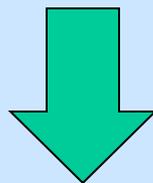
Intel 955X



в) Замечания

- ✓ Возможности СП зависят не только от чипсета, но и
 - других БИС
 - BIOS
 - драйверов

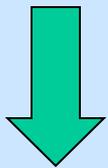
- ✓ чипсет настраивается во время POST
- ✓ биты настроек читаются из ПЗУ
- ✓ их можно менять в CMOS Setup или ОС



чипсет можно «испортить» программно!

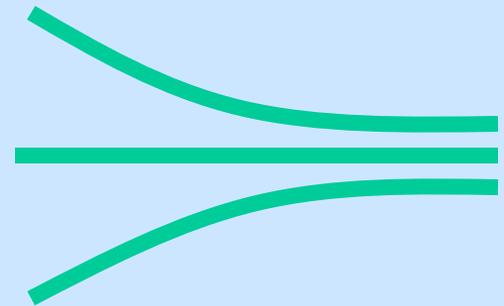
4. Системная шина (СШ)

Передаёт адреса, данные и сигналы управления между ЦП, ОЗУ и северным мостом

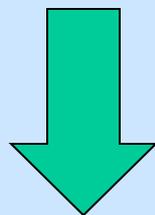


шины:

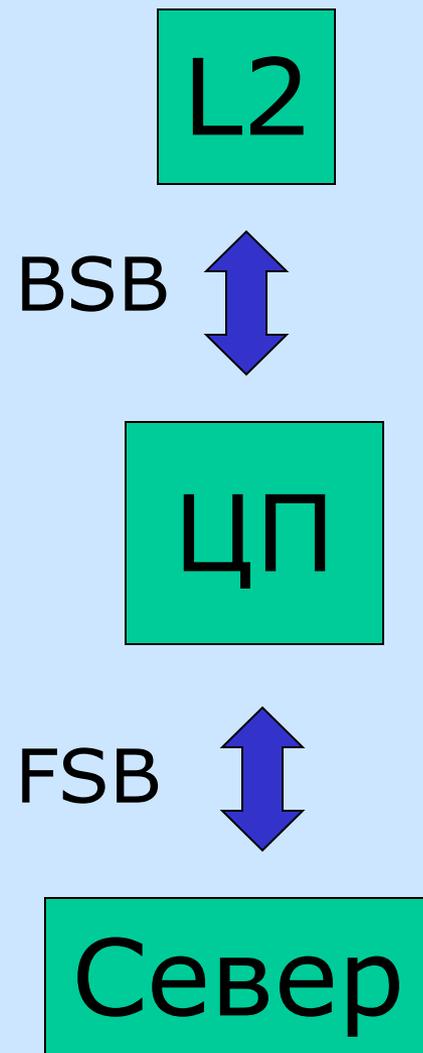
- адресов
- данных (в т. ч. команд)
- управления



Раньше ЦП был связан с L2 кэшем по спец. шине (Back-Side Bus)



СШ называлась
FSB – Front-Side Bus



СШ работает на внешней
частоте v_{ex} ЦП (частота
ядра больше в 1-10 раз)

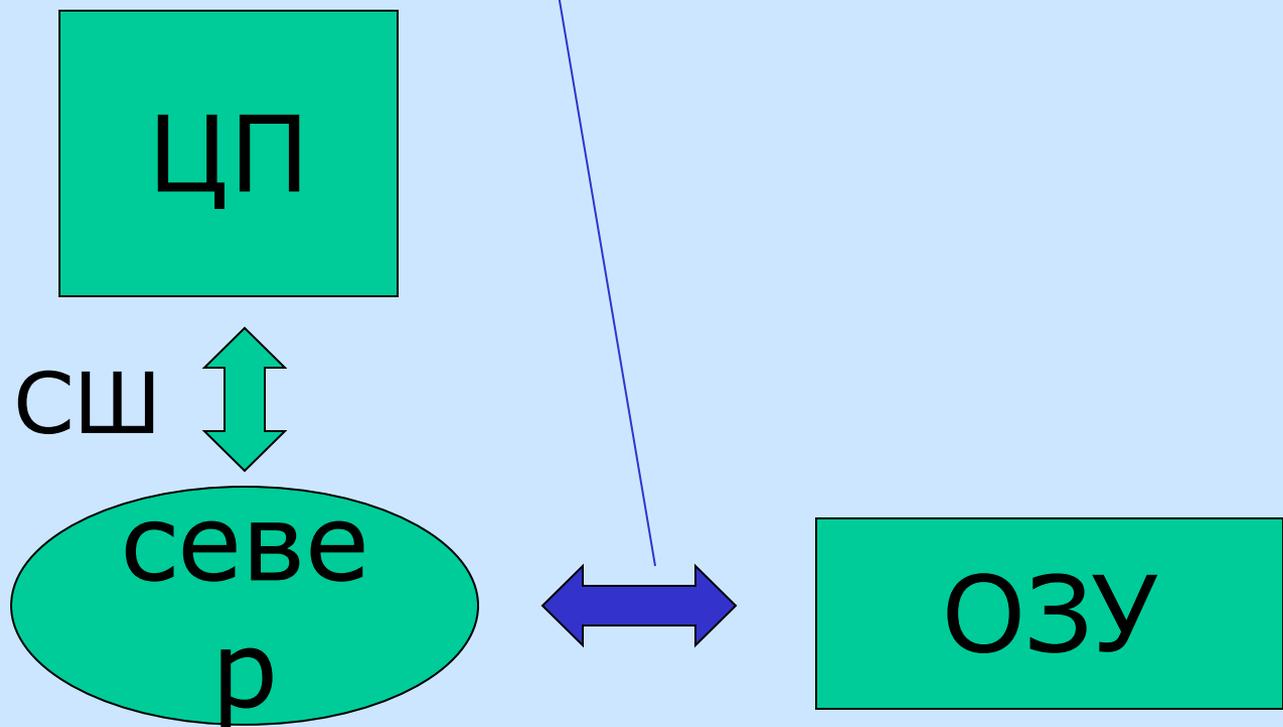
Скорость обмена =
 $v_{ex} \cdot N$, где N –
разрядность шины

Н-р, для P-IV

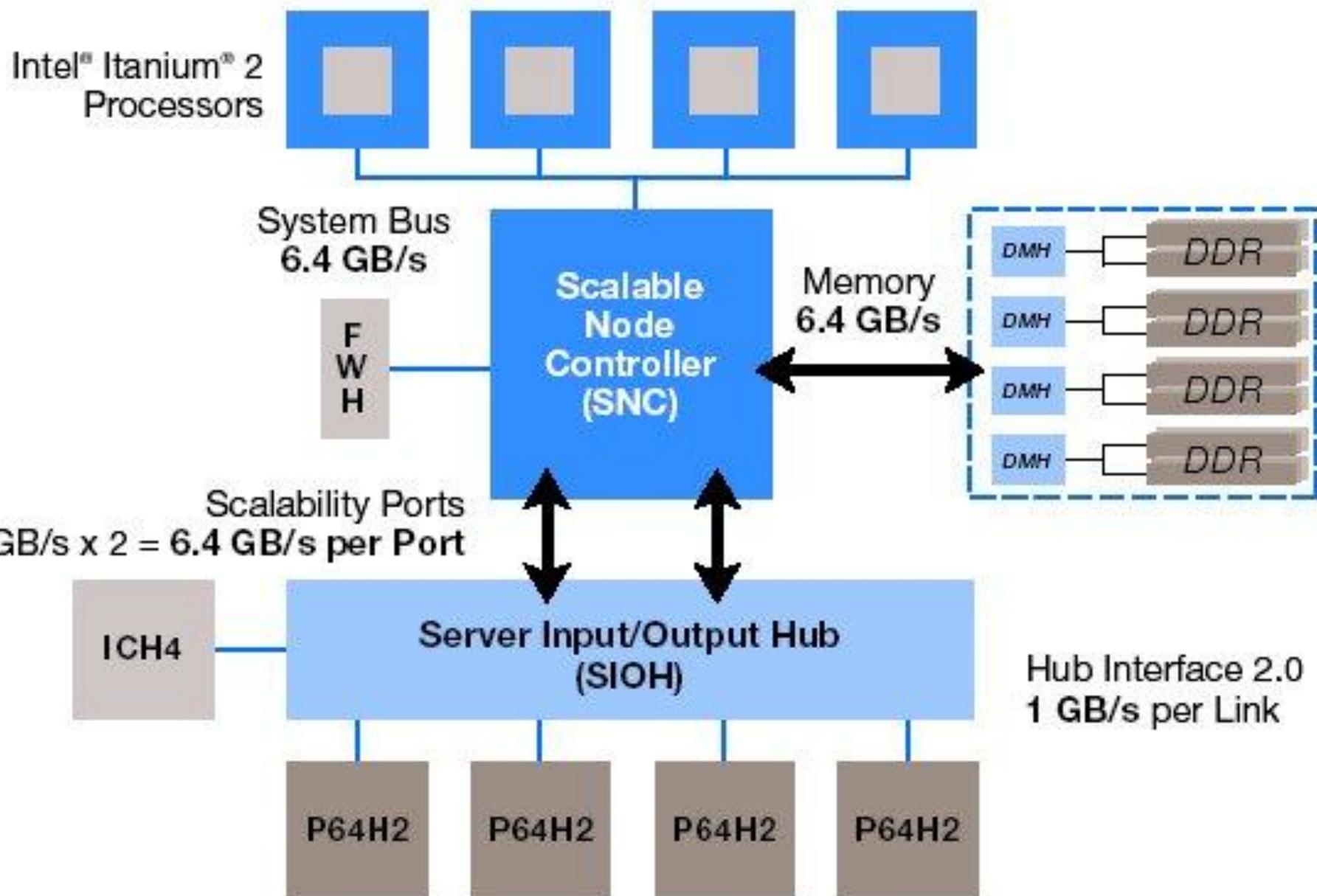
шина данных	шина адреса	регистры команд и данных	V_{ex}
64	36	32	4*266

$$266 * 4 * 10^6 * 64 / 8 = 8.5 \text{ ГБ/с}$$

5. Шина памяти - между чипсетом и ОЗУ

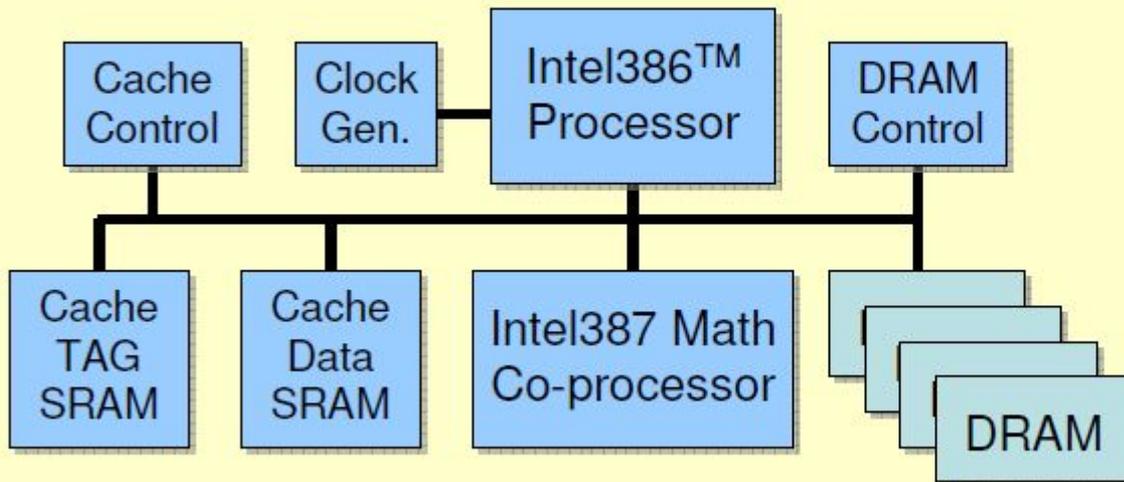


Иногда является частью СШ

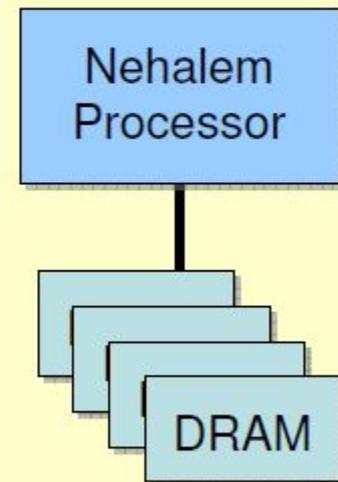


Сравнение платформ ПК

1985



2008



6. «Одночиповые чипсеты»

Интеграция
МСН и ІСН
на одном
кристалле



MSI K9N



ECS nForce4

