

Altium Designer
История продукта
Основные функции
Структура системы
Работа с программами

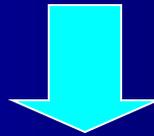
История продукта

- **Personal CAD Systems, Сан Хосе, Калифорния**
- **1985 Personal Computer Aided Design – PCAD v1.0**
- **1988 г. PCAD v4.0 v4.5 - DOS 3.3**
- **1992 г. PCAD v8.0 - 32 разрядная версия**
- **1995 г. ACCEL EDA 12 - EDA 15**
- **2001 г. PCAD 2001**
- **2002 г. PCAD 2002**
- **2004 г. PCAD 2004**
- **2006 г. PCAD 2006**
- **2008 г. Altium Designer**

Personal CAD Systems, Калифорния



CADAM Company



ALTIUM Limited



ACCEL Technologies

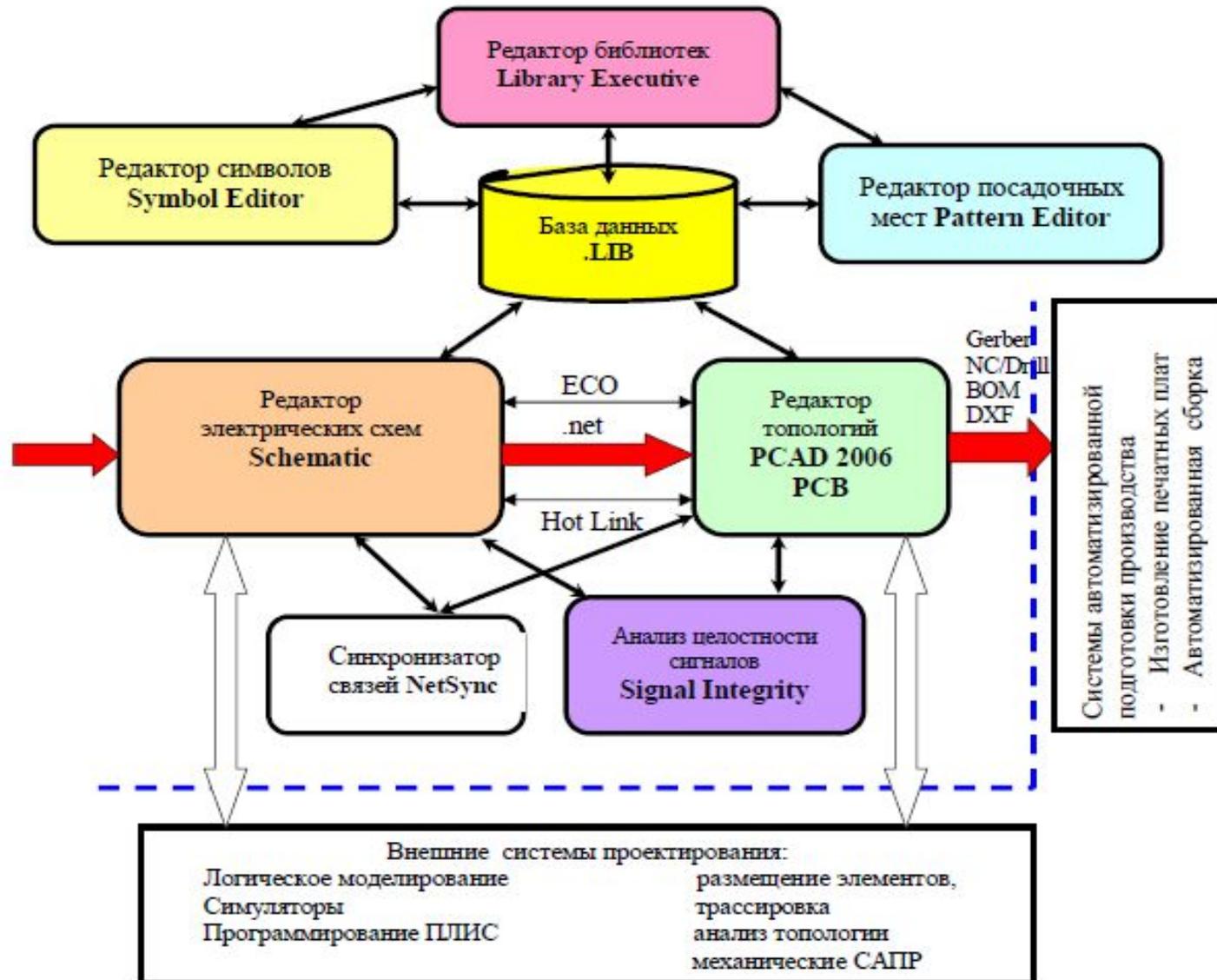


ALTIUM Limited

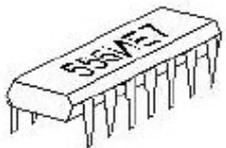
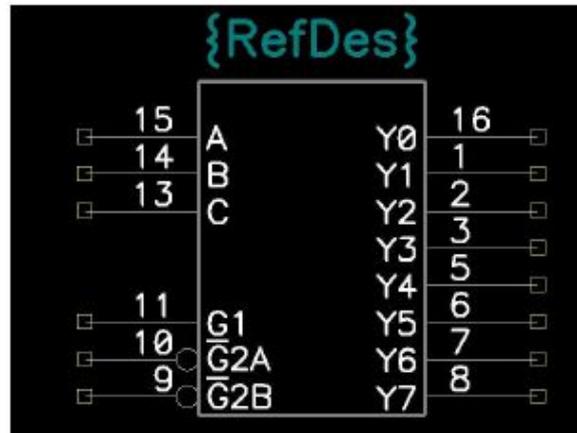
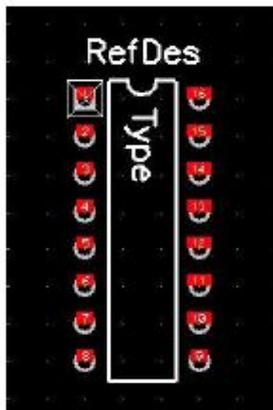
Основные функции САПР

- ✓ Создание библиотечных элементов.
- ✓ Создание электрической схемы.
- ✓ Моделирование работы схемы.
- ✓ Размещение элементов на печатной плате и его оптимизация.
- ✓ Трассировка электрических соединений.
- ✓ Контроль электрических параметров топологии.
- ✓ Оптимизация топологии печатной платы с точки зрения технологичности ее производства.
- ✓ Создание управляющих программ для технологического оборудования.
- ✓ Выпуск конструкторской документации.
- ✓ Передача информации в другие САПР.

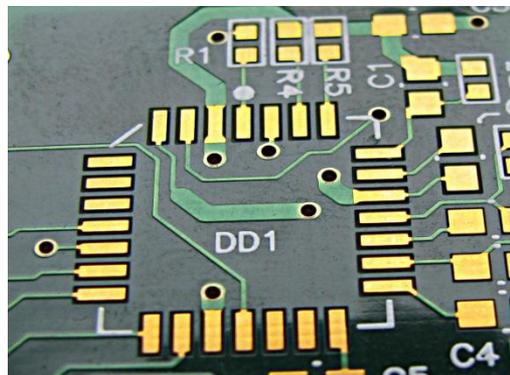
Структура системы



Представление элемента в библиотеке



Микросхема



Функция - реверсивный счетчик

Параметры:
Задержка $t_p \leq 50$ нс
Потребляемая мощность $P \leq 20$ мВт
Нагрузочная способность $n - 10$

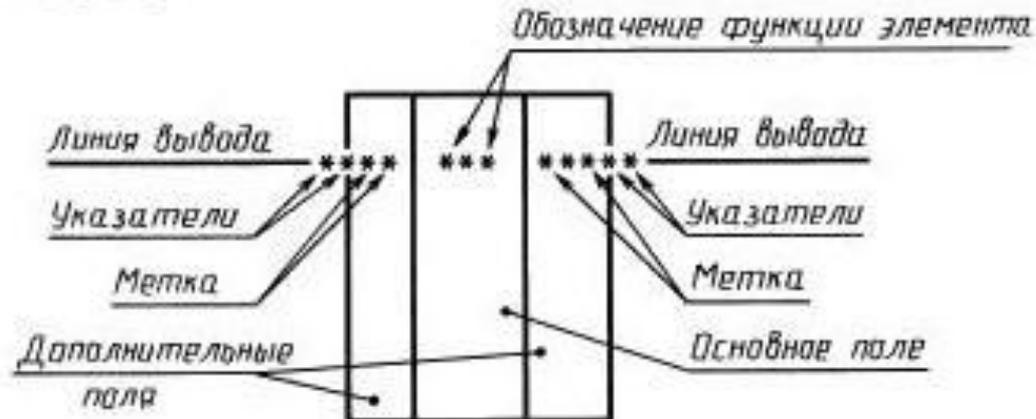
- Изображение для электрической схемы
- Изображение для сборочного чертежа
- Фрагмент топологии печатной платы
- Электронное описание элемента.

Символ (Symbol)

2. ПРАВИЛА ПОСТРОЕНИЯ УГО ЭЛЕМЕНТОВ

2.1. Общие правила построения УГО

2.1.1. УГО элемента имеет форму прямоугольника, к которому подводят линии выводов. УГО элемента может содержать три поля: основное и два дополнительных, которые располагают слева и справа от основного (черт. 1).



Черт. 1

Примечание. Кроме основного и дополнительных полей УГО элемента может содержать также контур общего блока управления и контур общего выходного элемента (приложение 2).

Издание официальное

Перепечатка воспрещена



ГОСТ 2.743-91

© Издательство стандартов, 1991
© ИПК Издательство стандартов, 2003

СИМВОЛ

Атрибут {RefDes}
позиционное
обозначение
элемента

Дополнительные
поля

Обозначение
функции
элемента

Обозначение
инверсного
вывода

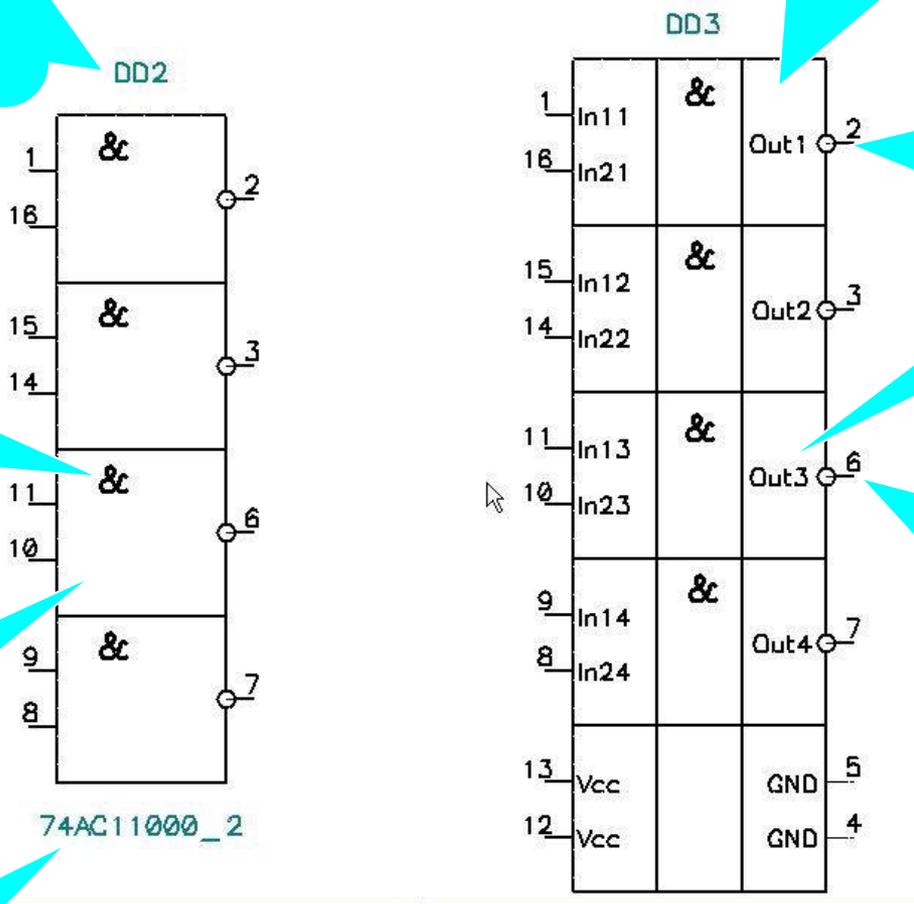
Имя вывода Pin
Name

Назначение
вывода
Pin Des
(Куда идет)

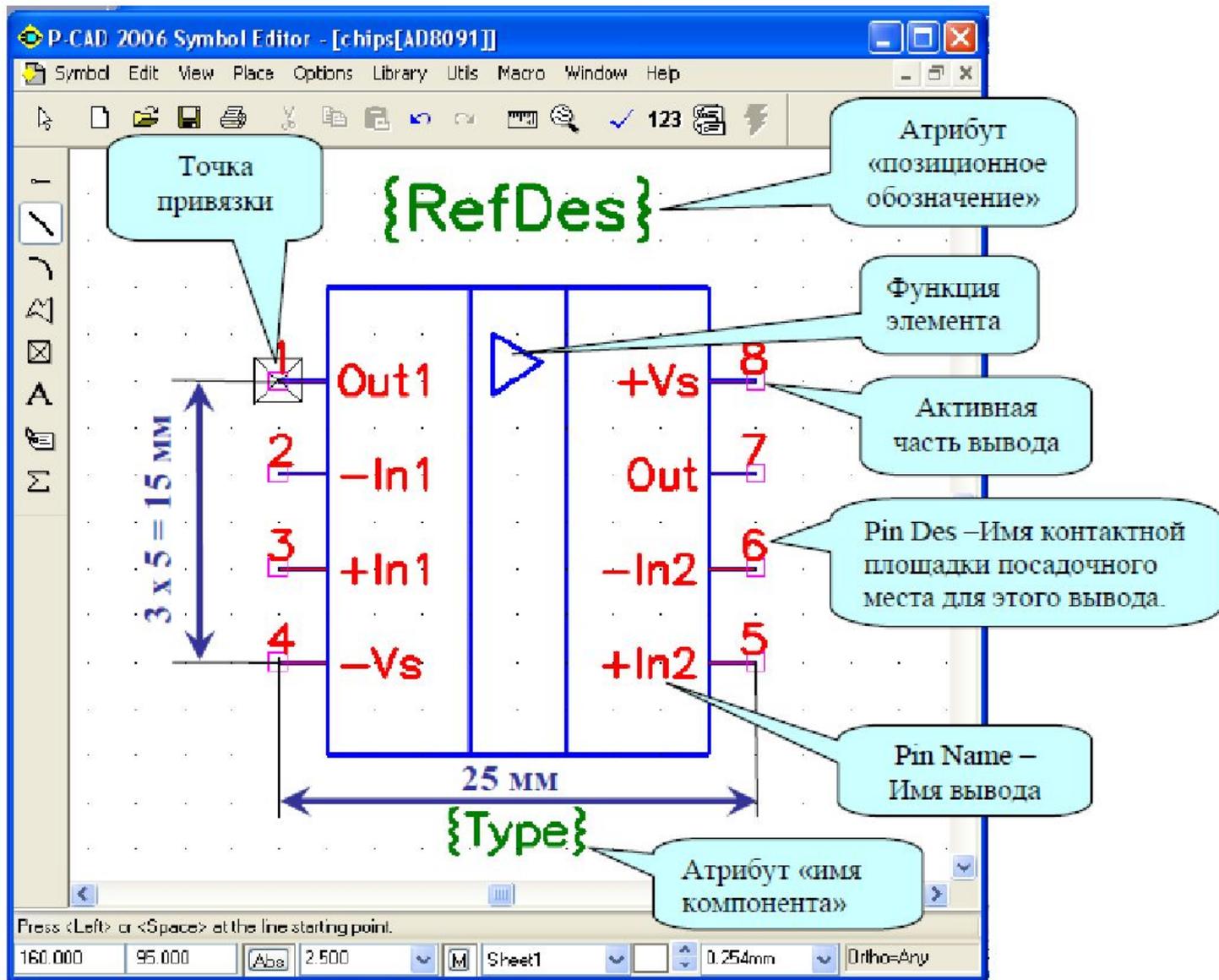
СЕКЦИИ
(ГЕЙТЫ)

Имя компонента,
атрибут {Type}

У каждого вывода есть свой внутренний
порядковый номер вывода - Pin Number



СИМВОЛ (Symbol)



Паттерн (Pattern)

Посадочное место (Pattern)

Контактная площадка (PAD)
Имеет:
внутр. номер Pad Number,
имя Pad Name
и ссылку Pin Des

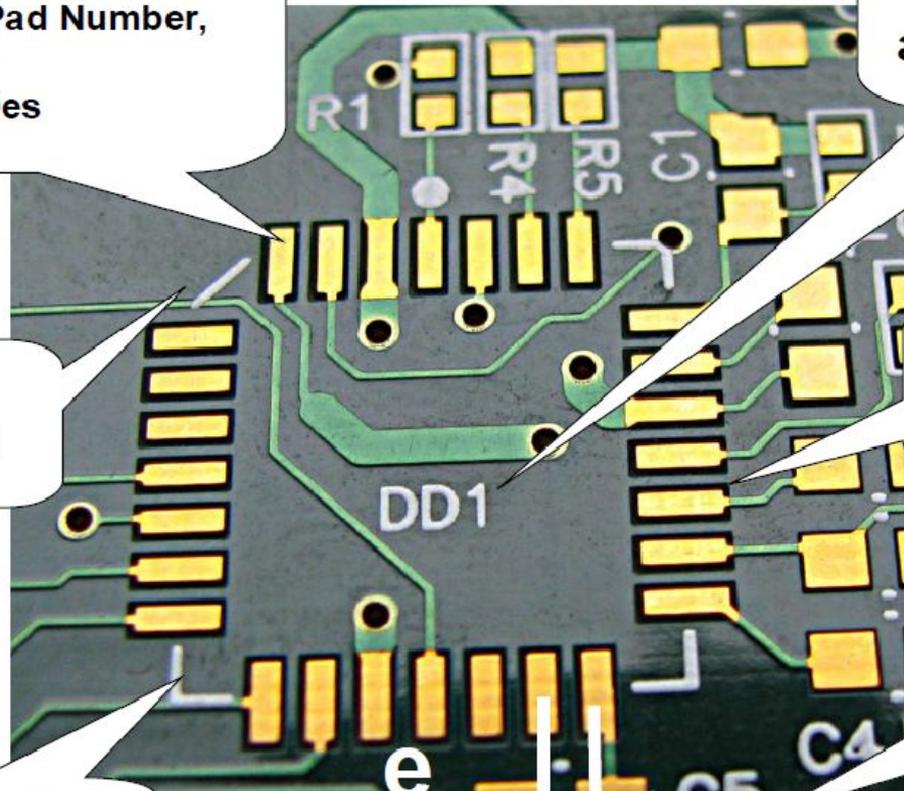
Позиционное
обозначение
атрибут {RefDes}

Ключ 1
контакта

Вскрытие в
маске

Шелкография

Шаг
выводов
(Pitch)



Структура Библиотеки

- Физически каждая библиотека – это отдельный файл, например **DIODES.LIB**.
- К проекту может быть подключено несколько библиотек одновременно.
- Библиотека состоит из:
 - Символов (Symbol),
 - Посадочных мест (Pattern),
 - Компонентов (Components).

Пример библиотеки

PATTERN	SYMBOL	COMPONENT
SOIC8	NAND2	MAX551AEPA
SOIC14	COUNTER	MAX551BCUB
SOIC16	ADC12	
PLCC44	MAX551	
DIP8		
DIP16		
MSOIC-10		

The diagram illustrates relationships between entries in the table. Red arrows indicate that the SOIC8 pattern is associated with the MAX551AEPA component and that the MAX551 symbol is associated with the SOIC8 pattern. Blue arrows indicate that the MSOIC-10 pattern is associated with the MAX551 symbol and that the MAX551 symbol is associated with the MAX551BCUB component.

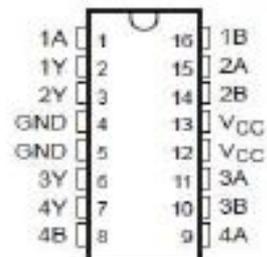
Информация об элементе

74AC11000 QUADRUPLE 2-INPUT POSITIVE-NAND GATE

5CLS054A - APRIL 1987 - REVISED APRIL 1990

- Center-Pin V_{CC} and GND Configurations Minimize High-Speed Switching Noise
- EPIC™ (Enhanced-Performance Implanted CMOS) 1- μ m Process
- 500-mA Typical Latch-Up Immunity at 125°C
- Package Options Include Plastic Small-Outline (D) Packages and Standard Plastic 300-mil DIPs (N)

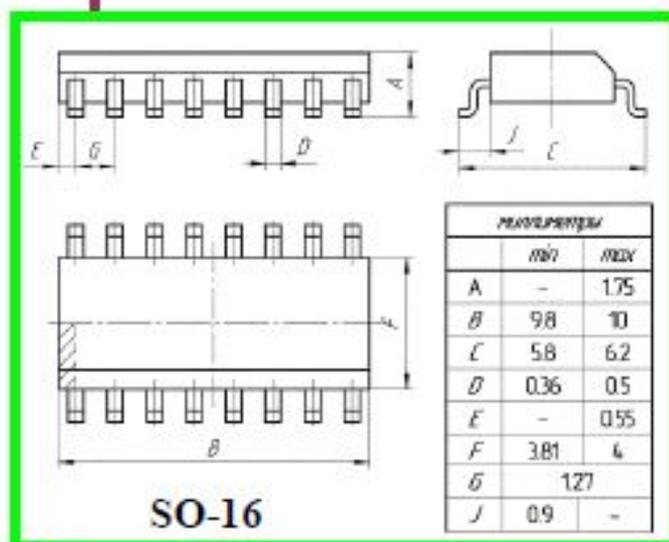
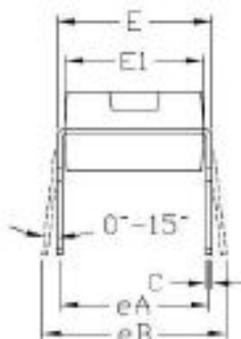
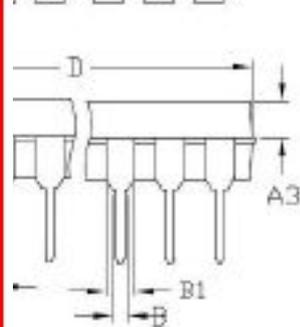
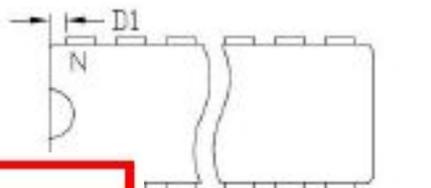
D OR N PACKAGE
(TOP VIEW)



description

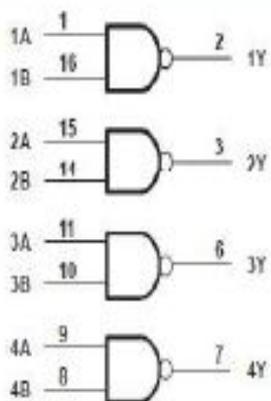
This device contains four independent 2-input NAND gates. It performs the Boolean function $Y = \overline{A \cdot B}$ or

DIP-16



РАЗМЕРЫ		
	mm	mil
A	-	1.75
B	9.8	10
C	5.8	6.2
D	0.36	0.5
E	-	0.55
F	3.81	4
G	1.27	-
J	0.9	-

SO-16



LIMETERS

INCHES

MILLIMETERS

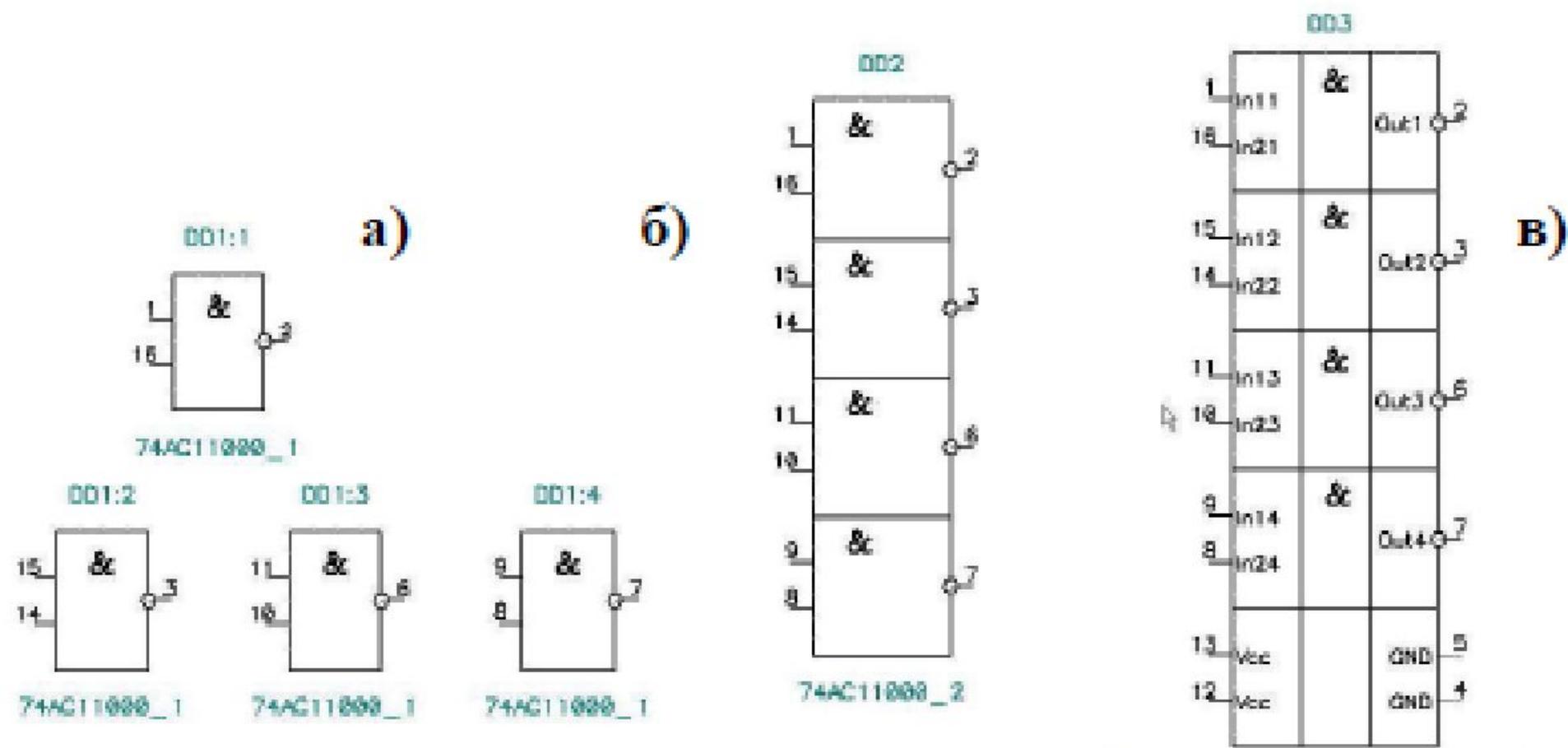


Рис. 5. Разные способы изображения УГО элемента 74AC11000.

- а) Четыре одинаковых гейта,
- б) Один гейт без выводов питания
- в) один гейт, все выводы.

Обозначение выводов по ГОСТ2.743-91

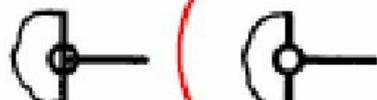
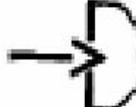
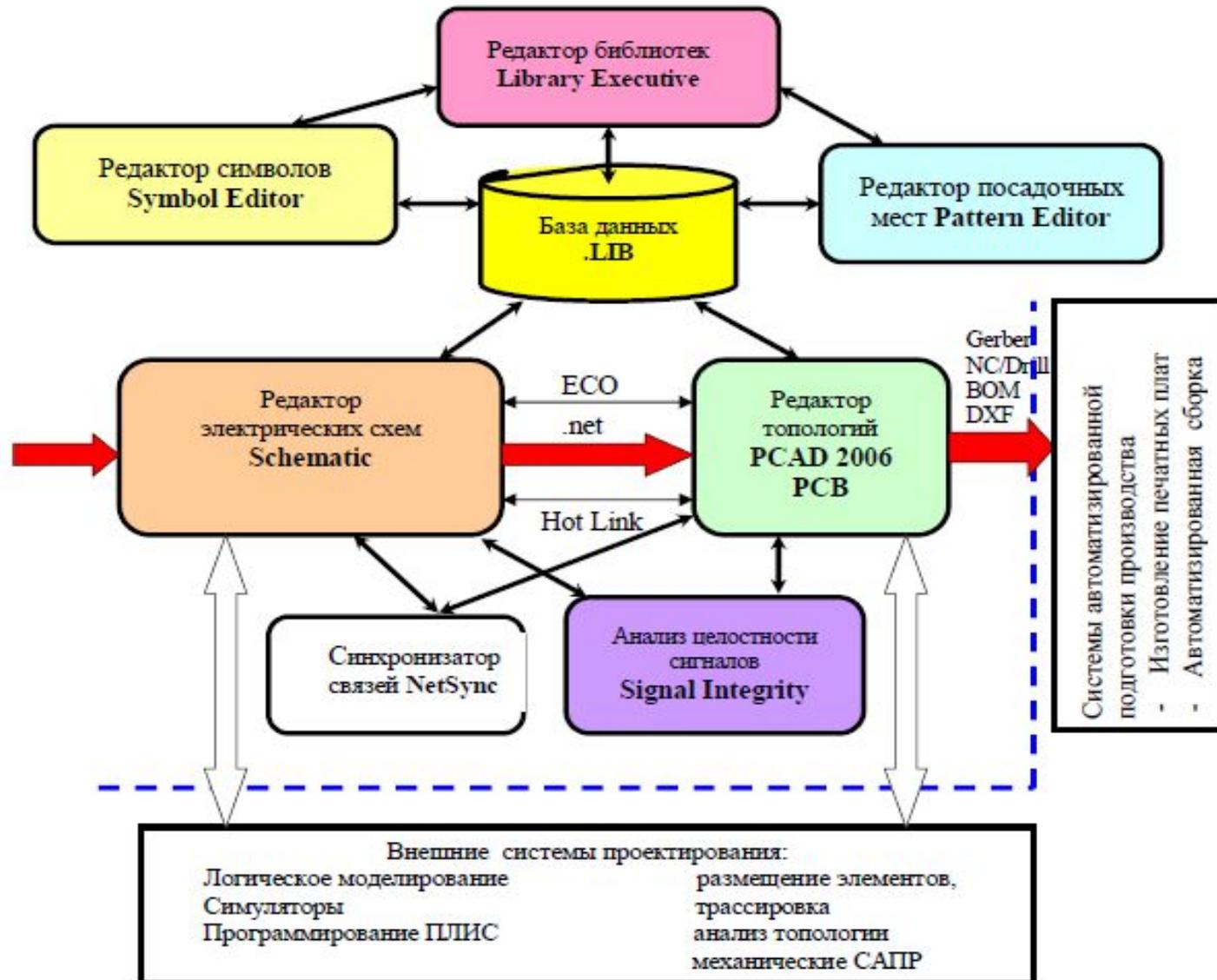
Наименование	Обозначение	
	Форма 1	Форма 2
1. Прямой статический вход		
2. Прямой статический выход		
3. Инверсный статический вход		
4. Инверсный статический выход		
5. Прямой динамический вход		

Рис. 9 ГОСТ2.743-91 пункт 2.3.3 Обозначение функционального назначения вывода.

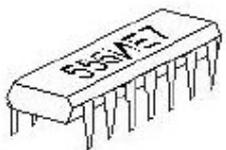
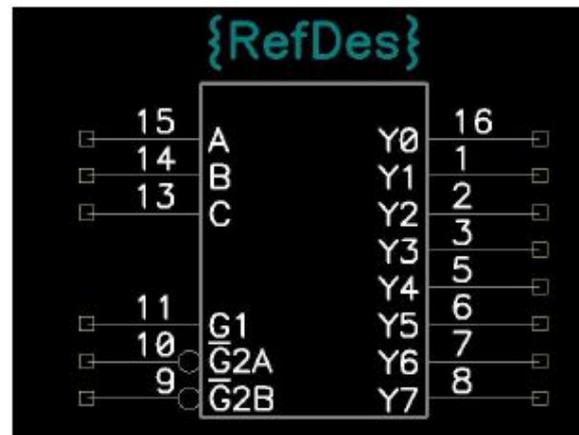
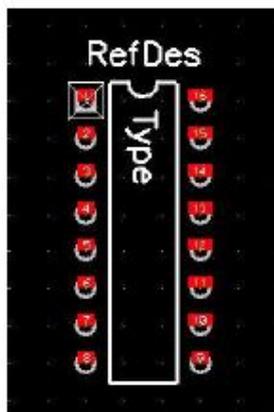
Основные функции САПР

- ✓ Создание библиотечных элементов.
- ✓ Создание электрической схемы.
- ✓ Моделирование работы схемы.
- ✓ Размещение элементов на печатной плате и его оптимизация.
- ✓ Трассировка электрических соединений.
- ✓ Контроль электрических параметров топологии.
- ✓ Оптимизация топологии печатной платы с точки зрения технологичности ее производства.
- ✓ Создание управляющих программ для технологического оборудования.
- ✓ Выпуск конструкторской документации.
- ✓ Передача информации в другие САПР.

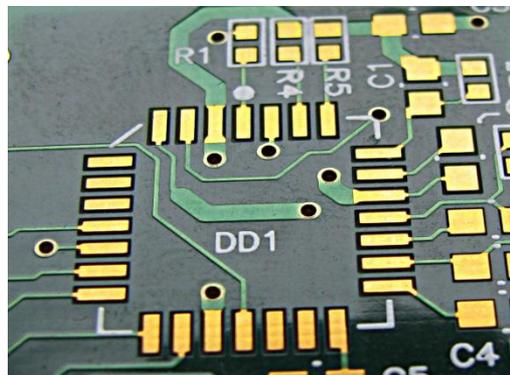
Структура системы



Представление элемента в библиотеке PCAD



Микросхема

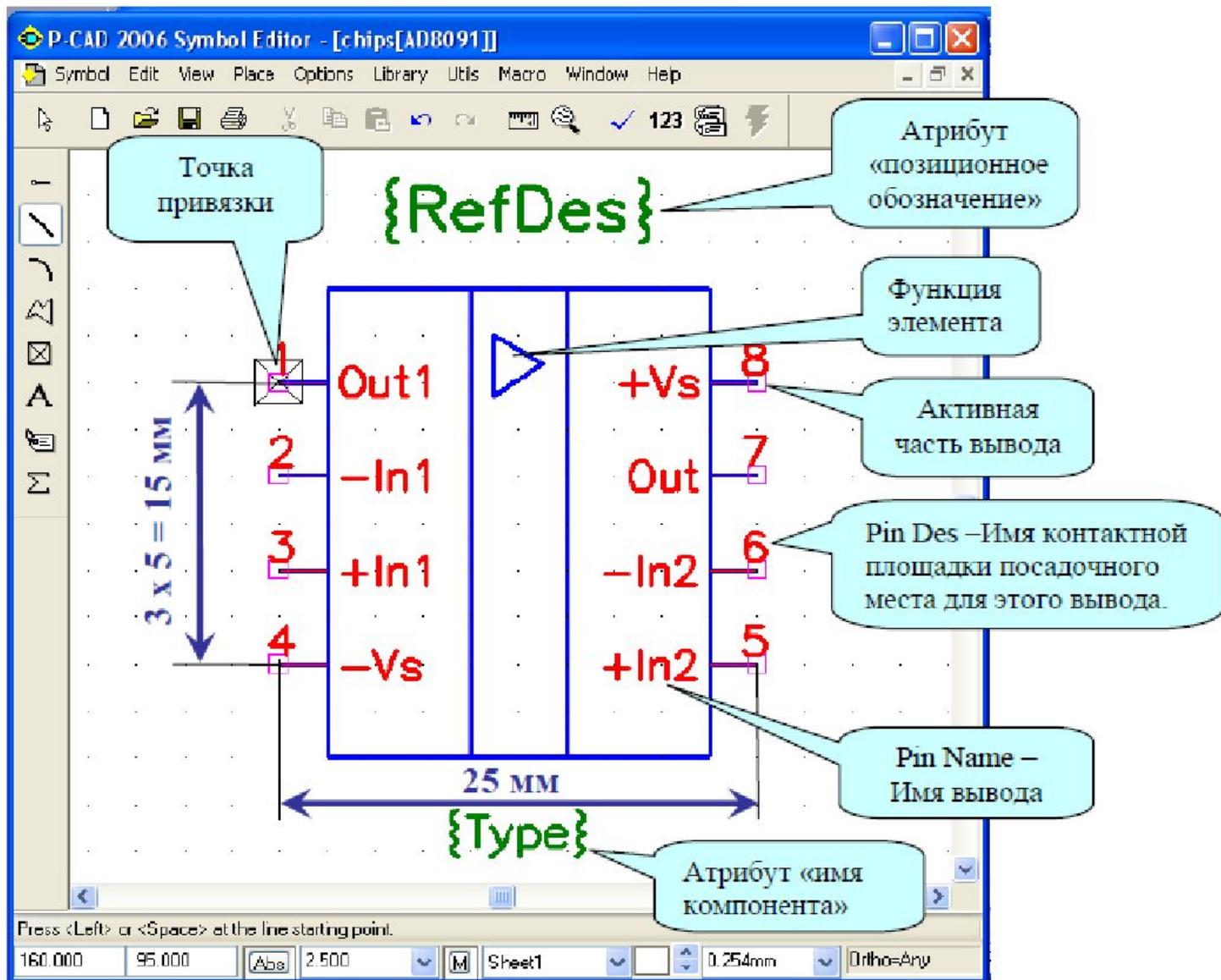


Функция - реверсивный счетчик

Параметры:
Задержка $t_p \leq 50$ нс
Потребляемая мощность $P \leq 20$ мВт
Нагрузочная способность $n - 10$

- Изображение для электрической схемы
- Изображение для сборочного чертежа
- Фрагмент топологии печатной платы
- Электронное описание элемента, передаваемое во все программы PCAD.

СИМВОЛ (Symbol)



Паттерн (Pattern)

Посадочное место (Pattern)

Контактная площадка (PAD)
Имеет:
внутр. номер Pad Number,
имя Pad Name
и ссылку Pin Des

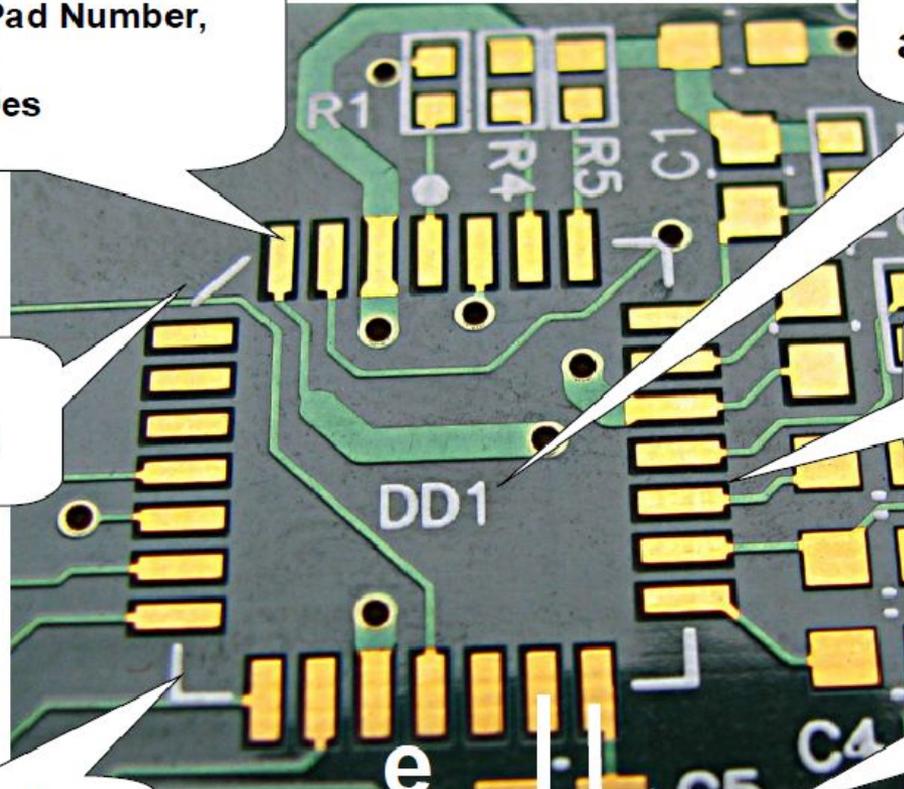
Позиционное
обозначение
атрибут {RefDes}

Ключ 1
контакта

Вскрытие в
маске

Шелкография

Шаг
выводов
(Pitch)



Структура Библиотеки

- Физически каждая библиотека – это отдельный файл, например **DIODES.LIB**.
- К проекту может быть подключено несколько библиотек одновременно.
- Библиотека состоит из:
 - Символов (Symbol),
 - Посадочных мест (Pattern),
 - Компонентов (Components).

Пример библиотеки

PATTERN	SYMBOL	COMPONENT
SOIC8	NAND2	MAX551AEPA
SOIC14	COUNTER	MAX551BCUB
SOIC16	ADC12	
PLCC44	MAX551	
DIP8		
DIP16		
MSOIC-10		

The diagram illustrates the relationships between the entries in the table. Red arrows indicate that the SOIC8 pattern is associated with the MAX551AEPA component and the PLCC44 pattern is associated with the MAX551 symbol. Blue arrows indicate that the MSOIC-10 pattern is associated with the MAX551 symbol, and the MAX551 symbol is associated with the MAX551BCUB component.

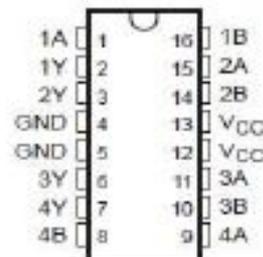
Информация об элементе

74AC11000 QUADRUPLE 2-INPUT POSITIVE-NAND GATE

5CLS054A - APRIL 1987 - REVISED APRIL 1990

- Center-Pin V_{CC} and GND Configurations Minimize High-Speed Switching Noise
- EPIC™ (Enhanced-Performance Implanted CMOS) 1- μ m Process
- 500-mA Typical Latch-Up Immunity at 125°C
- Package Options Include Plastic Small-Outline (D) Packages and Standard Plastic 300-mil DIPs (N)

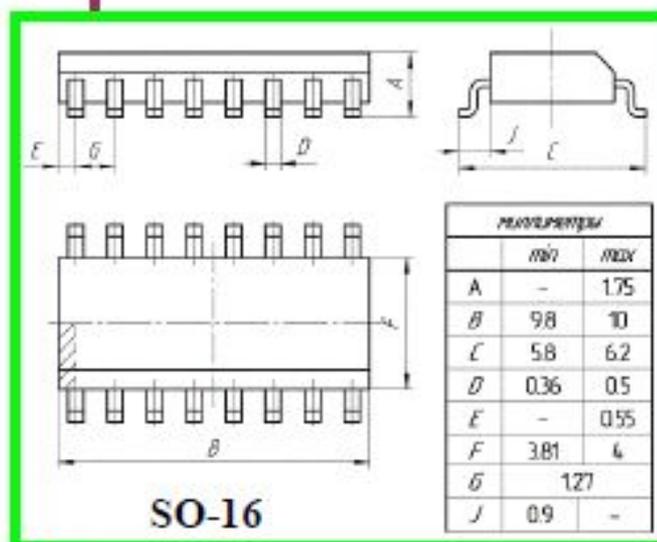
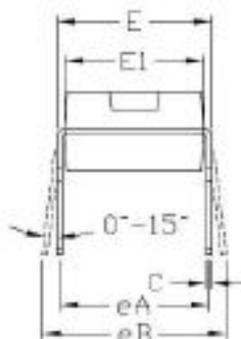
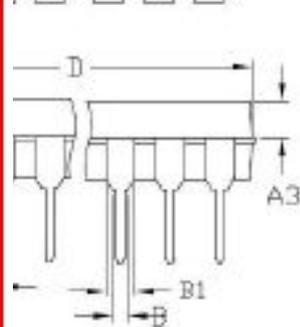
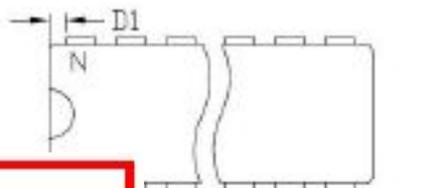
D OR N PACKAGE
(TOP VIEW)



description

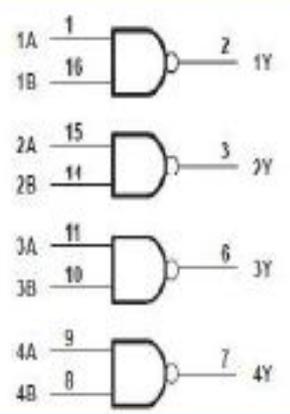
This device contains four independent 2-input NAND gates. It performs the Boolean function $Y = \overline{A \cdot B}$ or

DIP-16



РАЗМЕРЫ		
	mm	mil
A	-	1.75
B	9.8	10
C	5.8	6.2
D	0.36	0.5
E	-	0.55
F	3.81	4
G	1.27	-
J	0.9	-

SO-16



LIMETERS INCHES MILLIMETERS

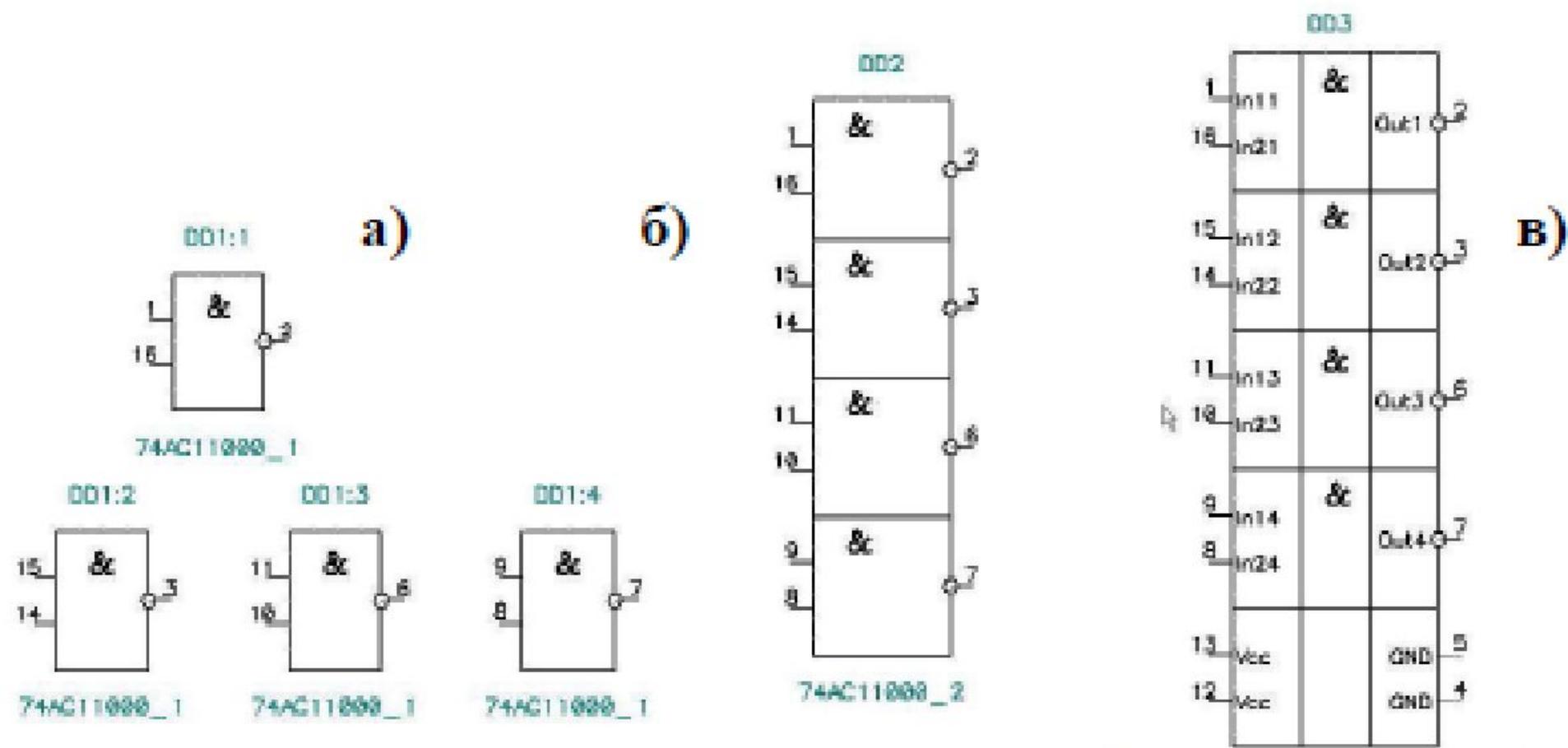


Рис. 5. Разные способы изображения УГО элемента 74AC11000.

- а) Четыре одинаковых гейта,
- б) Один гейт без выводов питания
- в) один гейт, все выводы.

Обозначение выводов по ГОСТ2.743-91

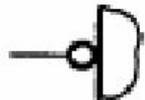
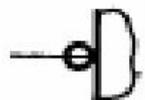
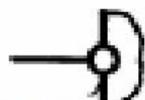
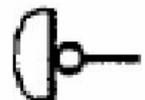
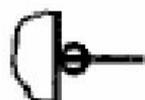
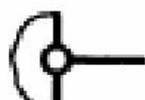
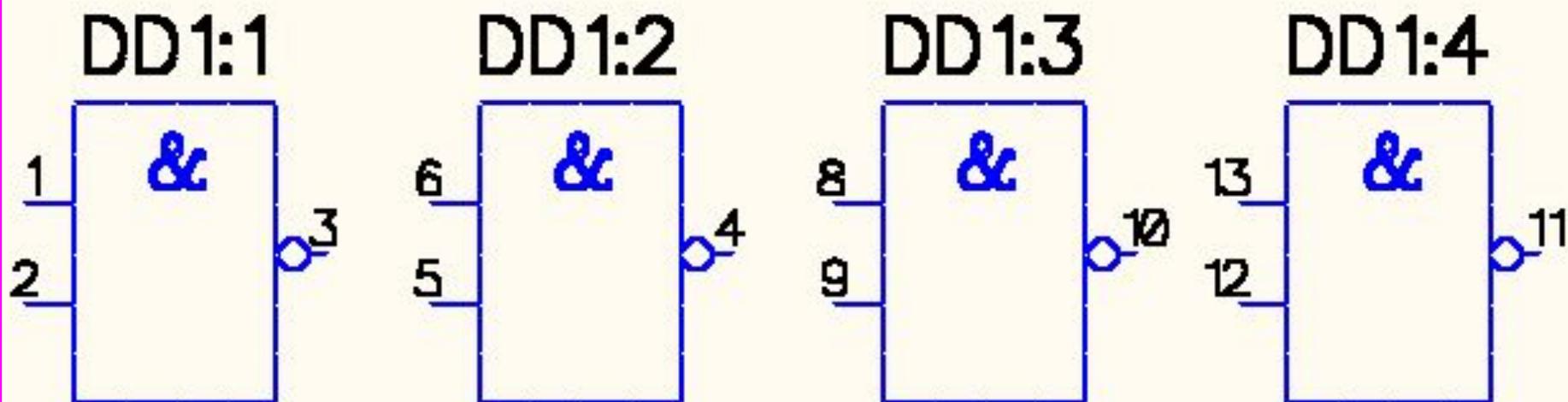
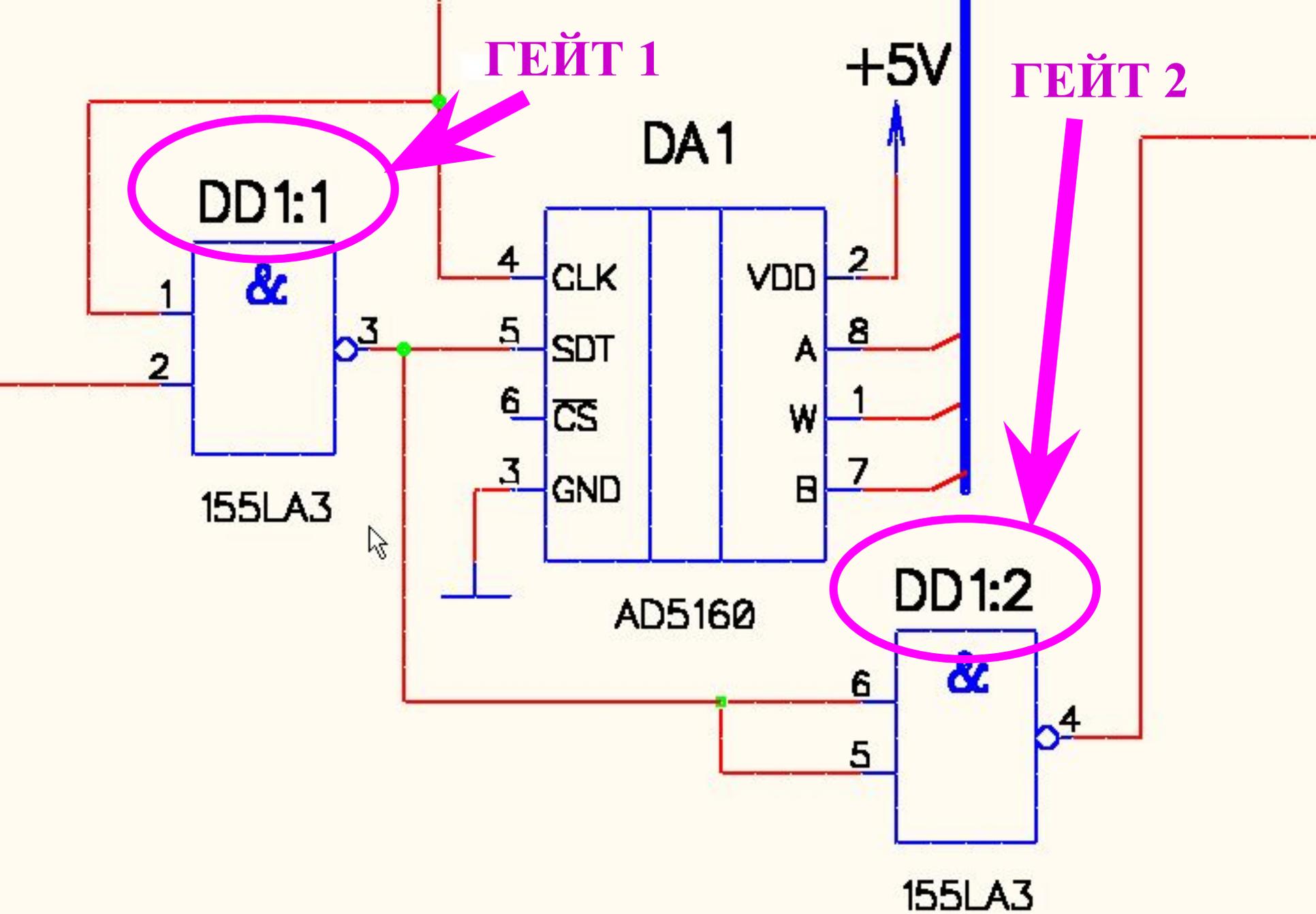
Наименование	Обозначение	
	Форма 1	Форма 2
1. Прямой статический вход		
2. Прямой статический выход		
3. Инверсный статический вход	 	 
4. Инверсный статический выход	 	 
5. Прямой динамический вход	 	

Рис. 9 ГОСТ2.743-91 пункт 2.3.3 Обозначение функционального назначения вывода.

МИКРОСХЕМА К155ЛА3

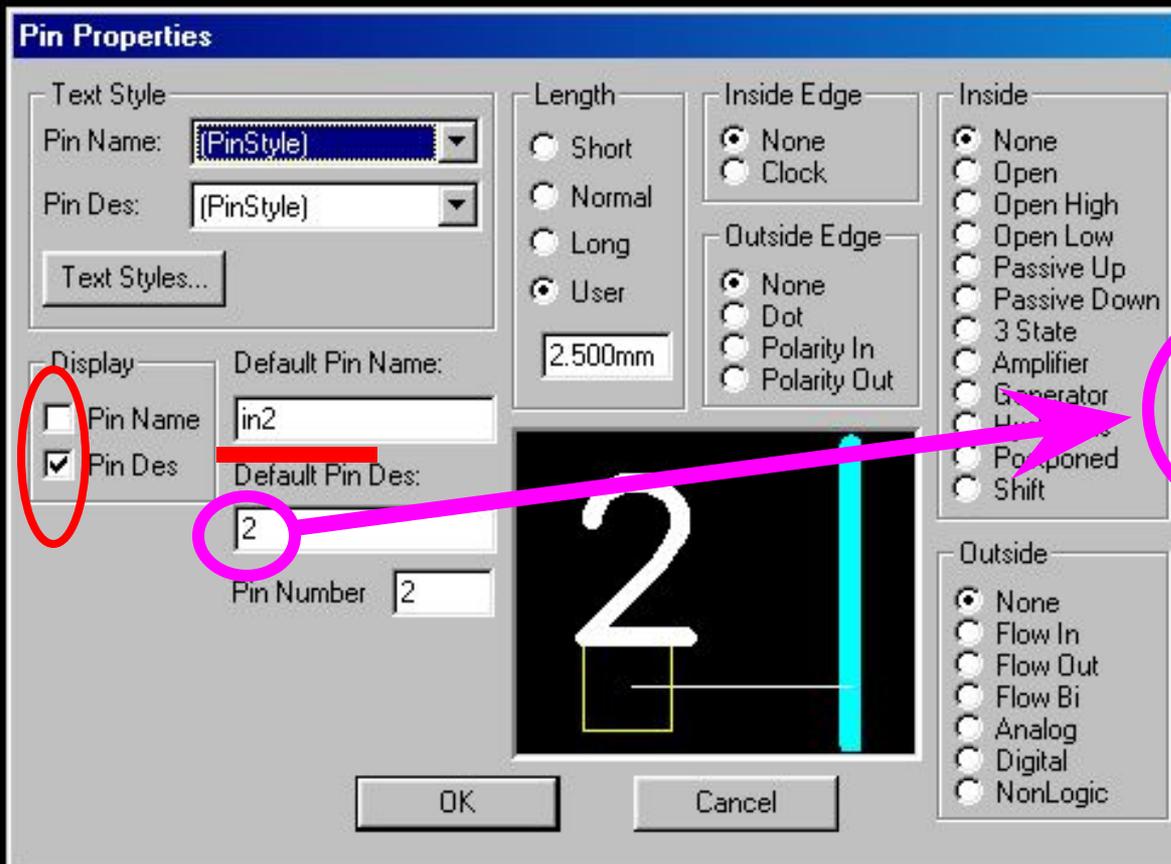


ВЫВОД № 7 — цепь GND
ВЫВОД № 14 — цепь +5V



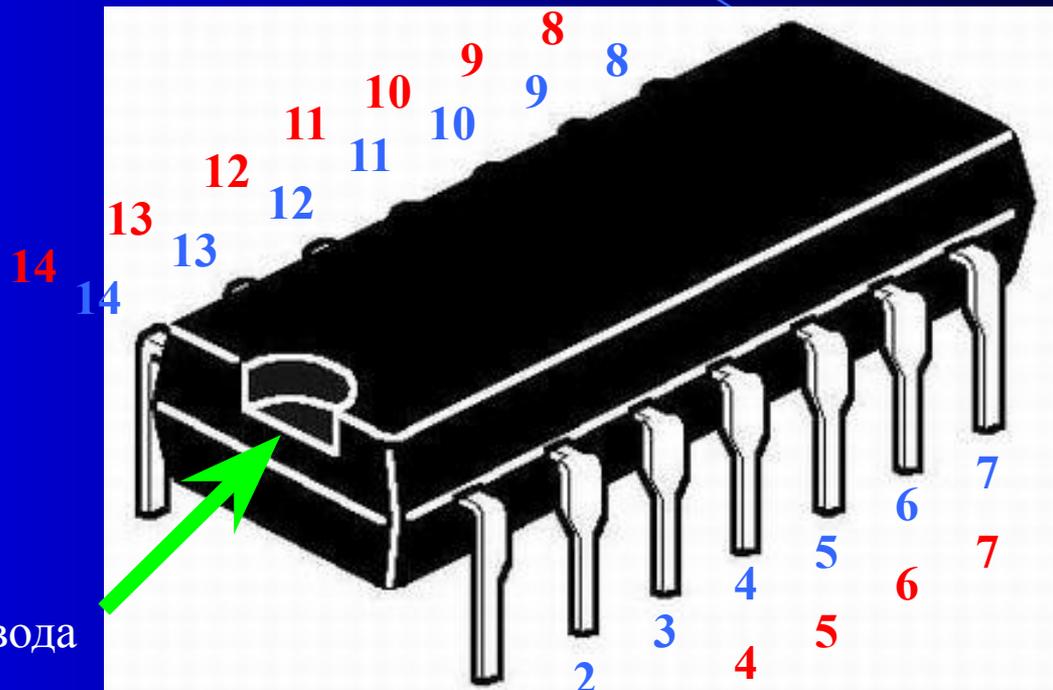
Имена выводов не высвечиваются,
Но имена выводам присваиваются.

15 мм



Pin Des Pin Name

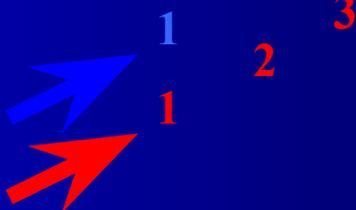
КОРПУС DIP-14



Ключ 1 вывода

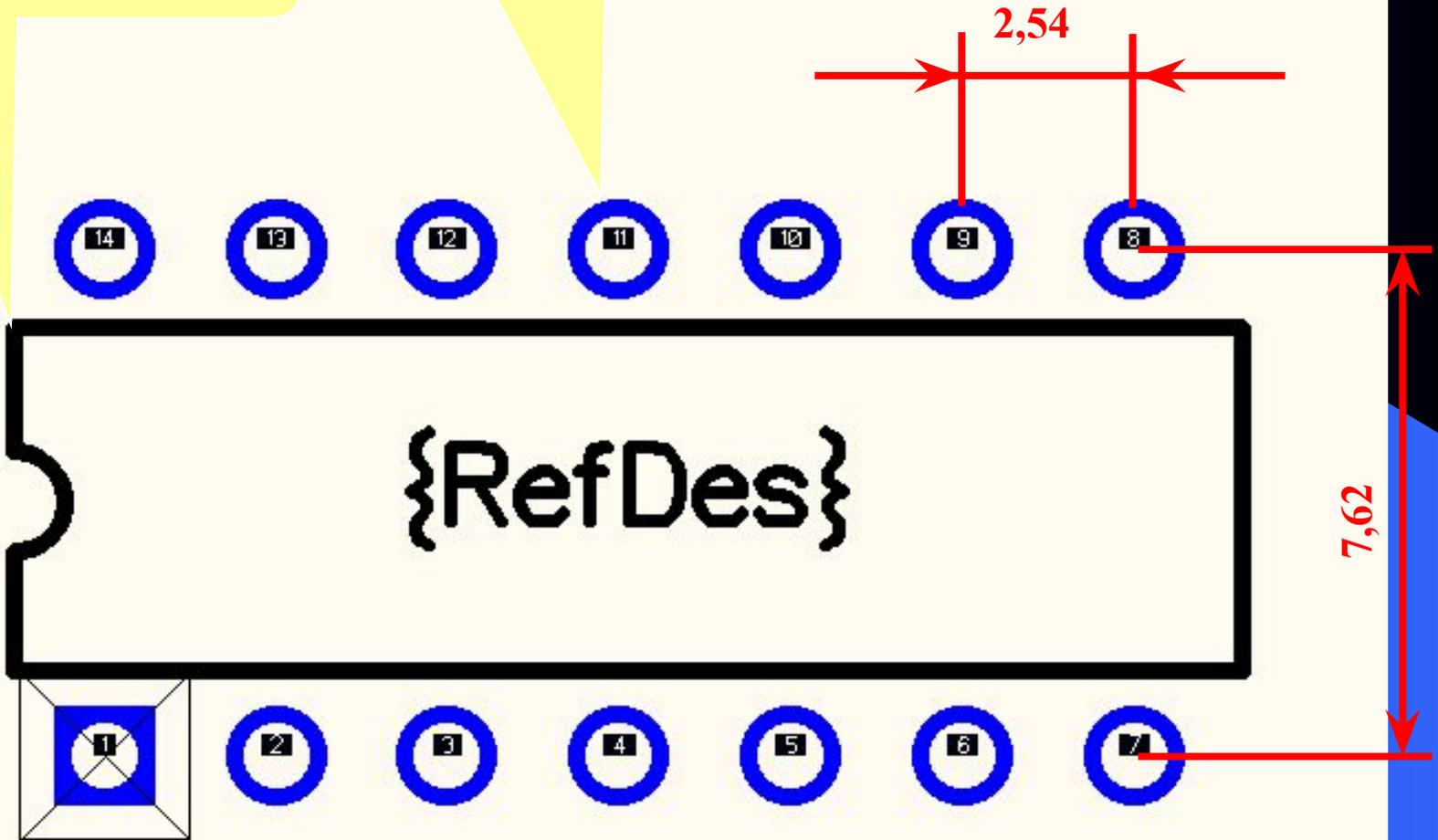
Pad Number

Pin Designator

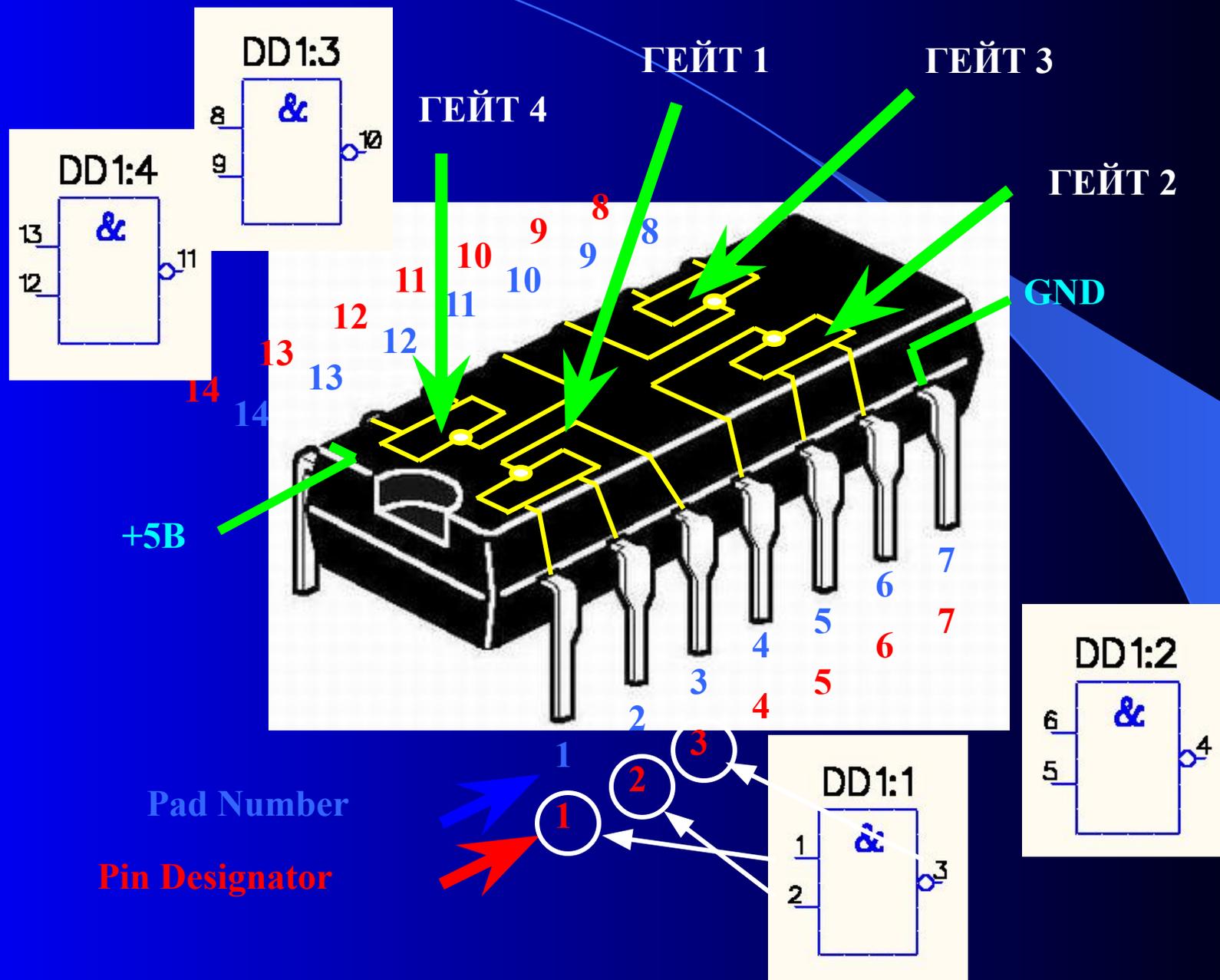


Top Silk
S=0,25 mm

Pad - $\varnothing 1,4$ mm
Hole - $\varnothing 0,9$ mm



УПАКОВКА ГЕЙТОВ



СОЗДАНИЕ КОМПОНЕНТА

Component Information: 155LA3

Pins View... Select Pattern... DIP14

Pattern View... Select Symbol... Number of Gates: 4

Symbol View... Reference Number of Pads: 14

Refdes Prefix: DD

Component Type

- Normal
- Power
- Sheet Connector
- Module
- Link

Component Style

- Homogeneous
- Heterogeneous

Gate Numbering

- Alphabetic
- Numeric

Alternate Views

- IEEE
- DeMorgan

Gate Eq 4

Gate #	Gate Eq	Normal
1	1	NAND2
2	1	NAND2
3	1	NAND2
4	1	NAND2

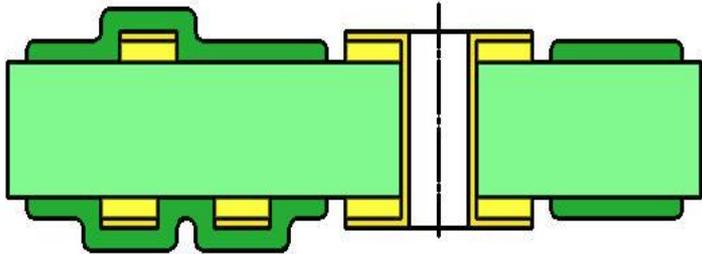
View: DIP14

Diagram showing the physical layout of a DIP14 package with pins numbered 1 through 14 and the component name {155LA3}.

{RefDes}

Logic symbol for a NAND gate with inputs In1 and In2, and output out1.

Верхние слои



- Top Assy - рисунок для сборочного чертежа
- Top Silk – шелкография
- Top Mask – паяльная маска
- Top Paste – паяльная паста
- Top – проводники верхнего слоя

■ Board – контур платы

■ Bottom – проводники нижнего слоя

■ Bot Assy - рисунок для сборочного чертежа

■ Bot Silk – шелкография

■ Bot Mask – паяльная маска

■ Bot Paste – паяльная паста

Нижние слои