

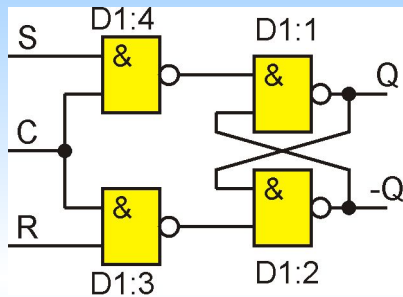


Потенциальный и динамический D триггеры
Т и JK триггеры

D-type Latch and Flip-Flop
T and JK Flip-Flop

Тактируемый RS триггер

Clocked SR Latch



R	S	C	Q	-Q	
X	X	0	Q_{n-1}	$-Q_{n-1}$	Хранение
0	0	1	Q_{n-1}	$-Q_{n-1}$	Хранение
0	1	1	1	0	Установка
1	0	1	0	1	Сброс
1	1	1	1	1	Нежелательная комбинация

Управление по двум портам R и S.

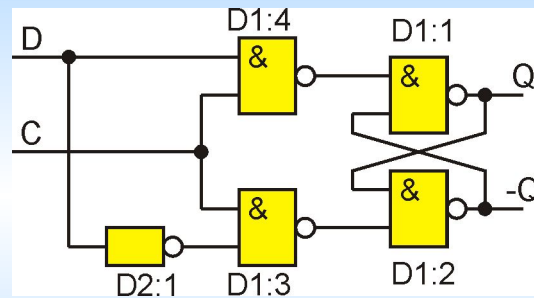
Потенциальный D триггер

Востребован триггер для запоминания (защелкивания) состояния одной линии.

D-Type Latch

D	C	Q	-Q	
X	0	Q_{n-1}	$-Q_{n-1}$	Хранение
1	1	1	0	Установка (запись 1)
0	1	0	1	Сброс (запись 0)

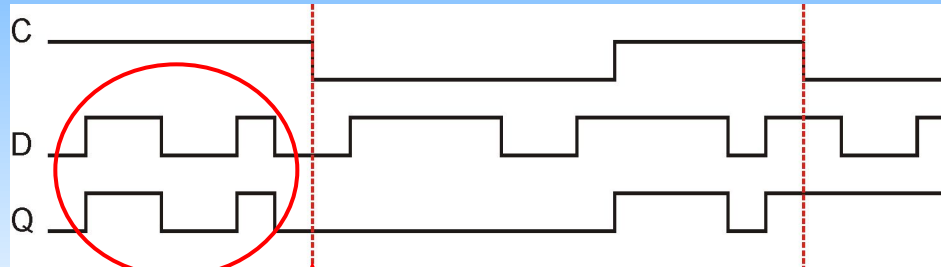
Сделать очень просто



Надо связать порты R и S стробируемого RS триггера через инвертор



Потенциальный D триггер. Временная диаграмма.



Хранение

Хранение

Запись 0

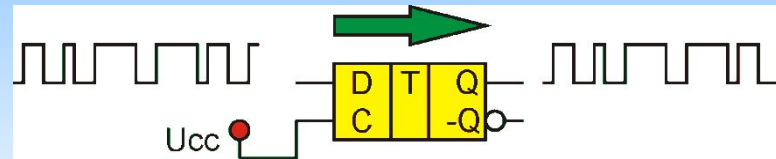
Запись 1

Прозрачность.
(Transparent)
Информация со
входа D
Напрямую
передается на выход

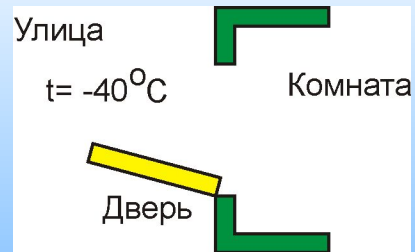
В триггере запоминается состояние
входа D на момент прихода среза
стробирующего импульса.

Потенциальный D триггер. Прозрачность.

Сквозняк



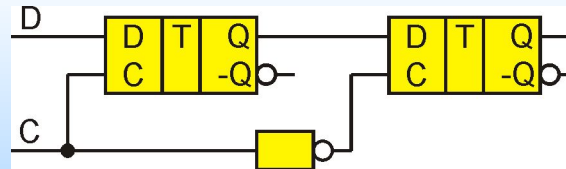
Тоже дует



Борьба со сквозняками

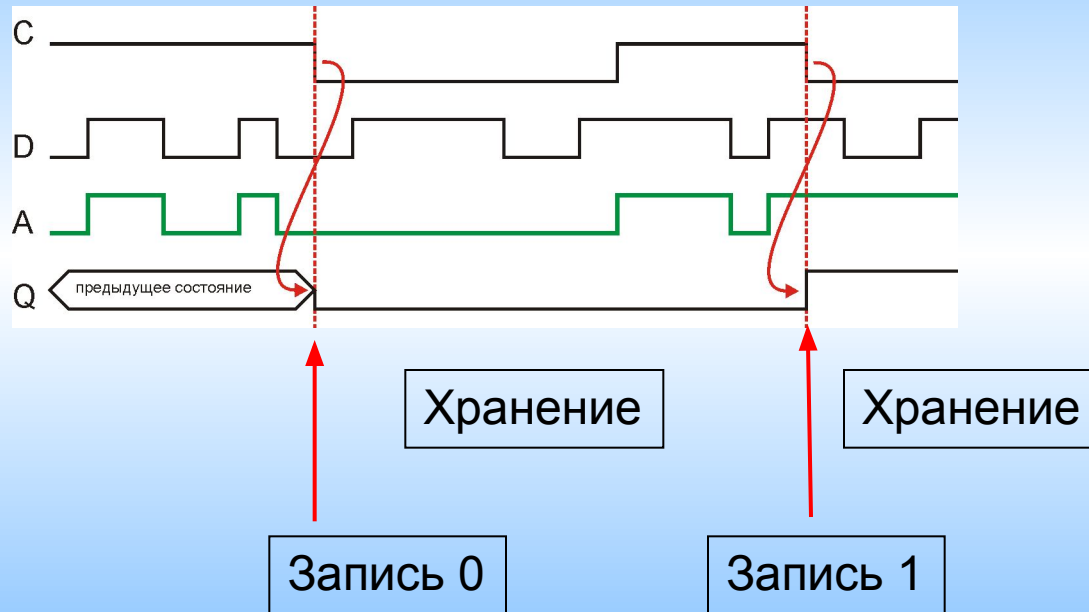
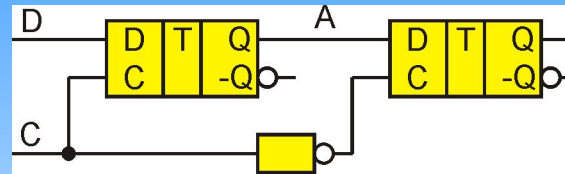


Если двери не открывать одновременно сквозняков не будет

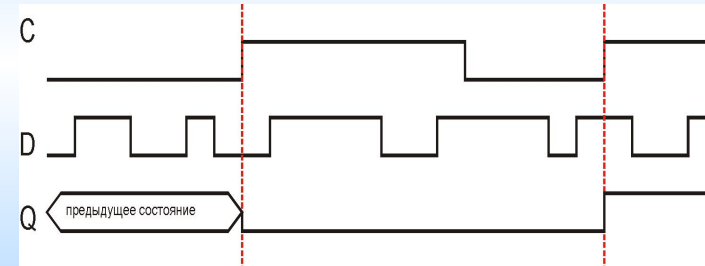
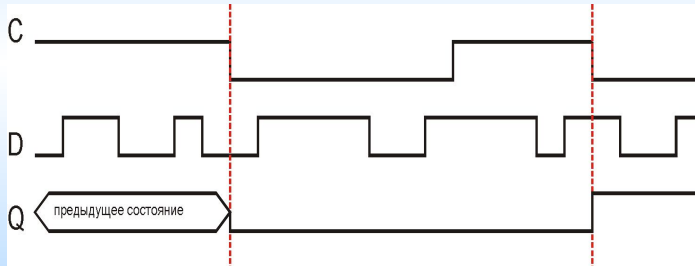
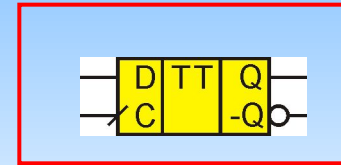
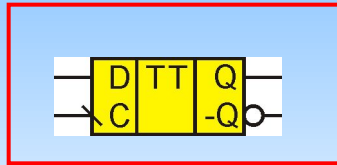
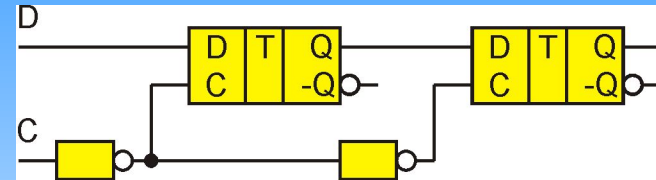
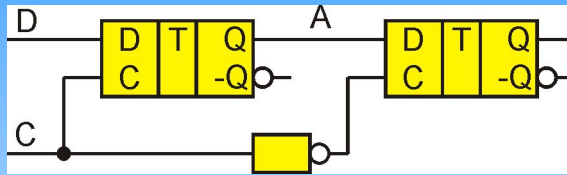


Динамический D триггер. Временная диаграмма.

D-Type Flip-Flop



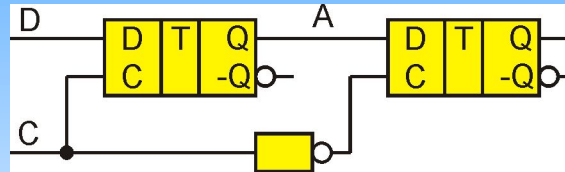
Динамический D триггер. Таблица истинности.



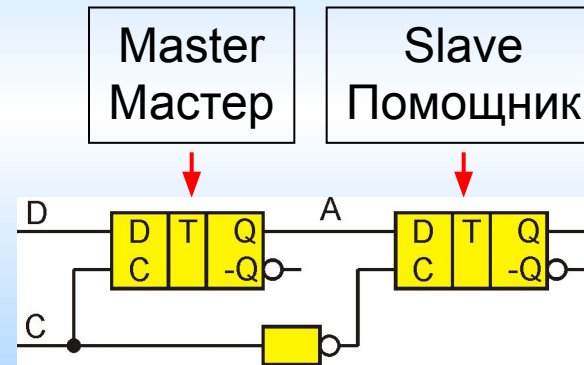
D	C	Q	-Q	
X	X	Q_{n-1}	$-Q_{n-1}$	Хранение
D	\downarrow	D	-D	Запись
X	\uparrow	0	1	Хранение

D	C	Q	-Q	
X	X	Q_{n-1}	$-Q_{n-1}$	Хранение
D	\uparrow	D	-D	Запись
X	\downarrow	0	1	Хранение

Динамический D триггер. Другое название.



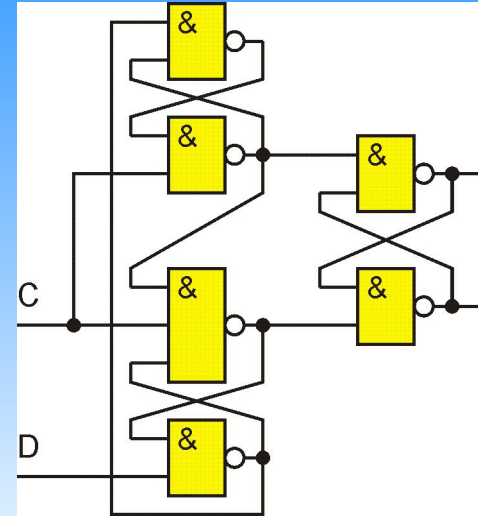
Двустадийный D триггер



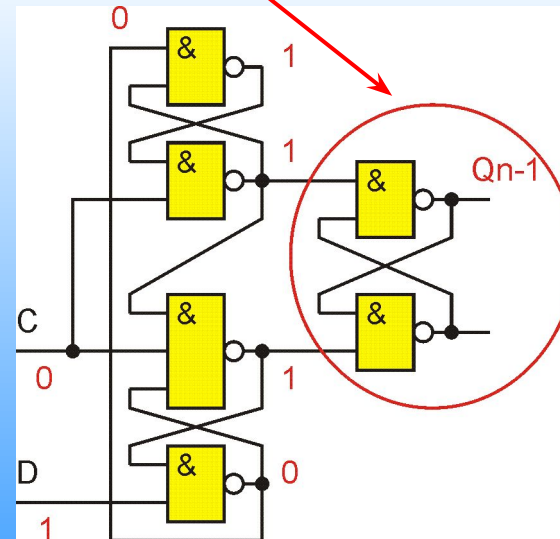
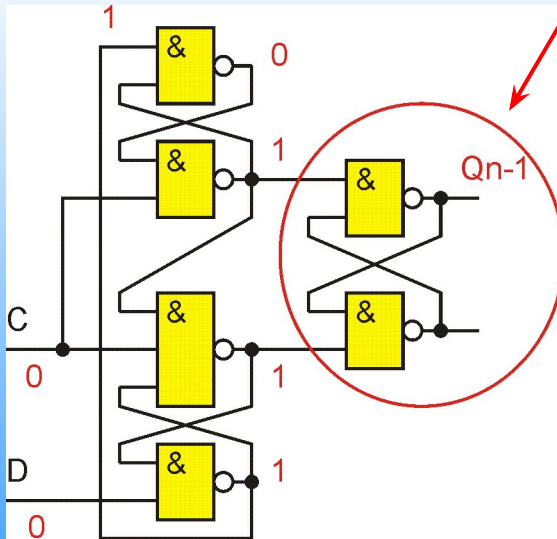
D триггер со структурой MS

D-Type Flip-Flop

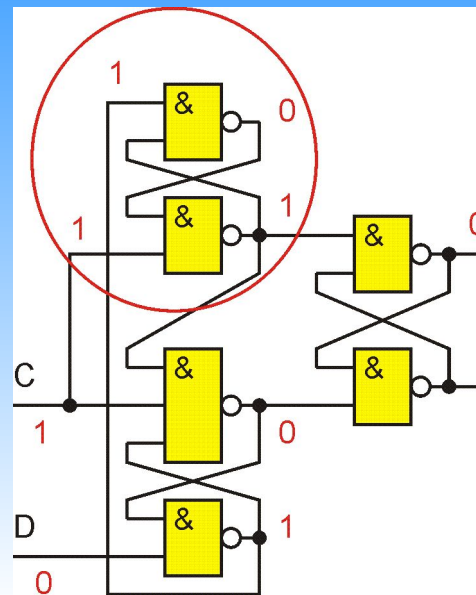
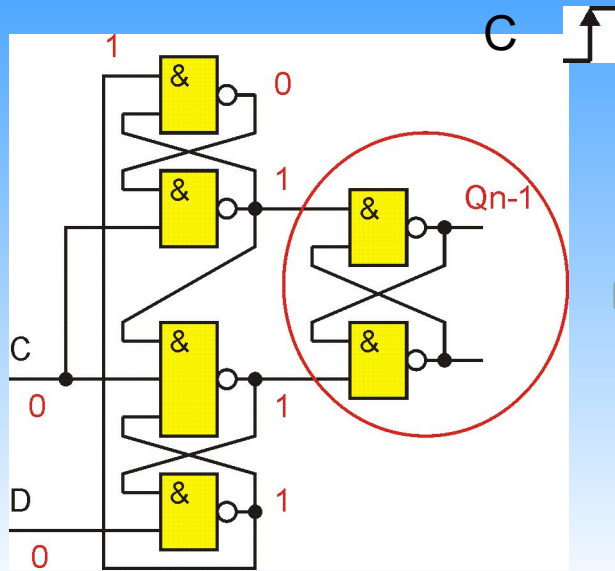
Динамический D триггер. Оптимизированная схема.



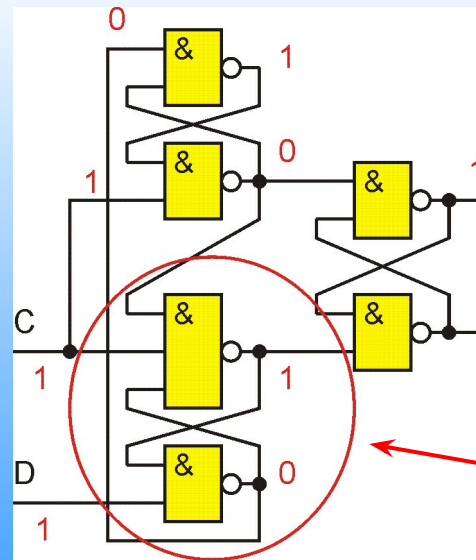
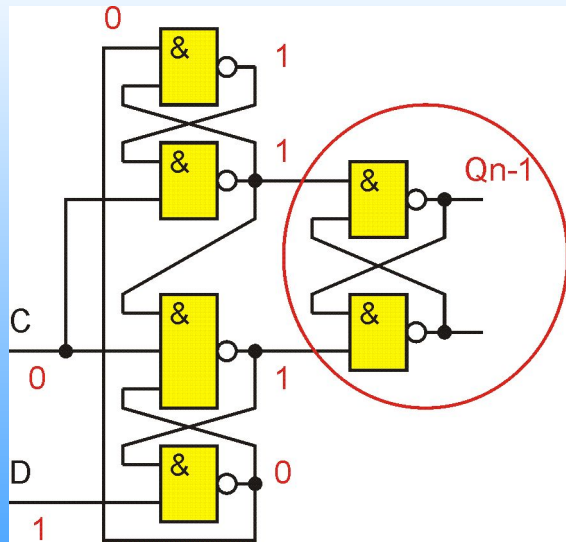
Хранение



Динамический D триггер. Оптимизированная схема.



Хранение

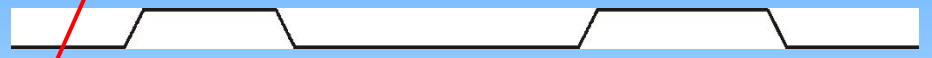


Хранение

События



Или с учетом конечного времени нарастания (спада)



Передний фронт
Фронт
Rise
Rising edge

Задний фронт
Срез
Fall
Falling edge



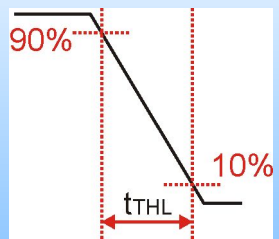
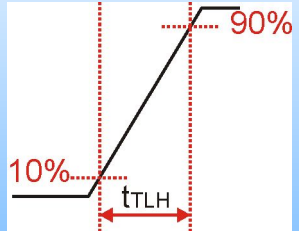
Для входов времени нарастания и спада не должны превышать определенных значений!!
При слишком длинных входных событиях работа цифровых устройств станет непредсказуемой.



Время нарастания



Время спада



Пример:

Для микросхемы 74НС595 времена нарастания (спада) должны быть меньше 700 нс

T триггер

T(Toggle) Flip-Flop

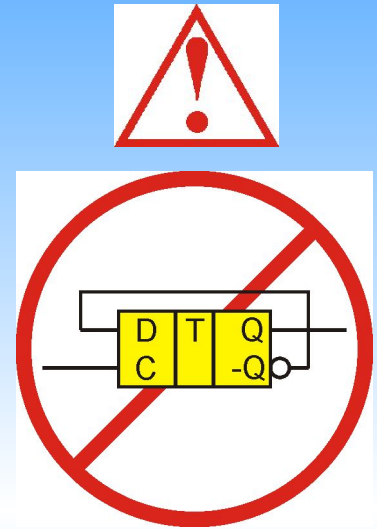
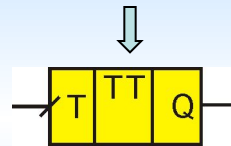
Работа по переднему фронту

T	Q	
	$\neg Q_{n-1}$	Переворот
	Q_{n-1}	Хранение

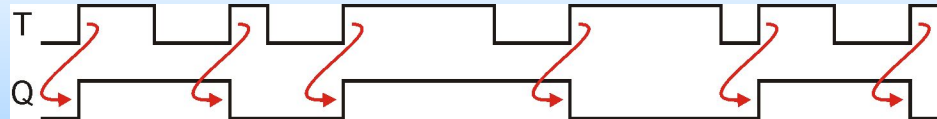
Как сделать



Обозначение



Временная диаграмма




Механический аналог.

Нажали кнопку – включился свет,
нажали еще раз – выключился.



T триггер

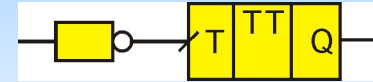
Работа по заднему фронту

T	Q	
	$-Q_{n-1}$	Переворот
	Q_{n-1}	Хранение

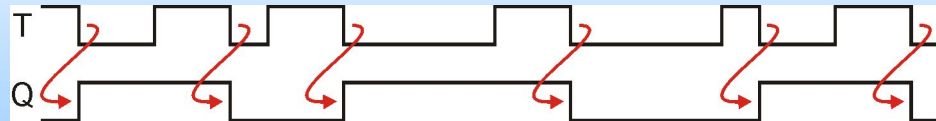
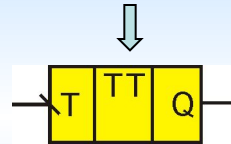
Как сделать



или



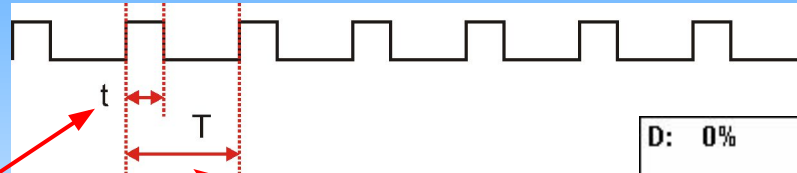
Обозначение



Временная диаграмма

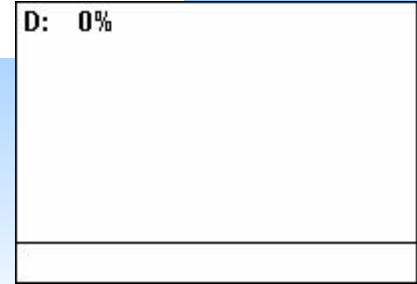
T триггер. Примеры использования.

Периодический сигнал



Длительность импульса

Период



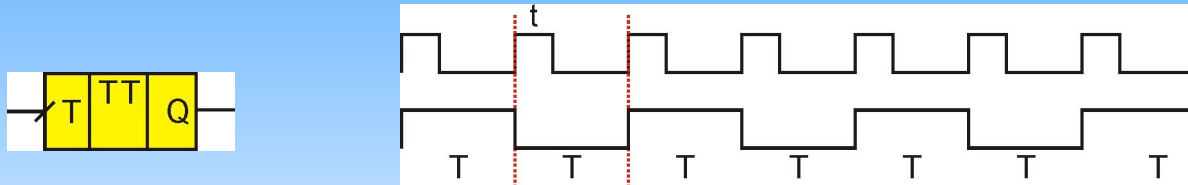
Коэффициент заполнения
Duty cycle
Duty factor

⇒ $D = \frac{t}{T}$

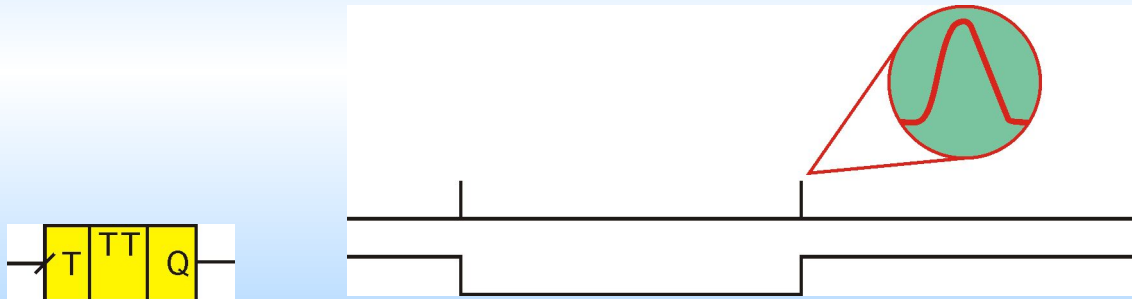
Сквозность = $\frac{1}{D}$

T триггер. Примеры использования.

На входе любой коэффициент заполнения $0 < D < 100\%$.
На выходе $D = 50\%$.



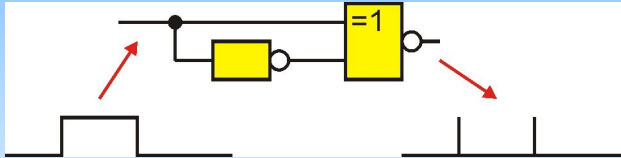
Поиск коротких паразитных импульсов – глитчей (glitch)



T триггер. Примеры использования.

Причины возникновения глитчей

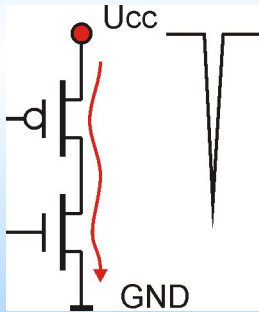
Гонки



По таблице истинности на выходе такой глупой схемы должен быть всегда 0. Но в моменты изменения на входе схема будет генерировать короткие импульсы.

Метод борьбы: использовать синхронный дизайн.

Выбросы по питанию



В момент переключения выходных каскадов кратковременно текут сквозные токи.

Метод борьбы: всегда ставить фильтрующие конденсаторы.

Наводки (crosstalk)

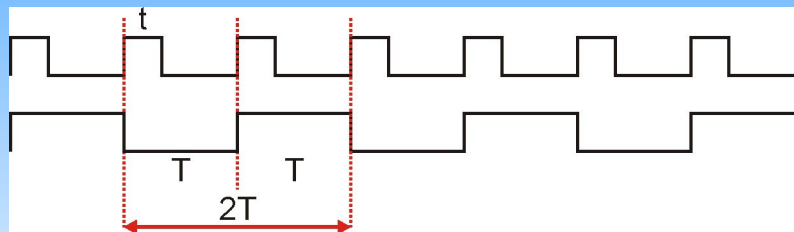


В момент переключения сигнала на одной линии возможно появление наведенного сигнала на соседней за счет электромагнитной связи.

Метод борьбы: аккуратная топология проводников.

T триггер. Примеры использования.

Деление частоты на 2



$$\text{Частота}[\text{Гц}] = 1 / \text{Период}[_{\text{сек}}]$$

$$F_{out} = F_{in} / 2$$



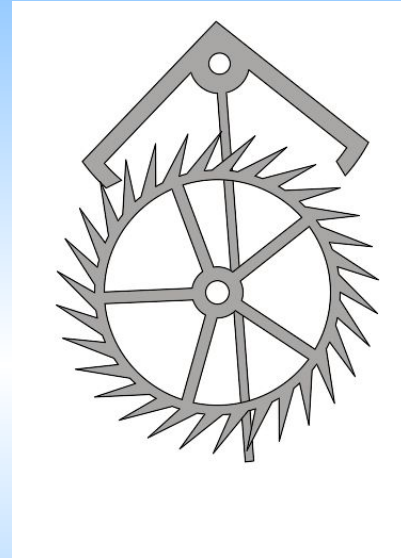
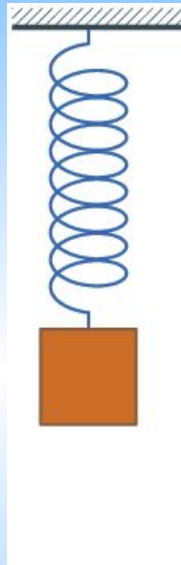
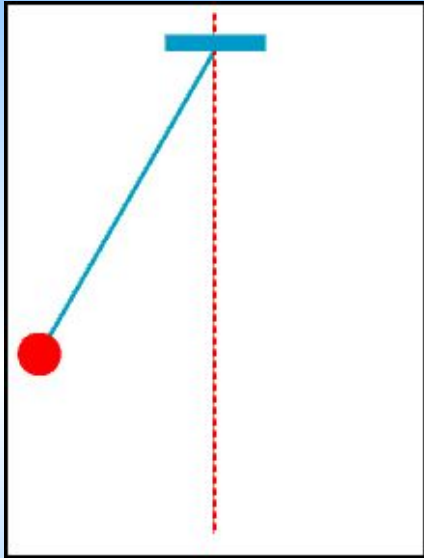
$$F_{out} = F_{in} / 2^3 = F_{in} / 8$$

Можно поделить на любую степень двойки

T триггер. Примеры использования.

Часы

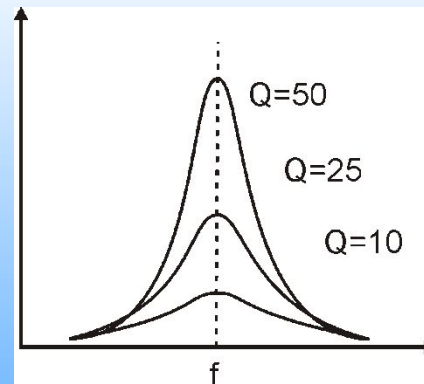
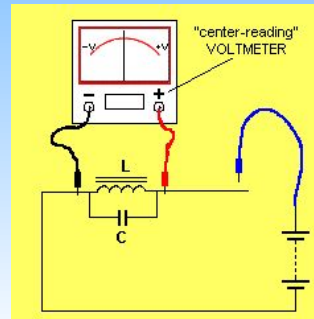
Механическая колебательная система



T триггер. Примеры использования.

Часы

Электрическая колебательная система

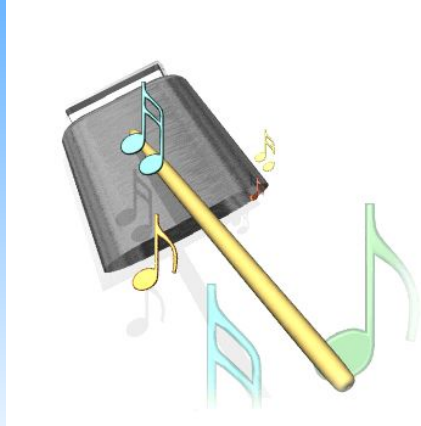


Низкая добротность

T триггер. Примеры использования.

Часы

Механо-электрическая колебательная система



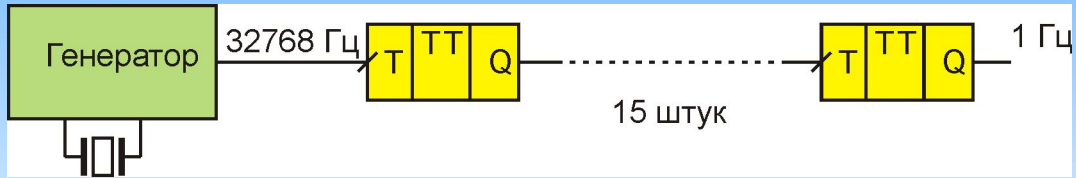
Часовой кварц



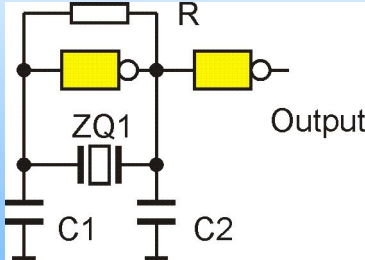
$$Q \approx 10^4$$

T триггер. Примеры использования.

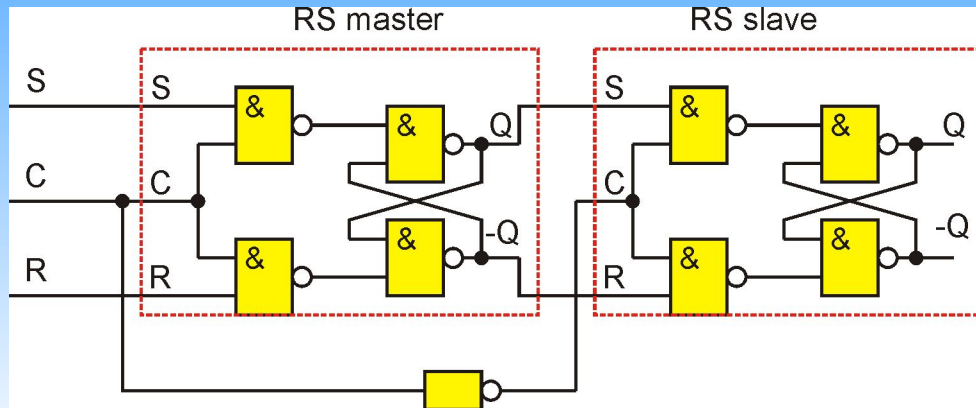
Часы



Генератор



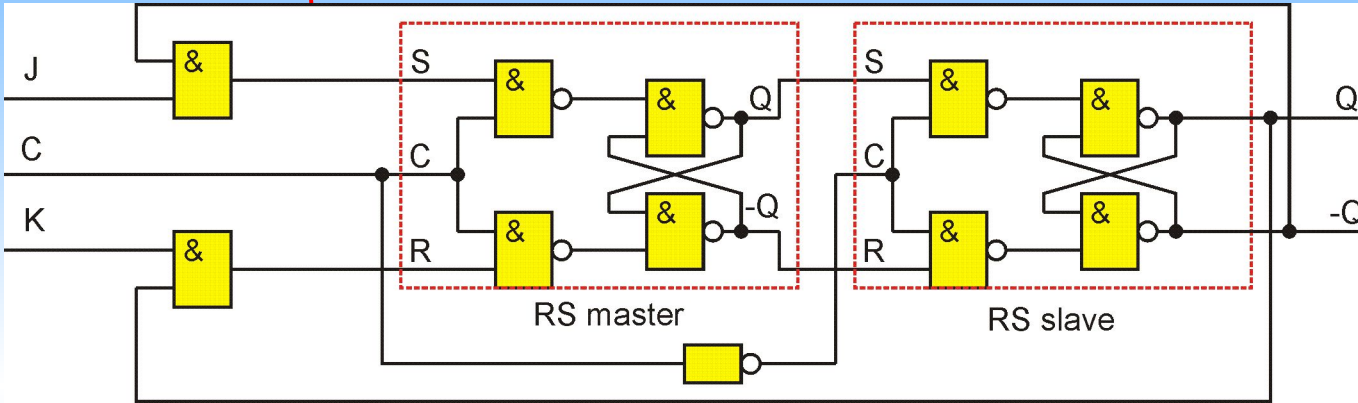
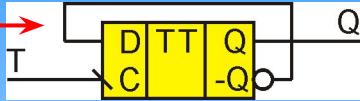
Динамический RS триггер



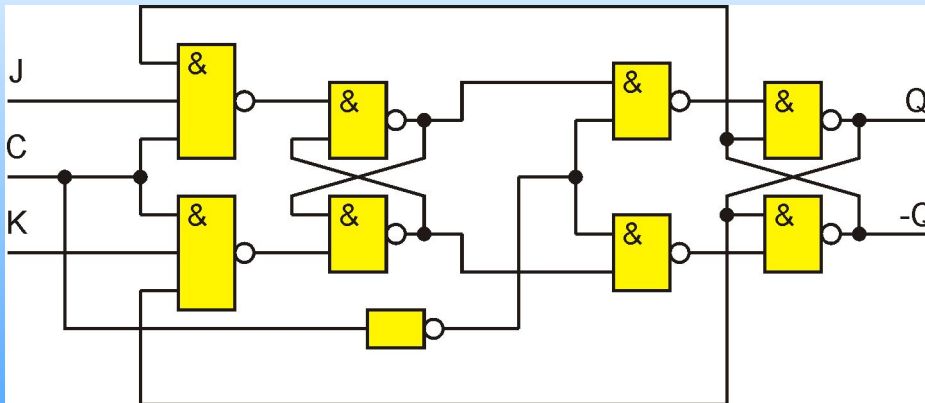
R	S	C	Q	-Q	
X	X	X	Q_{n-1}	$-Q_{n-1}$	Хранение
0	0	↑	Q_{n-1}	$-Q_{n-1}$	Хранение
0	1	↓	1	0	Установка
1	0	↓	0	1	Сброс
1	1	↓	1	1	Нежелательная комбинация

JK триггер

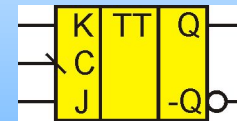
По аналогии с преобразованием D триггера в T



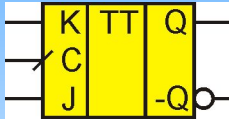
После незначительного упрощения



=



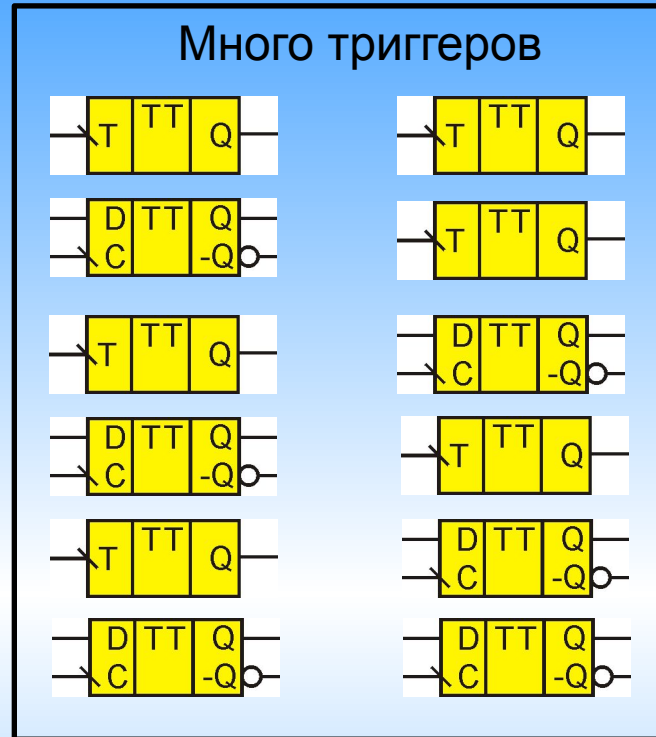
JK триггер



J	K	C	Q	-Q	
X	X	X	Q_{n-1}	$-Q_{n-1}$	Хранение
0	0	\uparrow	Q_{n-1}	$-Q_{n-1}$	Хранение
1	0	\downarrow	1	0	Установка
0	1	\downarrow	0	1	Сброс
1	1	\downarrow	$-Q_{n-1}$	Q_{n-1}	Переключение

Дополнительные асинхронные входы триггеров

Проблема



При включении питания триггеры встанут в неопределенное состояние!

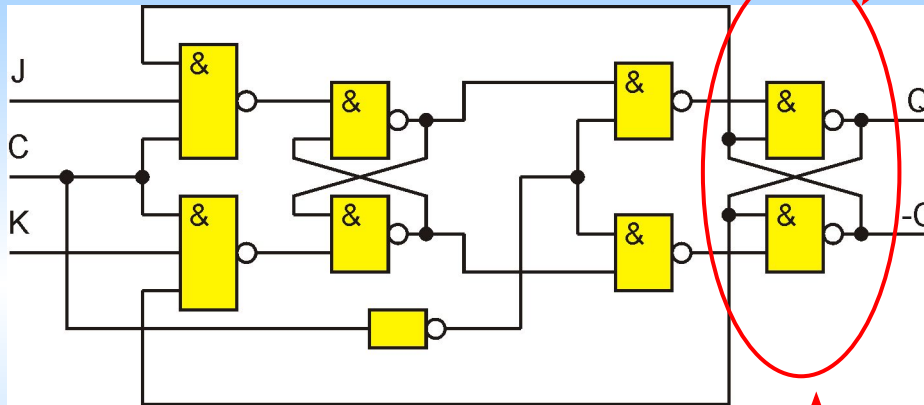
По основным входам установить их в определенное положение достаточно трудно.

Дополнительные асинхронные входы триггеров

Решение проблемы

Все триггеры имеют на выходе простой RS триггер

JK триггер

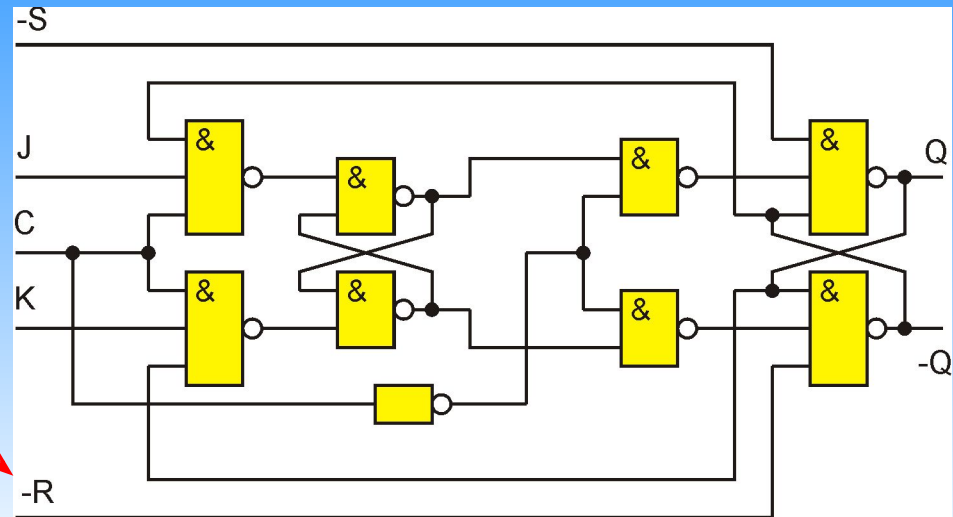


Можно сделать управление напрямую через дополнительные входы

Дополнительные асинхронные входы триггеров

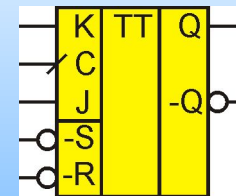
Решение проблемы

Дополнительные асинхронные входы установки и сброса. Управление последним триггером напрямую.



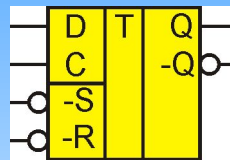
Очевидно, что асинхронные входы имеют приоритет

J	K	C	-S	-R	Q	-Q	
X	X	X	0	0	1	1	Запрещенная комбинация
X	X	X	0	1	1	0	Асинхронная установка
X	X	X	1	0	0	1	Асинхронный сброс
X	X	X	1	1	Q_{n-1}	$-Q_{n-1}$	Хранение
0	0		1	1	Q_{n-1}	$-Q_{n-1}$	Хранение
1	0		1	1	↑ 1	0	Установка
0	1		1	1	↓ 0	1	Сброс
1	1		1	1	↓ Q_{n-1}	Q_{n-1}	Переключение



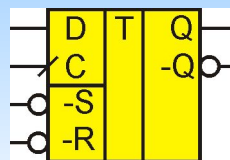
Дополнительные асинхронные входы триггеров

D триггер защелка



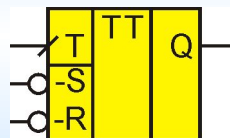
D Latch

Динамический D Триггер



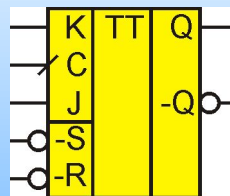
D Flip-Flop

T триггер



T Flip-Flop

JK триггер



JK Flip-Flop

Триггеры

USSR_TTL	74 notation			
TP2	279	RS		Latch
TM2	74	D	2	Flip-Flop
TM5	77	D	2x2	Latch
TM7	75	D	2x2	Latch
TM8	175	D	4	Latch
TM9	174	D	6	Latch
TM10	375	D	2x2	Latch
TB1	72	JK	1	Flip-Flop
TB6	107	JK	2	Flip-Flop
TB9	112	JK	2	Flip-Flop
TB10	113	JK	2	Flip-Flop
TB11	114	JK	2	Flip-Flop
TB15	109	JK	2	Flip-Flop
USSR_CMOS	4xxx notation			
TP2	4043	RS		Latch
TM1	4003	D	2	
TM2	4013	D	2	Flip-Flop
TM3	4042	D	4	Latch
TB1	4027	JK	2	Flip-Flop