



Сумматор



Иванова Юлия

В целях максимального упрощения работы компьютера все многообразие математических операций в процессе сводится к сложению двоичных чисел. Поэтому главной частью процессора являются сумматоры, которые как раз и обеспечивают такое сложение.

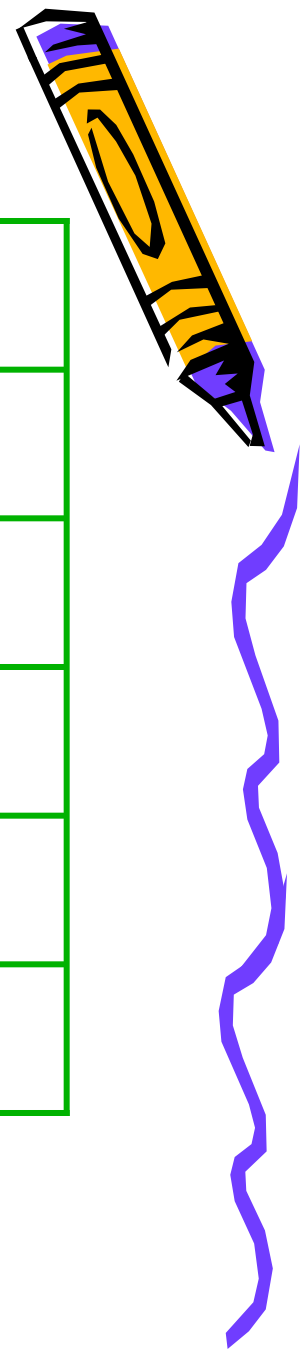


Полусумматор

Вспомним, что при сложении двоичных чисел в каждом разряде образуется сумма и при этом возможен перенос в старший разряд. Введем обозначения слагаемых (A , B), переноса (P) и суммы (S). Таблица сложения одноразрядных двоичных чисел с учетом переноса в старший разряд выглядит следующим образом:



Слагаемые		Перенос	Сумма
A	B	P	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0



Из этой таблицы сразу видно, что перенос можно реализовать с помощью операции логического умножения: $P = A \cdot B$.

Получим теперь формулу для вычисления суммы. Значения суммы близки к результатам операции логического сложения (кроме случая, когда на входы подаются две единицы, а на выходе должен получиться нуль).

Нужный результат достигается, если результат логического сложения умножить на инвертированный перенос. Таким образом, для определения суммы можно применить следующее логическое выражение: $S = (A \vee B) \cdot \overline{(A \cdot B)}$

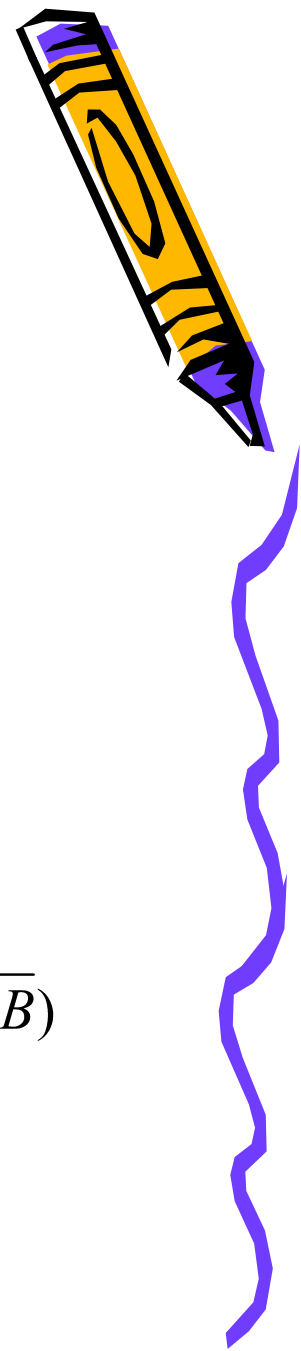
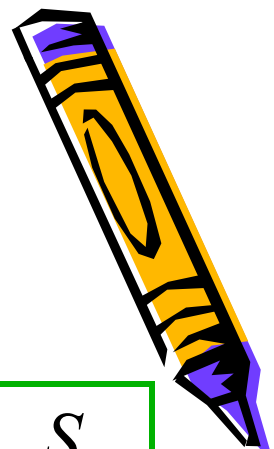


Таблица истинности логической функции

$$S = (A \vee B) \cdot \overline{A \cdot B}$$

A	B	$A \vee B$	$A \cdot B$	$\overline{A \cdot B}$	S
0	0	0	0	1	0
0	1	1	0	1	1
1	0	1	0	1	1
1	1	1	1	0	0





Теперь на основе полученных логических выражений можно построить из базовых логических элементов схему сложения одноразрядных двоичных чисел.

По логической формуле переноса легко определить, что для получения переноса необходимо использовать логический элемент «И».

Анализ логической формулы для суммы показывает, что на выходе должен стоять элемент логического умножения «И», который имеет два входа.



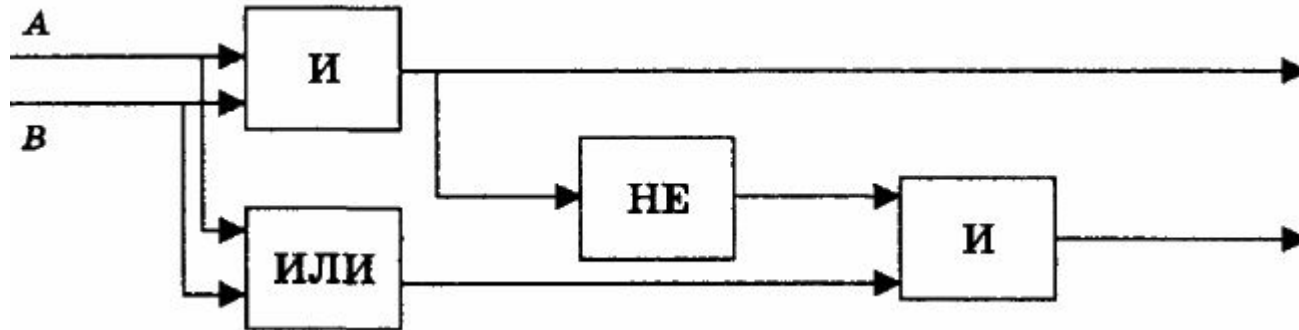


На один из входов надо подать результат логического сложения исходных величин A и B , то есть на него должен подаваться сигнал с элемента логического сложения «ИЛИ».

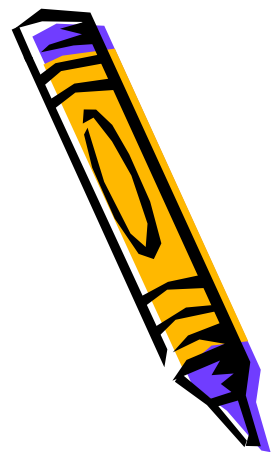
На второй вход требуется подать результат инвертированного логического умножения исходных сигналов , то есть на второй вход должен подаваться сигнал с элемента «НЕ», на в ход которого должен поступать сигнал с элемента логического умножения «И».



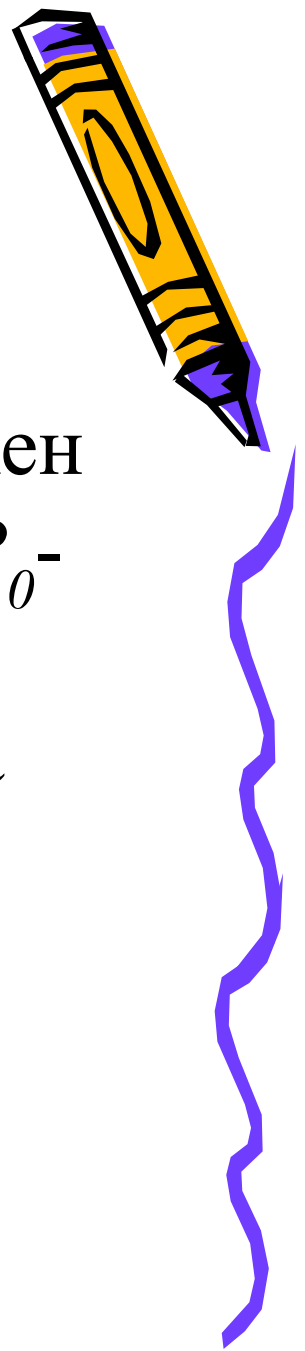
Полусумматор двоичных чисел



Данная схема называется *полусумматором*, так как реализует суммирование одноразрядных двоичных чисел без учета переноса из младшего разряда.



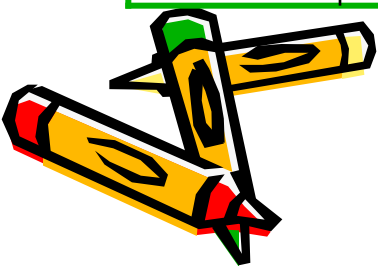
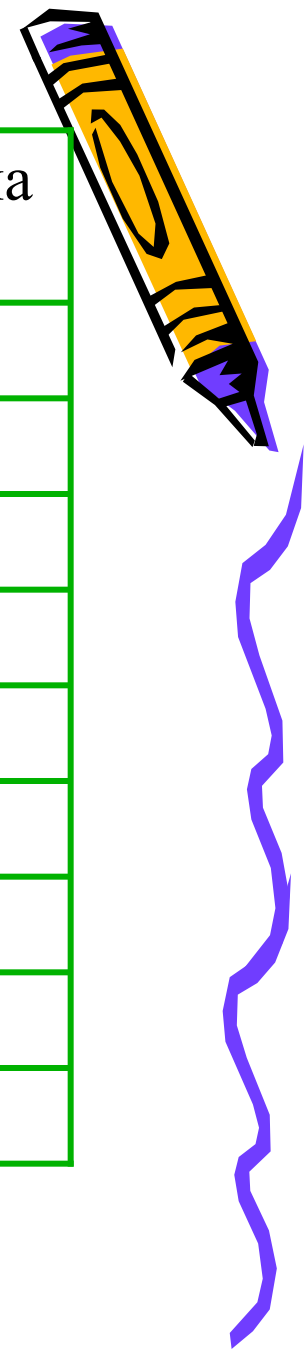
Полный одноразрядный сумматор



Полный одноразрядный сумматор должен иметь три входа: A , B – слагаемые и P_0 – перенос из младшего разряда и два выхода: сумму S и перенос P . Таблица сложения в этом случае будет иметь следующий вид:

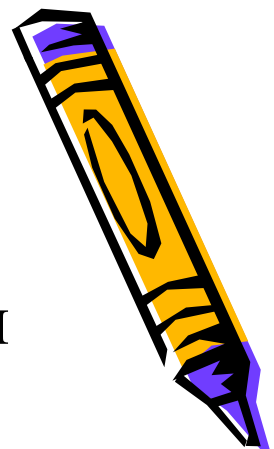


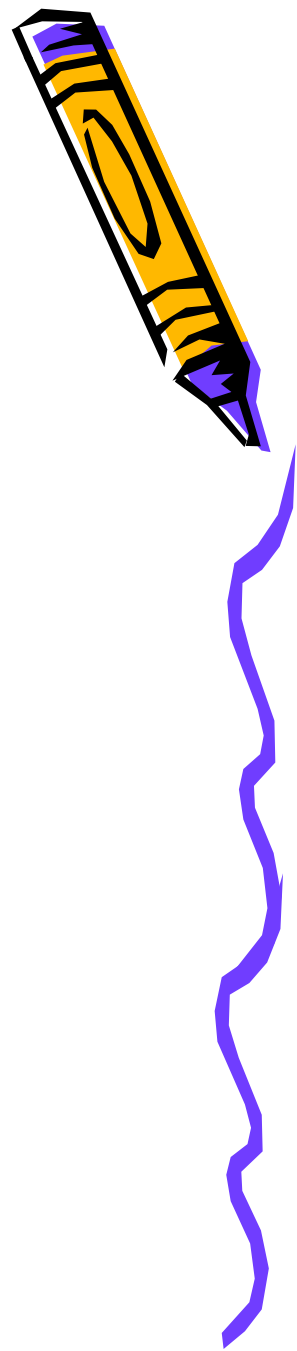
Слагаемые		Перенос из младшего разряда	Перенос	Сумма
A	B	P_0	P	S
0	0	0	0	0
0	1	0	0	1
1	0	0	0	1
1	1	0	1	0
0	0	1	0	1
0	1	1	1	0
1	0	1	1	0
1	1	1	1	1



Идея построения полного сумматора точно такая же, как и полусумматора. Из таблицы сложения видно, что перенос (логическая переменная P) принимает значение 1 тогда, когда хотя бы две входные логические переменные одновременно принимают значение 1. Таким образом, перенос реализуется путем логического сложения результатов попарного логического умножения входных переменных (A , B , P_0).
Формула переноса получает следующий вид:

$$P = (A \cdot B) \vee (A \cdot P_0) \vee (B \cdot P_0)$$





Для получения значения суммы (логическая переменная S) необходимо результат логического сложения входных переменных (A, B, P_0) умножить на инвертированный перенос

$$\bar{P} : S = (A \vee B \vee P_0) \cdot \bar{P}.$$

Данное логическое выражение дает правильные значения суммы во всех случаях, кроме одного, когда на все входные логические переменные поступает значение 1.

Действительно:

$$P = (1 \cdot 1) \vee (1 \cdot 1) \vee (1 \cdot 1);$$

$$S = (1 \vee 1 \vee 1) \cdot \bar{P} = 1 \cdot 0 = 0$$



Для получения правильного значения суммы (для данного случая переменная S должна принимать значение 1) необходимо сложить полученное выше выражение для суммы с результатом логического умножения входных переменных (A, B, P_0) . В результате логическое выражение для вычисления суммы в полном сумматоре принимает следующий вид:

$$S = (A \vee B \vee P_0) \cdot \bar{P}_0 \vee (A \cdot B \cdot P_0)$$

