

Организация модулей запоминающих устройств

Увеличения числа разрядов шины данных 3У

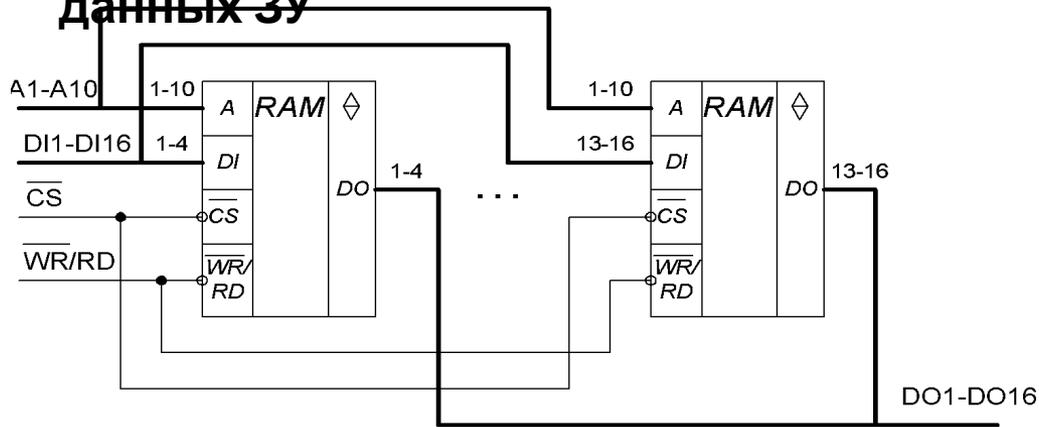


Рисунок 1 – Схема увеличения числа разрядов шины данных

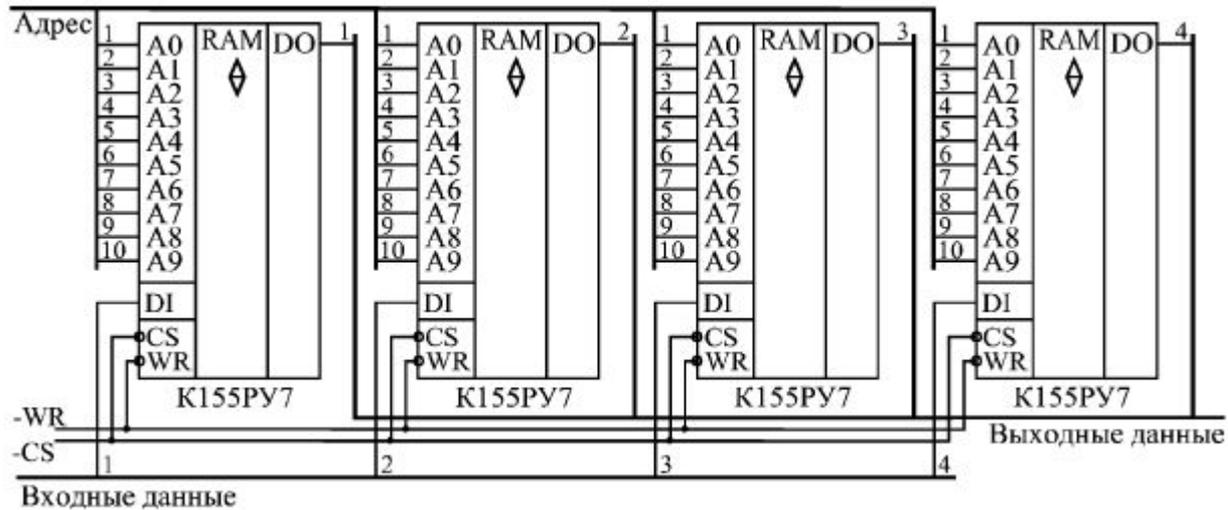


Рисунок 2 – Объединение микросхем памяти для увеличения разрядности шины данных

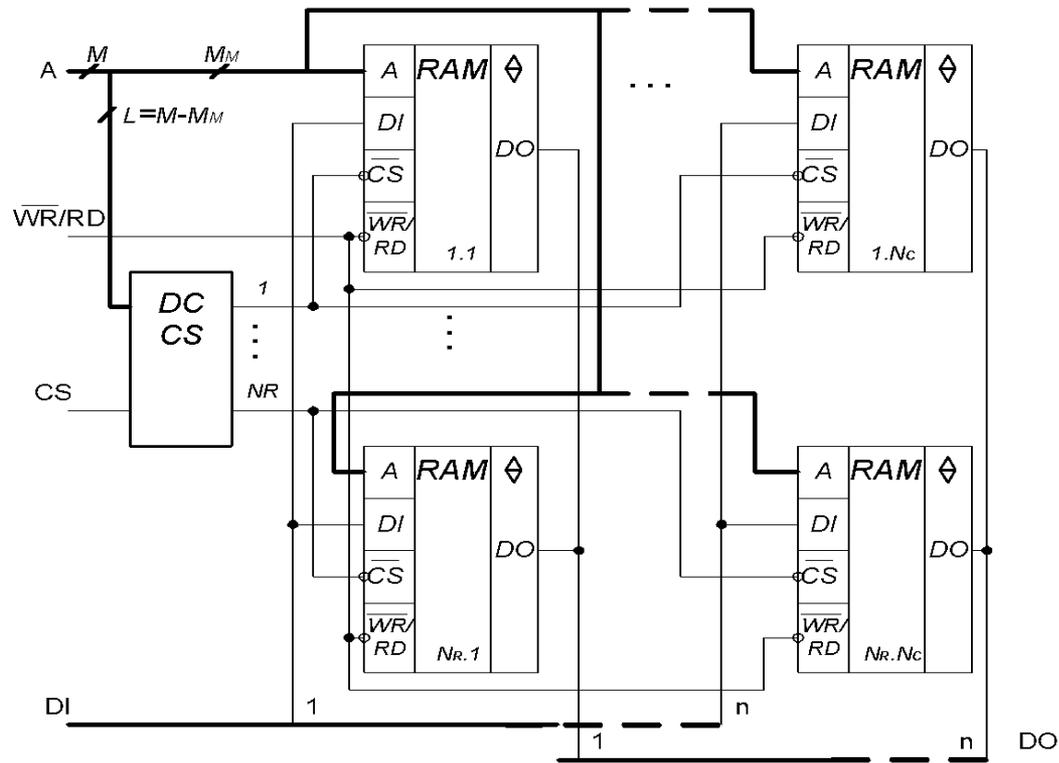


Рисунок 3 – Схема увеличения емкости ЗУ

Микросхемы ЗУ образуют матрицу $N_R \times N_C$. Старшие L разрядов входного адреса поступают на дешифратор, выходы которого соединяются с входами CS микросхем ЗУ соответствующих строк матрицы.

Входы и выходы данных одноименных разрядов микросхем ЗУ в столбцах матрицы соединяются соответственно (предполагается, что выходы невыбранных микросхем памяти находятся в состоянии высокого импеданса)

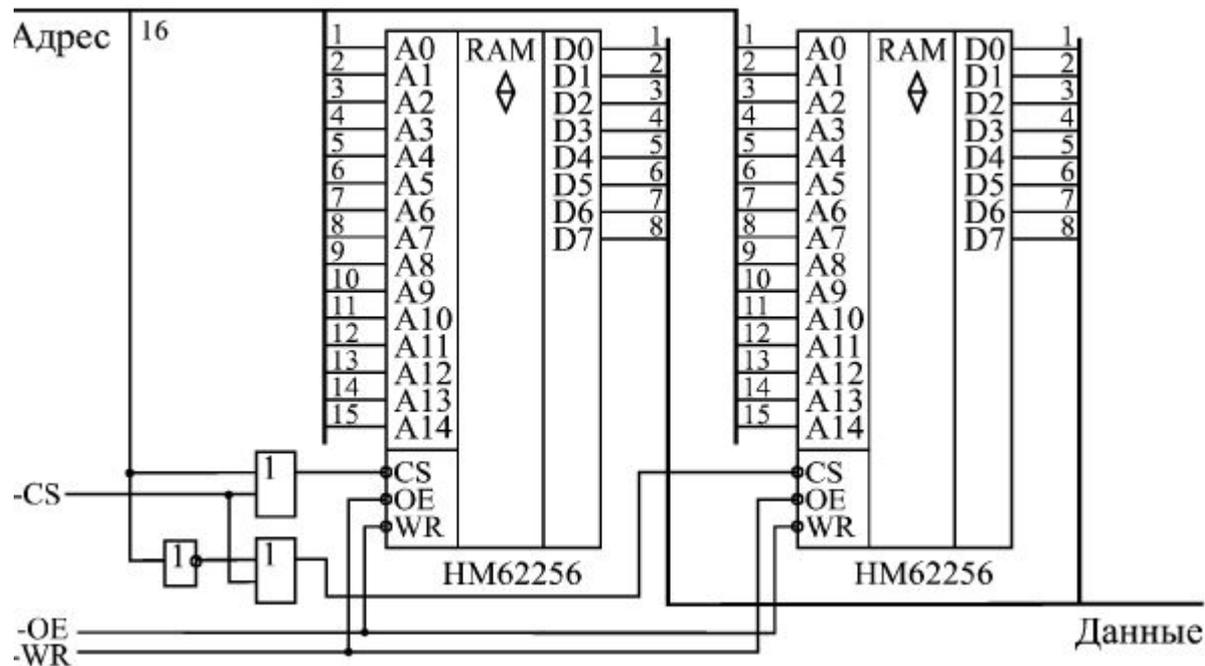


Рисунок 4 – Объединение микросхем памяти для увеличения разрядности шины адреса

Дополнительный старший адресный разряд A16 управляет прохождением сигнала $-\text{CS}$ на одну из микросхем (при нулевом уровне на дополнительном адресном разряде сигнал $-\text{CS}$ проходит на левую по рисунку микросхему, при единичном уровне – на правую по рисунку микросхему).

Интересной особенностью микросхем оперативной памяти является возможность произвольного изменения порядка сигналов адресных разрядов без всяких последствий для функционирования памяти.

Например, сигнал, поступающий на разряд A0, можно с тем же успехом подавать на A7, сигнал, приходящий на A7, подавать на A3, сигнал, приходящий на A3, подавать на A10 и так далее.

Поскольку информация в оперативную память записывается по тем же самым адресам, по которым потом и читается, то перестановка адресных разрядов изменяет только номер ячейки, в которую записывается информация и из которой затем читается эта же информация. Такая взаимозаменяемость адресных входов оперативной памяти бывает полезной при проектировании разводки печатных плат.

В случае ПЗУ это правило не работает, так как там информация записана раз и навсегда, и читать ее надо по тем же адресам, по которым ее ранее записали.

Модульный принцип построения

Модуль памяти выполняется на микросхемах ЗУ, который конструктивно реализуются в виде одного или нескольких **типовых элементов замены** (ТЭЗов).

Используя модули памяти можно построить блок памяти еще большей емкости, причем принципы построения блока памяти на модулях памяти (ТЭЗах) аналогичны принципам построения модуля памяти на микросхемах ЗУ.

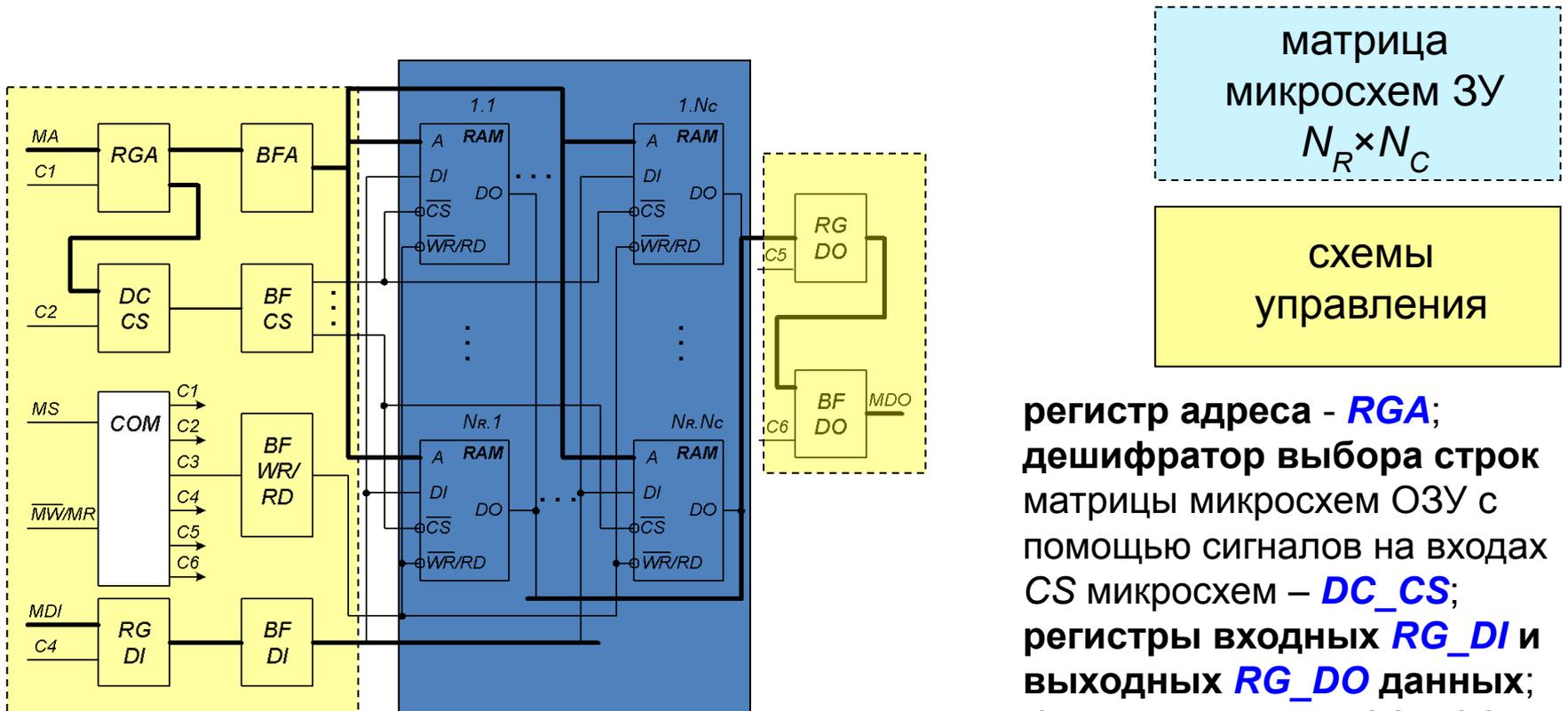


Рисунок 5 – Структурная схема модуля памяти

регистр адреса - **RGA**;
дешифратор выбора строк матрицы микросхем ОЗУ с помощью сигналов на входах CS микросхем – **DC_CS**;
регистры входных **RG_DI** и выходных **RG_DO** данных;
блок управления ОЗУ **COM** и буферные формирователи - **BFA, BFCS, BFWR/RD, BFDO**

Постановка задачи проектирования модуля памяти

Исходными данными для проектирования модуля памяти являются следующие:

1. **емкость** модуля памяти;
2. **ограничения** на значения внешних параметров модуля памяти (время выборки, период обращения, потребляемая мощность, надежность, температурный диапазон окружающей среды и др.);
3. **электрические параметры** и временное расположение входных и выходных сигналов в режимах записи и считывания;
4. **серии логических элементов**, которые могут быть использованы в схемах управления; некоторые специальные требования к модулю памяти;
5. **целевая функция** проектирования.

Процесс проектирования модуля памяти сводится к решению следующих задач:

- 1. Выбор типа микросхемы ЗУ и определение их количества.** В ряде случаев тип используемой микросхемы ЗУ может задаваться, а не выбираться произвольно.
- 2. Построение структурной схемы модуля памяти.**
- 3. Выбор микросхем для реализации схем управления *RGA* (регистр адреса), *DC_CS* (дешифратор выборки), *RG_DI* (регистр входных данных), *RG_DO* (регистр выходных данных).**
- 4. Расчёт электрического сопряжения микросхем памяти и схем управления, а так же выбор элементов, используемых в качестве буферных формирователей.**
- 5. Определение временных параметров модуля памяти.** Построение временных диаграмм работы модуля памяти в режимах записи и считывания.
- 6. Проектирование блока управления модуля памяти.**
- 7. Расчет значений внешних параметров модуля памяти** (потребляемая мощность, потребляемый ток, тепловыделение, надёжность и др.).
- 8. Построение принципиальной электрической схемы модуля памяти.**
- 9. Оформление результатов проектирования.** Результаты проектирования модуля памяти оформляются в виде **технического описания и комплекта электрических схем** в соответствии с требованиями ГОСТ и ЕСКД. Эти результаты являются исходными данными для конструирования модуля памяти.