



Разработка микропроцессорной системы управления и разработка и исследование модели локальной вычислительной сети

Выполнила: студентка группы

A-07-12

Кузнецова А.А.

Научный руководитель: к.т.н.,

доцент

Часть 1. Разработка микропроцессорной системы для управления объектом

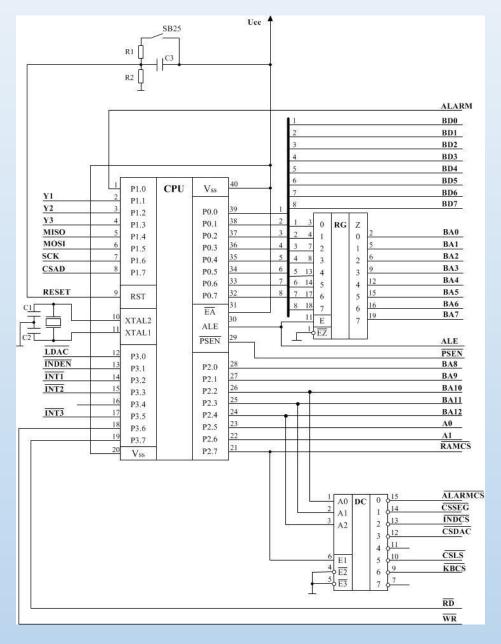


Схема микропроцессорного модуля

BA0	10	A0	EPROM	\Diamond		
BA1	9	A1	50	10500		
BA2	8	A2		Q0	11	BD0
BA3	7	A3		Qu		
BA4	6	A4		Q1	12	BD1
BA5	5	A5			13	BD2
BA6	4	A6		Q2	1.0	002
BA7	3	A7		Q3	15	BD3
BA8	25	A8		Q3	7.	
BA9	24	Α9		Q4	16	BD4
BA10	21	A10			17	BD5
BA11	23	A11		Q5	17	ВОЗ
BA12	2	A12		Q6	18	BD6
U _{cc} R2	8 20	₽		Qu	3	
PSEN	22	Ē		Q7	19	BD7
RD	27	$\overline{\mathbf{G}}$				
	14	V_{pp}				

BA0	10	A0	RAM	\Diamond	10	
BAI	9	Al		8888		
BA2	8	A2		DQ0	11	BD0
BA3	7	A3		DQU		
BA4	6	A4		DQ1	12	BD1
BA5	5	A5		1 48	13	BD2
BA6	4	A6		DQ2	13	502
BA7	3	A7		DQ3	15	BD3
BA8	25	A8		DQ3	17.5	
BA9	24	A9		DQ4	16	BD4
BA10	21	A10		0.000	1.7	nns.
BA11	23	A11		DQ5	17	BD5
BA12	2	A12		DO.	18	BD6
RAMCS	20	Ē		DQ6		
WR	22	$\bar{\mathbf{w}}$		DQ7	19	BD7
RD	27	G				

Схема блока памяти

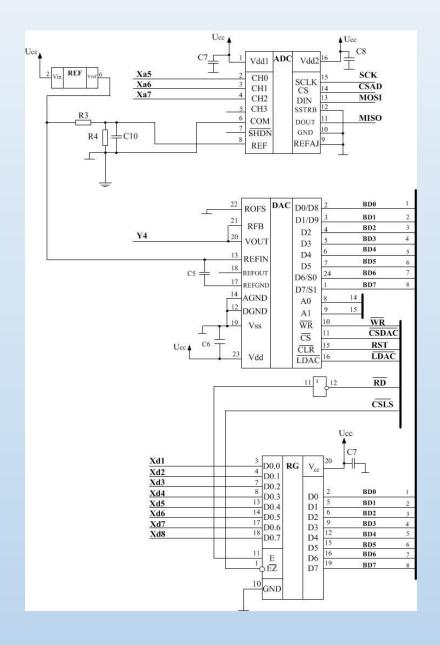


Схема блока ввода/вывода

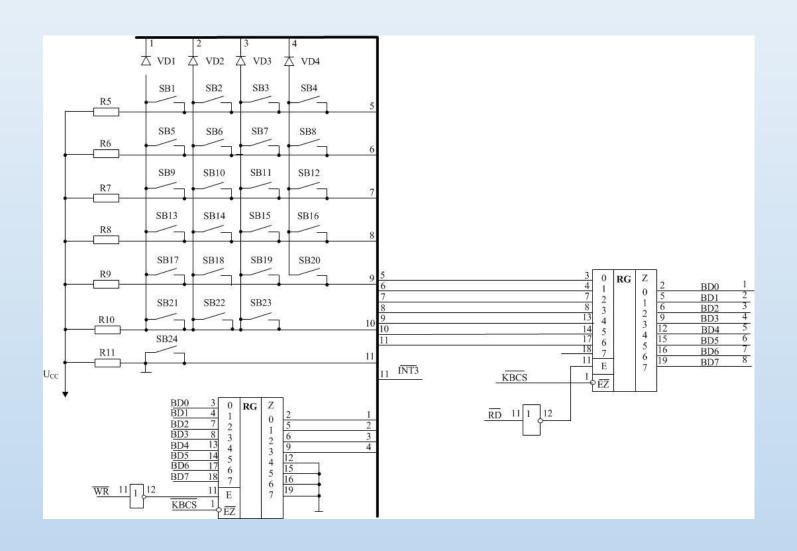


Схема блока управления

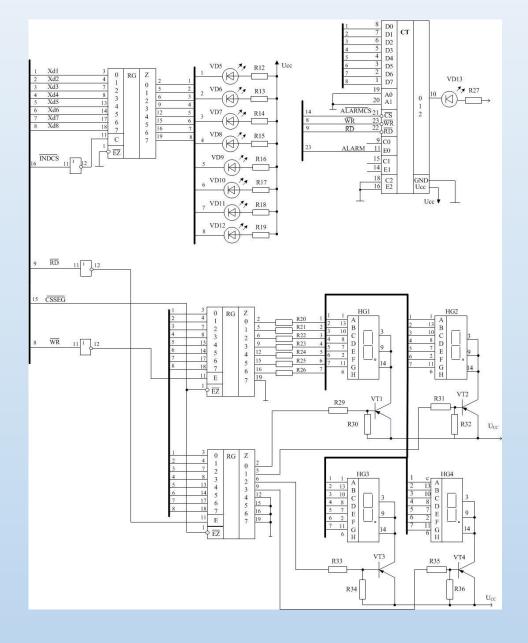


Схема блока индикации

Часть 2. Разработка и исследование модели локальной вычислительной сети

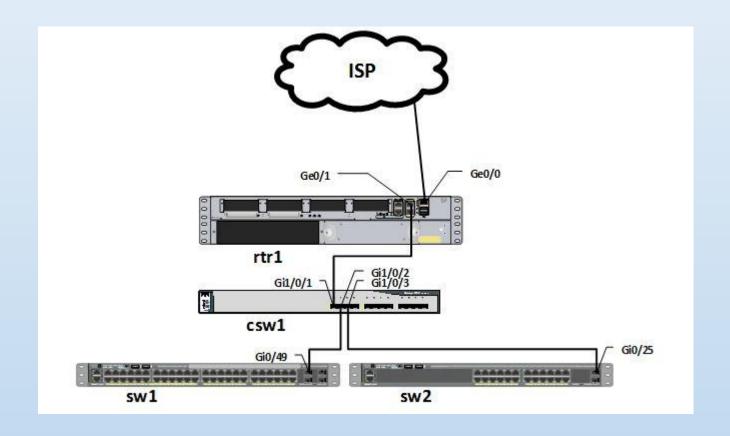


Схема коммутации оборудования Cisco

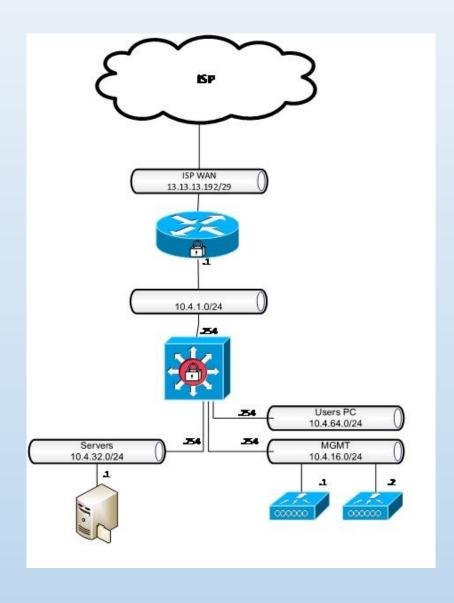


Схема взаимодействия сетевого оборудования на 3 уровне модели OSI

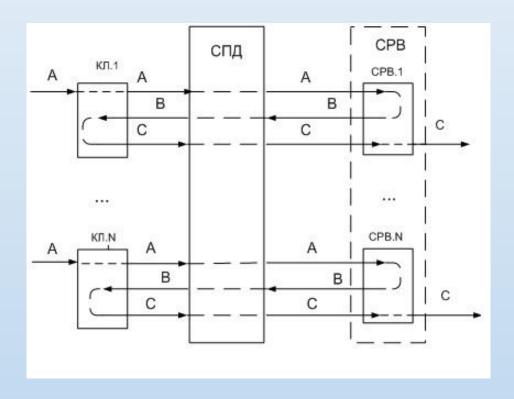


Схема системы массового обслуживания

Спасибо за внимание!