

ЦИФРОВАЯ ИЗМЕРИТЕЛЬНАЯ ТЕХНИКА

ГЛАВА 1: ОБЩИЕ ВОПРОСЫ ЦИТ

А.С. Белянцева (по лекциям В.Г. Кнорринга)

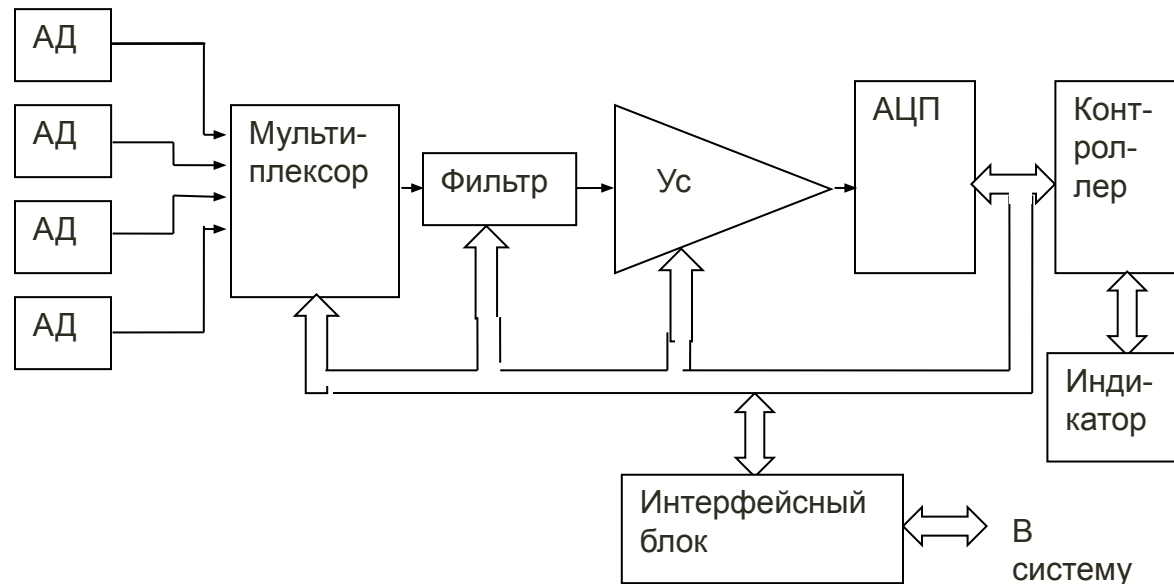
ГЛАВА 1. ОБЩИЕ ВОПРОСЫ ЦИТ

Содержание:

- Примерная структура аналого-цифрового измерительного устройства
- Коды
 - Что такое код
 - Взгляды на код с разных сторон
 - Важнейшие для ЦИТ цифровые коды
 - Фазовое представление кодов
- Необходимые сведения об интерфейсах (аппаратных)
 - Где в ЦИТ применяются интерфейсы
 - Вопросы классификации интерфейсов в ЦИТ
 - Некоторые интерфейсы, используемые в ЦИТ

ПРИМЕРНАЯ СТРУКТУРА АНАЛОГО-ЦИФРОВОГО ИЗМЕРИТЕЛЬНОГО УСТРОЙСТВА

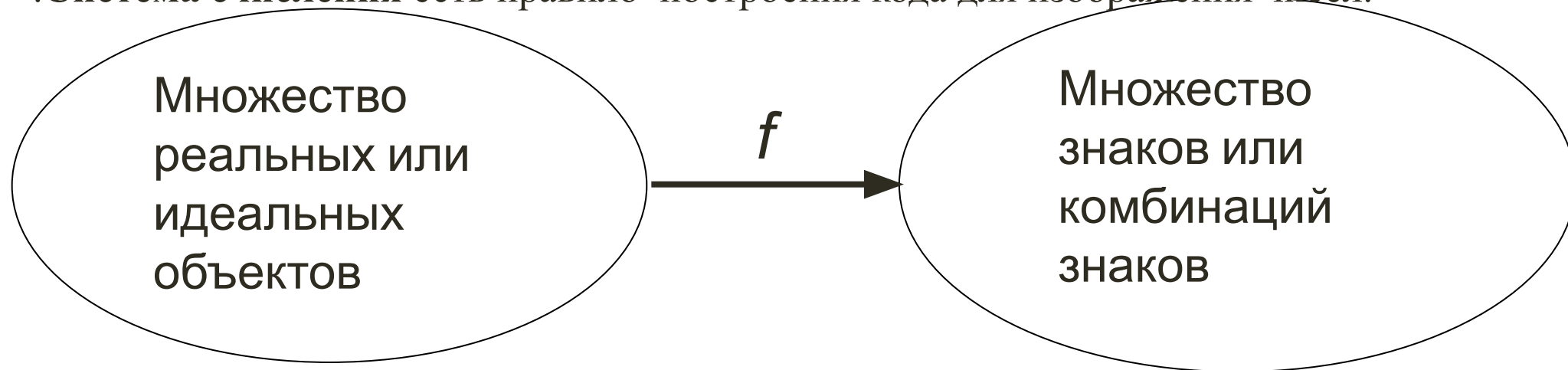
АД – аналоговые датчики;
Ус – усилитель.
Цифровые и частотные датчики подключаются к контроллеру непосредственно или через согласующие устройства (адаптеры).



ЧТО ТАКОЕ КОД

Код есть упорядоченная тройка, состоящая из **множества объектов**, реальных или идеальных (например, числовых), **множества знаков или комбинаций знаков**, используемых для **передачи или хранения информации**, и **функции**, однозначно отображающей первое множество во второе.

.**Система счисления** есть правило построения кода для изображения чисел.



В дальнейшем будем рассматривать только коды, комбинации которых состоят из двоичных знаков 0 и 1.

ВЗГЛЯДЫ НА КОДЫ С РАЗНЫХ СТОРОН

Рассматриваем коды для ЦИТ с разных сторон.

В соответствии с определением кода, таких сторон четыре:

- область отображаемых **объектов**;
- вид используемых **знаков**;
- способ **передачи информации**;
- способ построения **отображающей функции**.

1. ОБЛАСТИ ОТОБРАЖАЕМЫХ ОБЪЕКТОВ В ЦИТ

1.1. Важнейшая для ЦИТ область объектов – **числовые значения величин**. Ей соответствуют **цифровые коды**.

Если каждому биту α_i кодовой комбинации $\alpha_n \alpha_{n-1} \dots \alpha_2 \alpha_1$ соответствует определённое числовое значение m_i , код называется **взвешенным**, а число m_i называется **весом** i -го разряда.

Числовое значение комбинации взвешенного кода находится по формуле

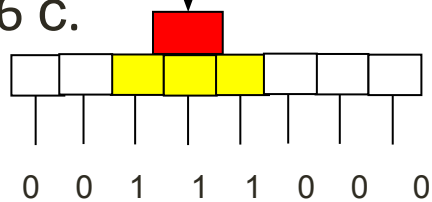
$$N = \sum_{i=1}^n \alpha_i m_i.$$

В дальнейшем будем считать α_1 младшим разрядом (LSB), α_n – старшим разрядом (MSB); веса разрядов m_i примем целочисленными.

1.2. Часто бывает нужно отобразить, кроме чисел, имена единиц величин и другую **буквенную информацию**. Тогда используются **алфавитно-цифровые коды**. Для обмена информацией между цифровыми приборами и компьютером по ГОСТ 26.003–80 рекомендуется код ASCII. Он же используется для управления алфавитно-цифровыми индикаторами.

1.3. Для отображения **пространственных положений** в цифровых датчиках бывает удобно использовать специальные коды, не имеющие общего названия, например, коды $k \leftrightarrow (k + 1)$ и другие коды из диссертации В.А. Краснобаева, или коды комбинаторных шкал.

Краснобаев, В. А. Исследование некоторых принципов построения пространственно-кодирующих устройств : дис. ... канд. техн. наук / В. А. Краснобаев; Ленинградский политехнический институт им. М.И. Калинина, Электромеханический факультет; науч. рук. Е.Г. Шрамков, Л., 1970. – 266 с.



Код $2 \leftrightarrow (2 + 1)$

Для кодов комбинаторных шкал разработана сложная математическая теория



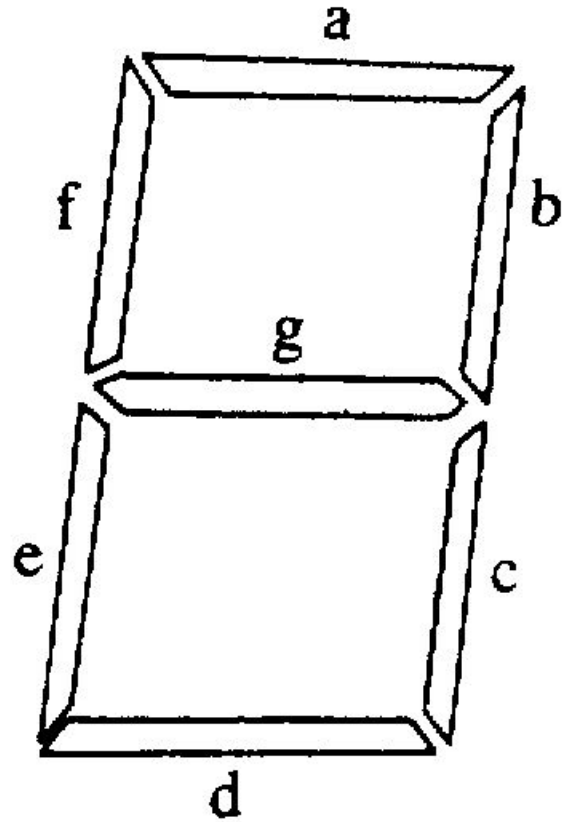
1.4. При отображении **управляющей информации** часто используются коды, каждый бит которых рассматривается как самостоятельный управляющий сигнал

Для управления, например, распространёнными в прошлом индикаторами тлеющего разряда (имевшими 10 проволочных анодов, выполненных в форме цифр) нужен был код “один из 10” (“распределительный”).

0	0	0	0	0	0	0	0	0	0	1
1	0	0	0	0	0	0	0	0	1	0
2	0	0	0	0	0	0	0	1	0	0
3	0	0	0	0	0	1	0	0	0	0
4	0	0	0	0	1	0	0	0	0	0
5	0	0	0	1	0	0	0	0	0	0
6	0	0	0	1	0	0	0	0	0	0
7	0	0	1	0	0	0	0	0	0	0
8	0	1	0	0	0	0	0	0	0	0
9	1	0	0	0	0	0	0	0	0	0

Для управления семисегментными жидкокристаллическими или светодиодными индикаторами используется специальный

“семисегментный” код



	<i>a</i>	<i>b</i>	<i>c</i>	<i>d</i>	<i>e</i>	<i>f</i>	<i>g</i>
0	1	1	1	1	1	1	0
1	0	1	1	0	0	0	0
2	1	1	0	1	1	0	1
3	1	1	1	1	0	0	1
4	0	1	1	0	0	1	1
5	1	0	1	1	0	1	1
6	1	0	1	1	1	1	1
7	1	1	1	0	0	0	0
8	1	1	1	1	1	1	1
9	1	1	1	1	0	1	1

1.5. Коды, получаемые непосредственно от источников информации, называются **первичными**.

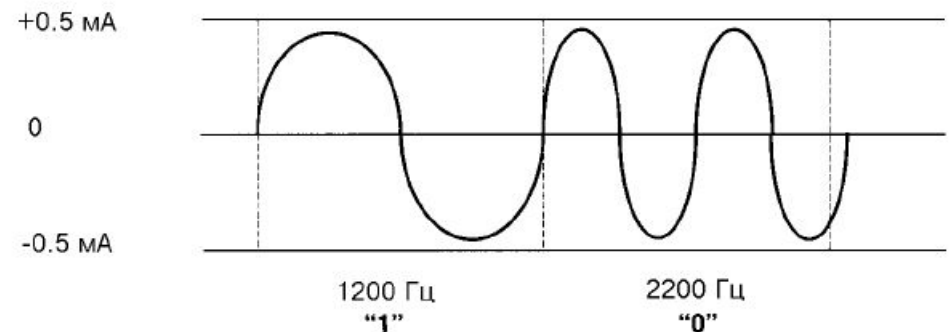
Эти коды являются областями отображаемых объектов для кодов, **обнаруживающих или исправляющих ошибки**. Теория кодирования занимается главным образом этими помехоустойчивыми кодами. Они используются для передачи информации в измерительных информационных системах.



2. НЕКОТОРЫЕ ВИДЫ КОДОВЫХ ЗНАКОВ, ИСПОЛЬЗУЕМЫХ В ЦИТ

2.1. **Внутри цифрового прибора или модуля** 0 и 1 изображаются соответственно “низким” и “высоким” уровнями напряжения, в соответствии со стандартами микросхемотехники.

2.2. **При передаче сигналов** могут использоваться другие стандарты, – в частности, обеспечивающие отсутствие постоянной составляющей сигнала:



3. ПО СПОСОБУ ПЕРЕДАЧИ РАЗЛИЧАЮТ КОДЫ:

- 3.1. **Параллельные**, если кодовые знаки, образующие комбинацию, передаются одновременно по нескольким линиям.

Пример:

параллельный единичный код

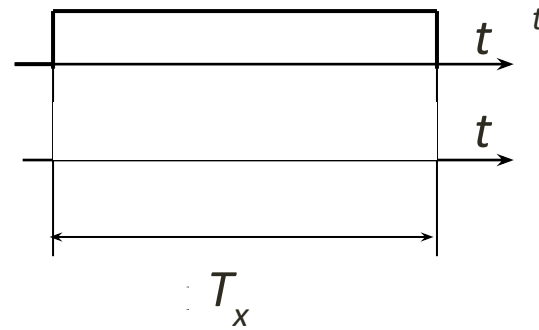
в ртутном термометре.
В литературе такой код
иногда
называют
“термометрическим”



- **3.2. Последовательные**, если кодовые знаки, образующие комбинацию, передаются один за другим по одной линии.

Пример:

**последовательный
единичный код** в измерителе
длительности
интервала времени.



4. ЛОГИЧЕСКИЕ СТРУКТУРЫ КОДОВ (ОТОБРАЖАЮЩИЕ ФУНКЦИИ)

В общем случае отображение произвольно. Например, структура “семисегментного” кода не отражает структуры множества отображаемых чисел.

Однако чаще *цифровые коды* так или иначе отражают структуру множества чисел.

В этом курсе мы будем иметь дело в основном с такими кодами:

- Натуральным двоичным (straight binary code)
- Дополнительным двоичным (2's complement code)
- Смещённым двоичным (binary offset code)
- Кодом Грея (Gray code).

ВАЖНЕЙШИЕ ДЛЯ ЦИТ ЦИФРОВЫЕ КОДЫ

Натуральный двоичный код

Весы разрядов 1; 2; 4; 8; 16... при $i = 1; 2; 3; 4; 5...$

$$m_i = 2^{i-1}.$$
$$N_{\text{нат}} = \sum_{i=1}^n \alpha_i 2^{i-1}.$$

$$N_{\text{нат}}(10100110) = 128 + 32 + 4 + 2 = 166$$

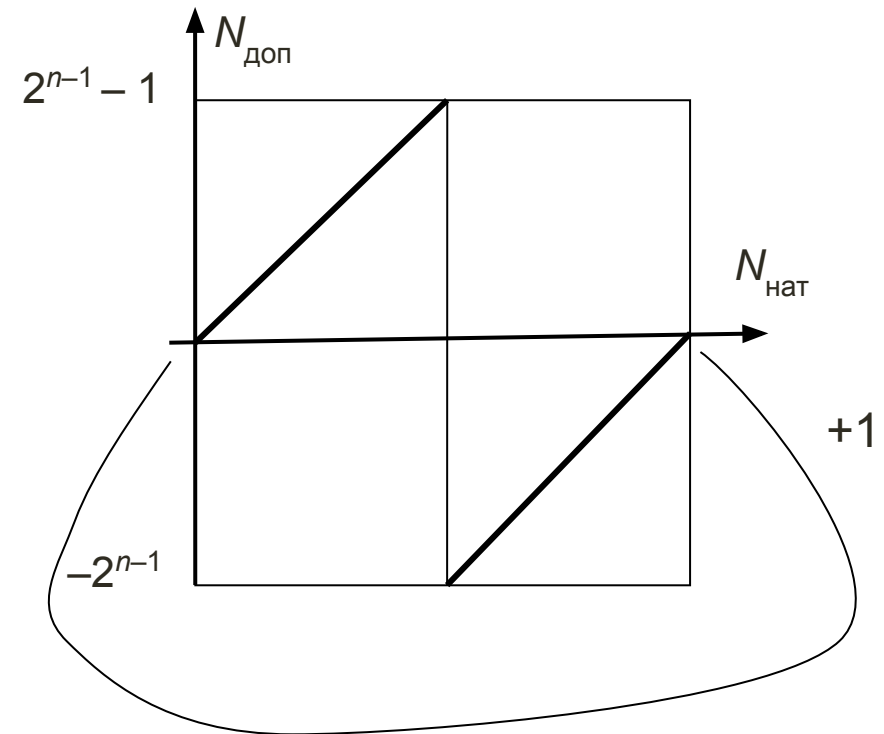
Быстрее считать по тетрадам: $10 \cdot 16 + 6 = 166$

КОДЫ ДЛЯ БИПОЛЯРНЫХ АЦП И ЦАП

□ Дополнительный двоичный код

$$N_{\text{доп}} = \sum_{i=1}^{n-1} \alpha_i 2^{i-1} - \alpha_n 2^{n-1}.$$

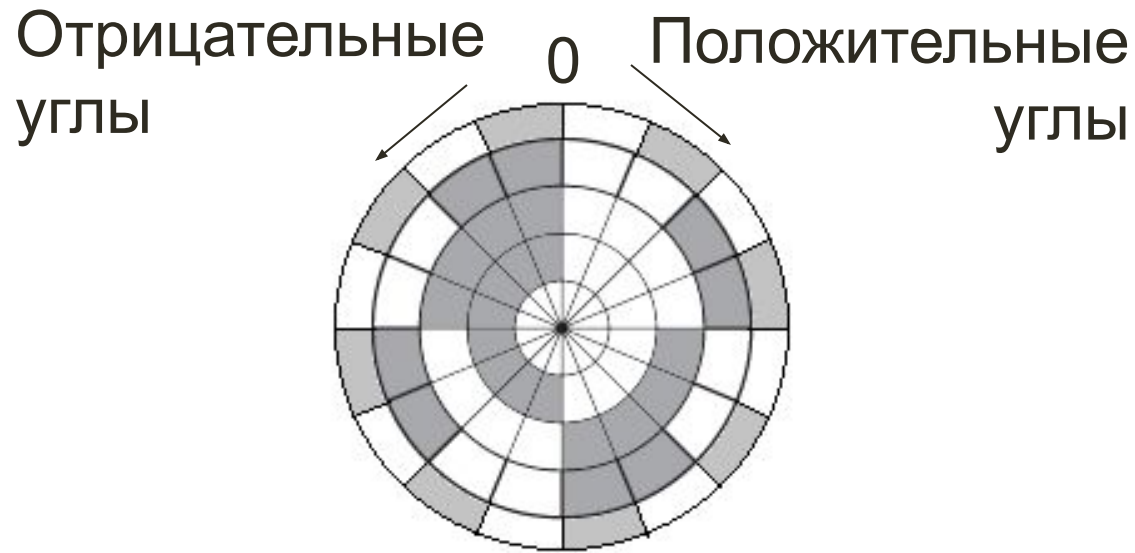
.....
+2 000...010
+1 000...001
0 000...000
-1 111...111
-2 111...110
.....



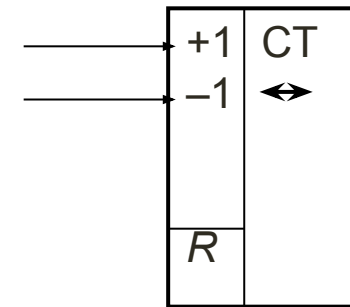
α_n – знаковый разряд

Дополнительный двоичный код может получаться в ЦИТ естественным путём:

Кодированный диск



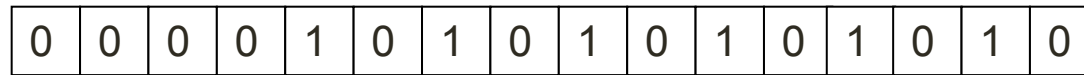
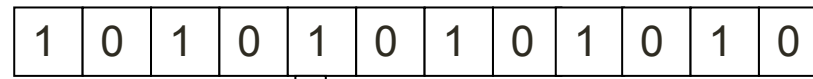
Реверсивный счётчик



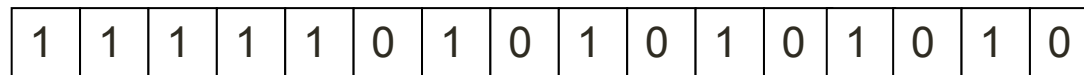
$$\begin{array}{r} 000\dots000 \\ - \quad \quad \quad 1 \\ \hline 111\dots111 \end{array}$$

ЕСЛИ РАЗРЯДНОСТЬ АЦП, РАБОТАЮЩЕГО В ДОПОЛНИТЕЛЬНОМ КОДЕ, МЕНЬШЕ РАЗРЯДНОСТИ СЛОВА В КОНТРОЛЛЕРЕ, НЕОБХОДИМО ВЫПОЛНИТЬ “РАСПРОСТРАНЕНИЕ ЗНАКА” (SIGN EXTENSION):

Пример: $N_{\text{АЦП}} = -1366$



$N_{\text{МК}} = +2730$ (неверно!)

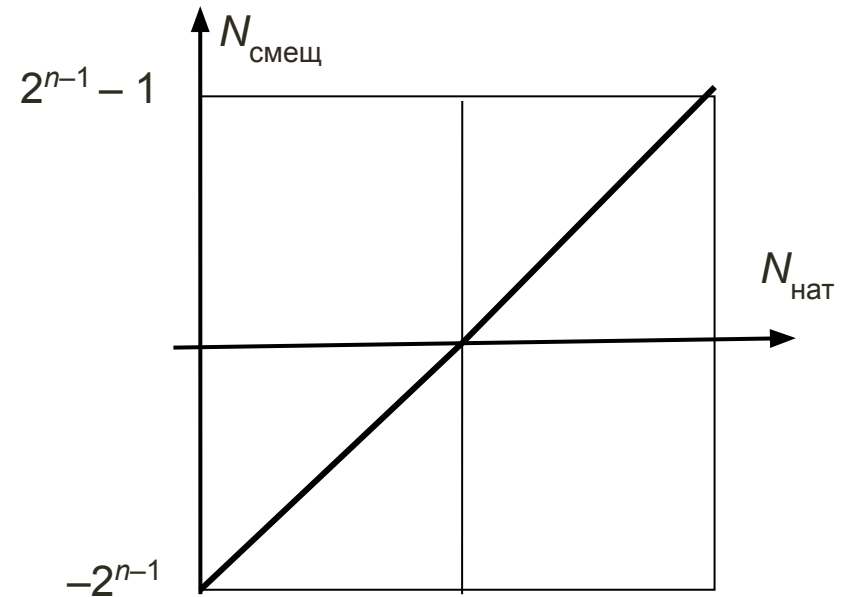


$N_{\text{МК}} = N_{\text{АЦП}} = -1366$ (верно!)

□ Смещённый двоичный код

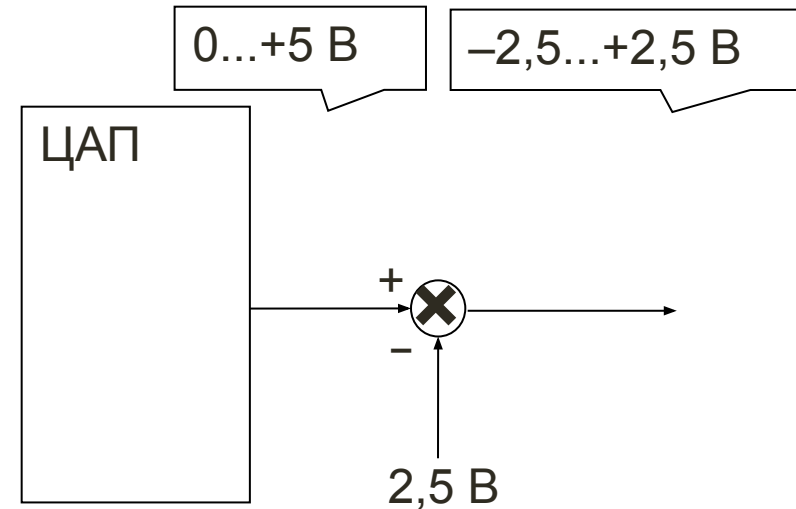
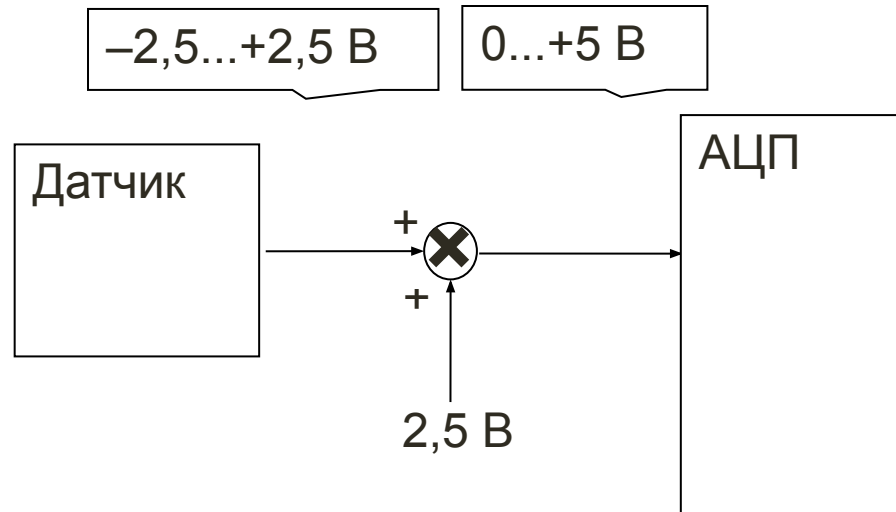
$$N_{\text{смещ}} = N_{\text{нат}} - 2^{n-1} = \sum_{i=1}^n \alpha_i 2^{i-1} - 2^{n-1}.$$

.....
 +2 100...010
 +1 100...001
 0 100...000
 -1 011...111
 -2 011...110



α_n – знаковый разряд

□ **Смещённый двоичный код используется для получение биполярной характеристики преобразования при однополярном АЦП или ЦАП**



КОД ГРЕЯ (РЕФЛЕКСНЫЙ ИЛИ ОТРАЖЁННЫЙ КОД) ПРИНАДЛЕЖИТ К КЛАССУ ОДНОПЕРЕМЕННЫХ КОДОВ, ПОЗВОЛЯЮЩИХ СЧИТЫВАТЬ КОДОВЫЕ КОМБИНАЦИИ В ПРОЦЕССЕ ИХ ИЗМЕНЕНИЯ

Натуральный Грея	
00000	00000
000 <u>0</u> 1	0000 <u>1</u>
00010	00011
00 <u>0</u> 11	000 <u>1</u> 0
00100	00110
001 <u>0</u> 1	0011 <u>1</u>
00110	00101
0 <u>0</u> 111	00 <u>1</u> 00
01000	01100
И т.д.	

В таблице
натурального кода
отмечены
опасные переходы.
В таблице
кода Грея –
линии отражения

Отражение в одном
и в двух младших разрядах

00
01
11
10

000
001
011
010
110
111
101
100

**ТАБЛИЦА КОДА ГРЕЯ, КАК И ДРУГИХ
(НАТУРАЛЬНОГО,
ДОПОЛНИТЕЛЬНОГО, СМЕЩЁННОГО) КОДОВ,
ЗАМЫКАЕТСЯ
В КОЛЬЦО**

00000000
00000001
00000011
00000010	10000101
00000110	10000111
00000111	10000110
00000101	10000010
.....	10000011
.....	10000001
.....	10000000

ПРЕОБРАЗОВАНИЕ КОДА ГРЕЯ В НАТУРАЛЬНЫЙ ДВОИЧНЫЙ КОД И В ДЕСЯТИЧНУЮ СИСТЕМУ СЧИСЛЕНИЯ

Пример преобразования
в натуральный двоичный код:

01001110 gray

0

01

011

0111

01110

011101

0111010

01110100 binary

$$N = 7 \cdot 16 + 4 = 116$$

**Знакопеременные веса
разрядов кода Грея**

$$m_i = \pm(2^i - 1)$$

$$m_n = 2^n - 1$$

Пример:

$$\begin{array}{cccccccc} 255 & \pm 127 & \pm 63 & \pm 31 & \pm 15 & \pm 7 & \pm 3 & \pm 1 \\ 0 & 1 & 0 & 0 & 1 & 1 & 1 & 0 \end{array} \text{ gray}$$

$$N = 127 - 15 + 7 - 3 = 116$$

ФАЗОВОЕ ПРЕДСТАВЛЕНИЕ КОДОВ

Натуральный двоичный код:

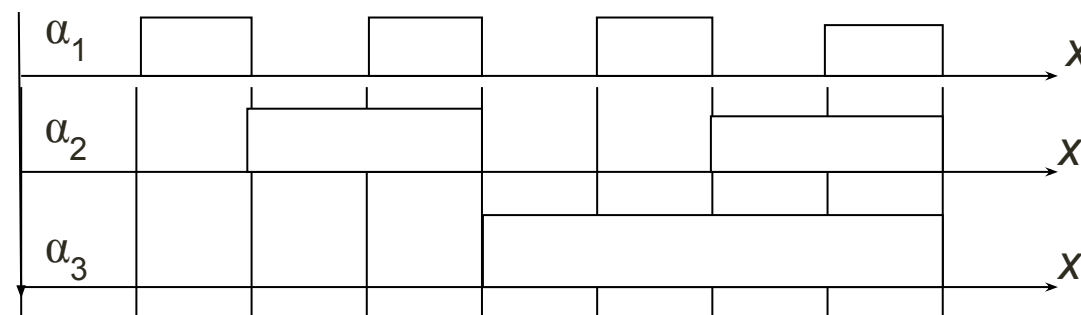
$$f_i(x) = \sin(2\pi x/2^i).$$

Код Грея:

$$f_i(x) = \cos(\pi x/2^i).$$

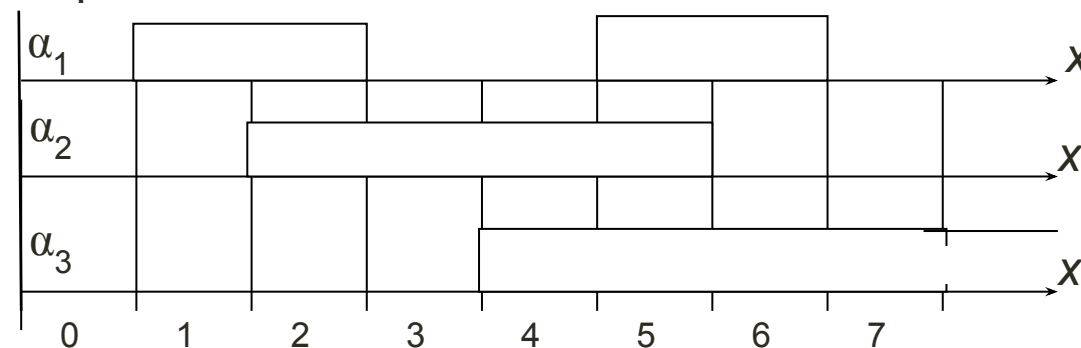
$\alpha_i = 0$, если $f_i(x) > 0$; $\alpha_i = 1$, если $f_i(x) < 0$
--

Натуральный



б)

Грея



Подробнее о кодах для ЦИТ можно прочитать в учебном пособии:

Кнорринг В.Г. Цифровые измерительные устройства. Теоретические основы цифровой измерительной техники.– СПб.: Изд-во СПбГПУ, 2003; раздел 2.2.

Адрес этой книги в электронной библиотеке:

<http://elib.spbstu.ru/dl/244.pdf>

□ (в последующих ссылках – Кнорринг 2003)

НЕОБХОДИМЫЕ СВЕДЕНИЯ ОБ ИНТЕРФЕЙСАХ (АППАРАТНЫХ)

Где в ЦИТ используются интерфейсы
Для связи цифровых датчиков с измерительным блоком могут использоваться известные интерфейсы распределённых систем, например, RS-485, USB, CAN, беспроводные..

Но имеются также **специальные стандарты** интерфейсов датчикового уровня, например:

Для преобразователей угол→код предложен несложный интерфейс **SSI**; Он далее в этом курсе не встретится.

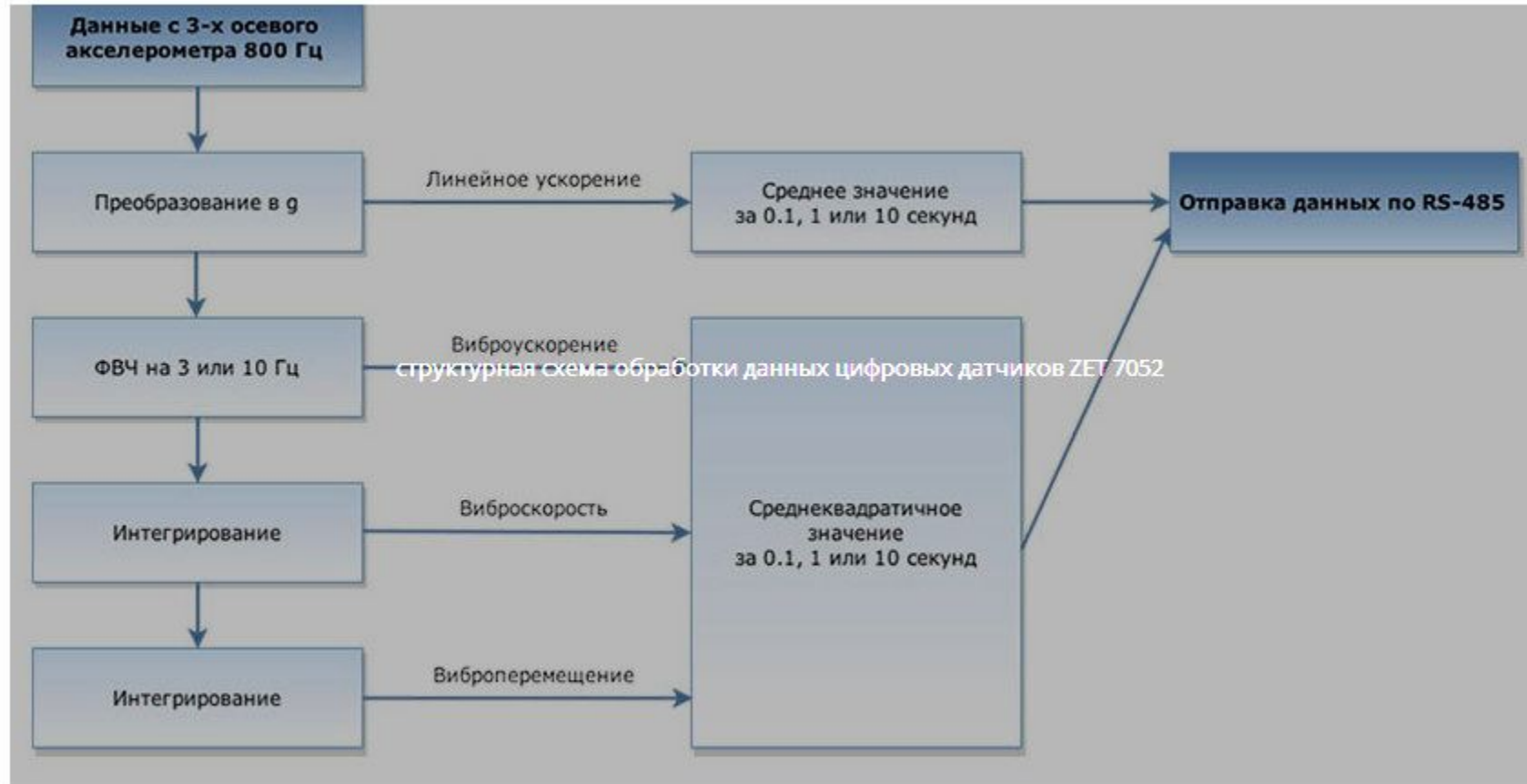
Для датчиков с петлевым питанием используется стандарт **HART**;

О нём будет сказано в связи с микросхемой ЦАП AD5421.

Для микросхем цифровых датчиков температуры разработан стандарт **1-wire**, получивший более широкое распространение.

На его основе строятся системы **Micro LAN**

Цифровой вибродатчик – одна из многих разработок компании ZETLAB (г. Зеленоград под Москвой) – интерфейс RS-485



Датчики давления фирмы Метран, г. Челябинск – интерфейс RS-485

Датчики давления Метран-100

Изделие зарегистрировано в Госреестре под номером 22235-08

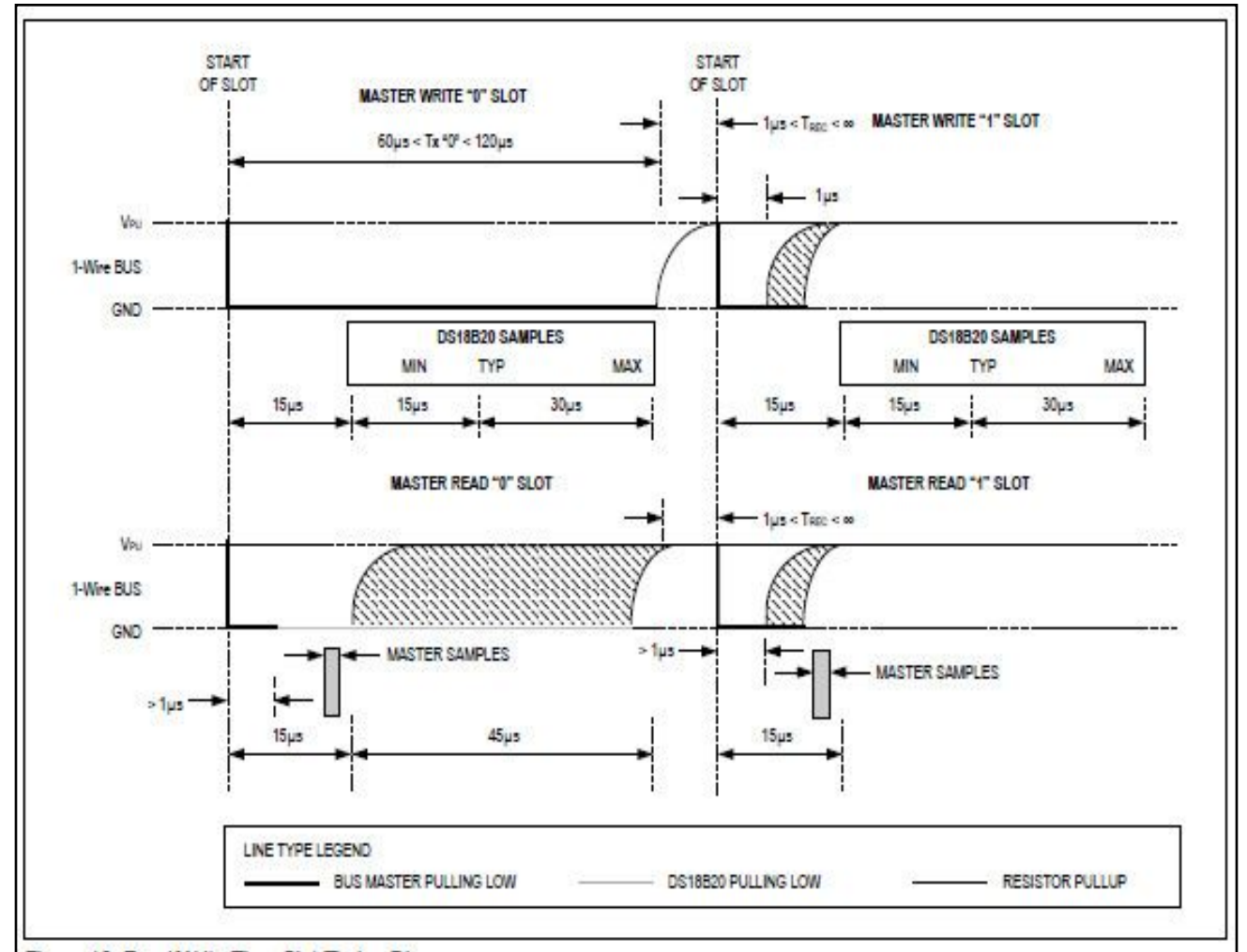
НАЗНАЧЕНИЕ И ОБЛАСТЬ ПРИМЕНЕНИЯ

Датчики давления Метран-100 (далее по тексту датчики) предназначены для непрерывного преобразования измеряемой величины - давления избыточного, абсолютного, разрежения, давления-разрежения, разности давлений, гидростатического давления нейтральных и агрессивных, газообразных и жидких сред в унифицированный токовый выходной сигнал и/или цифровой сигнал на базе HART-протокола, или цифровой сигнал на базе интерфейса RS-485 с протоколами обмена ICP или Modbus.

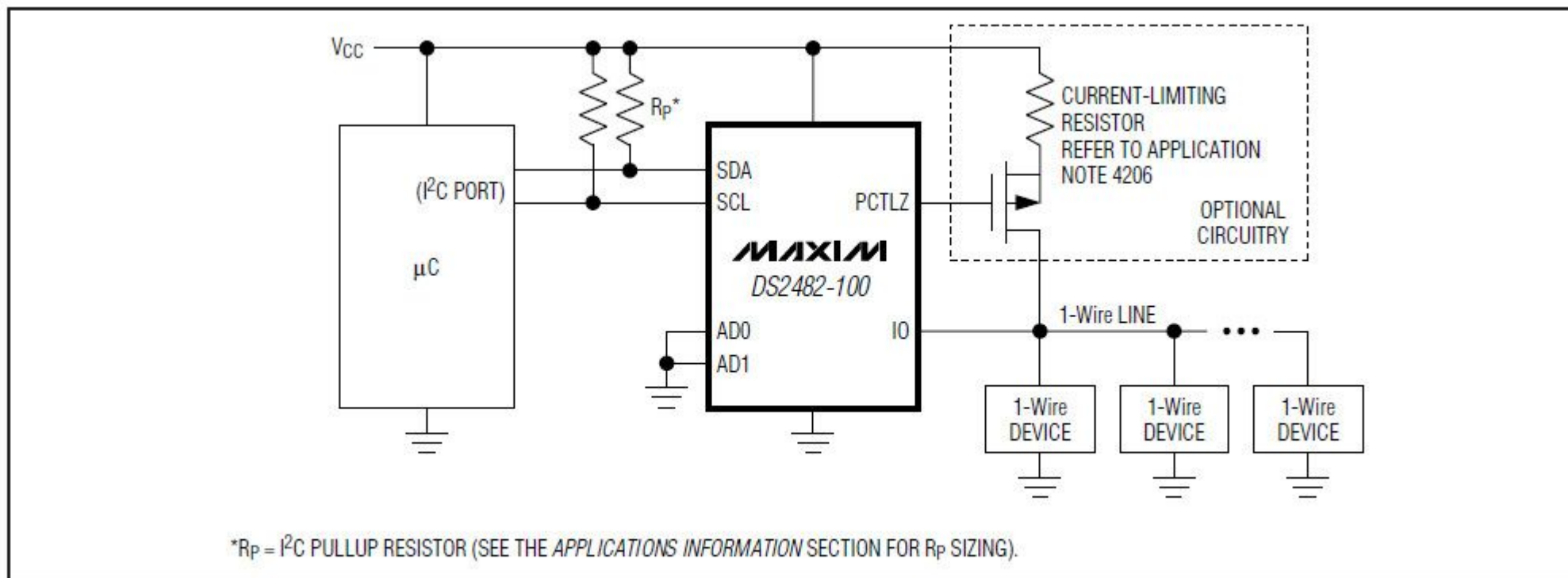
Последовательный интерфейс 1-wire требует всего двух проводов для связи многих датчиков с измерительным устройством (по ним может передаваться и питание).

Но он работает медленно и характеризуется сложным протоколом как на уровне передачи и приёма байтов (см., например, datasheet микросхемы DS18B20), так и на уровне передачи и приёма отдельных битов – каждый принимаемый мастером бит должен им запрашиваться.

Передача бита по стандарту 1-wire



Разработаны согласующие микросхемы, позволяющие работать с шиной 1-wire через стандартные интерфейсы микроконтроллеров:



1-Wire is a registered trademark of Maxim Integrated Products, Inc.

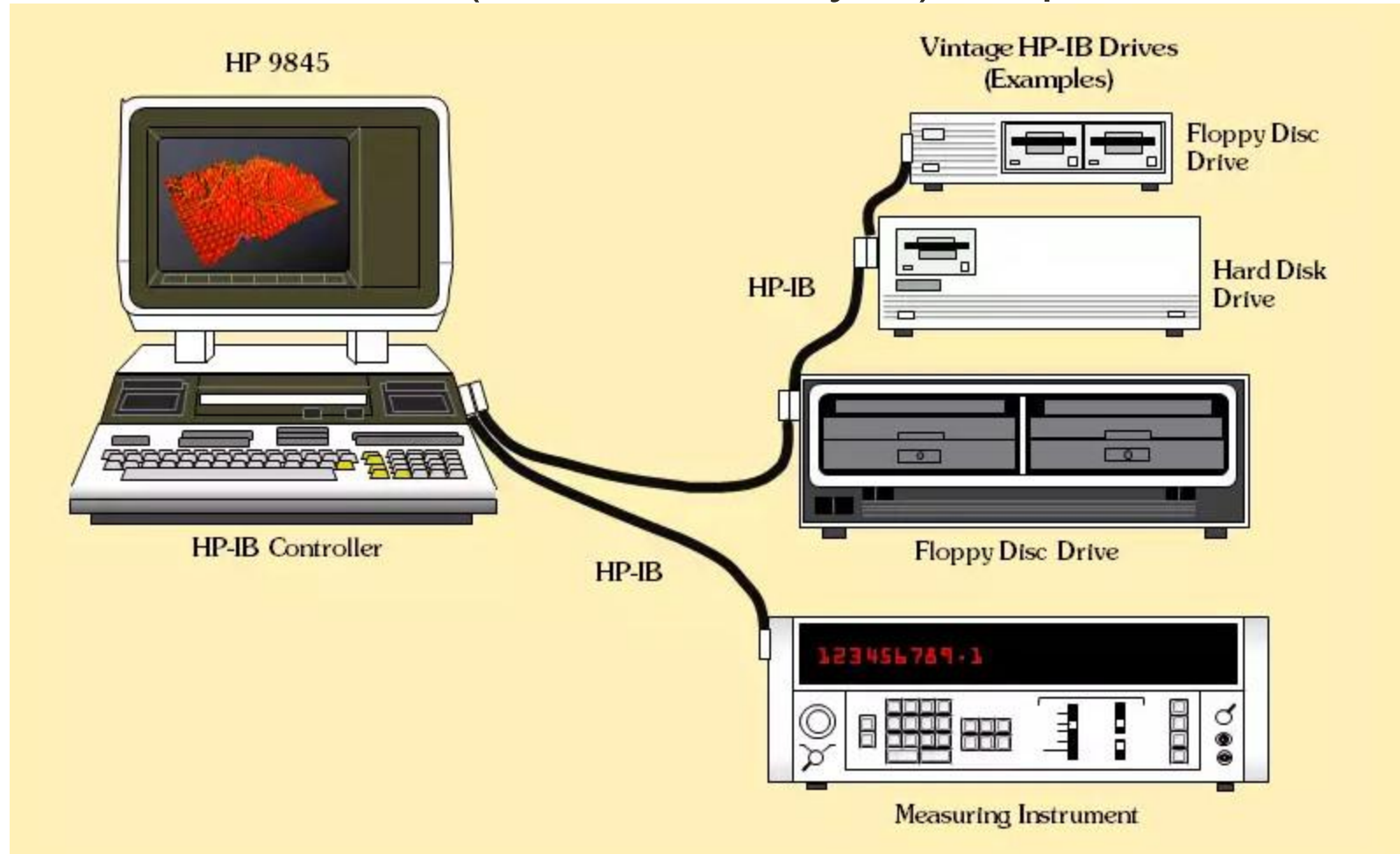
Для связи цифрового прибора или измерительного блока с компьютером (выхода в систему) также могут использоваться интерфейсы общесистемного применения: RS-232, RS-485, USB, CAN.

Но ещё в 1975 году фирмой Hewlett-Packard был создан приборный интерфейс **HP-IB**, получивший затем названия **GPIB** (General Purpose Interface Bus) и **IEEE-488**. В СССР ему соответствовал **ГОСТ 26.003 –80**. Этот интерфейс часто называют **КОП** – канал общего пользования.

Во всех развитых странах выпущено огромное число цифровых приборов с КОП. Несколько изменённая версия Международной электротехнической комиссии **IEC-625** получила значительно меньшее распространение, поэтому называть HP-IB “Интерфейсом МЭК” не следует.

Сейчас GPIB (IEEE-488, КОП) постепенно сдаёт свои позиции.

Рабочая станция HP-9845 была создана фирмой в 1977 г. Современные компьютеры не сопрягаются прямо с каналом общего пользования. Для создания системы необходима плата (или USB-модуль) сопряжения.



Среди *интерфейсов модульных систем* недолгое время монополистом был КАМАК. Сейчас он полностью устарел.

Ему на смену пришли системы VXI (расширение стандарта VME для измерительных задач) и позже PXI (расширение стандарта PCI для измерительных задач). Буква X расшифровывается как eXtension, а буква I – как Instrumentation.

Эти и другие модульные стандарты, как и разнообразные “полевые шины” (fieldbuses) для распределённых систем, в этом курсе рассматриваться не будут.

Наиболее часто в этом курсе будут упоминаться интерфейсы межмикросхемного уровня, связывающие микроконтроллер с АЦП и другими узлами измерительного канала.

Эти интерфейсы можно классифицировать по общепринятым признакам. Они могут быть *параллельными* или (сейчас чаще) *последовательными*.

Параллельные интерфейсы могут обеспечивать передачу полного числа разрядов кода одной посылкой или требовать разбивки на байты или слова, передаваемые последовательно.

FEATURES

Throughput rate: 1.5 MSPS

Specified for V_{DD} of 2.7 V to 5.25 V

Low power

6 mW maximum at 1.5 MSPS with 3 V supplies

13.5 mW maximum at 1.5 MSPS with 5 V supplies

4 analog input channels with a sequencer

Software configurable analog inputs

4-channel single-ended inputs

2-channel fully differential inputs

2-channel pseudo differential inputs

Accurate on-chip 2.5 V reference

$\pm 0.2\%$ maximum @ 25°C, 25 ppm/°C maximum (AD7934)

70 dB SINAD at 50 kHz input frequency

No pipeline delays

High speed parallel interface—word/byte modes

Full shutdown mode: 2 μ A maximum

28-lead TSSOP package

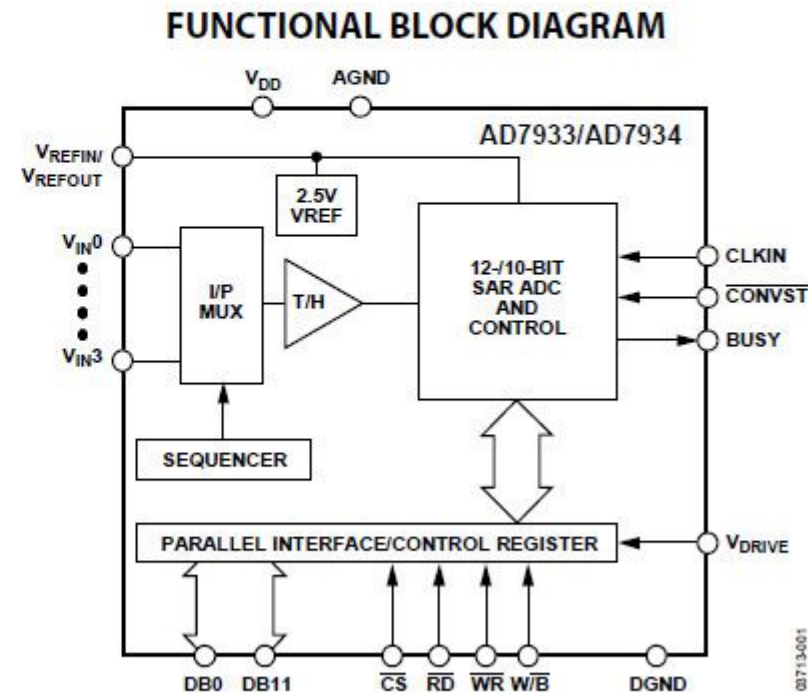


Figure 1.

Сигнал $\overline{W/B}$ выбирает передачу полного слова данных или двух последовательных байтов

ВРЕМЕННЫЕ ДИАГРАММЫ РАБОТЫ АЦП AD7933 ПРИ ПЕРЕДАЧЕ В МИКРОКОНТРОЛЛЕР ЦЕЛОГО СЛОВА

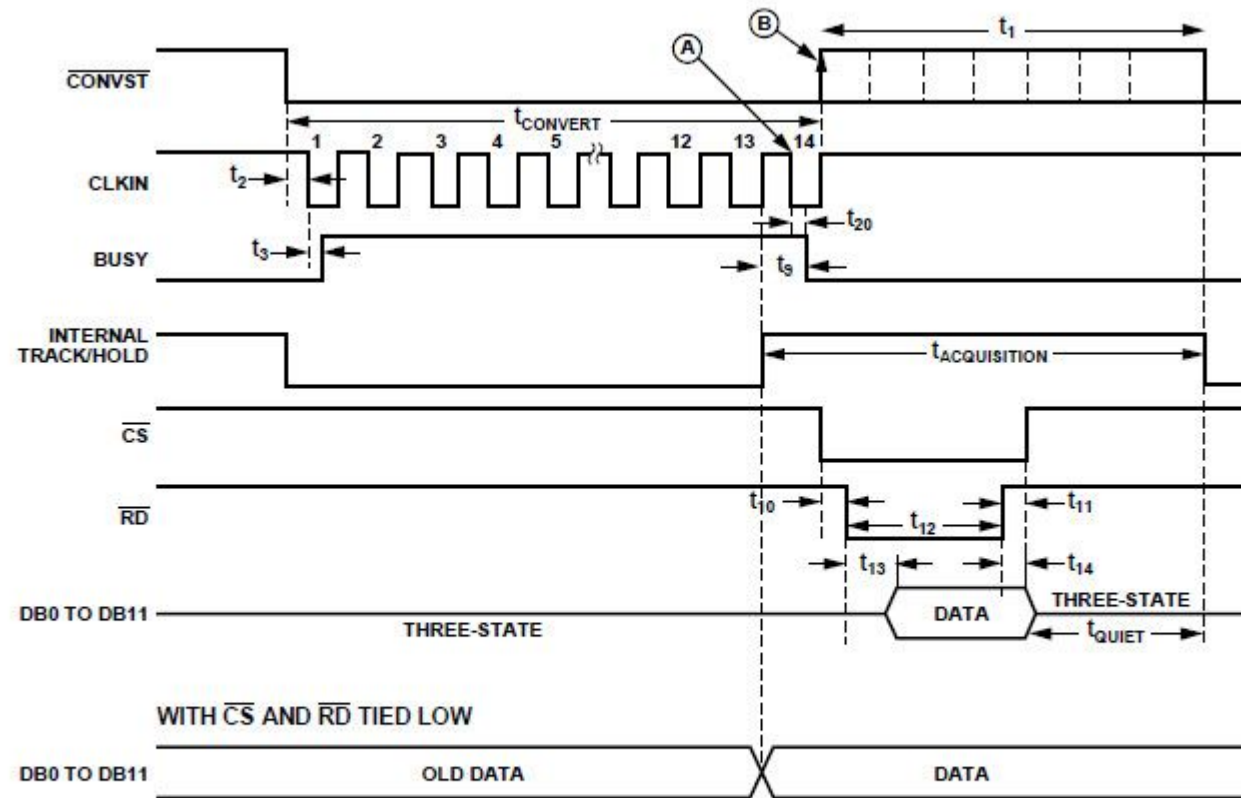


Figure 34. AD7933/AD7934 Parallel Interface—Conversion and Read Cycle Timing in Word Mode ($W/\overline{B} = 1$)

01713-004

ВРЕМЕННЫЕ ДИАГРАММЫ ПОБАЙТНОЙ ПЕРЕДАЧИ РЕЗУЛЬТАТА ПРЕОБРАЗОВАНИЯ АЦП AD7933

Сигнал **HBEN** (High Byte ENable) → подаётся на вывод DB8, который в этом режиме не служит для вывода данных

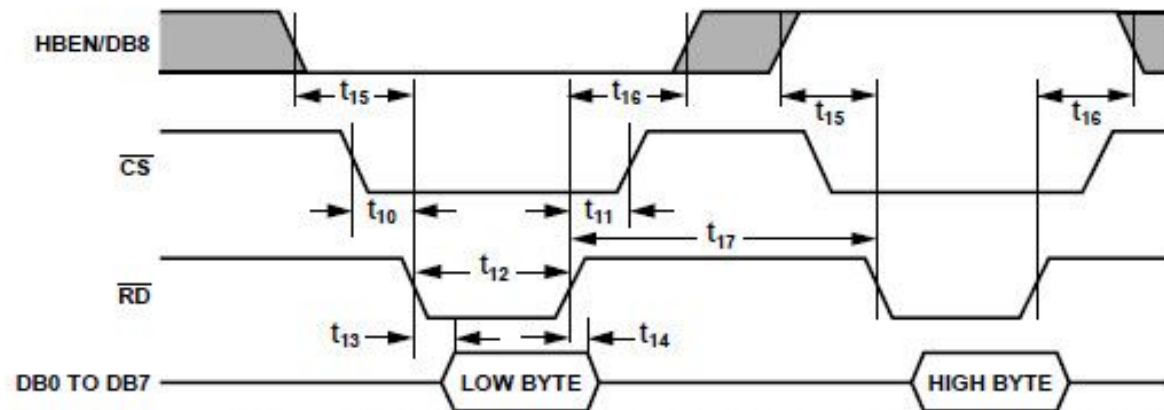


Figure 35. AD7933/AD7934 Parallel Interface—Read Cycle Timing for Byte Mode Operation ($W/\bar{B} = 0$)

03713-006

Последовательные интерфейсы, как правило, выполняются **синхронными**. Они могут быть **симплексными** (с передачей данных в одну сторону), **полудуплексными** (с поочерёдной передачей в разных направлениях по одной линии) и **дуплексными**, например, с одновременной передачей управляющей информации на АЦП и результата преобразования от АЦП в микроконтроллер. Последовательные интерфейсы аналого-цифровых микросхем в определённой степени стандартизованы.

Из различных топологий чаще всего используется **радиальная** (“точка – точка” или звезда) и **магистральная**.

В микроконтроллере синхронный последовательный интерфейс, *согласующийся с требованиями ведомой микросхемы* (это важно!!!), может быть реализован манипулированием двумя или тремя произвольными выводами порта (технология **bit banging**), использованием синхронного режима работы **UART** МК 8051 или встроенных блоков **I²C** или **SPI**. Своёобразными блоками дуплексного синхронного последовательного интерфейса оснащаются сигнальные процессоры.

ПРЕДЛАГАЕМАЯ ФИРМОЙ ANALOG DEVICES СХЕМА СОПРЯЖЕНИЯ МИКРОСХЕМЫ АЦП AD7887 С МИКРОКОНТРОЛЛЕРОМ 8051

В данном случае микросхема АЦП требует дуплексной передачи, которую не обеспечивает UART микроконтроллера 8051 в синхронном режиме. Поэтому фирма предлагает использовать bit banging.

На схеме изображены первые попавшиеся выводы портов микроконтроллера.

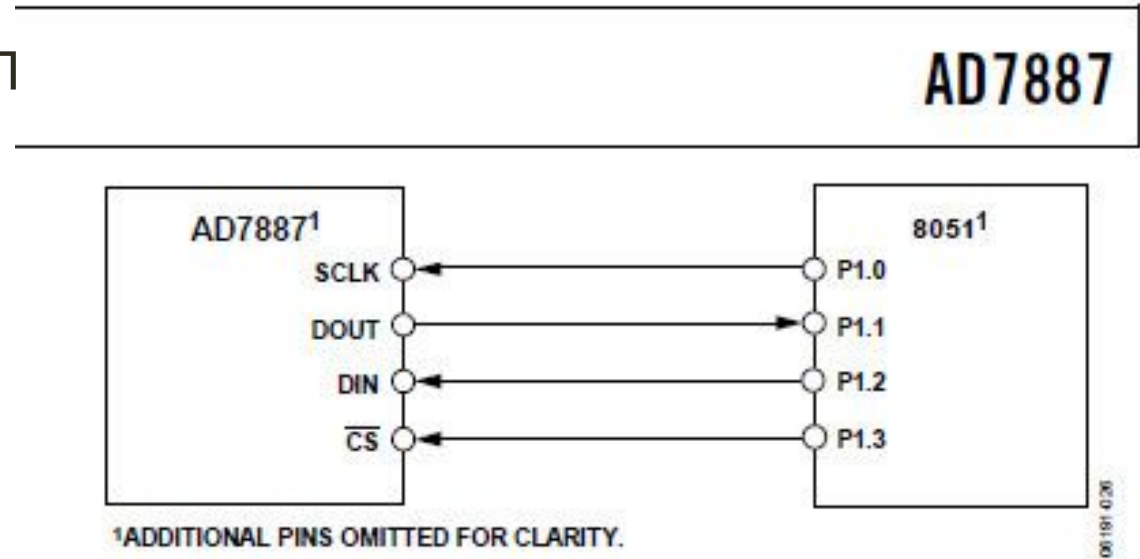


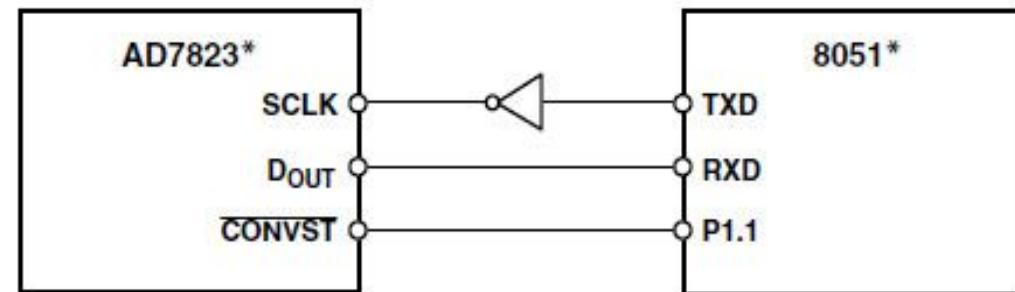
Figure 26. Interfacing to the 8051 Using Input/Output Ports

В UART МИКРОКОНТРОЛЛЕРА 8051, РАБОТАЮЩЕМ В СИНХРОННОМ РЕЖИМЕ, ПОЛЯРНОСТЬ ТАКТОВЫХ ИМПУЛЬСОВ (SERIAL CLOCK) ФИКСИРОВАНА

**Поэтому при сопряжении с ним
некоторых аналого-цифровых
микросхем может
потребоваться инвертор.
Это – пример так называемой
glue logic.**

AD7823 to 8051

The AD7823 requires a clock synchronized to the serial data; therefore, the 8051 serial interface must be operated in Mode 0. In this mode serial data enters and exits through RXD, and a serial clock is output on TXD (half duplex). Figure 19 shows how the 8051 is connected to the AD7823. Here, because the AD7823 shifts data out on the rising edge of the serial clock, the serial clock must be inverted.



*ADDITIONAL PINS OMITTED FOR CLARITY

Figure 19. Interfacing to the 8051 Serial Port

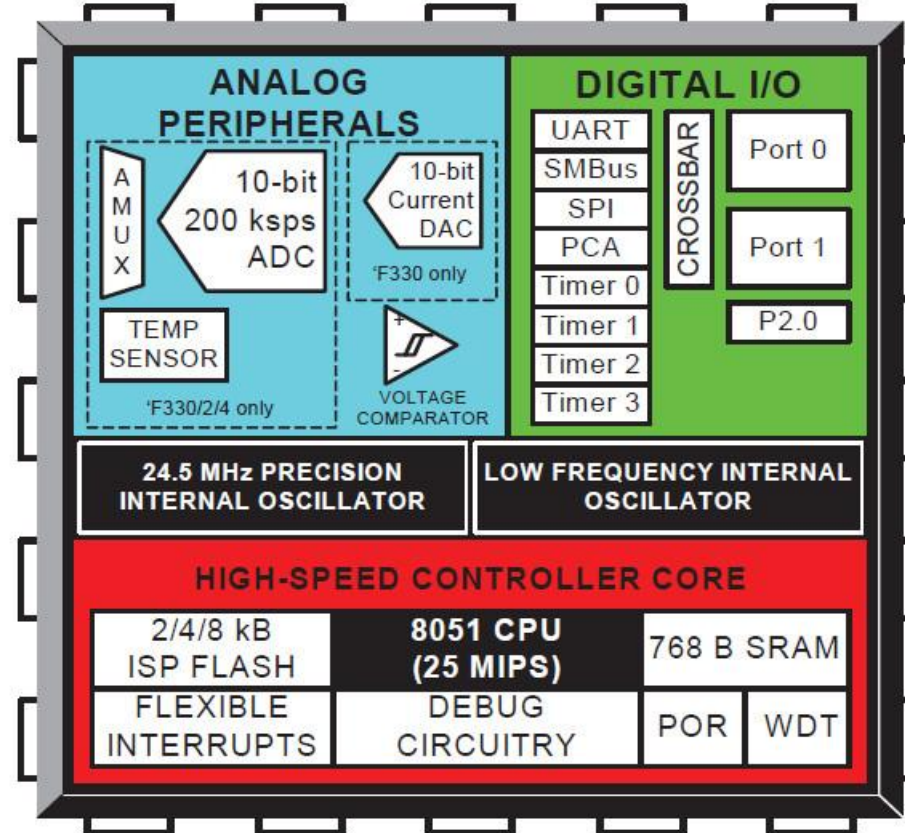
ЕЩЁ ХУЖЕ ТО, ЧТО UART МИКРОКОНТРОЛЛЕРА 8051 СЧИТАЕТ ПЕРВЫЙ ПРИНЯТЫЙ БИТ МЛАДШИМ, А ПОСЛЕДНИЙ СТАРШИМ. ПОДАВЛЯЮЩЕЕ БОЛЬШИНСТВО АНАЛОГО-ЦИФРОВЫХ МИКРОСХЕМ ВЫДАЁТ ИЛИ ПРИНИМАЕТ ДАННЫЕ В ОБРАТНОМ ПОРЯДКЕ,

СТАРШИМ БИТОМ ВПЕРЁД.
Поэтому данные в микроконтроллере после приёма или перед передачей должны быть переформатированы, например, так. как предлагает фирма Analog Devices:

```
READ 1:  
MOV A,SBUF; Read Buffer  
RLC A; Rearrange Data  
MOV B.0,C; Reverse Order of Bits  
RLC A;  
MOV B.1,C;  
RLC A;  
MOV B.2,C;  
RLC A;  
MOV B.3,C;  
RLC A;  
MOV B.4,C;  
RLC A;  
MOV B.5,C;  
RLC A;  
MOV B.6,C;  
RLC A;  
MOV B.7,C;  
MOV A,B;  
MOV @R0,A; Write Data to Memory
```

В СОВРЕМЕННОМ МИКРОКОНТРОЛЛЕРЕ С АРХИТЕКТУРОЙ 8051 МОГУТ БЫТЬ, НАРЯДУ С UART, СТАНДАРТНЫЕ СИНХРОННЫЕ ИНТЕРФЕЙСЫ (например, I2C и SPI).

В этом случае синхронный режим UART может отсутствовать – при наличии других интерфейсов он излишен.



**В МИКРОКОНТРОЛЛЕРАХ ФИРМЫ АТМЕЛ
МОЖНО ВСТРЕТИТЬ СИНХРОННЫЙ
“ДВУХПРОВОДНЫЙ” ИНТЕРФЕЙС TWI,
“СОВМЕСТИМЫЙ С I²C И SMBUS”**

The two-wire interface (TWI) is a bidirectional, two-wire communication interface. It is I²C and System Management Bus (SMBus) compatible. The only external hardware needed to implement the bus is one pull-up resistor on each bus line.

ТАК ВЫГЛЯДИТ “ДВУХПРОВОДНАЯ” МАГИСТРАЛЬ SMBUS В ОПИСАНИИ МИКРОКОНТРОЛЛЕРА ФИРМЫ SILICON LABORATORIES

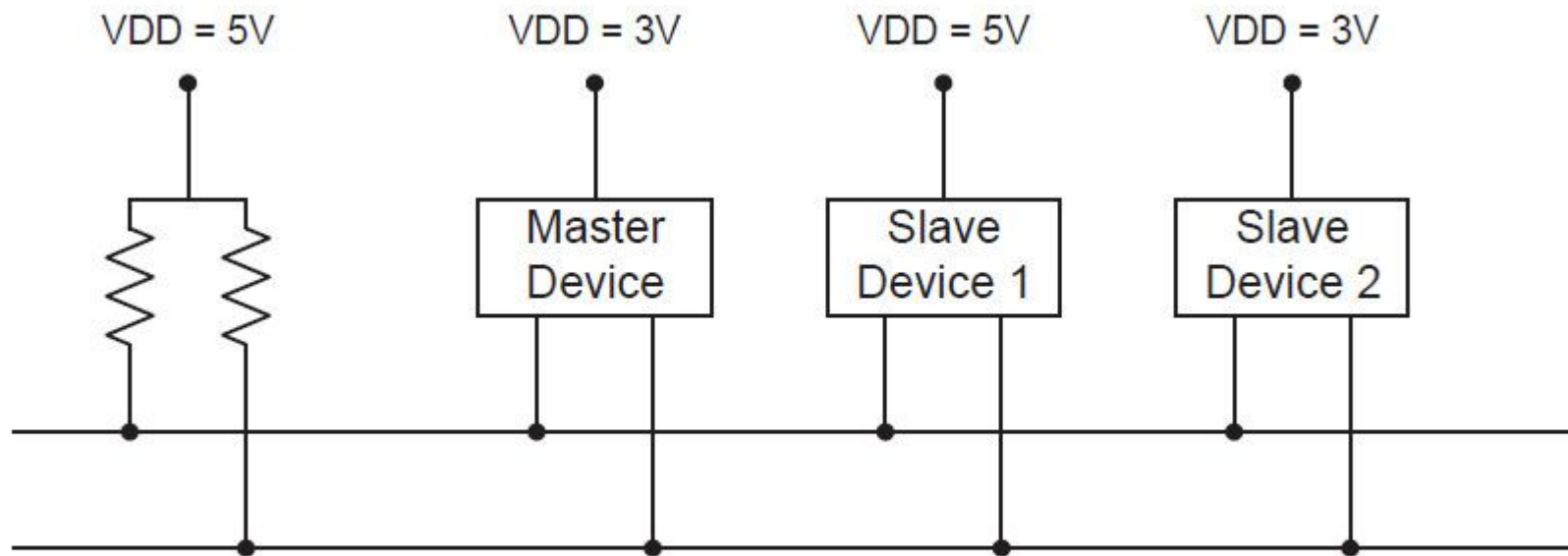


Figure 15.2. Typical SMBus Configuration

Магистральные интерфейсы требуют задания адресов ведомых устройств.

В микросхемах 1-wire уникальный адрес записывается в микросхему изготовителем, например, для DS18B20 он

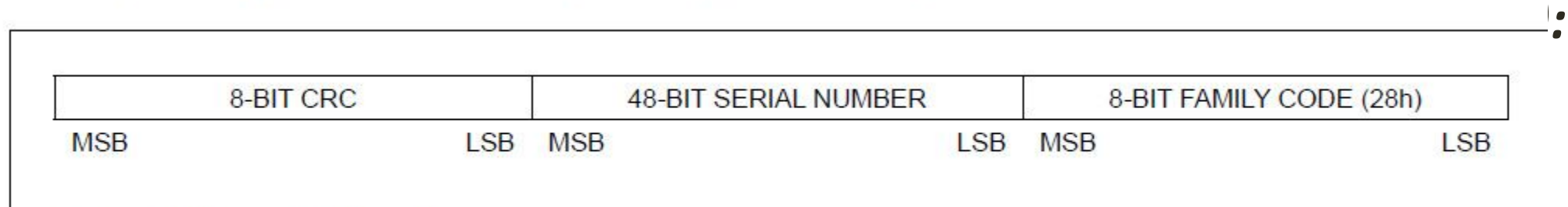


Figure 8. 64-Bit Lasered ROM Code

В микросхемах I²C адрес состоит из четырёхбитного “кода семейства” и трёхбитного адреса микросхемы, определяемого распайкой её адресных выводов.

Микросхема может иметь три, два, один адресный вывод или не иметь ни одного, тогда её адрес фиксирован.

ПРИМЕР МИКРОСХЕМ АЦП С ФИКСИРОВАННЫМИ АДРЕСАМИ И ШИМ



4-Channel, 12-/10-/8-Bit ADC with
I²C-Compatible Interface in 8-Lead SOT-23

AD7991/AD7995/AD7999

FEATURES

- 12-/10-/8-bit ADCs with fast conversion time: 1 μ s typical
- 4 analog input channels/3 analog input channels with reference input
- Specified for V_{DD} of 2.7 V to 5.5 V
- Sequencer operation
- Temperature range: -40°C to +125°C
- I²C-compatible serial interface supports standard, fast, and high speed modes
- 2 versions allow 2 I²C addresses
- Low power consumption
 - Shutdown mode: 1 μ A maximum
- 8-lead SOT-23 package

APPLICATIONS

- System monitoring
- Battery-powered systems
- Data acquisition
- Medical instruments

FUNCTIONAL BLOCK DIAGRAM

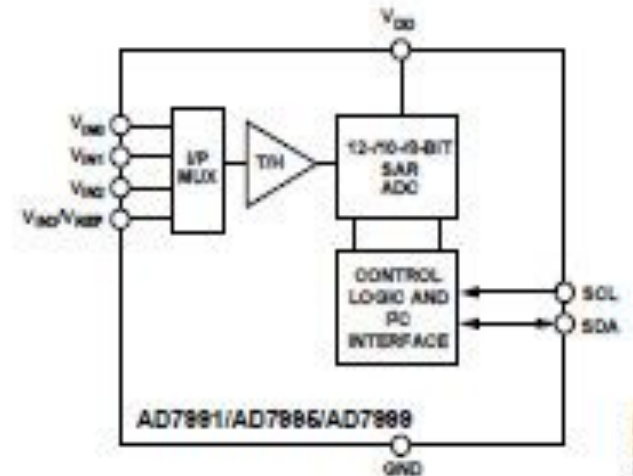


Figure 1.

**ОТСУТСТВИЕ АДРЕСНЫХ ВЫВОДОВ В ДАННОМ
СЛУЧАЕ КОМПЕНСИРУЕТСЯ ВЫПУСКОМ
ОДНОТИПНЫХ МИКРОСХЕМ
С РАЗЛИЧНЫМИ ФИКСИРОВАННЫМИ АДРЕСАМИ НА
ШИНЕ I²C**

Table 8. I²C Address Selection

Part Number	I ² C Address
AD7991-0	010 1000
AD7991-1	010 1001
AD7995-0	010 1000
AD7995-1	010 1001
AD7999-1	010 1001

**Два разных адреса позволяют подключить к
одному
микроконтроллеру два однотипных АЦП**

СОЕДИНЕНИЕ АЦП С МИКРОКОНТРОЛЛЕРОМ ПО СТАНДАРТУ I²C

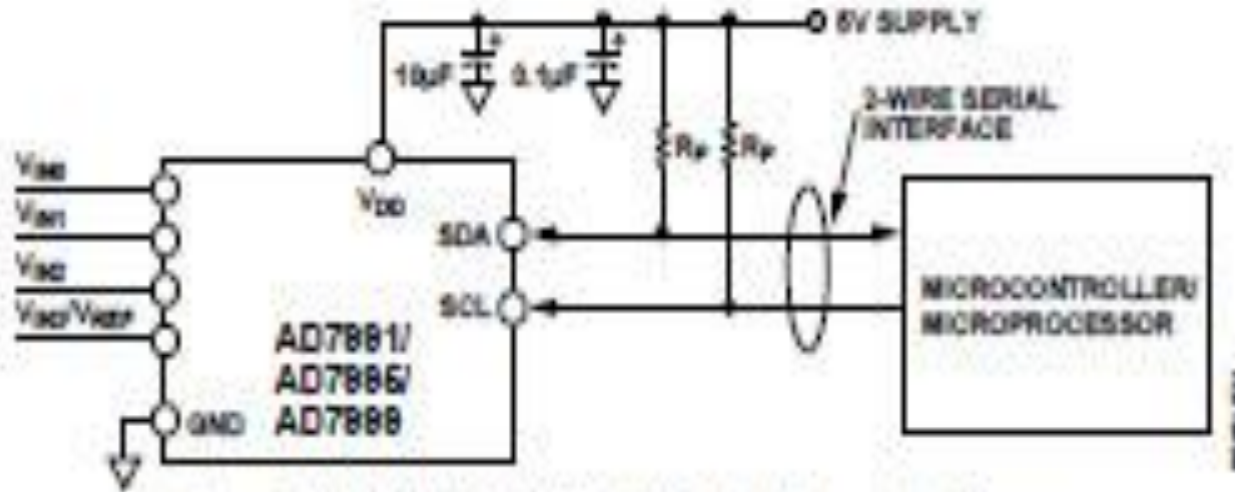
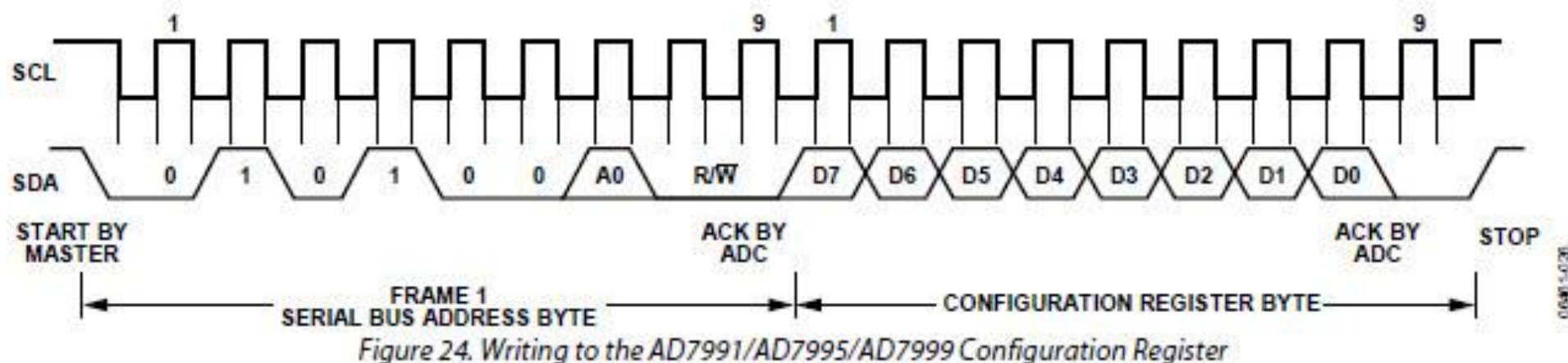


Figure 22. AD7991/AD7995/AD7999 Typical Connection Diagram

МИКРОСХЕМ AD7991/AD7995/AD7999. ЧЕТЫРЕ БИТА ЗАПИСЫВАЕМОГО БАЙТА ОПРЕДЕЛЯЮТ ВЫБОР ОДНОГО, ДВУХ, ТРЁХ ИЛИ ЧЕТЫРЁХ ПОСЛЕДОВАТЕЛЬНО ОПРАШИВАЕМЫХ КАНАЛОВ; ПЯТЫЙ БИТ ВЫБИРАЕТ ВНЕШНИЙ ИЛИ ВНУТРЕННИЙ (V_{DD}) ИСТОЧНИК ОПОРНОГО НАПРЯЖЕНИЯ. ОСТАЛЬНЫЕ БИТЫ СВЯЗАНЫ С ТОНКИМИ ВОПРОСАМИ РАБОТЫ ИНТЕРФЕЙСА КОТОРЫХ ЗДЕСЬ



ИСПОЛЬЗОВАНИЕ БИТА ACKNOWLEDGE ДЛЯ УПРАВЛЕНИЯ РАБОТОЙ

MODE OF OPERATION

The AD7991/AD7995/AD7999 powers up in shutdown mode. After the master addresses the AD7991/AD7995/AD7999 with the correct I²C address, the ADC acknowledges the address. In response, the AD7991/AD7995/AD7999 power up.

During this wake up time, the AD7991/AD7995/AD7999 exit shutdown mode and begin to acquire the analog input (acquisition phase). By default, all channels are selected. Which channels are converted depends on the status of the channel bits in the configuration register.

When the read address is acknowledged, the ADC outputs two bytes of conversion data. The first byte contains four status bits and the four MSBs of the conversion result. The status bits contain two leading 0s and two channel-identifier bits. After this first byte, the AD7991/AD7995/AD7999 outputs the

second byte of the conversion result. For the AD7991, this second byte contains the lower eight bits of conversion data. For the AD7995, this second byte contains six bits of conversion data plus two trailing 0s. For the AD7999, this second byte contains four bits of conversion data and four trailing 0s.

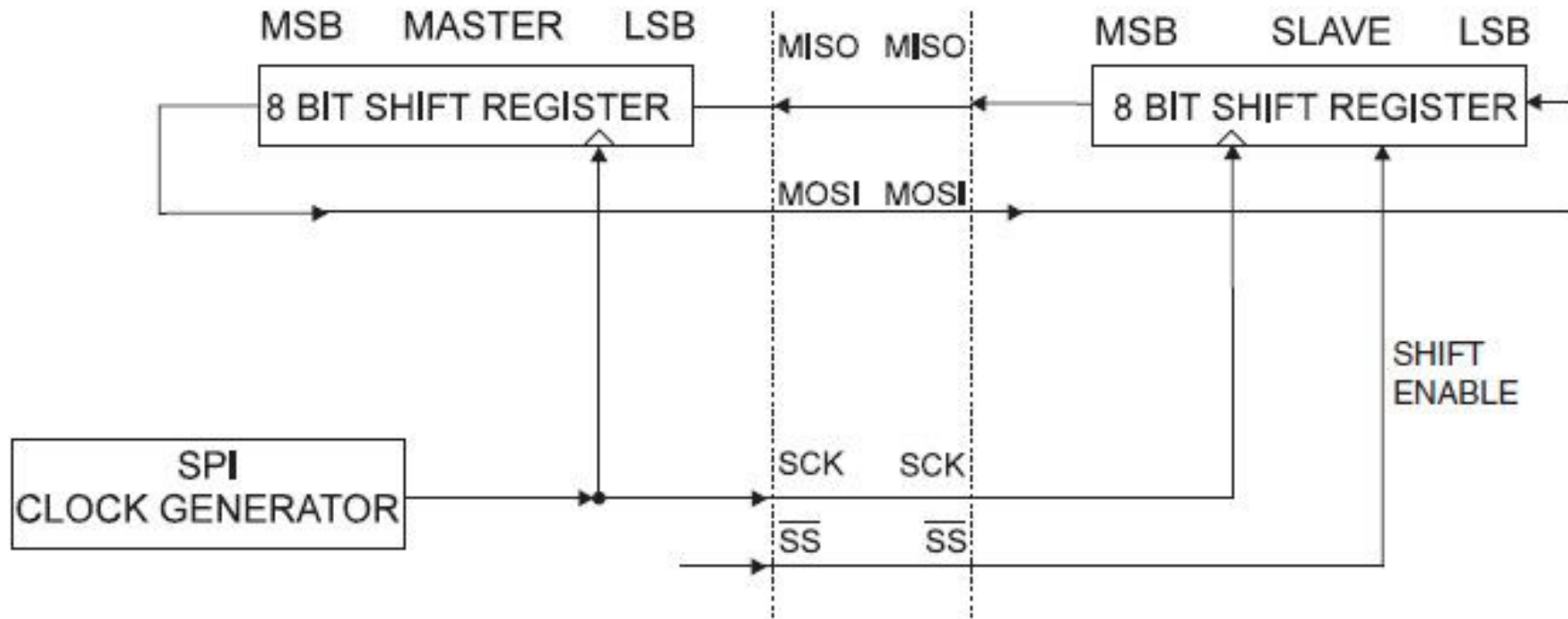
The master then sends a NO ACK to the AD7991/AD7995/AD7999, as long as no further reads are required. If the master instead sends an ACK to the AD7991/AD7995/AD7999, the ADC powers up and completes another conversion. When more than one channel bit has been set in the configuration register, this conversion is performed on the second channel in the selected sequence. If only one channel is selected, the ADC converts again on the selected channel.

ПРИНЦИП РАБОТЫ SPI ПРИ СОЕДИНЕНИИ ДВУХ МИКРОКОНТРОЛЛЕРОВ

*ВЫВОДЫ ВЕДОМЫХ АНАЛОГО-ЦИФРОВЫХ МИКРОСХЕМ
ОБОЗНАЧАЮТСЯ ИНАЧЕ.*

*В ЧАСТНОСТИ, ДЛЯ ВЫБОРА ВЕДОМОГО (SLAVE SELECT)
ИСПОЛЬЗУЕТСЯ СТАНДАРТНЫЙ ВЫВОД CHIP SELECT, А MISO И MOSI
ЗАМЕНЯЮТСЯ НА SDO И SDI*

Figure 22-1. SPI master-slave interconnection.



Достоинством интерфейса SPI является его гибкость.

SPI нужно *настраивать* соответственно временной диаграмме обмена данными, которая требуется для конкретной ведомой аналого-цифровой микросхемы.

Бит полярности в регистре управления определяет исходное состояние линии тактовых импульсов, а **бит фазы** выбирает фронт тактового импульса, по которому бит данных будет “защёлкнут” в регистре, – см. следующий слайд.

Некоторые контроллеры (Atmel) позволяют даже изменять порядок следования битов: от младшего к старшему (как было принято в телетайпах и сохранилось в UART) или от старшего к младшему, как принято в ЦИТ. 54

**Четыре варианта
временной диаграммы
обмена данными,
обеспечиваемые
интерфейсным блоком
SPI микроконтроллера
Атмел**

Figure 97. Data Transmission Format (CPHA = 0)

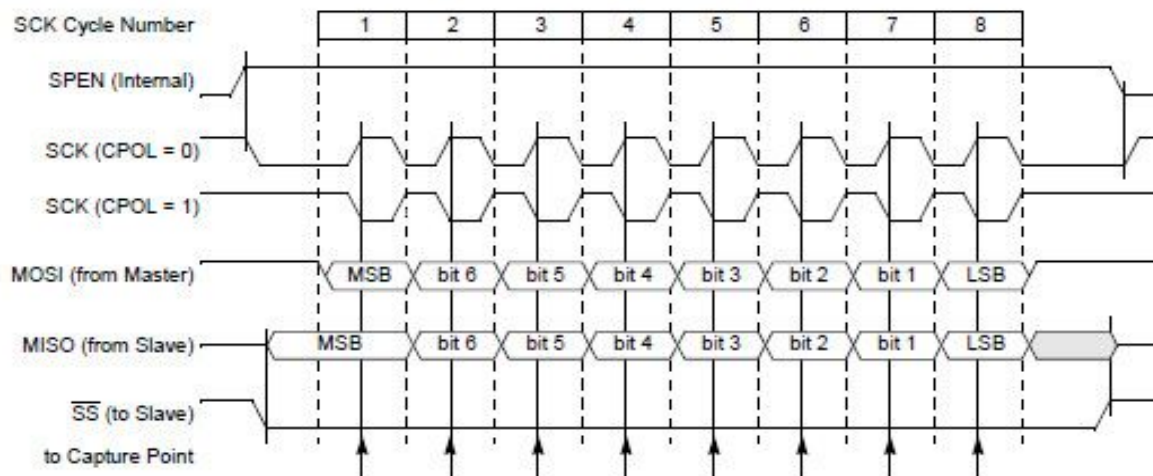
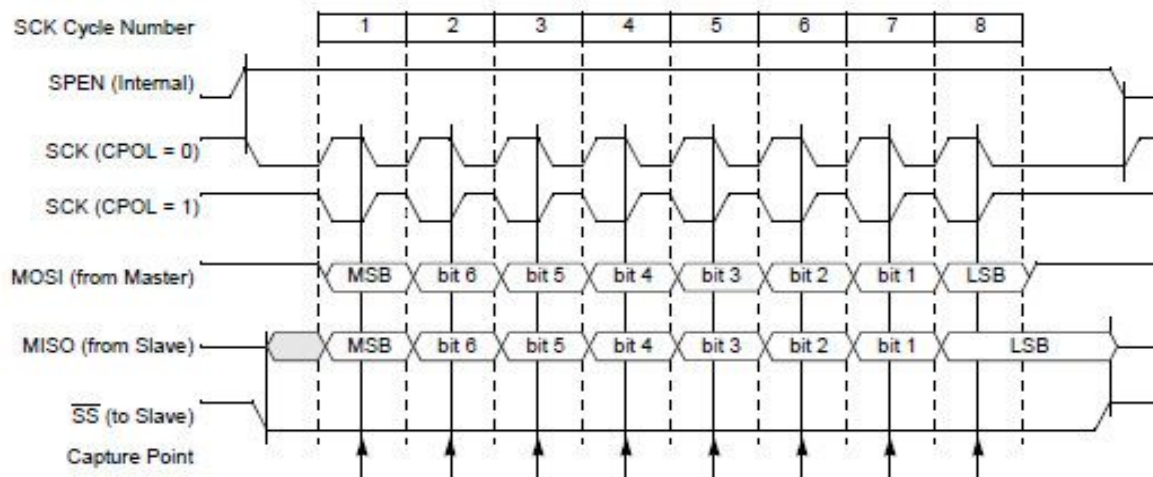


Figure 98. Data Transmission Format (CPHA = 1)



ПРИМЕР ВРЕМЕННОЙ ДИАГРАММЫ ВЕДОМОЙ МИКРОСХЕМЫ:

8-РАЗРЯДНЫЙ АЦП AD7923. ИСХОДНО НА ЛИНИИ SCLK НИЗКОЕ НАПРЯЖЕНИЕ. КАЖДЫЙ БИТ ВЫВОДИТСЯ НА ЛИНИЮ D_{OUT} ПЕРЕДНИМ ФРОНТОМ ТАКТОВОГО ИМПУЛЬСА; "ЗАЩЁЛКИВАТЬ" ЕГО ЦЕЛЕСООБРАЗНО СЛЕДУЮЩИМ ФРОНТОМ

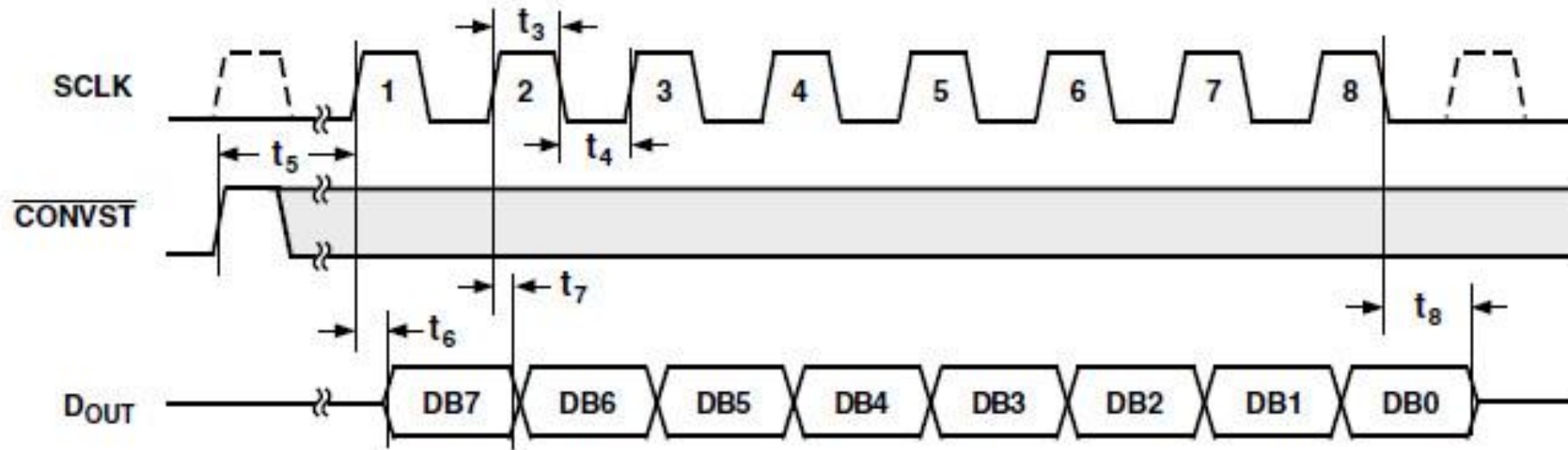


Figure 16. Serial Interface Timing

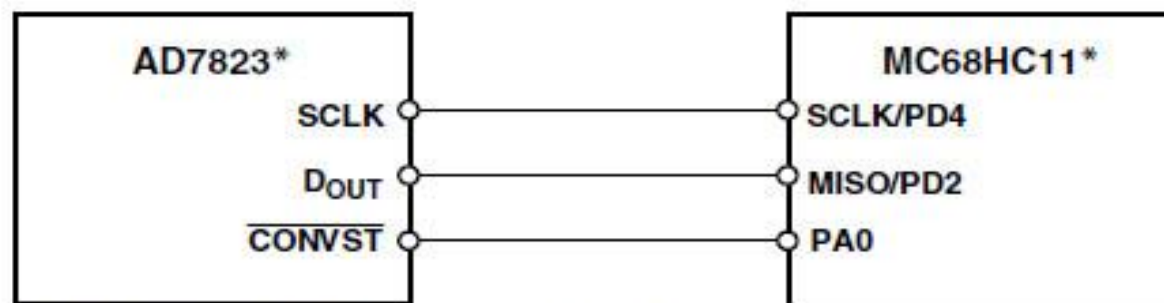
**В СООТВЕТСТВИИ С ВРЕМЕННОЙ ДИАГРАММОЙ
ПРЕДЫДУЩЕГО СЛАЙДА ВЫПОЛНЯЕТСЯ
НАСТРОЙКА SPI В МИКРОКОНТРОЛЛЕРЕ: CPOL = 0; CPHA
= 1.**

**ПРИ СОПРЯЖЕНИИ ЭТОГО АЦП С
МИКРОКОНТРОЛЛЕРОМ 8051**

**НУЖНО БЫЛО ИНВЕРТИРОВАТЬ ТАКТОРЫЕ
ИМПУЛСЫ.**

AD7823 to MC68HC11

The Serial Peripheral Interface (SPI) on the MC68HC11 is configured for Master Mode (MSTR = 0), Clock Polarity Bit (CPOL) = 0, and the Clock Phase Bit (CPHA) = 1. The SPI is configured by writing to the SPI Control Register (SPCR)—see *68HC11 User Manual*. A connection diagram is shown in Figure 18.



*ADDITIONAL PINS OMITTED FOR CLARITY

Figure 18. Interfacing to the MC68HC11

ОСОБЫЙ СЛУЧАЙ: ВРЕМЕННАЯ ДИАГРАММА 14-РАЗРЯДНОГО АЦП AD7940 И ДРУГИХ АЦП СХОДНОЙ СТРУКТУРЫ

ВАЖНО: ПЕРВЫЙ БИТ ПОМЕЩАЕТСЯ НА ШИНУ НЕ ТАКТОВЫМ ИМПУЛЬСОМ, А СИГНАЛОМ CHIP SELECT, И МОЖЕТ БЫТЬ “ЗАЩЁЛКНУТ” ТОЛЬКО СПАДАЮЩИМ ФРОНТОМ ТАКТОВОГО ИМПУЛЬСА, ХОТЯ СЛЕДУЮЩИЕ БИТЫ ВЫВОДЯТСЯ ИМЕЮЩО СПАДАЮЩИМИ ФРОНТАМИ

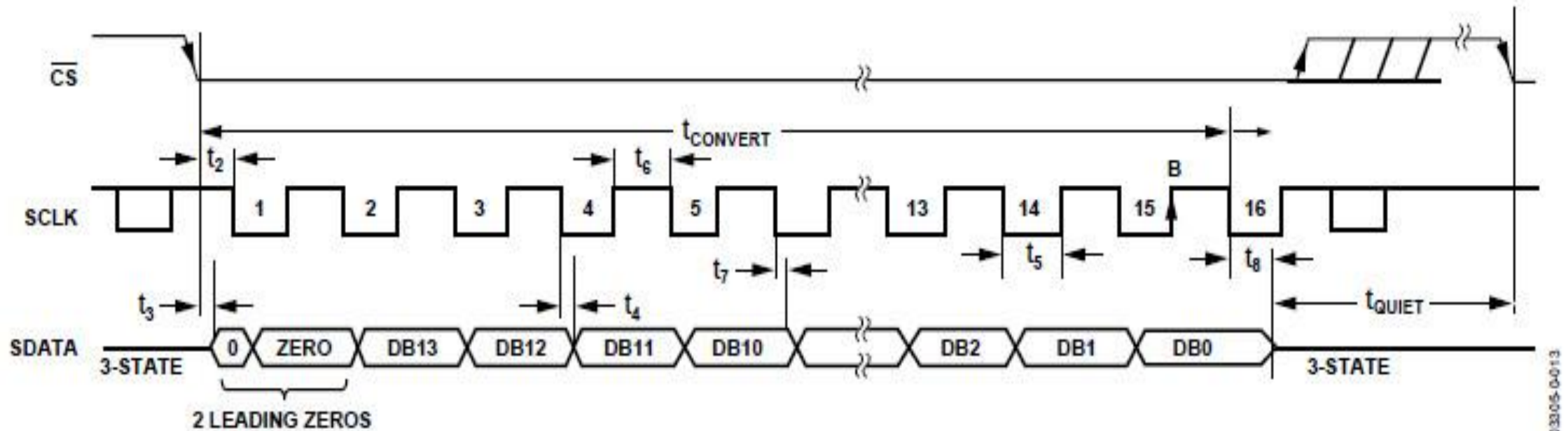
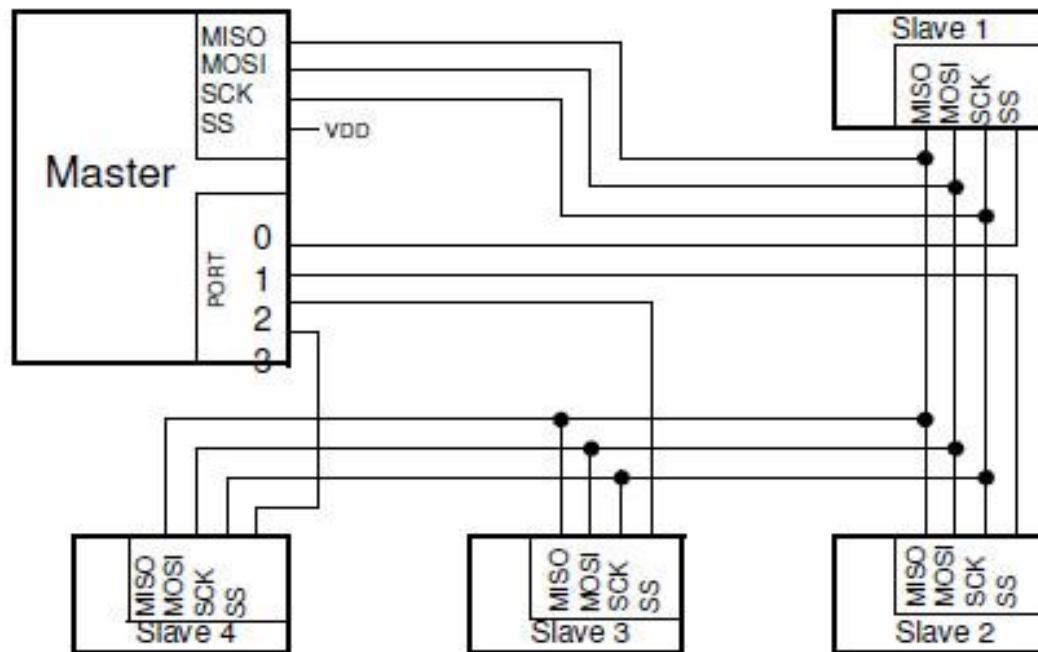


Figure 20. AD7940 Serial Interface Timing Diagram

ПОРТ SPI МОЖЕТ ОБСЛУЖИВАТЬ НЕСКОЛЬКО ВЕДОМЫХ УСТРОЙСТВ

РИСУНОК – ИЗ ОПИСАНИЯ МИКРОКОНТРОЛЛЕРА ATMEL



The Master device selects the individual Slave devices by using four pins of a parallel port to control the four \overline{SS} pins of the Slave devices.

Топология “звезда”, показанная на предыдущем слайде, не является единственно возможной при использовании SPI для обслуживания нескольких ведомых микросхем.

Иногда ведомые микросхемы, например, ЦАП, соединяются цепочкой – *daisy-chain*. Это возможно, если у этих микросхем выведен на внешние контакты не только вход, но и выход сдвигающего регистра.

ПРИМЕР МИКРОСХЕМ АЦП, ТРЕБУЮЩИХ ОДНОВРЕМЕННОГО ЧТЕНИЯ И ЗАПИСИ ДАННЫХ

2-Channel, 2.35 V to 5.25 V
250 kSPS, 10-/12-Bit ADCs

AD7911/AD7921

FUNCTIONAL BLOCK DIAGRAM

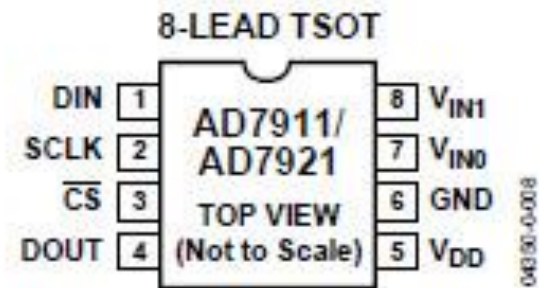
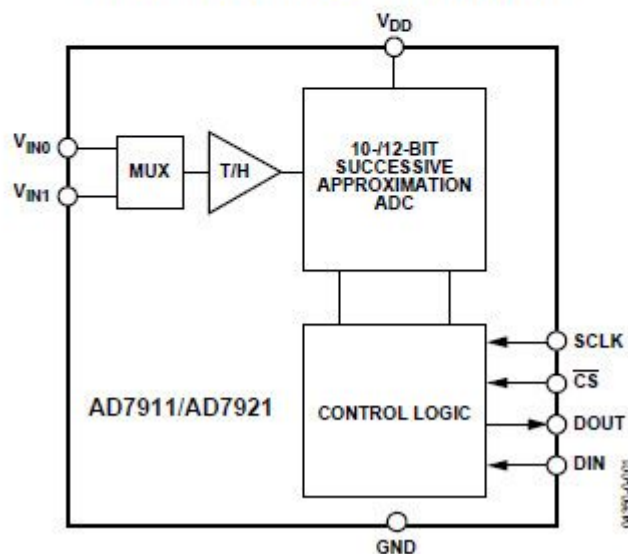


Figure 8. 8-Lead TSOT Pin Configuration

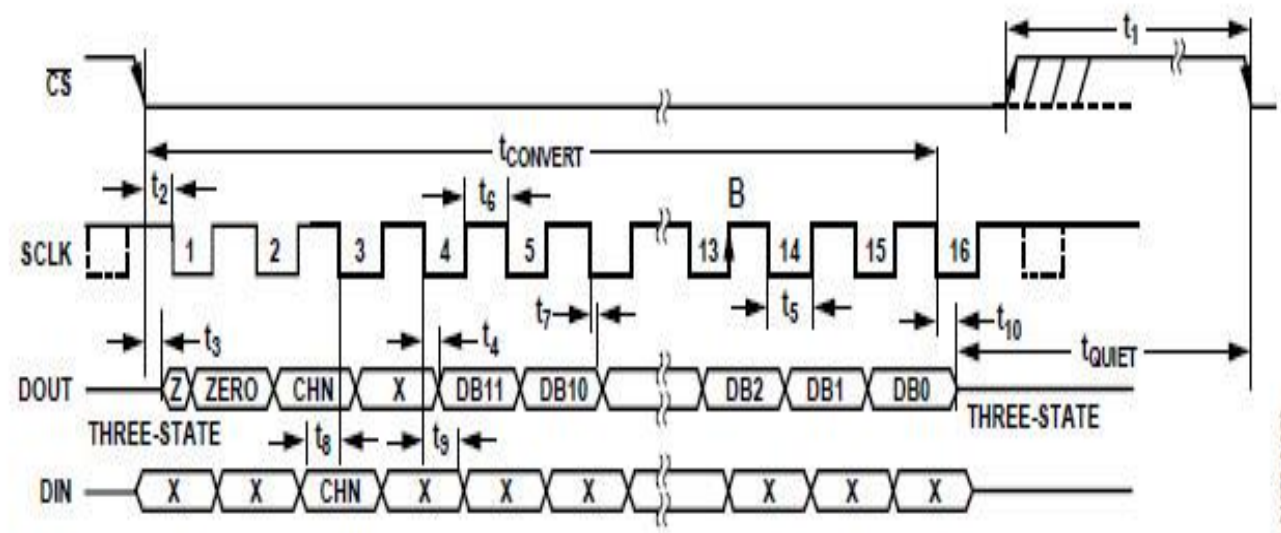


Figure 6. AD7921 Serial Interface Timing Diagram

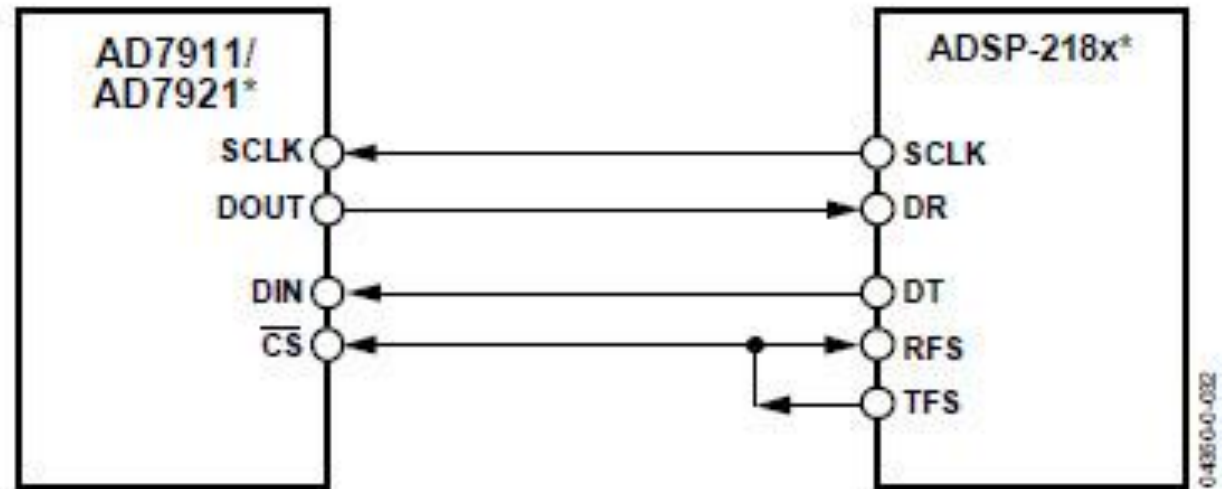
SPI ПОЗВОЛЯЕТ ОДНОВРЕМЕННО ЧИТАТЬ И ЗАПИСЫВАТЬ ДАННЫЕ, НО ПРИ 16-БИТНОМ ФОРМАТЕ ДАННЫХ ТРЕБУЕТ ДВУХ ПЕРЕСЫЛОК

Сигнальные процессоры

читают и записывают одновременно слова данных длиной до 16 битов.


RFS – Receive Frame Synchronization;

TFS – Transmit Frame Synchronization.



*ADDITIONAL PINS OMITTED FOR CLARITY

Figure 33. Interfacing to the ADSP-218x



Беспроводные интерфейсы аналого-цифровых устройств перспективны, но пока в этом курсе не рассматриваются.