

Расширяемая процессорная платформа семейства Zynq-7000

Презентацию подготовил
Балашов Андрей Алексеевич
Студент группы КММО-02-18

Xilinx

Фирма Xilinx – мировой лидер, наравне с компанией Altera, в производстве ПЛИС с архитектурой FPGA, постоянно совершенствующая свои продукты и отличающаяся инновационным подходом в разработке. В марте 2011 состоялась серия анонсов новых продуктов, и в частности, была опубликована информация о ПЛИС семейства Zynq-7000, которые представляли собой новый класс микросхем Xilinx – FPGA с аппаратными ядрами процессора ARM.



Zynq-7000

Zynq-7000 – это расширяемая процессорная платформа, ПЛИС седьмого семейства с встроенным аппаратным ядром ARM. Подобная комбинация открывает широкие возможности как для разработчиков аппаратного обеспечения на ПЛИС, так и для разработчиков программного обеспечения на ARM.

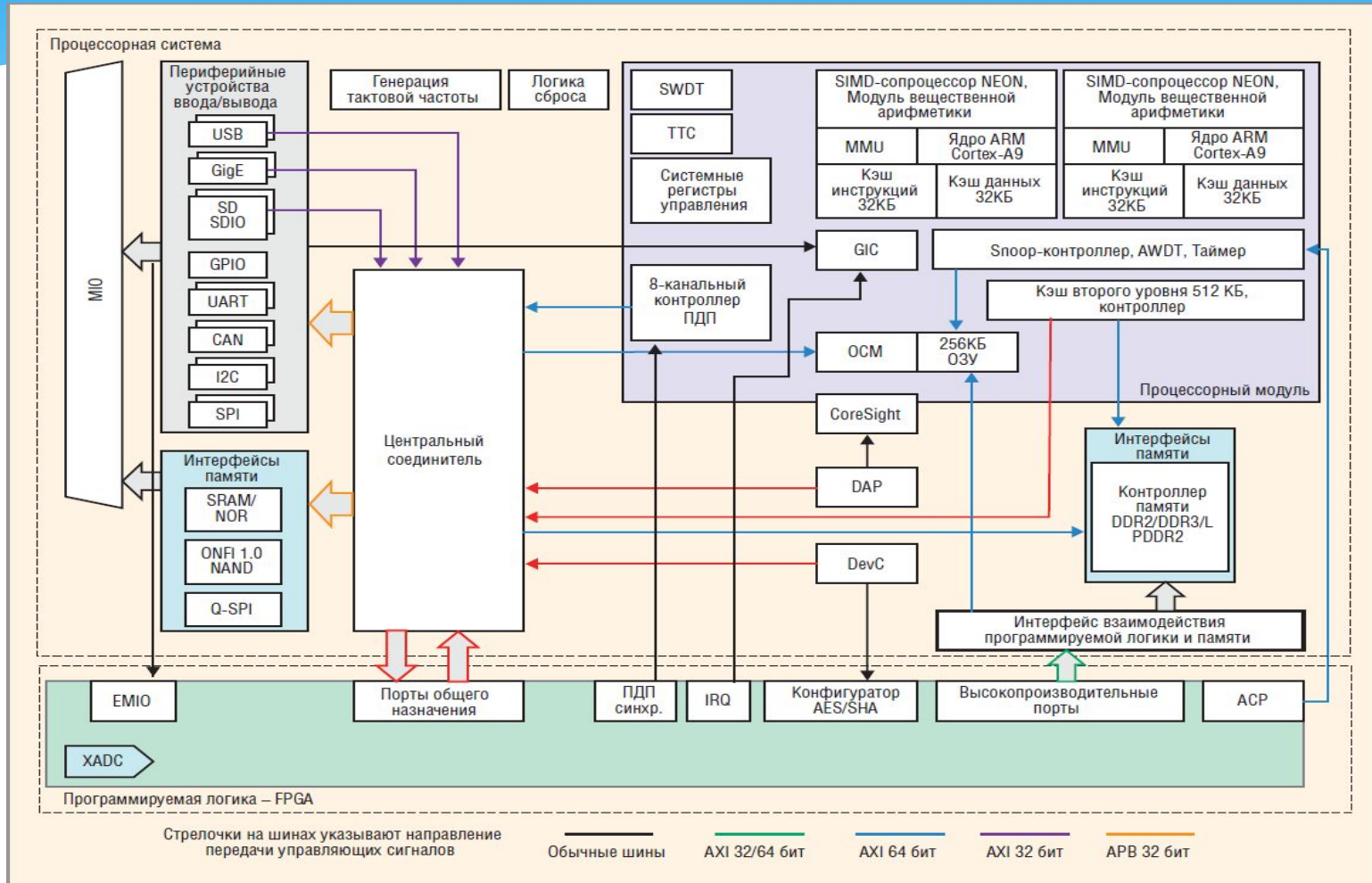
Xilinx vs. Intel (Altera)

В настоящее время существует множество SoC, сочетающих в себе FPGA и процессорные ядра. Они имеют разную стоимость и функциональность, но из всего множества у компании Intel (Altera) существует альтернатива Zynq-7000 компании Xilinx - Stratix V. Оба семейства содержат двухъядерный ARM Cortex A9 + FPGA. Другими представителями SoC являются семейства Arria V, Arria 10, Cyclone V (Intel) и Virtex 7 (Xilinx).

Преимущества Zynq-7000

| Преимущество | Описание |
|--|--|
| Высокая системная интеграция | Программируемая платформа – центральный процессор, конфигурируемая логика, ячейки ЦОС, ввод-вывод, АЦП и др. |
| Увеличенная системная производительность | Высокопроизводительный 2-ядерный процессор (тактовые частоты до 1 ГГц) ARM Cortex-A9 MPCore; более чем 10-кратное ускорение некоторых операций за счёт ресурсов программируемой логики |
| Снижение затрат на комплектующие | Интегрированная платформа позволяет сократить затраты до 40% за счёт сокращения числа необходимых компонентов |
| Снижение энергопотребления | Режимы пониженного энергопотребления; 28-нм техпроцесс, интеграция компонентов на одном кристалле в сумме позволяют сократить общее потребление на 50% по сравнению с отдельными решениями |
| Ускоренный вывод продукта на рынок | Гибкая и масштабируемая платформа, широкий выбор средств разработки, отладки, операционных систем и IP-ядер |

Структура семейства Zynq-7000



Процессорная система

| | |
|-------------------------------------|--|
| Процессорное ядро ARM Cortex-A9 | тактовая частота 800 МГц, возможность повышения до 1 ГГц; плавающая точка одинарной и двойной точности; механизм обработки изображений NEON; таймеры и обработка прерываний. |
| Кэши | кэш первого уровня: 32 кбайт инструкций, 32 кбайт данных (независимый для каждого ЦП); кэш второго уровня: 512 кбайт (распределен между ЦП). |
| Встроенная память | встроенное загрузочное ПЗУ; 256 кбайт встроенной накристалльной памяти. |
| Внешние интерфейсы памяти | многопротокольный контроллер динамической памяти; 16-разрядные или 32-разрядные интерфейсы к DDR3, DDR3L, DDR2 или LPDDR2; интерфейсы статической памяти; 1 Гб адресного пространства, используя единственный разряд 8-, 16-, или 32-разрядной памяти |
| Периферия и интерфейсы ввода-вывода | USB 2.0 (OTG) с ПДП — 2; трехрежимный Ethernet с ПДП — 2; SD/SDIO с ПДП — 2; UART — 2; CAN 2.0B — 2; I2C — 2; SPI — 2; GPIO — 32 бита. |
| Центральный соединитель | связь высокой пропускной способности через PS и между PS и PL; базируется на ARM AMBA AXI. |

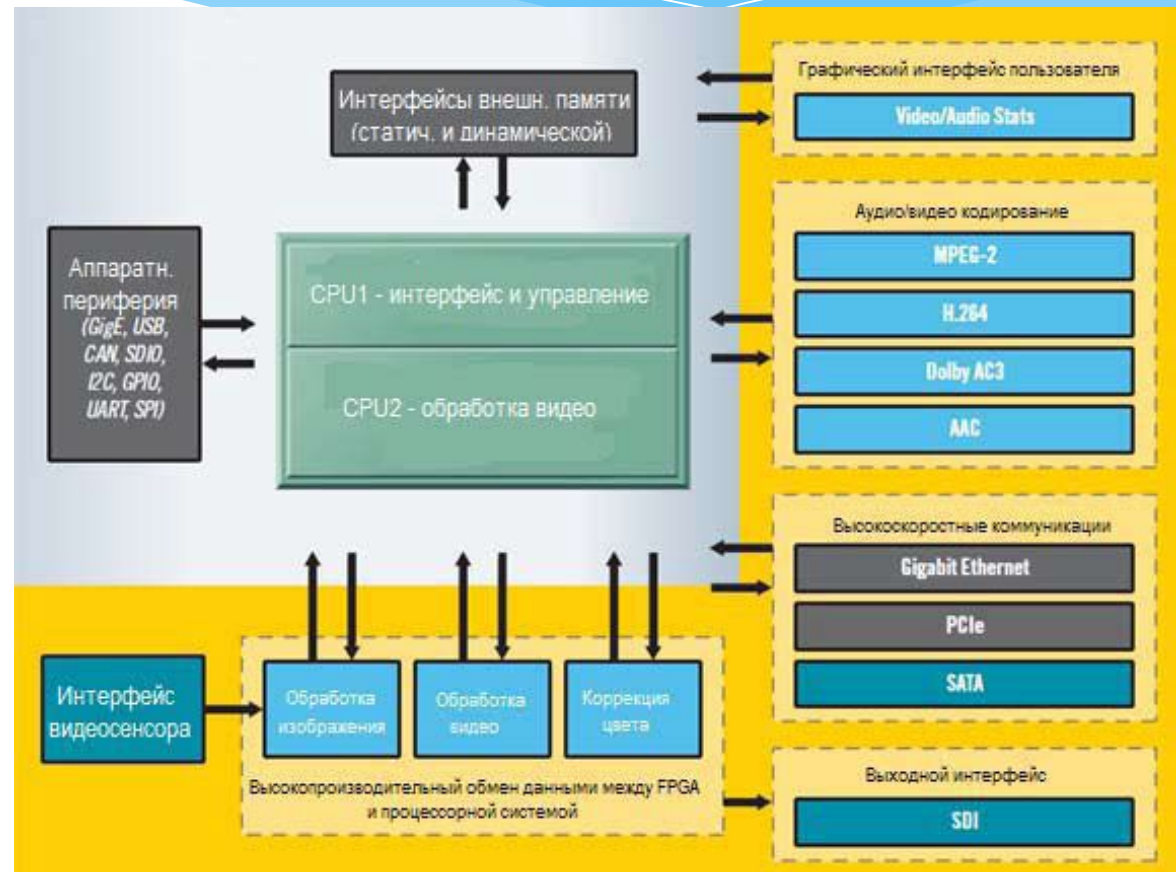
Программируемая логика

| | |
|---|---|
| Конфигурируемые логические блоки (CLB) | таблицы LUT; каскадные сумматоры. |
| Конфигурируемые двухпортовые блоки памяти (BRAM) на 26 кбайт | |
| Блоки DSP | аппаратный умножитель (25x18 бит) с 48-битным аккумулятором; 25-битный предварительный сумматор; конвейер; многофункциональное АЛУ; выделенные шины для каскадирования. |
| АЦП (XADC) | |
| Управляемые блоки формирования тактовых сигналов (CMT) | |
| Конфигурируемый блок шифрования (AES256) и аутентификации (SHA) | |
| Конфигурируемый блок ввода-вывода (SelectIO) | поддержка LVCMOS, LVDS и SSTL; диапазон уровня входных сигналов от 1.2 до 3.3В; программируемая задержка ввода-вывода и SerDes. |

Примеры проектов на базе Zynq-7000

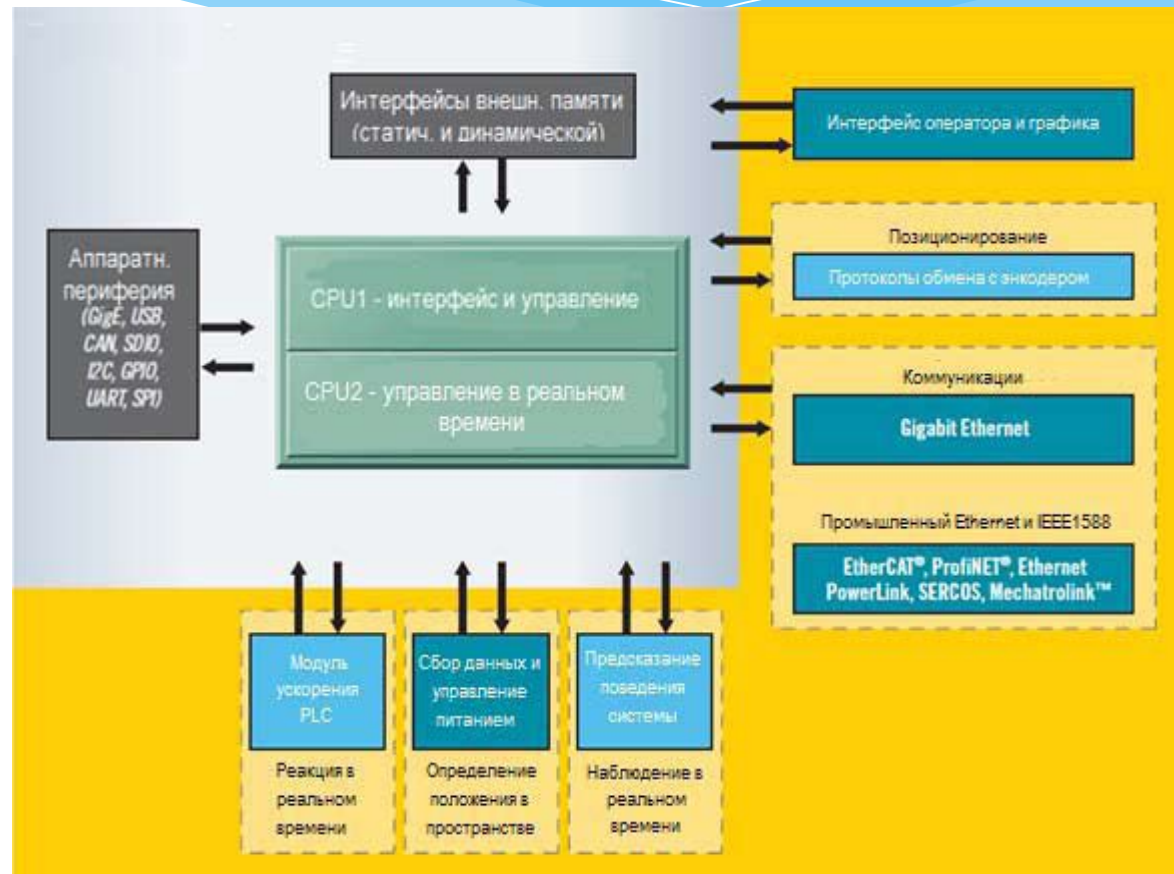
Обработка видео в системах широковещательной передачи.

Zynq-7000 обеспечивают необходимую полосу пропускания данных. Использование процессорной системы позволяет не только обеспечить выполнение всех требуемых операций, но и уменьшает потребляемую мощность и общую стоимость системы.



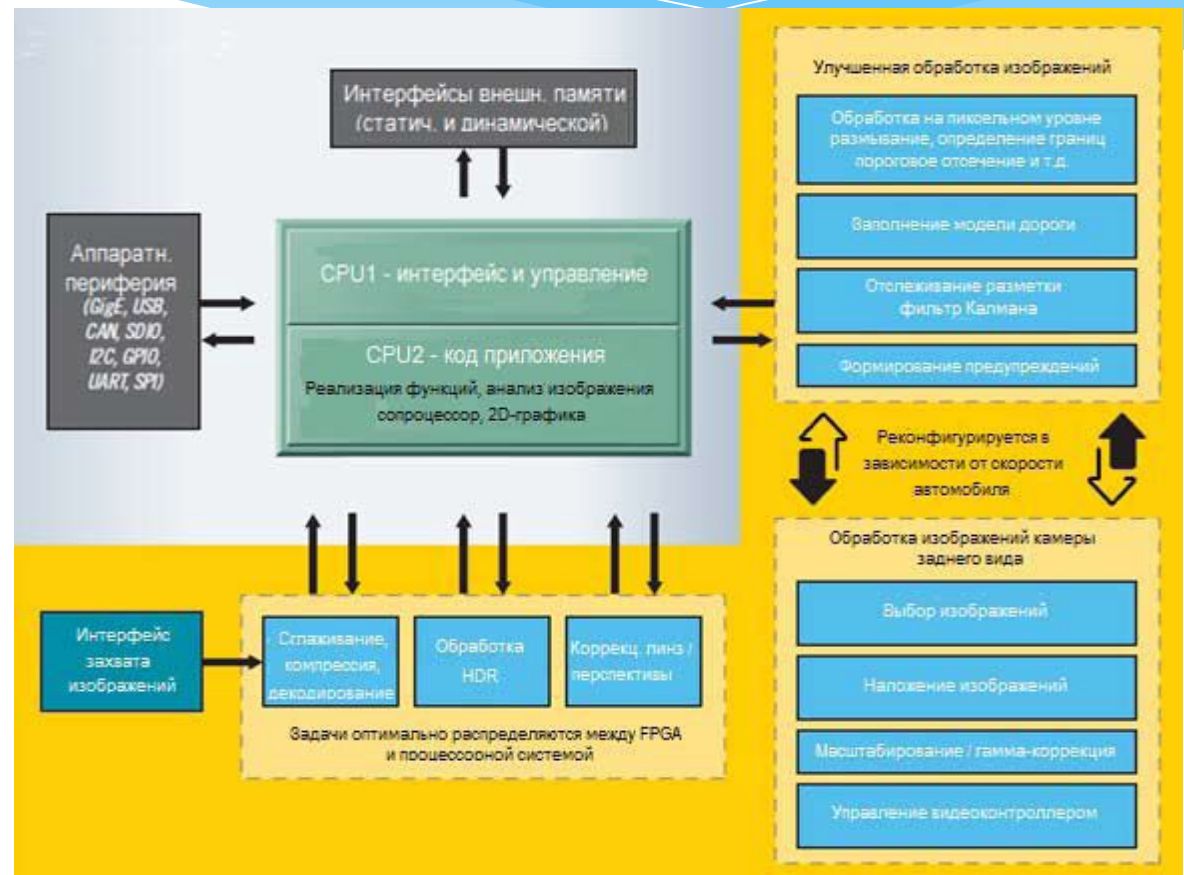
Примеры проектов на базе Zynq-7000

Управление электроприводами. Конфигурируемые ресурсы FPGA позволяют реализовать модули, обеспечивающие реакцию на внешние события в реальном времени. Это важно для систем подобного класса, где с целью обеспечения надежности могут быть применены датчики, контролирующие достижение предельных для силовой части системы параметров.



Примеры проектов на базе Zynq-7000

Система анализа изображений в автомобильном процессоре. При этом используется смена конфигурации FPGA, когда при различных режимах движения загружаются аппаратные ускорители функций, требуемых в данное время. Такая возможность является ключевой для FPGA, что позволяет при минимальных аппаратных затратах обеспечить выполнение целого набора операций, необходимых в разных режимах.





Спасибо за внимание