

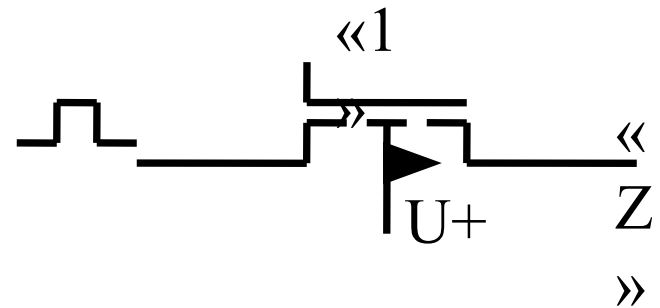
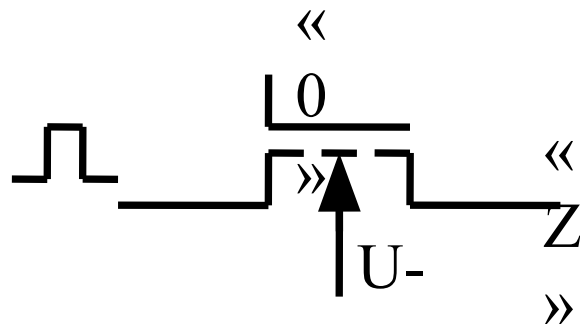
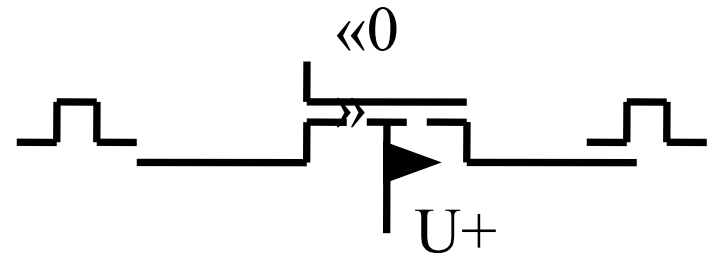
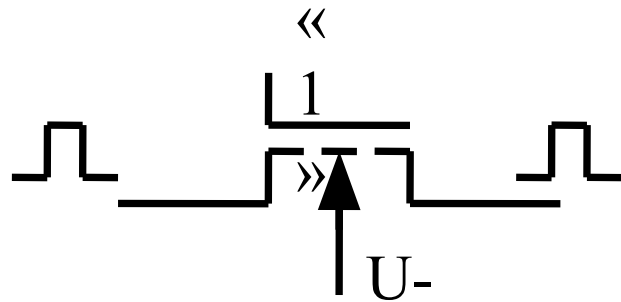
Лекция 8. Логические элементы с динамическим управлением. БиКМОП- схемы

- *Проходные ключи*
- *Элемент К²МДП (С²МОС)*
- *Схемы «домино»*
- *БиКМОП–схемы*

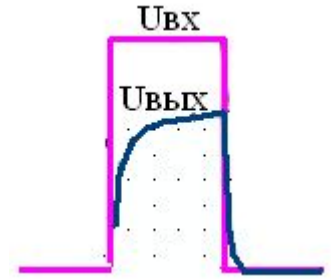
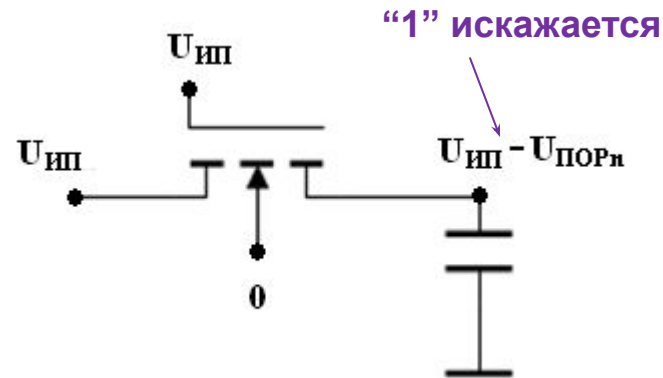
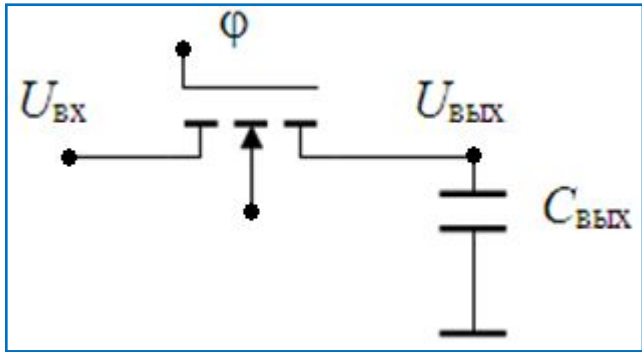
Схемы с динамическим управлением – управляются только в течении разрешающего тактового сигнала (синхросигнала). В отсутствии такого сигнала схема не потребляет мощности от источника питания

Пропускные ключи

Pass-gate logic



Включение n-канального транзистора в проходном ключе



$U_{\text{ВЫХ}} = U_{\text{И}} = 0$ – в начальный момент времени, $U_{\text{ВХ}} = U_{\text{С}}$

1. При $\phi = U_{\text{З}} = 0$ $U_{\text{ЗИ}} = 0 < U_{\text{ПОРn}}$ – тр. в отсечке (Z-состояние на выходе)

2. При $\phi = U_{\text{З}} = U_{\text{ИП}}$ если $U_{\text{ЗИ}} = U_{\text{ИП}} - U_{\text{ВЫХ}} > U_{\text{ПОРn}}$ ($U_{\text{ВЫХ}} < U_{\text{ИП}} - U_{\text{ПОРn}}$) – тр. открыт:

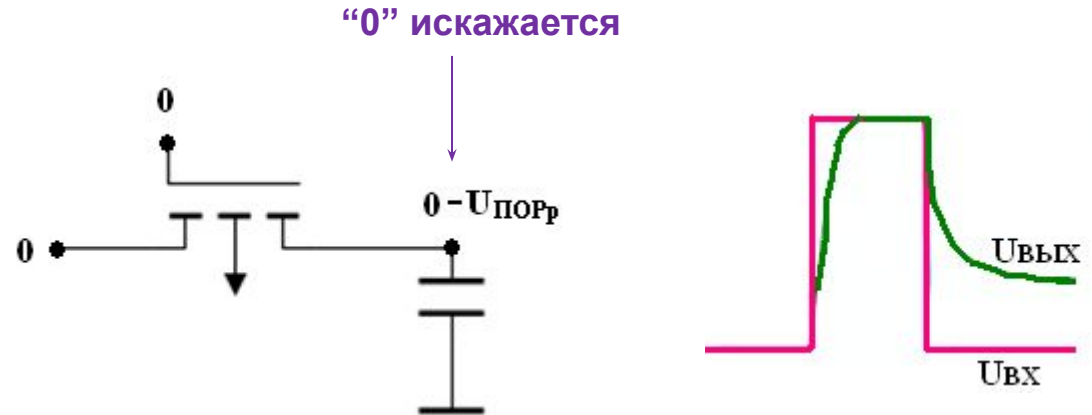
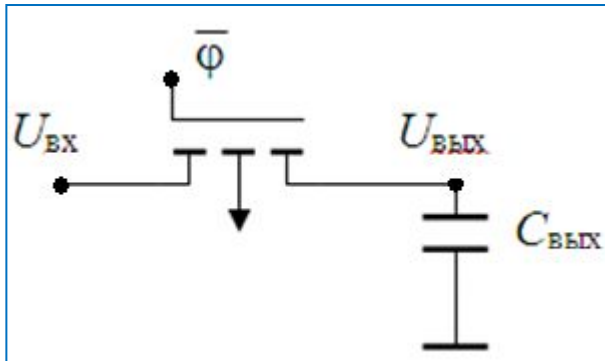
а) если $U_{\text{ВХ}} = 0$, то тр. открыт ($U_{\text{СИ}} = U_{\text{ВХ}} - U_{\text{ВЫХ}} = 0 < U_{\text{ЗИ}} - U_{\text{ПОРn}} = U_{\text{ИП}} - U_{\text{ПОРn}}$) и находится **в крутой обл.** \longrightarrow **nМДП передает "0" без искажений**

б) если $U_{\text{ВХ}} = U_{\text{ИП}}$, то тр. открыт, пока $U_{\text{ВЫХ}} < U_{\text{ИП}} - U_{\text{ПОРn}}$

$U_{\text{ВЫХ}}$ растет и при $U_{\text{ВЫХ}} = U_{\text{ИП}} - U_{\text{ПОРn}}$ – тр. закрывается \longrightarrow

nМДП искажает амплитуду "1"

Включение р-канального транзистора в проходном ключе



1. При $U_3 = U_{ип}$ $U_{зи} = U_{ип} > U_{ПОРР}$ – тр. в отсечке (Z-состояние на выходе)

2. При $U_3 = 0$, если $U_{ВЫХ} > IU_{ПОРР}$ – тр. открыт:

а) если $U_{ВХ} = U_{ип}$, то тр. открыт и находится в крутой обл. \longrightarrow

рМДП передает "1" без искажений

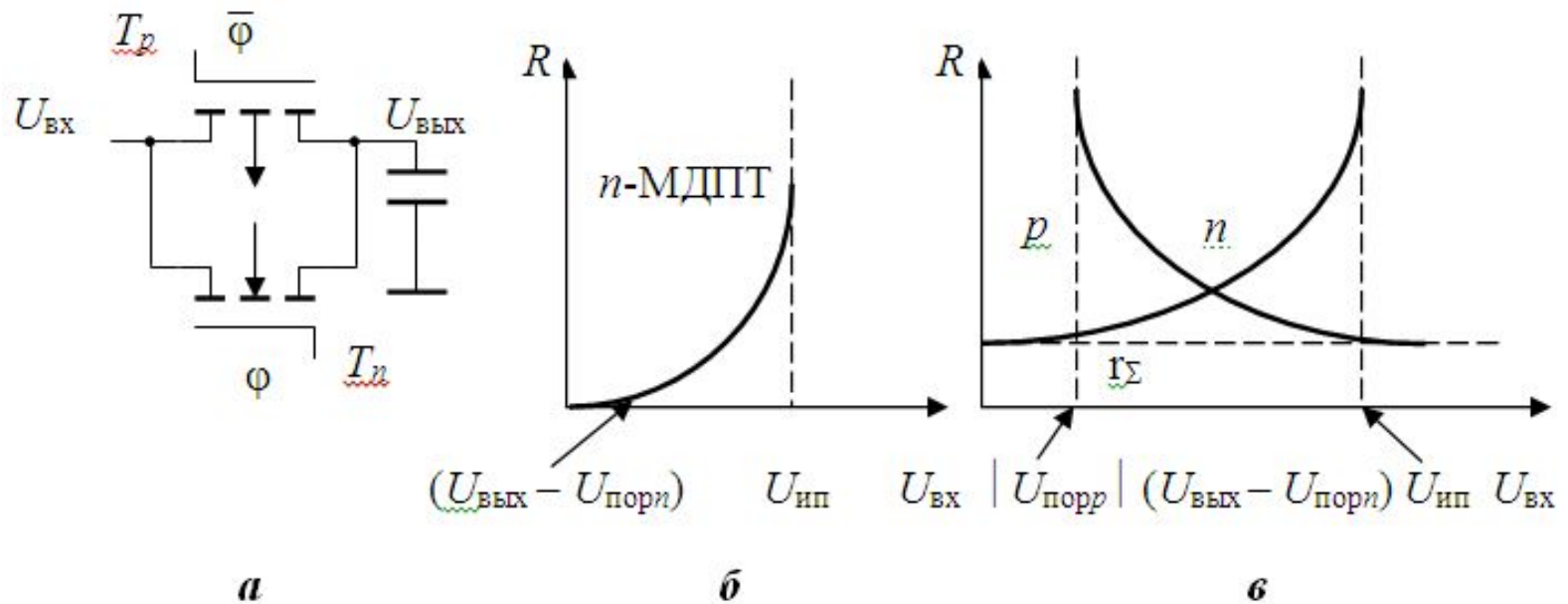
б) если $U_{ВХ} = 0$, то тр. работает в полой обл., пока открыт ($U_{ВЫХ} > IU_{ПОРР}$)

$U_{ВЫХ}$ падает и при $U_{ВЫХ} = IU_{ПОРР}$ – тр. закрывается \longrightarrow

рМДП искажает амплитуду "0"

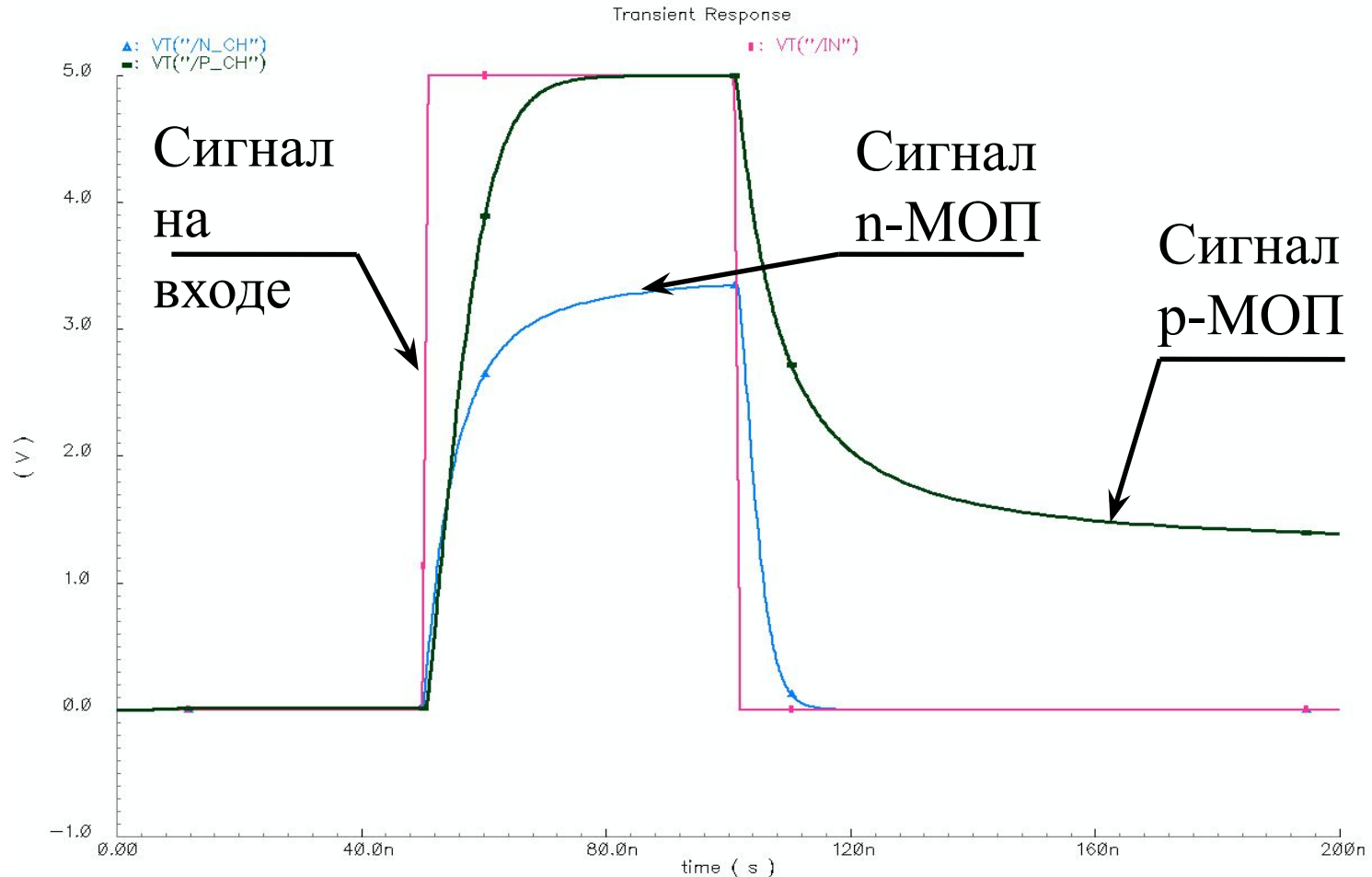
Проходной ключ на КМДП-транзисторах

Обратимые истоки-стоки

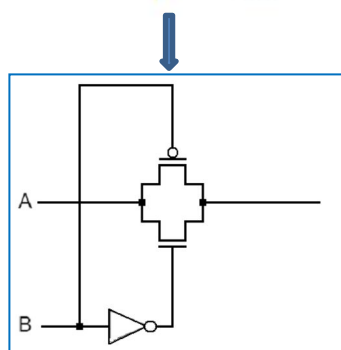
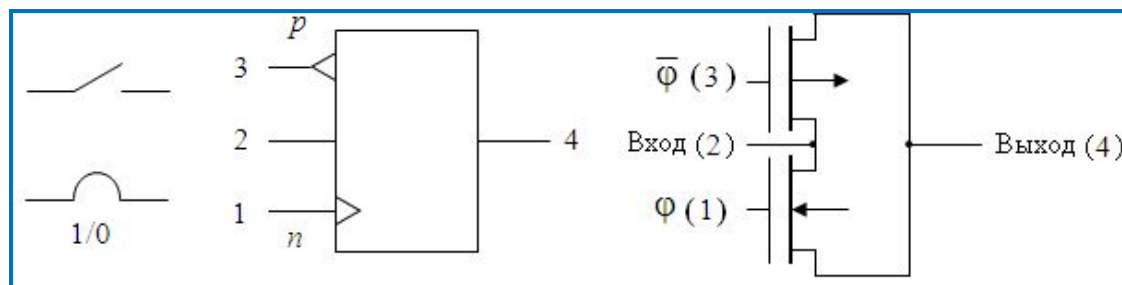
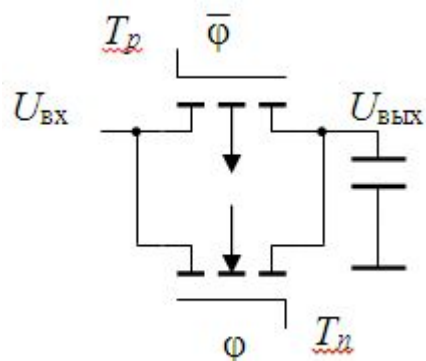


Проходной ключ *a*) и изменение сопротивления канала T_n *б*) и сопротивлений обоих транзисторов *в*)

Моделирование работы n- и p-МОП проходных ключей (Verilog, Швец А.В.)



Схемные обозначения классического проходного ключа



| Номера электродов | 1 (φ) | 3 ($\bar{\varphi}$) | 2 (вход) | 4 (выход) |
|-------------------------|-------|-----------------------|----------|-----------|
| Состояния на электродах | 0 | 0 | - | - |
| | 1 | 0 | 1/0 | 1/0 |
| | 0 | 1 | 1/0 | R(Z) |
| | 1 | 1 | - | - |

Достоинства:

- высокое быстродействие (меньше элементов)
- малая площадь (меньше элементов, не нужно масштабировать транзисторы)
- низкая потребляемая мощность
- двунаправленность передачи информации
- возможность реализации Z-состояния
- возможность синхронизации блоков

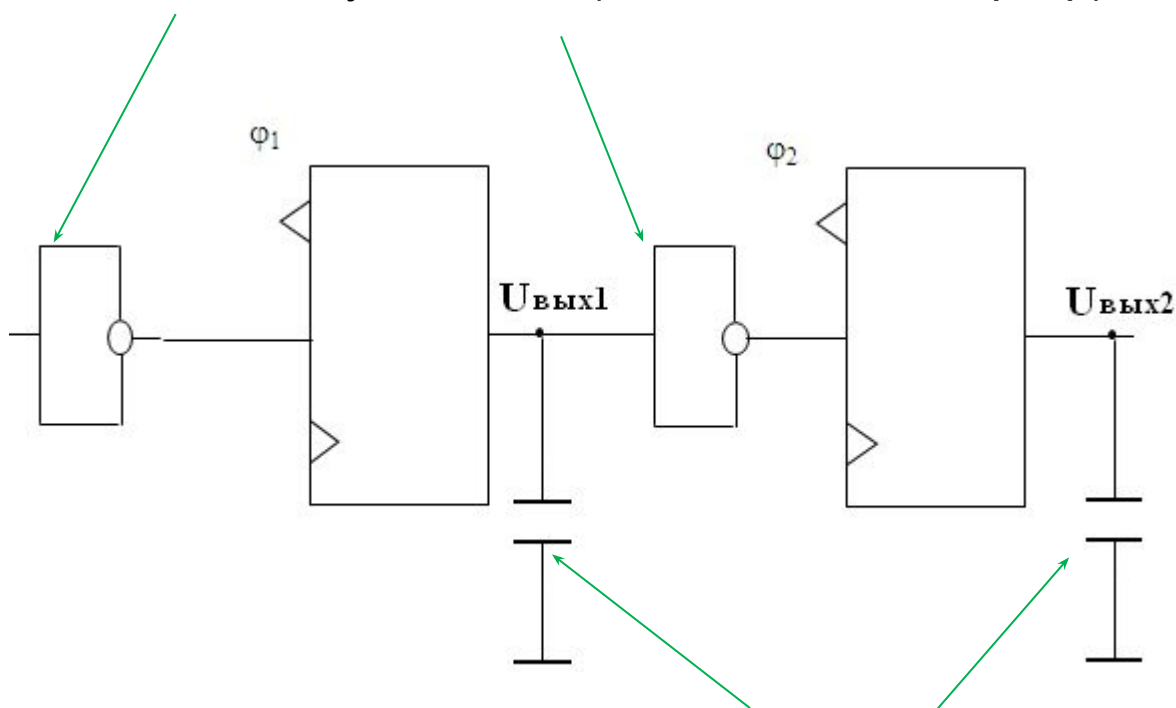
Недостатки:

- вентили не имеют усиления по мощности
- с ростом числа вентиляей увеличиваются искажения сигналов
- необходима предустановка (предзаряд) перед началом работы

Регистр сдвига на проходных ключах

Количество инверторов – четное !

Выходной усилитель (статический инвертор)



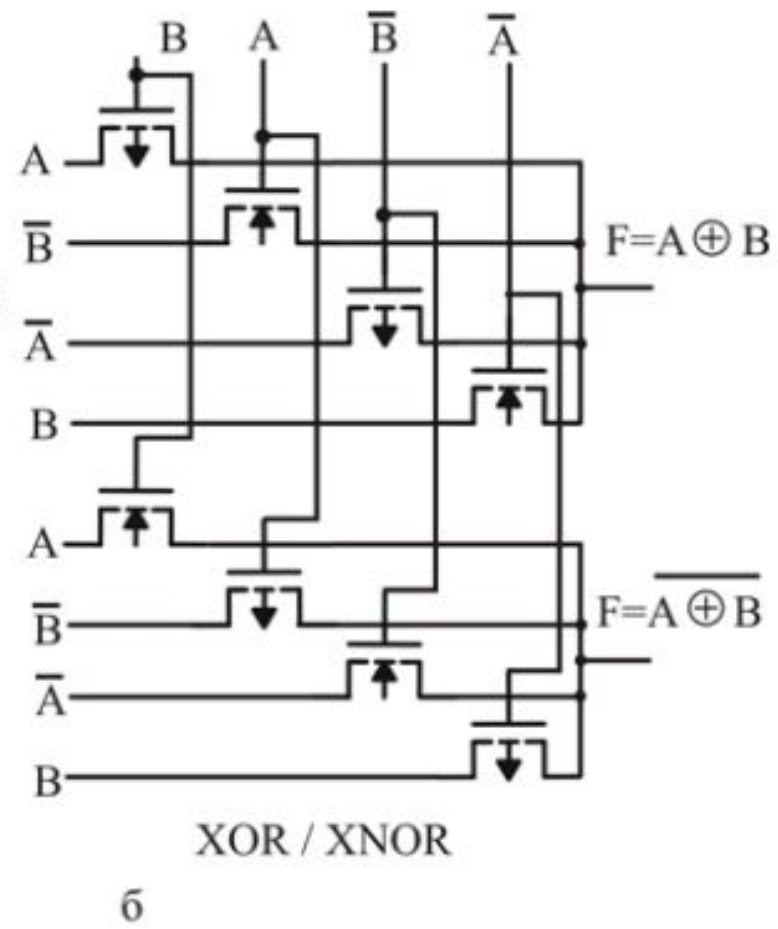
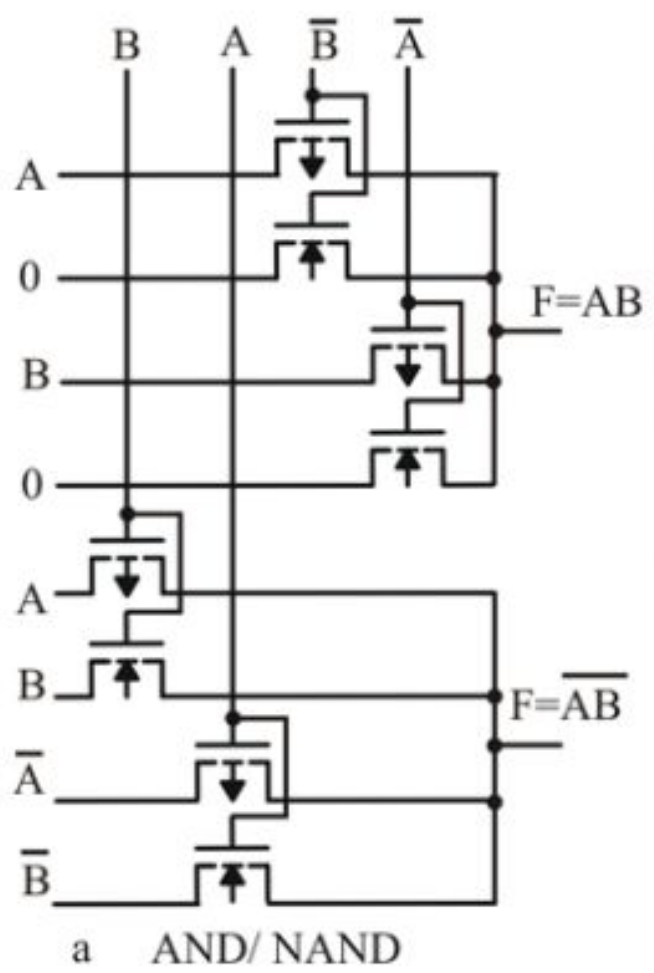
Запоминающий конденсатор



Примеры логических схем на проходных ключах

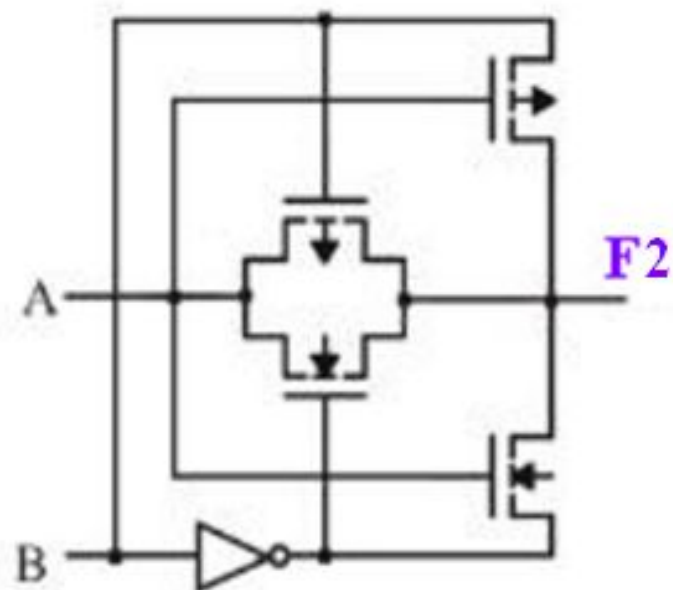
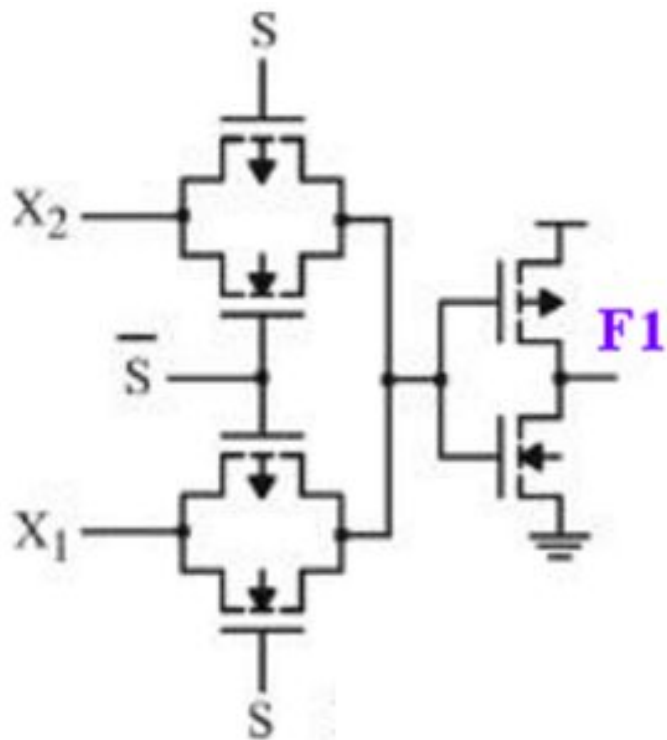
(источник – Угрюмов)

Меньше транзисторов, чем в КМОП



Примеры логических схем на проходных ключах

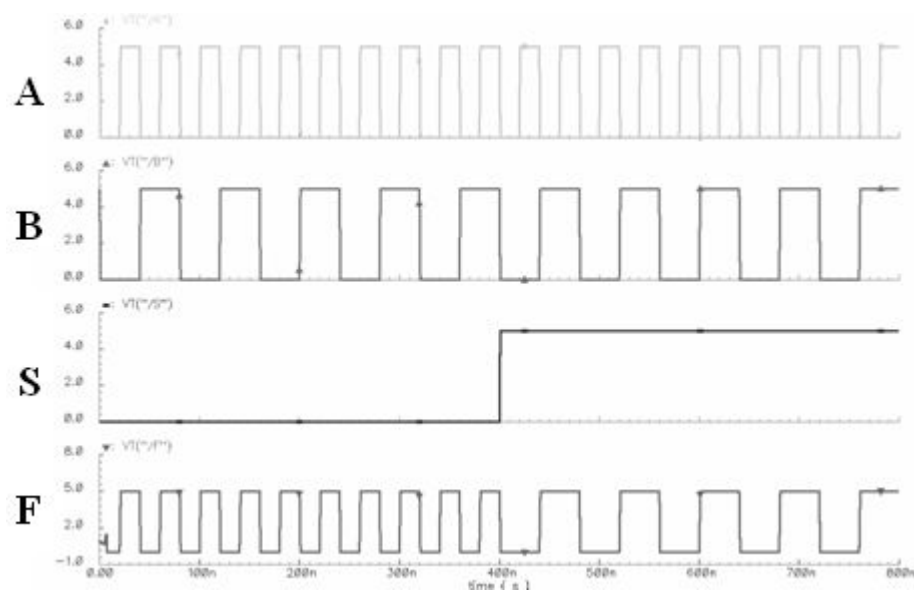
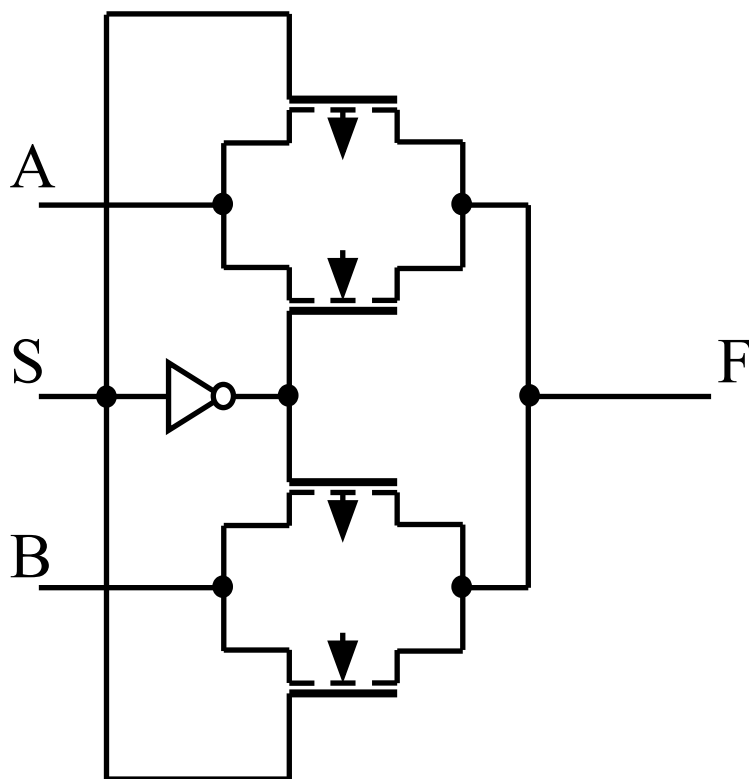
? Запишите выражения для функций F1 и F2, реализуемых на проходных ключах, в соответствии со схемой ниже



? Сколько потребовалось бы транзисторов в КМОП

Примеры логических схем на проходных ключах

Мультиплексоры. Логическая функция мультиплексора 2 в 1: $C = B S + A \bar{S}$



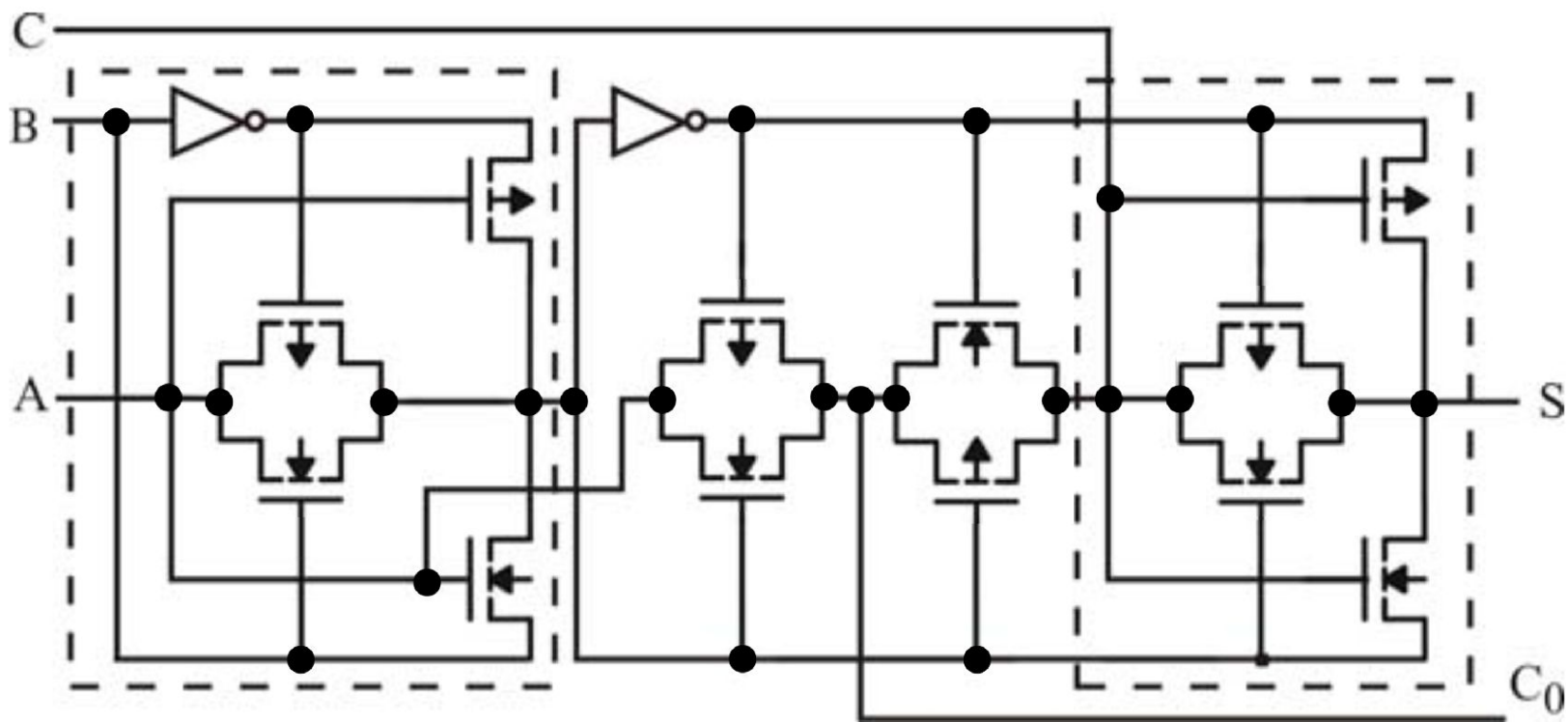
? Сколько потребовалось бы транзисторов в КМОП

Примеры логических схем на проходных ключах

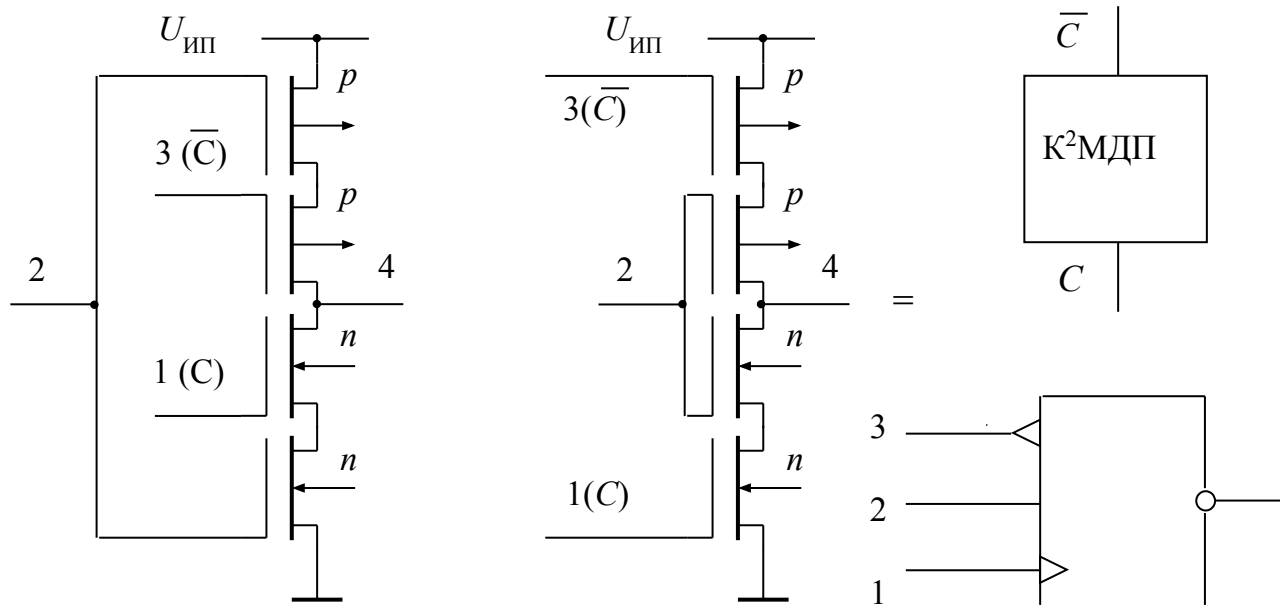
Одноразрядный сумматор

$$S = (A \oplus B) \oplus C$$

$$C_0 = AB + (A \oplus B)C$$



Логические элементы с динамическим управлением – Инвертор К²МДП (C²MOS – Clocked CMOS)



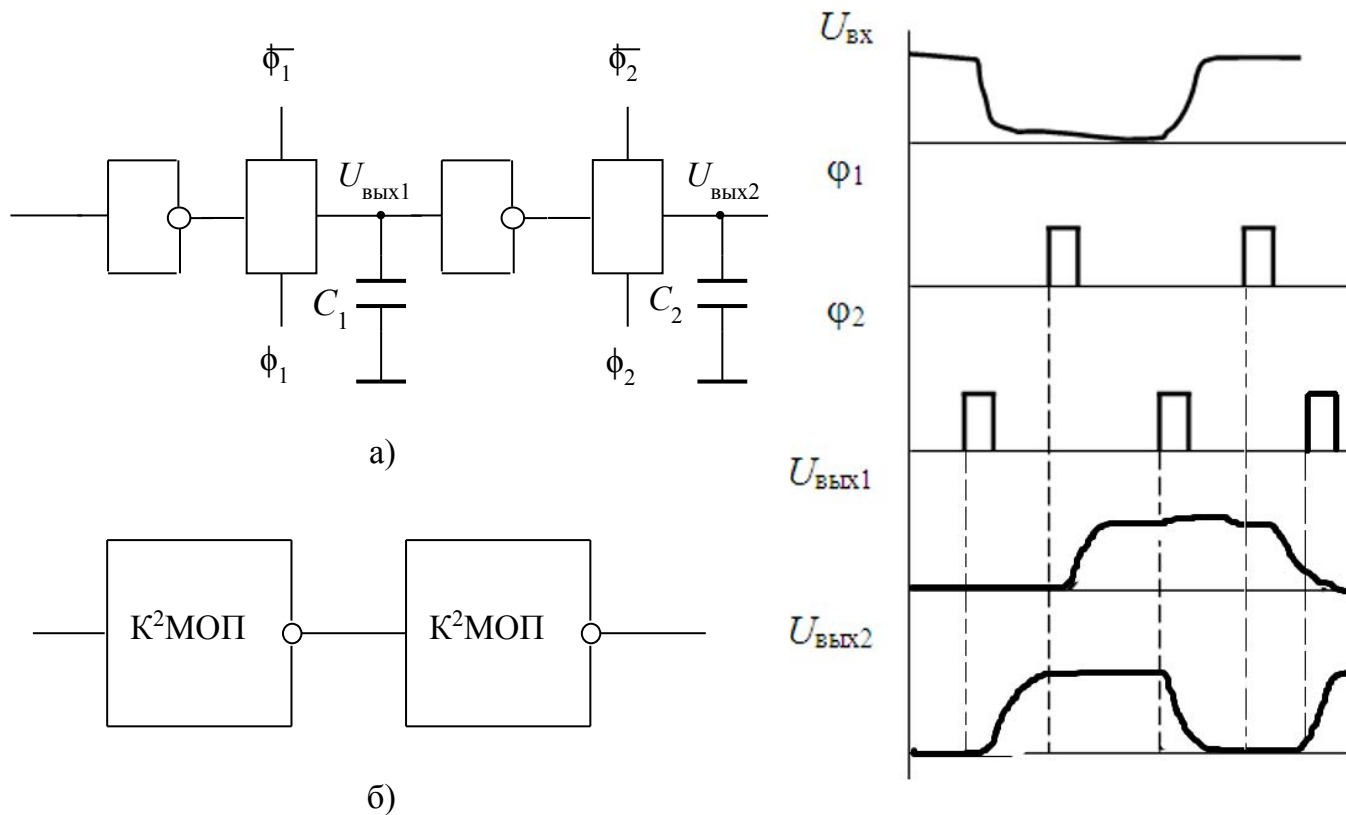
| Номера электродов | 1 (C) | 3 (\bar{C}) | 2 (вход) | 4 (выход) |
|-------------------------|-------|-----------------|----------|-----------|
| Состояния на электродах | 0 | 0 | - | - |
| | 1 | 0 | 0/1 | 1/0 |
| | 0 | 1 | 0/1 | R(Z) |
| | 1 | 1 | - | - |

Искажения лог. функций меньше, чем в элементе на проходных ключах (напрямую подключены к питающим шинам).

Сравниваем с КМОП:

- синхронизируемая
- есть Z-состояние
- площадь больше

Схема регистра сдвига на динамических элементах

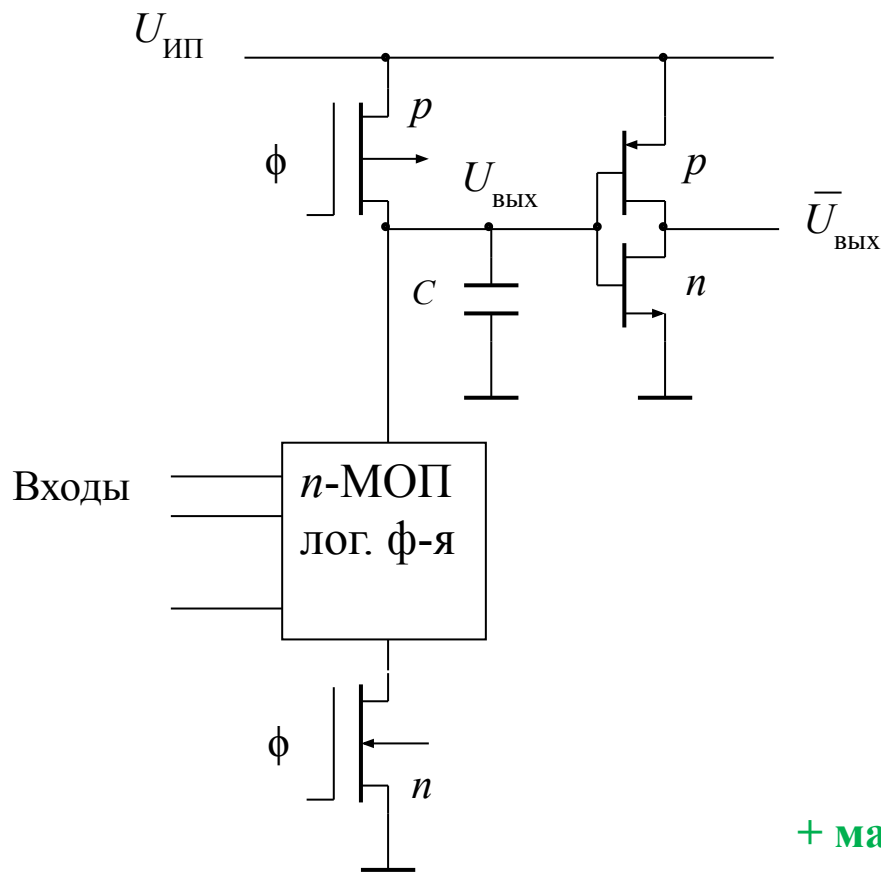


а) регистр сдвига на проходных ключах;

б) регистр сдвига на K^2 МДП-ключах

C_1, C_2 – емкости выходных узлов проходных ключей

Логические элементы с динамическим управлением – Схемы типа «домино»



Последовательность этапов:

1. При $\phi = "0"$ C заряжается до $U_{ИП}$, это предзаряд. На выходной емкости C через открытый транзистор Tr записывается уровень $U_{ИП}$: $U_C = "1"$, $U_{ВЫХ} = "0"$.
2. В блок n-канальных транзисторов поступают логические сигналы, установка входных переменных.
3. Поступает сигнал $\phi = "1"$, емкость C или разряжается через открытые транзисторы комбинационной группы и нижний n-МДП-транзистор, или сохраняет высокий потенциал.

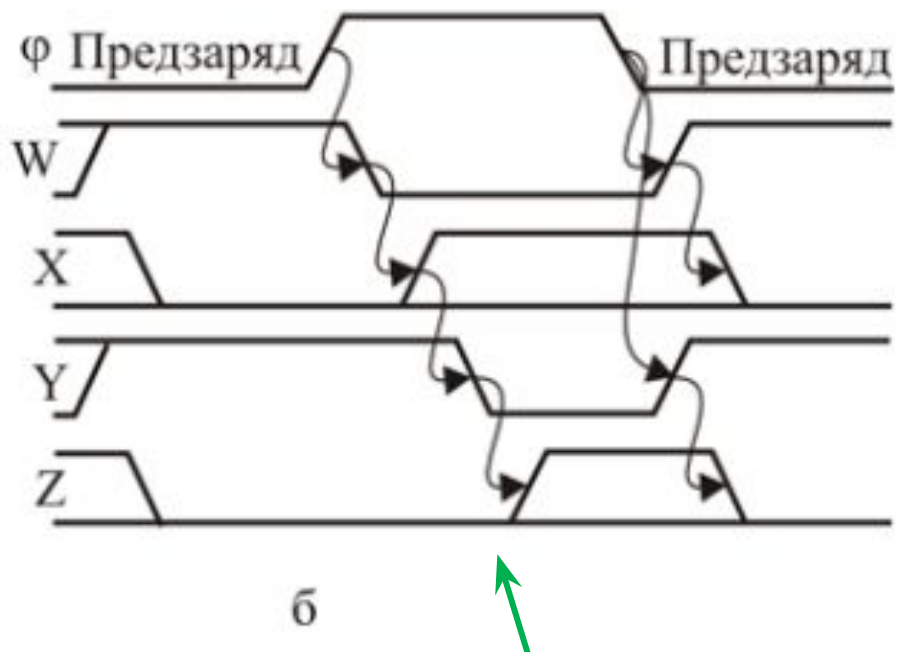
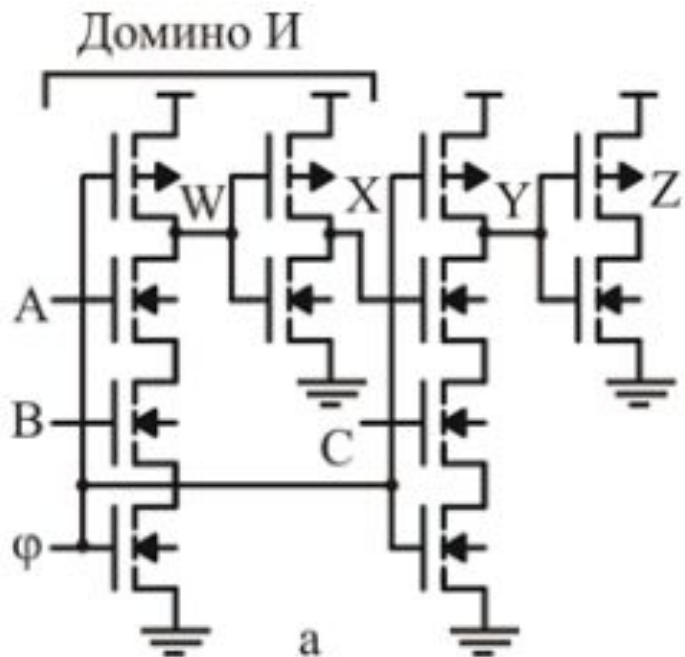
+ малые нагрузочные емкости ---быстродействие

? Экономия по площади по сравнению с КМОП.

Когда выгодно $2N$ ----- $N+2+2$, площадь рМОП минимальна (NOR)

Домино «2И»

(источник – Ракитин)



Напоминает падение вертикально поставленных фишек домино

а – цепочка домино вентиляей; б – временная диаграмма

Достоинства и недостатки логических элементов

с динамическим управлением (по сравнению с КМОП)

Достоинства:

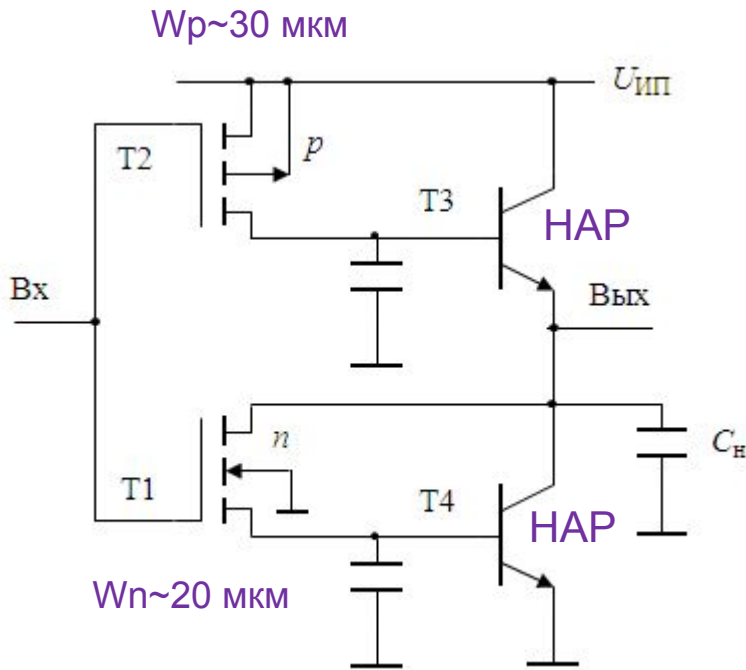
- возможность хранения информации
- возможность синхронизации различных блоков
- требуют меньше элементов при выполнении сложных функций
- низкая потребляемая мощность (исключаются сквозные токи)

Недостатки:

- вентили не имеют усиления по мощности
- часто необходима предустановка (предзаряд) перед началом работы
- деградация выходного сигнала

? Быстродействие ---- синхронизация

БиКМОП – инвертор (BiCMOS)



Технология изготовления ИС с использованием БТ и КМОПТ на одном кристалле. Логические элементы выполнены по КМОП-технологии, а выходные каскады - на биполярных элементах.

Достоинства:

БТ – быстродействие, нагрузочная способность, КМОП – потребляемая мощность

Недостатки:

Сложность изготовления, стоимость

Зарядка и разрядка в $\beta_N + 1$ раз быстрее, чем в классическом КМОП

$$I_{зар} = I_{Э3} = (\beta_N + 1)I_{Б3} = (\beta_N + 1)I_{C2}$$



$$I_{раз} = I_{C1} + I_{К4} = I_{Б4} + I_{К4} = (\beta_N + 1)I_{Б4} = (\beta_N + 1)I_{C1}$$

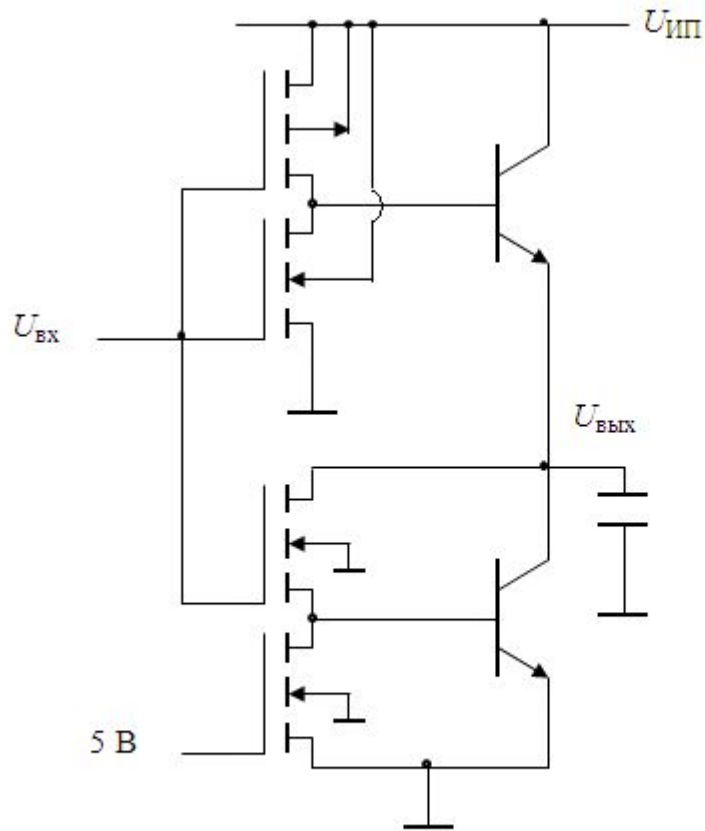
$$U_{ВЫХ}^1 = U_{ИП} - U_{БЭЗ} \sim 4 \text{ В (при } U_{п}=5\text{В)}$$

$$U_{ВЫХ}^0 \sim 0.2 - 0.4 \text{ В}$$

$\beta_N \sim 40-50$ – латеральные БТ

Пренебрегаем малым сопротивлением открытого канала МОПТ

Модификация БиКМОП-схемы (BiCMOS)

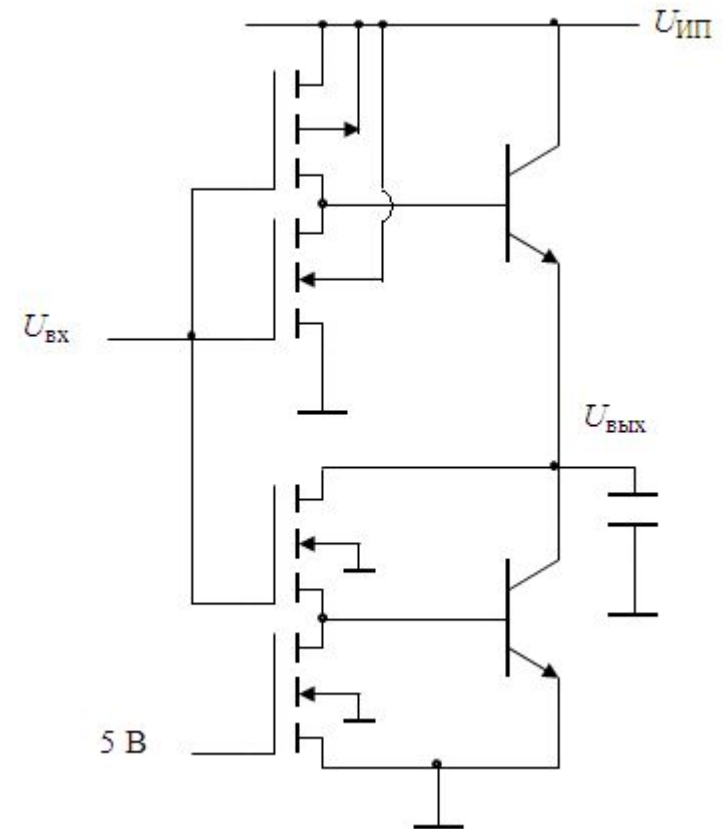
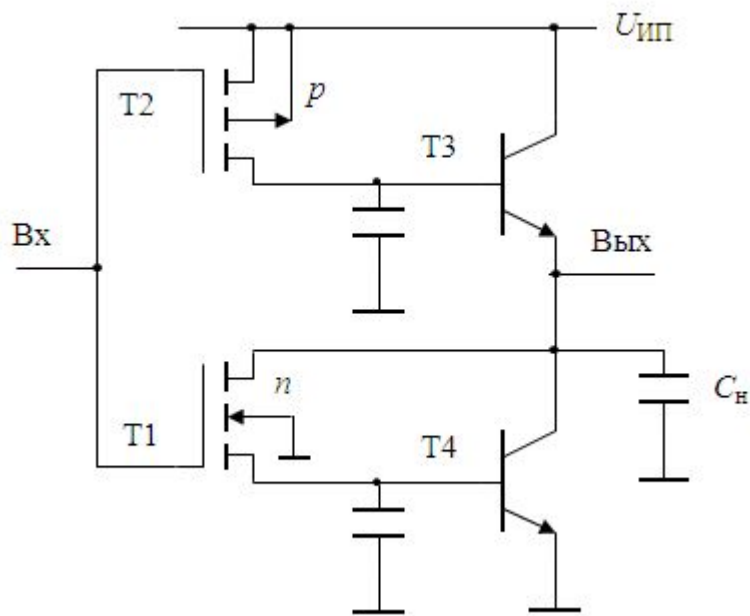


БиКМОП-схемы используют как буферные каскады при работе на большие емкостные нагрузки (до 100 пФ)

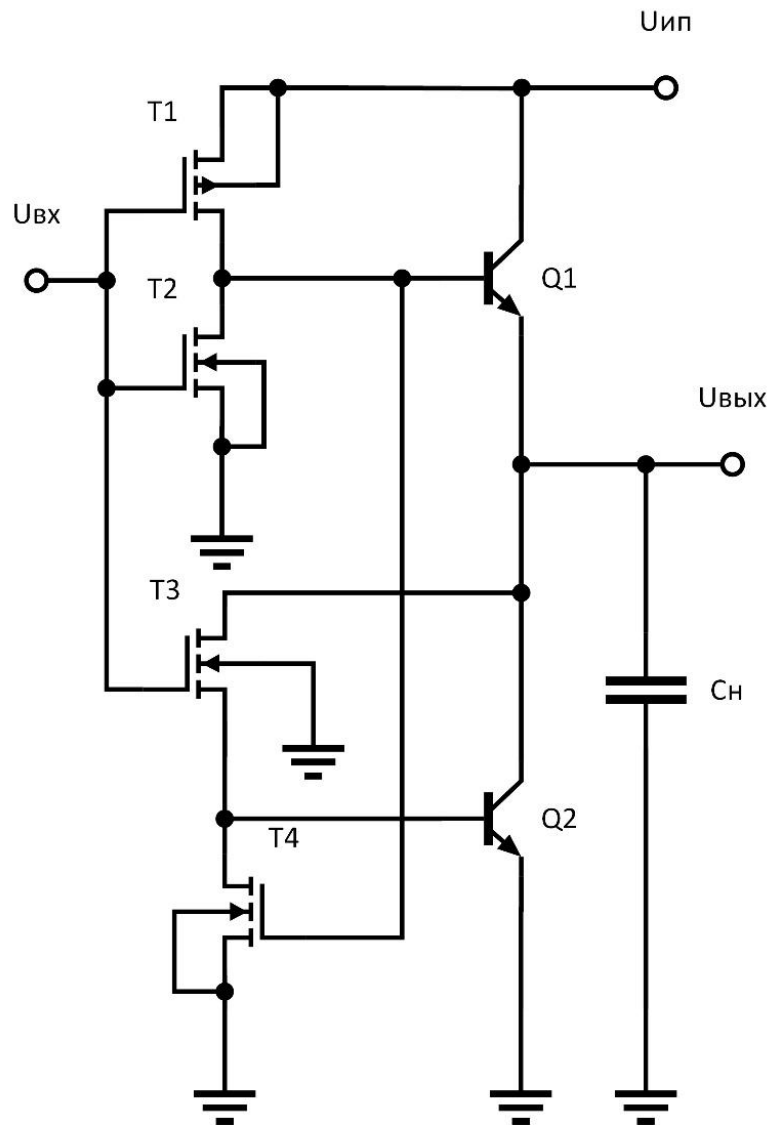
БиКМОП-схемы не могут использоваться при $V_{dd} < 1.8V$ (т.к. БТ имеют фиксированное напряжение включения). Пороговые напряжения КМОП-схем можно уменьшать до 0.3V при комнатной температуре

Один из оптимальных вариантов БиКМОП-схемы

В чем преимущество схемы справа?

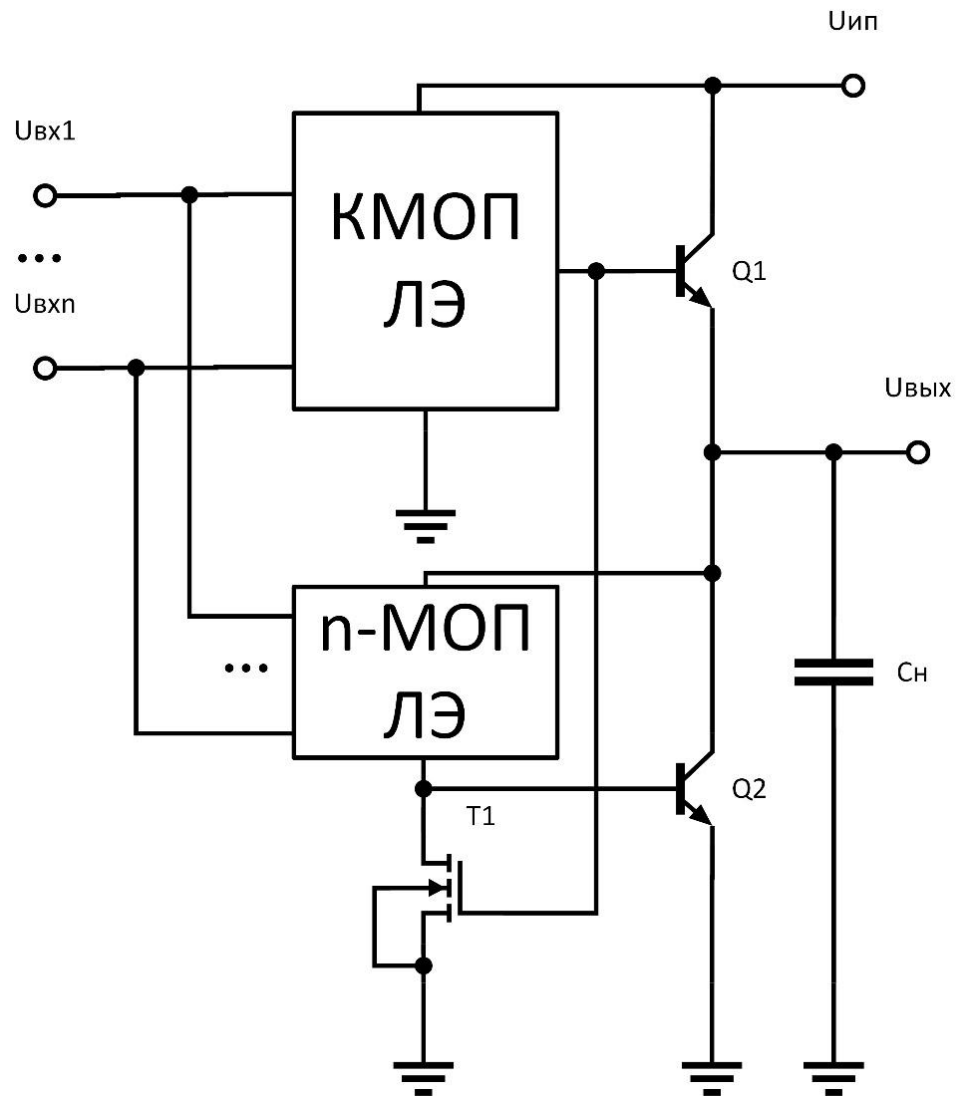


Другая модификация БиКМОП-схемы

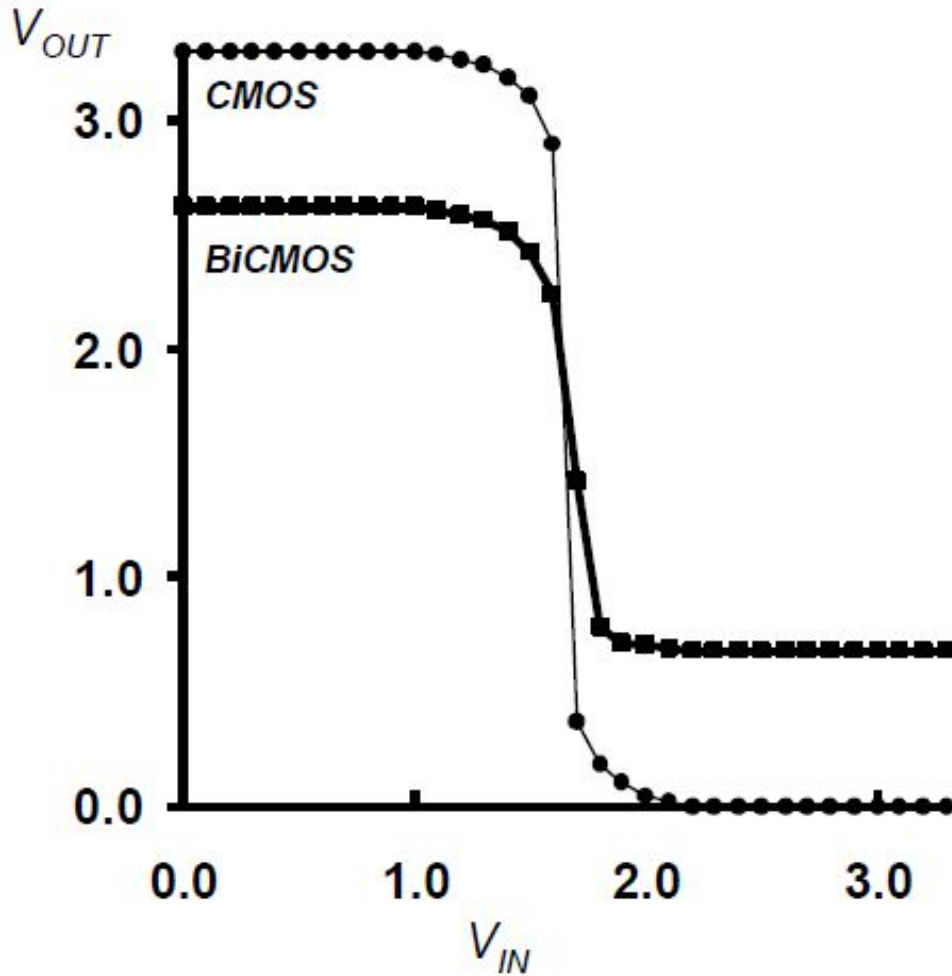


T1, T2 – инвертор в КМОП-базисе
T3 – n-канальная часть инвертора
в КМОП-базисе

Принцип построения БиКМОП- вентилей



Сравнение передаточных характеристик КМОП и БиКМОП



$$V_{DD} = 3.3V$$

$$K = 40 \mu A / V^2 \quad V_T = 1V$$

$$\beta_F = 50 \quad V_{BEA} = 0.7V$$

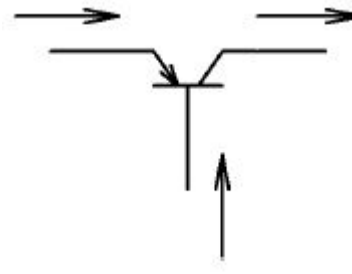
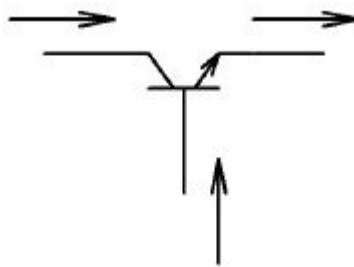
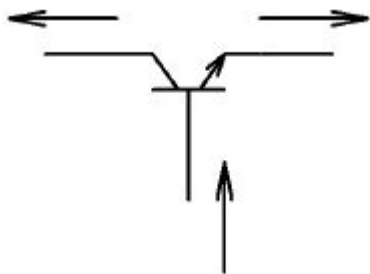
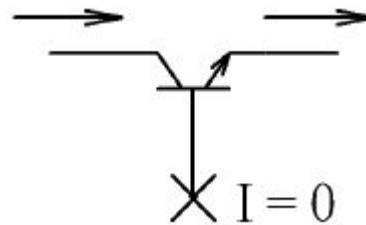
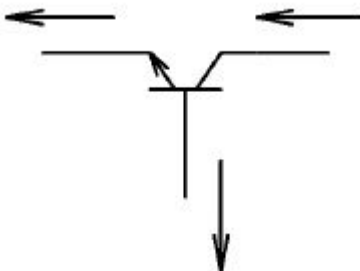
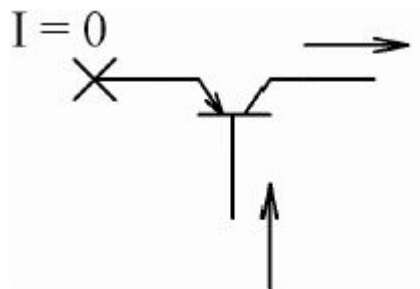
Логический перепад

КМОП: $V_{DD} = 3.3V$

БиКМОП: $V_{DD} - 2V_{BEA} = 1.9V$

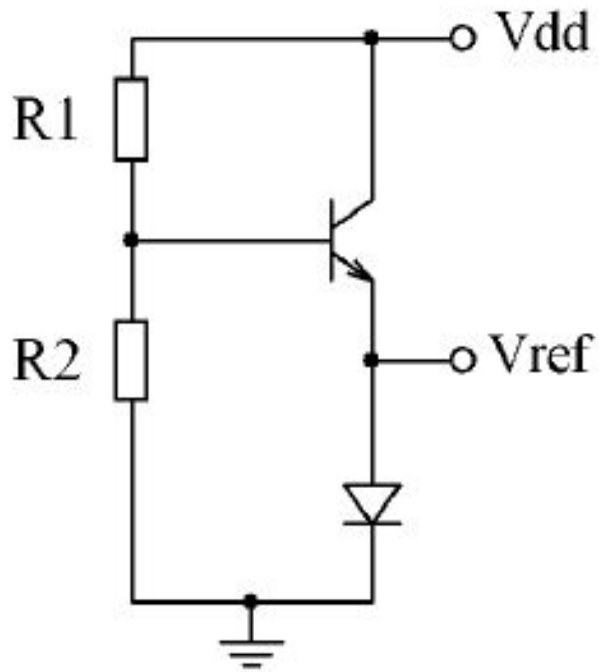
Подготовка к КР №1

1



Подготовка к КР №1

2



Дано:

R_1 , R_2 , V_{dd} , β_N , $U_{БЭ}$

Найти:

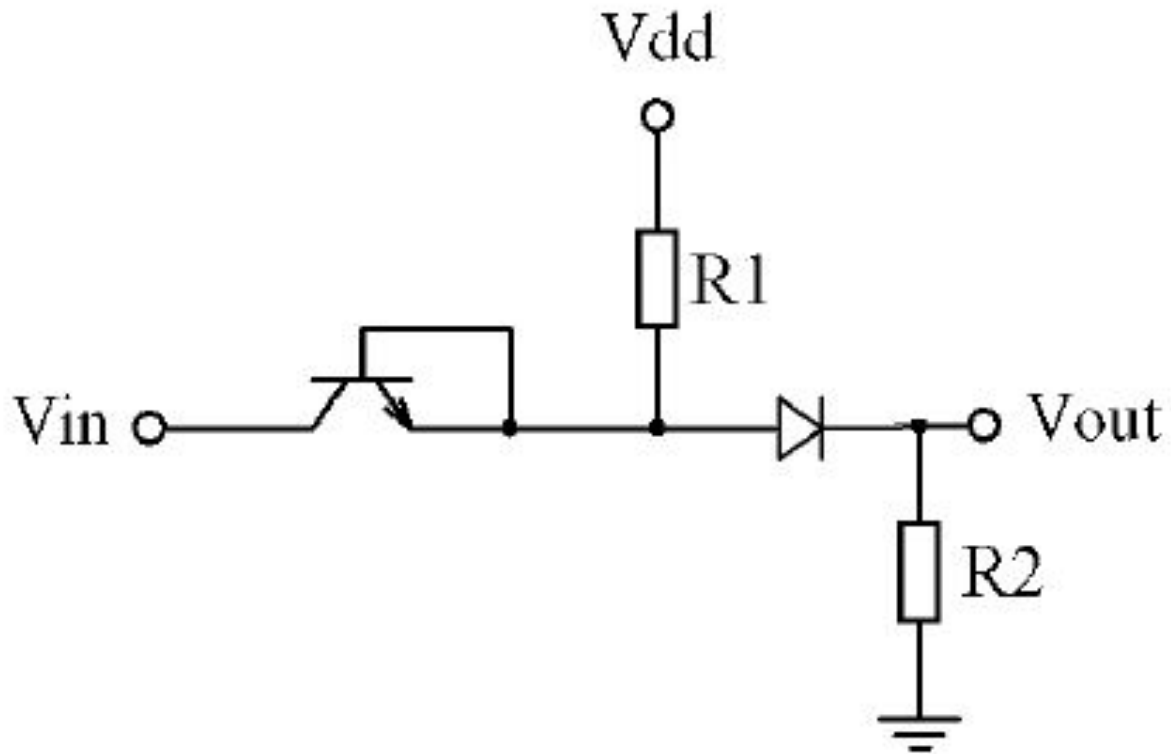
$V_{ref} = ?$

Подготовка к КР №1

3

Построить зависимость

$$V_{OUT} = f(V_{IN})$$



Подготовка к КР №1

4

ТТЛ с простым и сложным выходным каскадом, ТТЛШ.

Логическая функция.

Передающая характеристика.

Что влияет на логические уровни.

Подготовка к КР №1

5

Упростить логическую функцию (4-х входовую) с помощью карты Карно.

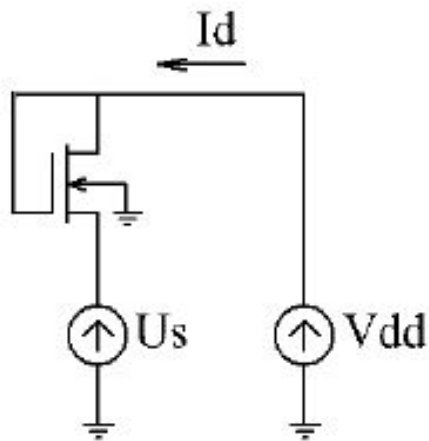
Подготовка к КР №1

6

Определить логическую функцию схемы на nМОП-транзисторах с линейной нагрузкой. Рассчитать лучший и худший случай по эквивалентной крутизне.

Подготовка к КР №1

7



Дано:

$$U_{\text{пор}} > 0$$

Построить график ВАХ $I_d = f(U_s)$ в диапазоне изменения переменной от 0 до V_{dd} .

Определить граничные и характерные точки.