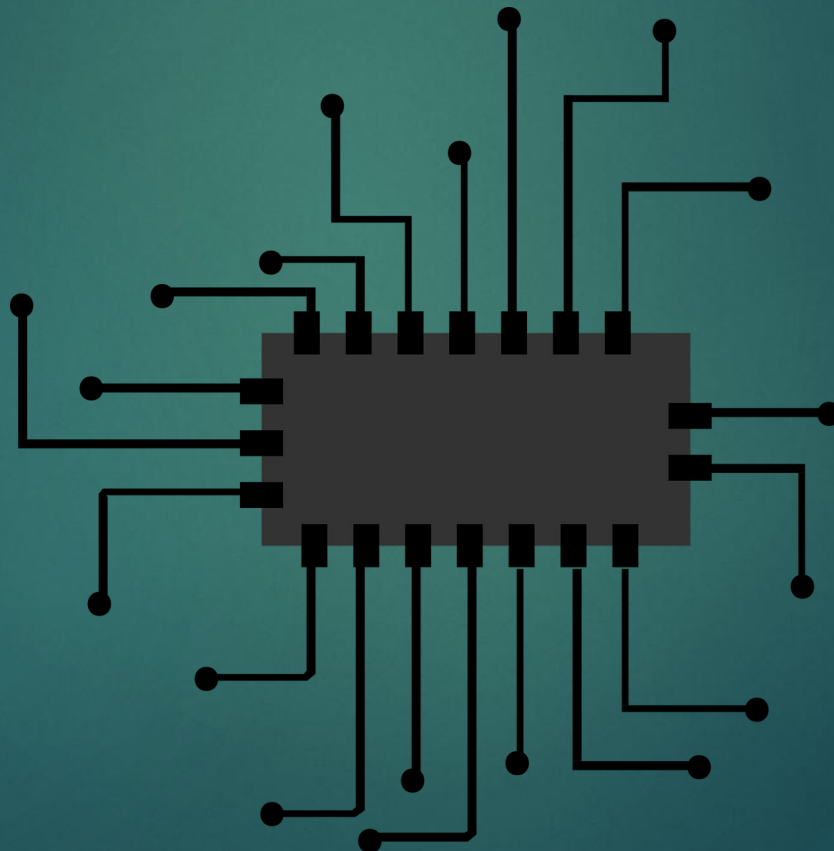


Базовые характеристики микроконтроллеров семейства F2803x Piccolo

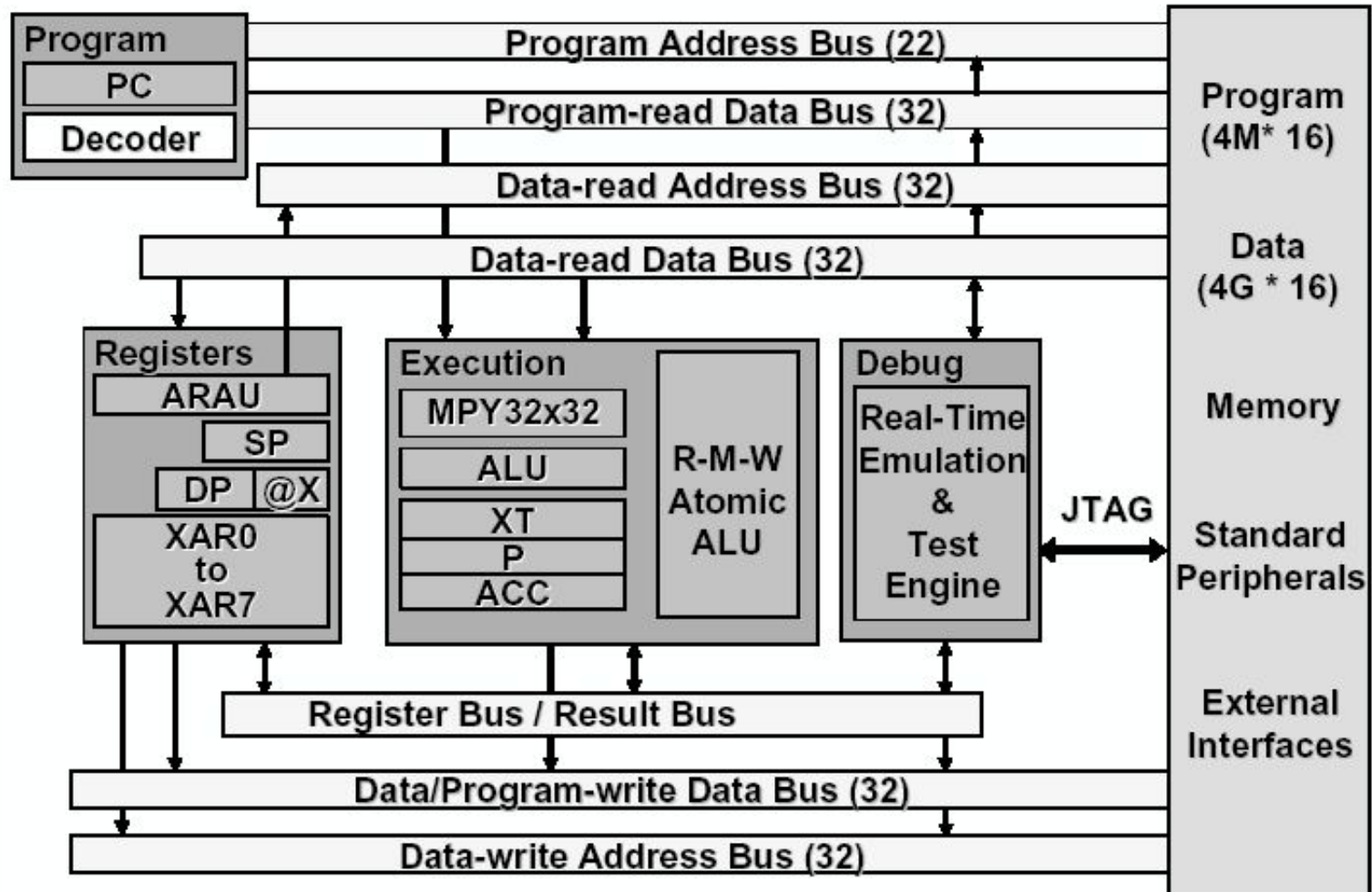


Архитектура микроконтроллеров Motor Control TMS320F28xxx. Базовые возможности

1. Единая архитектура всех микроконтроллеров серии Motor Control
2. Блок-схема микроконтроллера
3. Блок схема ядра центрального процессора
4. Многошинная модифицированная Гарвардская архитектура
5. Атомарные операции – Чтение-Модификация-Запись
6. Встроенная память. Карта памяти. Типы памяти. Защита памяти
7. Конвейер команд. Защита конвейера
8. Центральное процессорное устройство. Вспомогательное АЛУ
9. Аппаратные умножители и сдвиговые регистры. Попутные операции в АЛУ
10. Регистры общего назначения
11. Регистры состояния процессора. Флаги результатов операций.
12. Базовые способы адресации, примеры команд.
13. Режимы работы микроконтроллера
14. Эффективная система прерываний
15. Операции при сбросе процессора и подаче питания

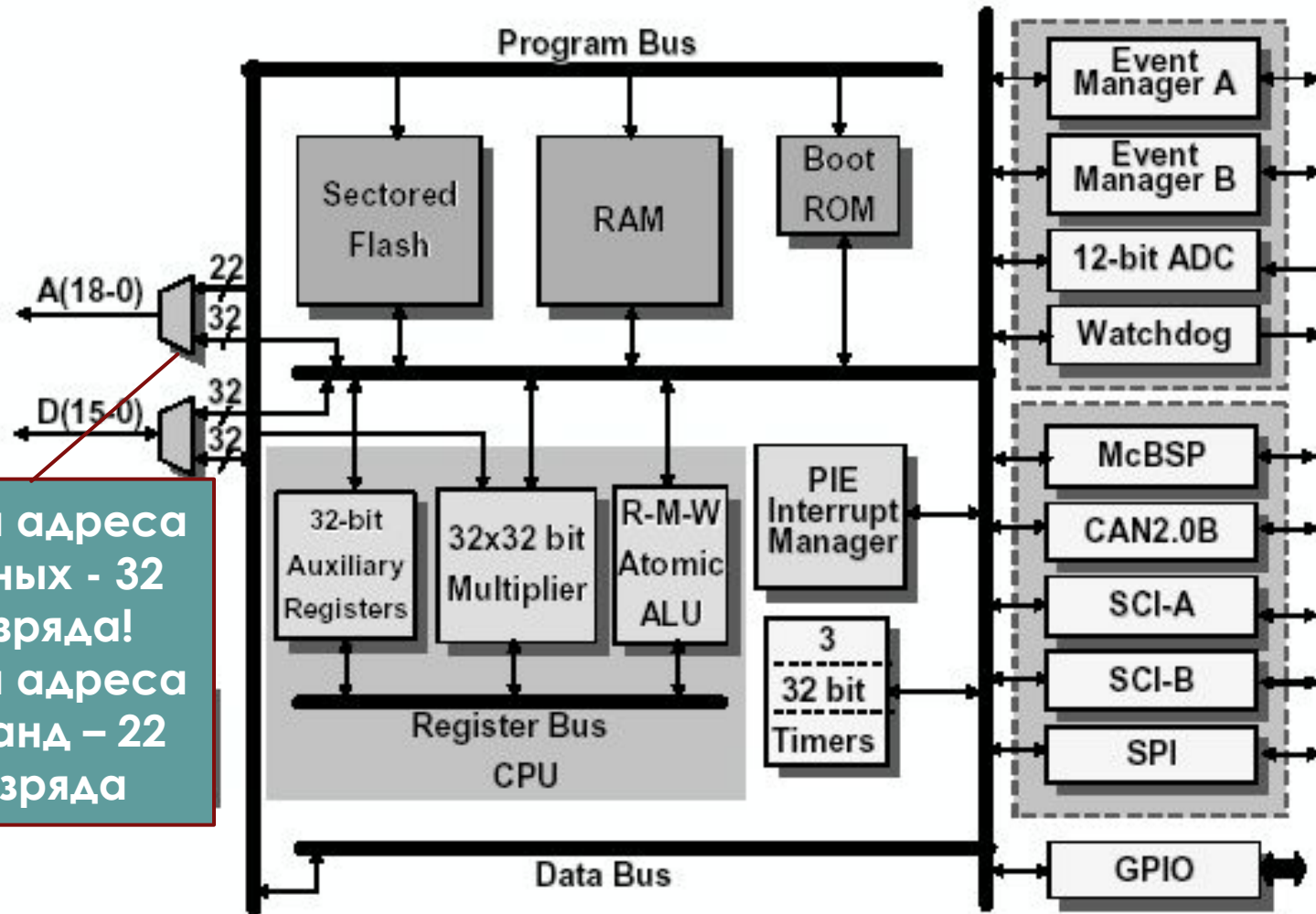
Модифицированная Гарвардская архитектура

C28x Internal Bus Structure



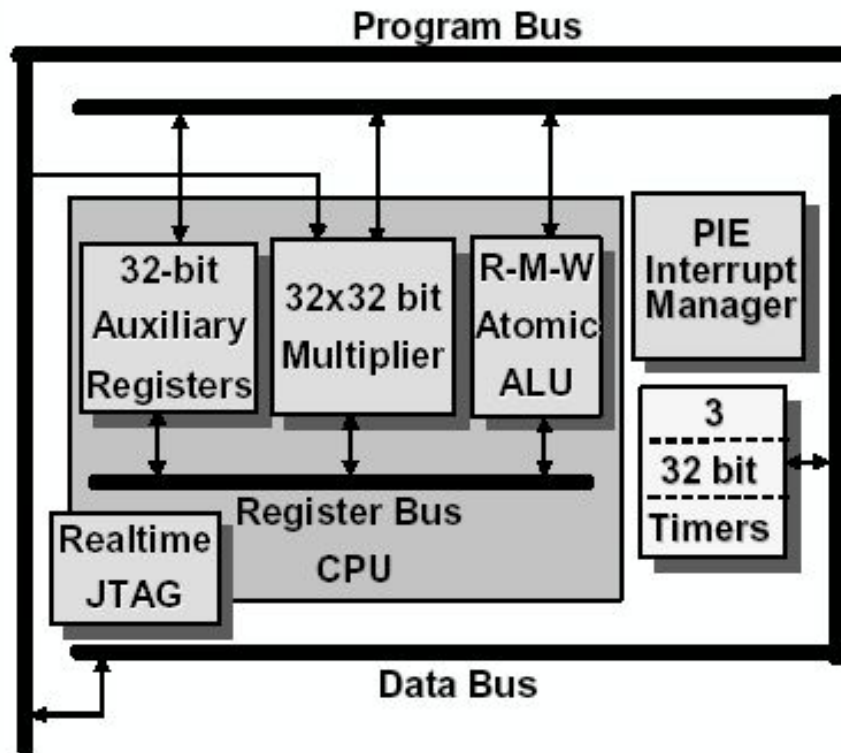
Блок схема C28x

C28x Block Diagram



Шина адреса
данных - 32
разряда!
Шина адреса
команд - 22
разряда

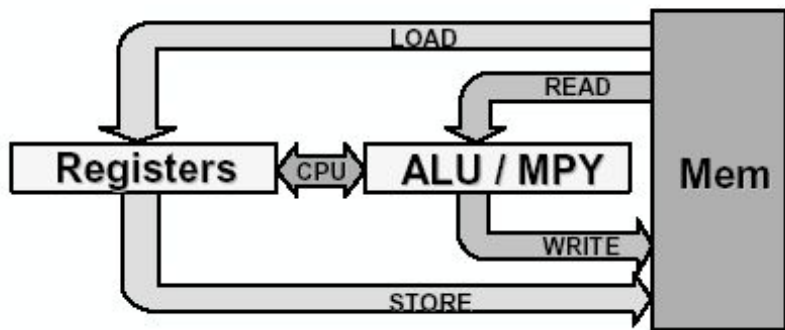
C28x CPU



- Поддержка 16-и и 32-х разрядных операций с фиксированной точкой
- Операции умножения с накоплением 32×32 и 16×16 (MAC)
- Сдвоенное умножение с накоплением 16×16 (DMAC)
- Деление по модулю $64/32$ и $32/32$
- Операции Чтение-Модификация-Запись
- Отладка в реальном времени.
- Совместимость по коду с TMS 24x

Атомарные операции чтения/модификации/записи

C28x Atomic Read/Modify/Write



◆ Atomic Instructions Benefits:

- Simpler programming
- Smaller, faster code
- Uninterruptible (Atomic)
- More efficient compiler

Standard Load/Store

```
DINT
MOV    AL, *XAR2
AND    AL, #1234h
MOV    *XAR2, AL
EINT
```

6 words / 6 cycles

Atomic Read/Modify/Write

```
AND    *XAR2, #1234h
```

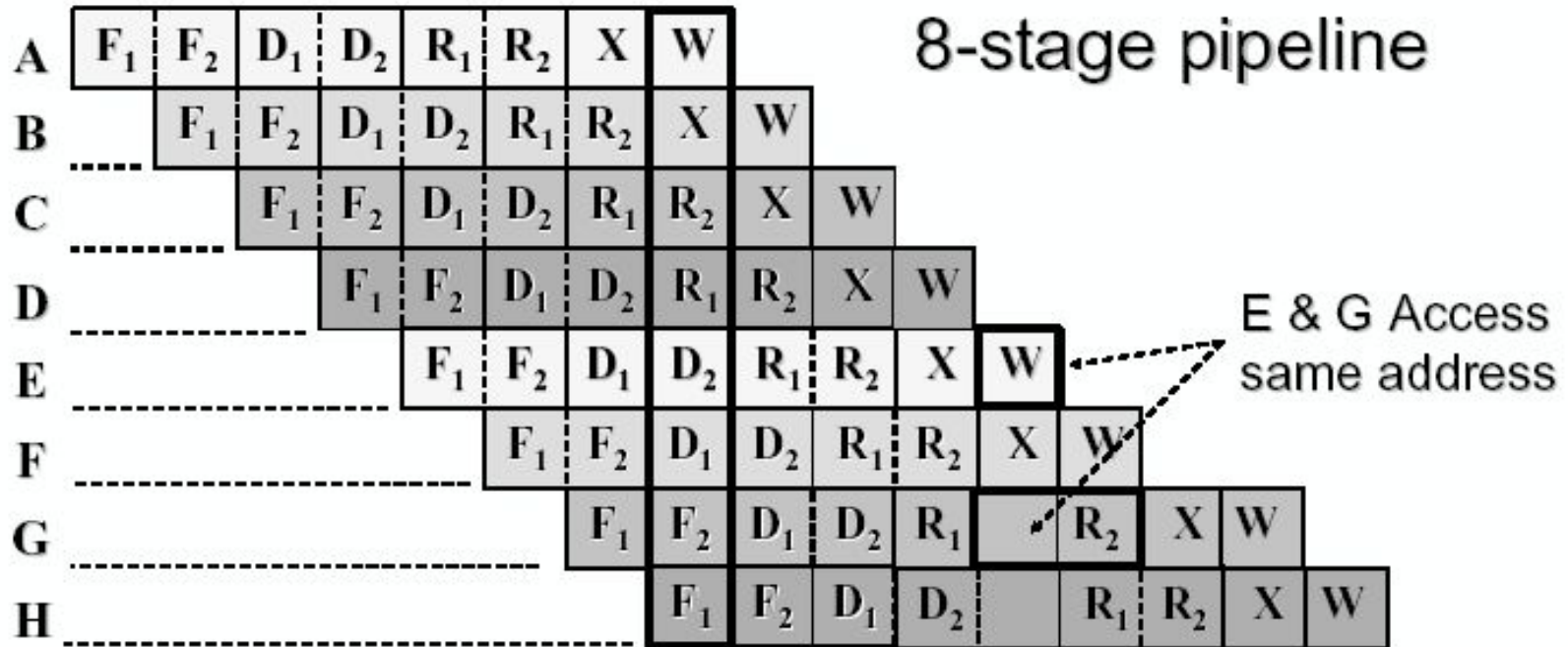
2 words / 1 cycles

Преимущества:

- Упрощение программирования
- Уменьшение размера программного кода
- Непрерываемость команды (атомарность)
- Более эффективное компилирование

8-уровневый конвейер команд

C28x Pipeline



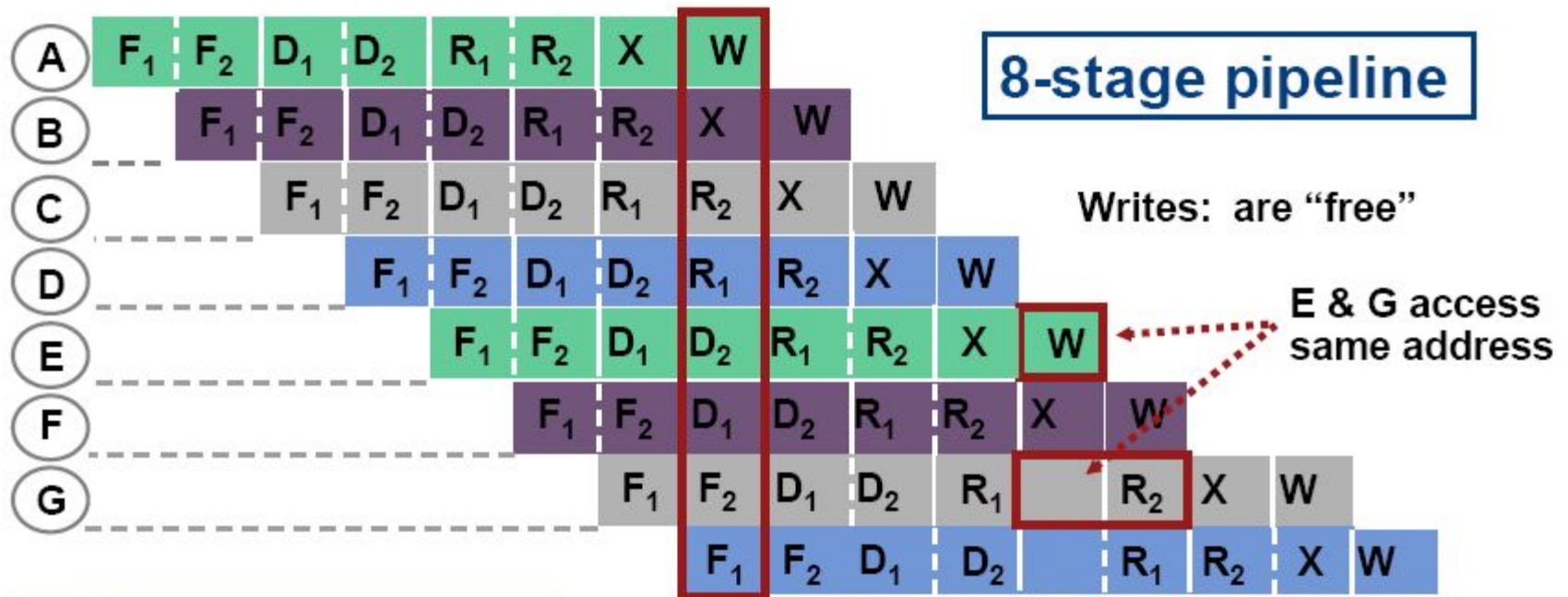
F1: Выдача адреса команды
F2: Считывание опкода
D1: Декодирование команды
D2: Расчет адреса операнда
R1: Выдача адреса операнда
R2: Получение операнда
X: Выполнение операции в ЦПУ
W: Сохранение результата в памяти

Защищенный конвейер:

- Если запись результата производится по адресу операнда-источника, конвейер выполняет задержку на такт – программист может не беспокоиться

8-уровневый конвейер команд

C28x™: Protected Pipeline



- Все операции выполняются в строгой последовательности – так, как запрограммировано
- Конвейер обеспечивает автоматическое управление шинами процессора для доступа к кодам операций и данным
- Внешний наблюдатель видит, что каждая команда выполняется за один цикл, как в RISC-процессорах

Регистры ЦПУ

Register	Size	Description	Value After Reset
DP	16 bits	Data-page pointer	0x0000
IFR	16 bits	Interrupt flag register	0x0000
IER	16 bits	Interrupt enable register	0x0000 (INT1 to INT14, DLOGINT, RTOSINT disabled)
DBGIER	16 bits	Debug interrupt enable register	0x0000 (INT1 to INT14, DLOGINT, RTOSINT disabled)
P	32 bits	Product register	0x00000000
PH	16 bits	High half of P	0x0000
PL	16 bits	Low half of P	0x0000
PC	22 bits	Program counter	0x3F FFC0
RPC	22 bits	Return program counter	0x00000000
SP	16 bits	Stack pointer	0x0400
ST0	16 bits	Status register 0	0x0000
ST1	16 bits	Status register 1	0x080B†
XT	32 bits	Multiplicand register	0x00000000
T	16 bits	High half of XT	0x0000
TL	16 bits	Low half of XT	0x0000

Аккумулятор, регистры, указатели

Register	Size	Description	Value After Reset
ACC	32 bits	Accumulator	0x00000000
AH	16 bits	High half of ACC	0x0000
AL	16 bits	Low half of ACC	0x0000
XAR0	16 bits	Auxiliary register 0	0x00000000
XAR1	32 bits	Auxiliary register 1	0x00000000
XAR2	32 bits	Auxiliary register 2	0x00000000
XAR3	32 bits	Auxiliary register 3	0x00000000
XAR4	32 bits	Auxiliary register 4	0x00000000
XAR5	32 bits	Auxiliary register 5	0x00000000
XAR6	32 bits	Auxiliary register 6	0x00000000
XAR7	32 bits	Auxiliary register 7	0x00000000
AR0	16 bits	Low half of XAR0	0x0000
AR1	16 bits	Low half of XAR1	0x0000

32 бита!

Карта памяти F28035

Data Memory	Program memory
M0SARAM	
M1SARAM	
Peripheral Frame 0	
PIE Vector - RAM	
Peripheral Frame 0	
CLA Registers	
CLA-to-CPU MSG RAM	
CPU-to-CLA MSG RAM	
Peripheral Frame 0	
Reserved	
Peripheral Frames	
L0 SARAM (2K x 16)	
L1 DPSARAM (1K x 16)	
L2 DPSARAM (1K x 16)	
L3 DPSARAM (4K x 16)	
Reserved	
OTP (1K x 16)	
Reserved	
Calibration Data	
Get_mode function	
Reserved	
PARTID	
Calibration Data	
Reserved	
FLASH (64K x 16)	
128-Bit Password	
L0 SARAM (2K x 16)	
Reserved	
Boot ROM (8K x 16)	
Vectors	

Основные способы адресации 28xx



Режим прямой адресации – Direct Addressing Mode

Режим стековой адресации – Stack Addressing Mode

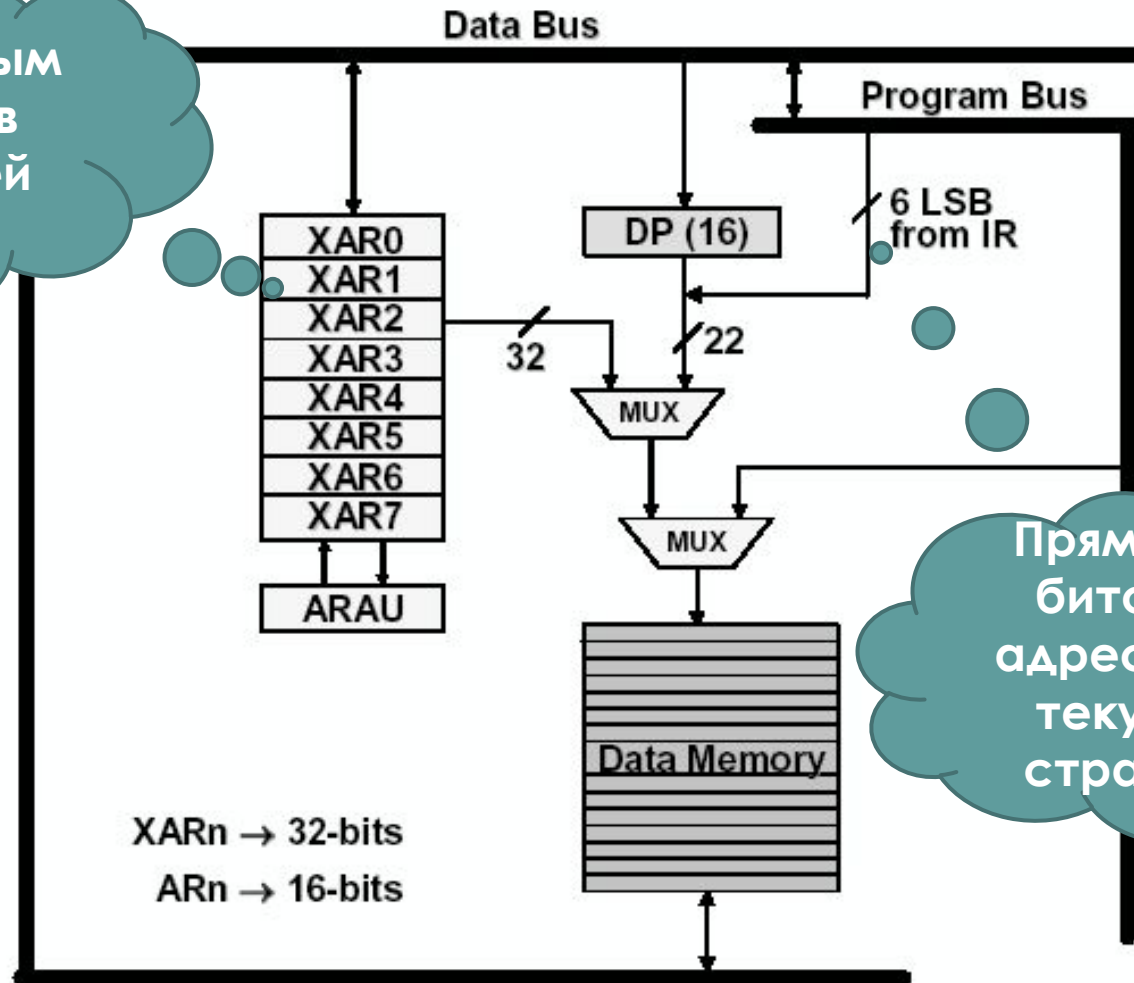
Режим косвенной адресации – Indirect Addressing Mode

Режим регистровой адресации – Register Addressing Mode

Способы адресации памяти данных

C28x XARn, DP and Memory

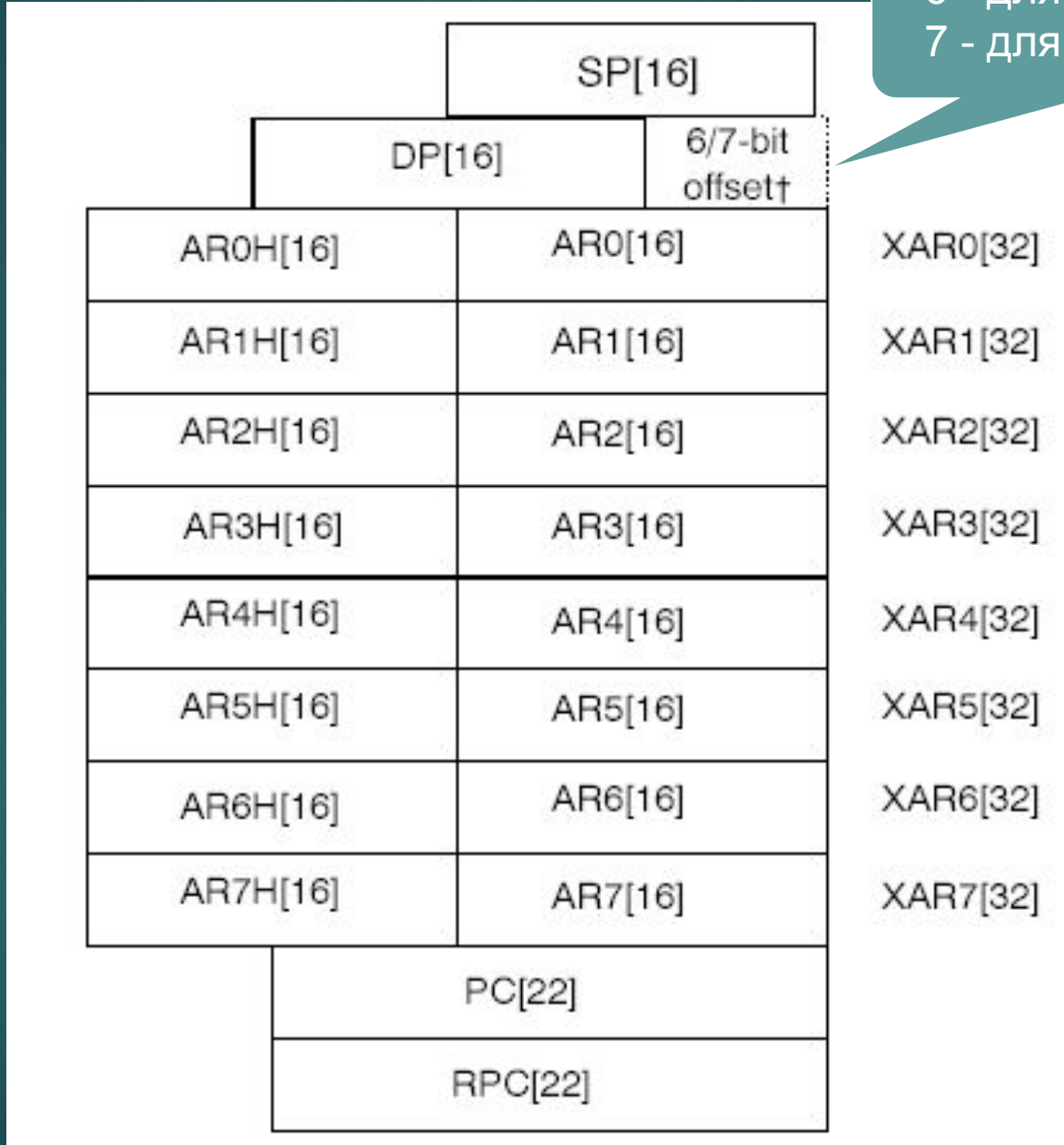
Содержимым регистров указателей XARn



Прямой 6-битовым адресом на текущей странице

Регистры указатели

6 - для режима 28xx
7 - для режима 24xx



Памяти данных

Памяти программ

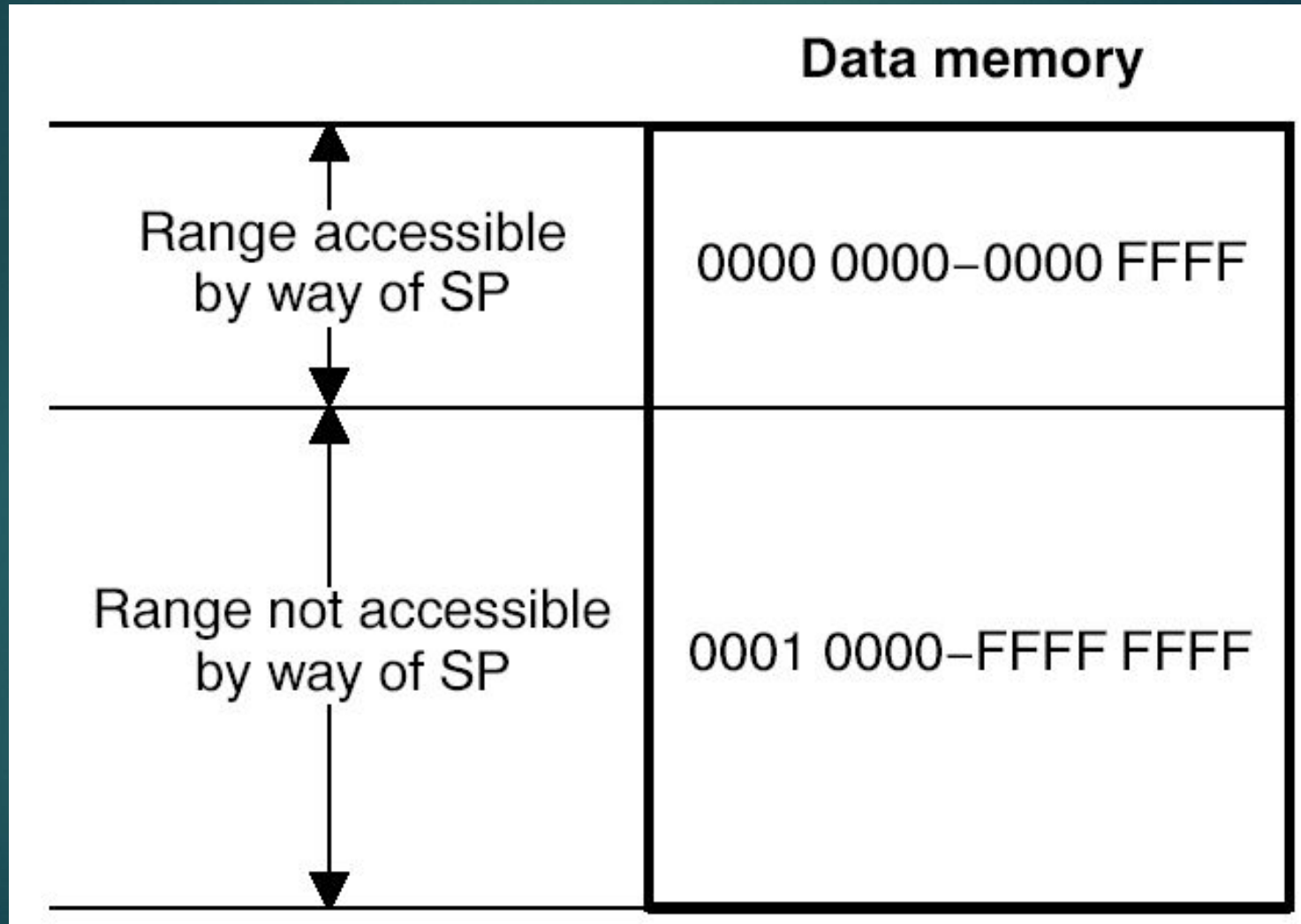
Страничная адресация памяти данных



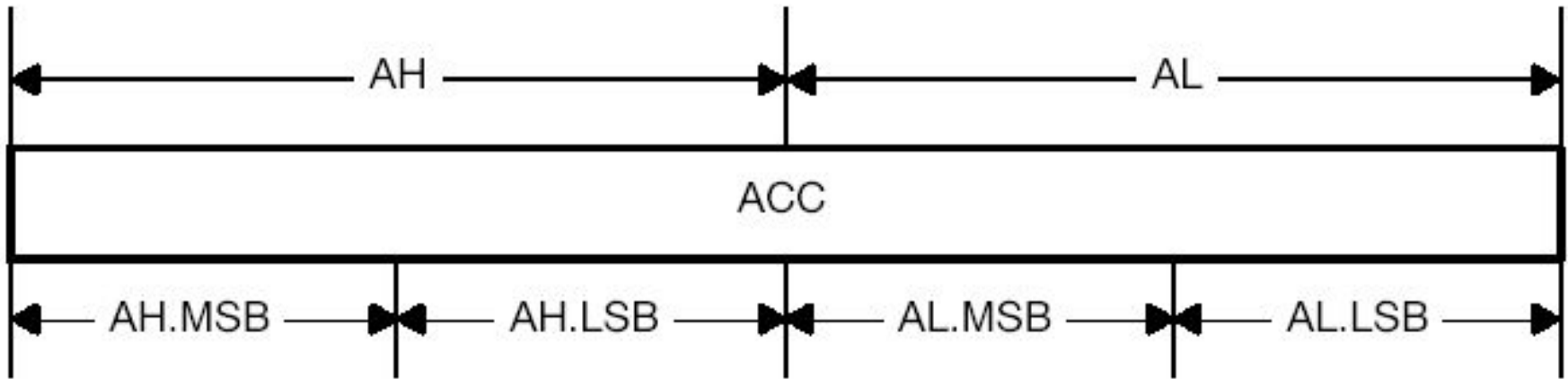
Data page	Offset	Data memory
00 0000 0000 0000 00 ⋮	00 0000 ⋮	Page 0: 0000 0000–0000 003F
00 0000 0000 0000 00 ⋮	11 1111 ⋮	Page 1: 0000 0040–0000 007F
00 0000 0000 0000 01 ⋮	00 0000 ⋮	Page 2: 0000 0080–0000 00BF
00 0000 0000 0000 01 ⋮	11 1111 ⋮	⋮
00 0000 0000 0000 10 ⋮	00 0000 ⋮	⋮
00 0000 0000 0000 10 ⋮	11 1111 ⋮	⋮
⋮	⋮	⋮
⋮	⋮	⋮
⋮	⋮	⋮
⋮	⋮	⋮
⋮	⋮	⋮
11 1111 1111 1111 11 ⋮	00 0000 ⋮	Page 65 535: 003F FFC0–003F FFFF
11 1111 1111 1111 11	11 1111	

Прямая адресация
памяти данных
свыше 4 М слов
невозможна!

Область памяти данных, доступная с помощью стековой адресации



Акумулятор



AH = ACC (31:16)

AH.MSB = ACC (31:24)

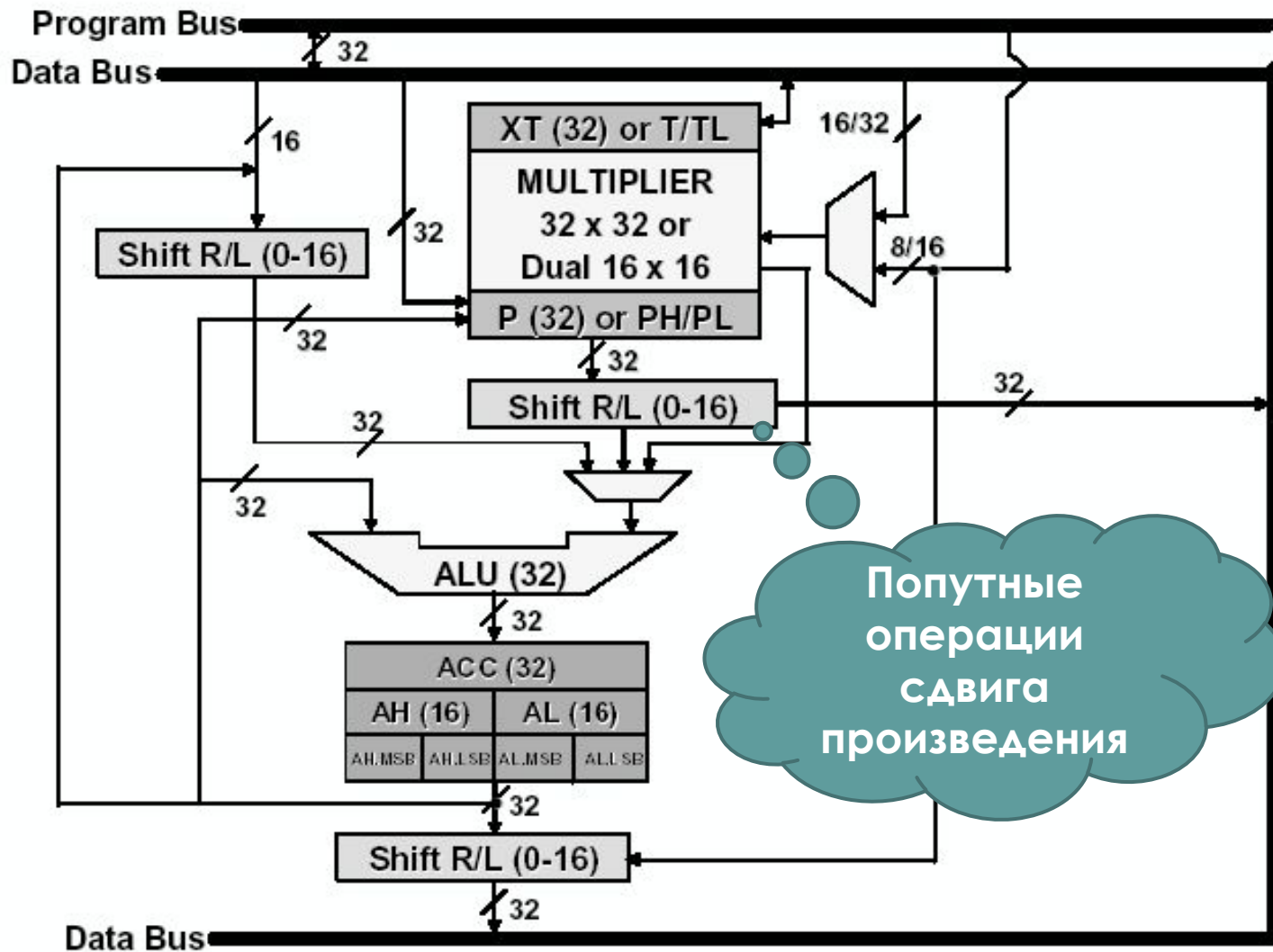
AH.LSB = ACC (23:16)

AL = ACC (15:0)

AL.MSB = ACC (15:8)

AL.LSB = ACC (7:0)

C28x Multiplier and ALU / Shifters



Составляющие 32-разрядных регистров

**Обратите внимание
на исключение!**

T[16]	TL[16]	XT[32]
PH[16]	PL[16]	P[32]
AH[16]	AL[16]	ACC[32]

Флаги текущего состояния аккумулятора

- Overflow mode bit (OVM)
- Sign-extension mode bit (SXM)
- Test/control flag bit (TC)
- Carry bit (C)
- Zero flag bit (Z)
- Negative flag bit (N)
- Latched overflow flag bit (V)
- Overflow counter bits (OVC)

- Режима переполнения (OVM)
- Режима расширения знака (SXM)
- Тестирования/управления (TC)
- Переноса (C)
- Нуля (Z)
- Отрицательного результата (N)
- «Защелкиваемого» переполнения (V)
- Биты счетчика числа переполнений (OVC)

C28x Fast Interrupt Response Manager

- 96 векторов периферийных прерываний
- Полностью аппаратный выбор вектора прерывания
- Вектора прерываний в ОЗУ
- Автоматическое сохранение контекста

Auto Context Save	
T	ST0
AH	AL
PH	PL
AR1 (L)	AR0 (L)
DP	ST1
DBSTAT	IER
PC(msw)	PC(lsw)



Бит разрешения
маскируемых
прерываний

12 линий запросов
прерываний
центрального
процессора

Регистры
флагов ждущих
прерываний,
разрешения
прерываний

Сброс процессора Вызов загрузчика

Reset – Bootloader

Reset
OBJMODE=0 AMODE=0
ENPIE=0 VMAP=1

XMPNMC=0
(microcomputer mode)
Reset vector fetched
from boot ROM
0x3F FFC0

Bootloader sets
OBJMODE = 1
AMODE = 0
Boot determined by
state of GPIO pins

*Execution
Entry Point*
H0 SARAM

Загрузчик
АВТОМАТИЧЕСКИ
устанавливает
режим работы
C28x

- Выбор типа загрузчика определяется состоянием конфигурационных линий ввода/вывода.
- Среди опций – выполнение программы с начального адреса банка H0 SARAM