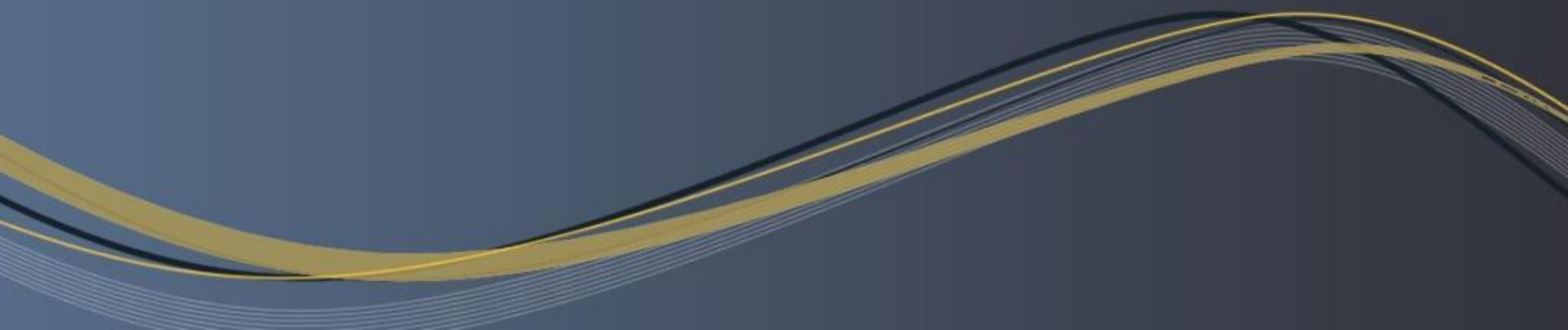


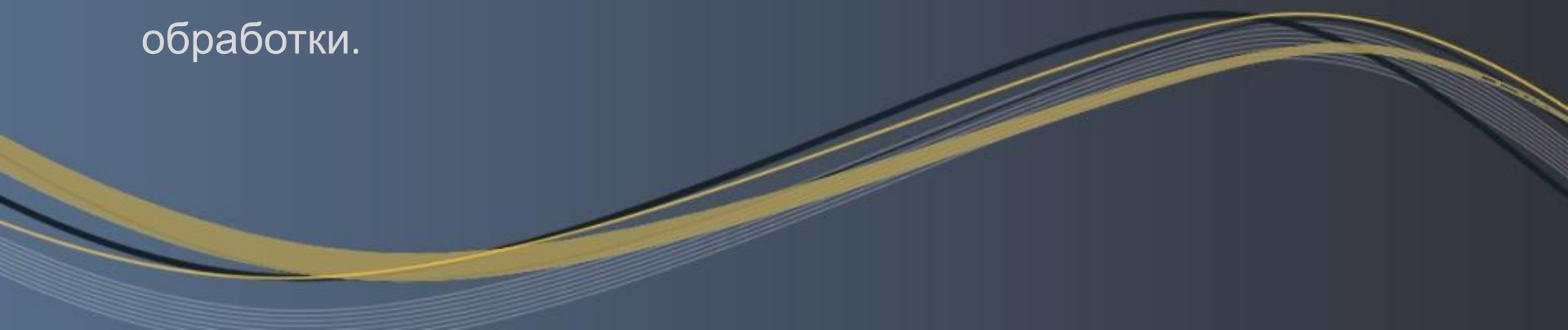
Параллельные векторные процессоры (PVP) и векторно-конвейерные суперкомпьютеры



Область применения векторно-конвейерных ВС

Векторно-конвейерные ВС применяются при решении задач моделирования реальных процессов и объектов, для которых характерна обработка **больших регулярных массивов чисел в форме с плавающей запятой**. Такие массивы представляются матрицами и векторами, а алгоритмы их обработки описываются в терминах матричных операций.

Для обработки массивов требуются вычислительные средства, позволяющие **с помощью единой команды** производить действие сразу над всеми элементами массивов - средства векторной обработки.



Понятие вектора и размещение данных в памяти

Под вектором понимается **одномерный массив однотипных данных** (обычно в форме с плавающей запятой), регулярным образом размещенных в памяти ВС. Если обработке подвергаются многомерные массивы, их также рассматривают как векторы. Пусть имеется массив данных **A**, представляющий собой прямоугольную матрицу размерности 4x5.

a_{11}	a_{12}	a_{13}	a_{14}	a_{15}
a_{21}	a_{22}	a_{23}	a_{24}	a_{24}
a_{31}	a_{32}	a_{33}	a_{34}	a_{35}
a_{41}	a_{42}	a_{43}	a_{44}	a_{45}

При размещении матрицы в памяти все ее элементы заносятся в ячейки с последовательными адресами, причем данные могут быть записаны **строка за строкой** или **столбец за столбцом**. С учетом такого размещения многомерных массивов в памяти вполне допустимо рассматривать их как **векторы** и ориентировать соответствующие вычислительные средства на обработку одномерных массивов данных (векторов).

Размещение матрицы в памяти по строкам

<u>k</u>	k+1	k+2	k+3	k+4	k+5	k+6	k+7	...	k+19
a ₁₁	a ₁₂	a ₁₃	a ₁₄	a ₁₅	a ₂₁	a ₂₂	a ₂₃	...	a ₄₅

Перемещение по строке
(шаг по индексу = 1)

Перемещение по столбцам
(шаг по индексу = 5)

Размещение матрицы в памяти по столбцам

<u>k</u>	k+1	k+2	k+3	k+4	k+5	k+6	k+7	...	k+19
a ₁₁	a ₂₁	a ₃₁	a ₄₁	a ₁₂	a ₂₂	a ₃₂	a ₄₂	...	a ₄₅

Перемещение по столбцу
(шаг по индексу = 1)

Перемещение по строкам
(шаг по индексу = 4)

Векторный процессор

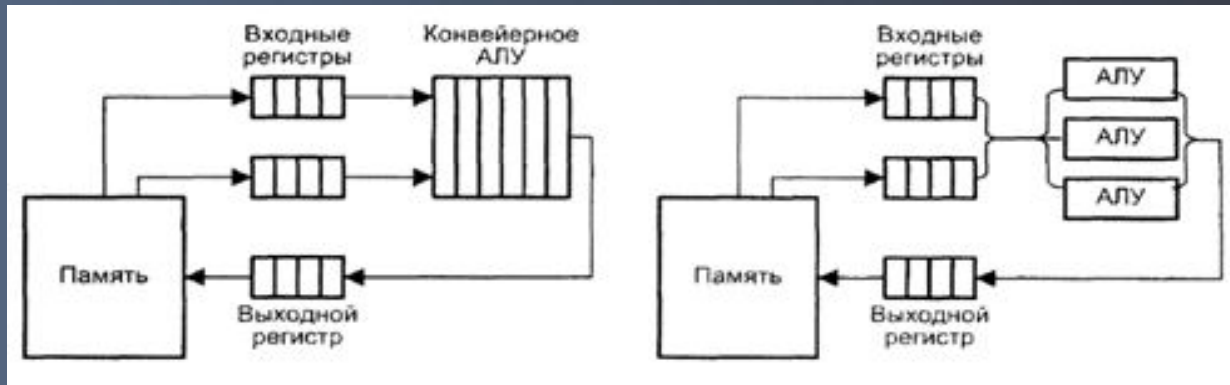
Векторный процессор — это процессор, в котором **операндами** некоторых команд могут выступать упорядоченные массивы данных — **векторы**.

Отличается от скалярных процессоров, которые могут работать только с одним операндом в единицу времени.

Абсолютное большинство процессоров являются скалярными или близкими к ним.

Рассмотрим возможные подходы к архитектуре средств векторной обработки. Наиболее распространенные из них сводятся к трем группам:

- **конвейерное АЛУ;**
- **массив АЛУ;**
- **массив процессорных элементов.**

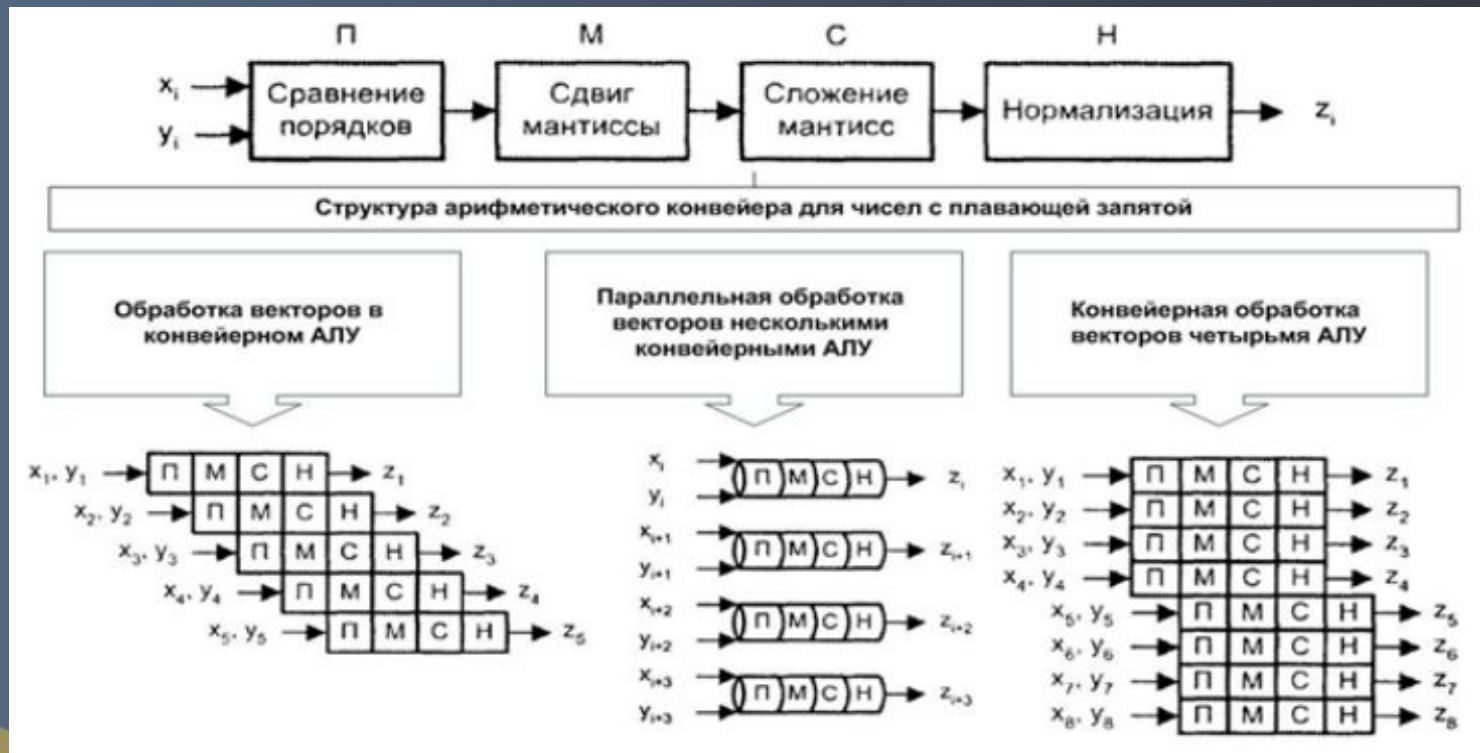


В варианте с конвейерным АЛУ (слева) обработка элементов векторов производится конвейерным АЛУ для чисел с плавающей запятой (ПЗ). Операции с числами в форме с ПЗ достаточно сложны, но поддаются разбиению на отдельные шаги. Так, сложение двух чисел может быть сведено к четырем этапам:

- сравнению порядков,
- сдвигу мантииссы меньшего из чисел,
- сложению мантиисс
- нормализации результата.

Каждый этап может быть реализован с помощью отдельной ступени конвейерного АЛУ. Очередной элемент вектора подается на вход конвейера, как только освобождается первая ступень.

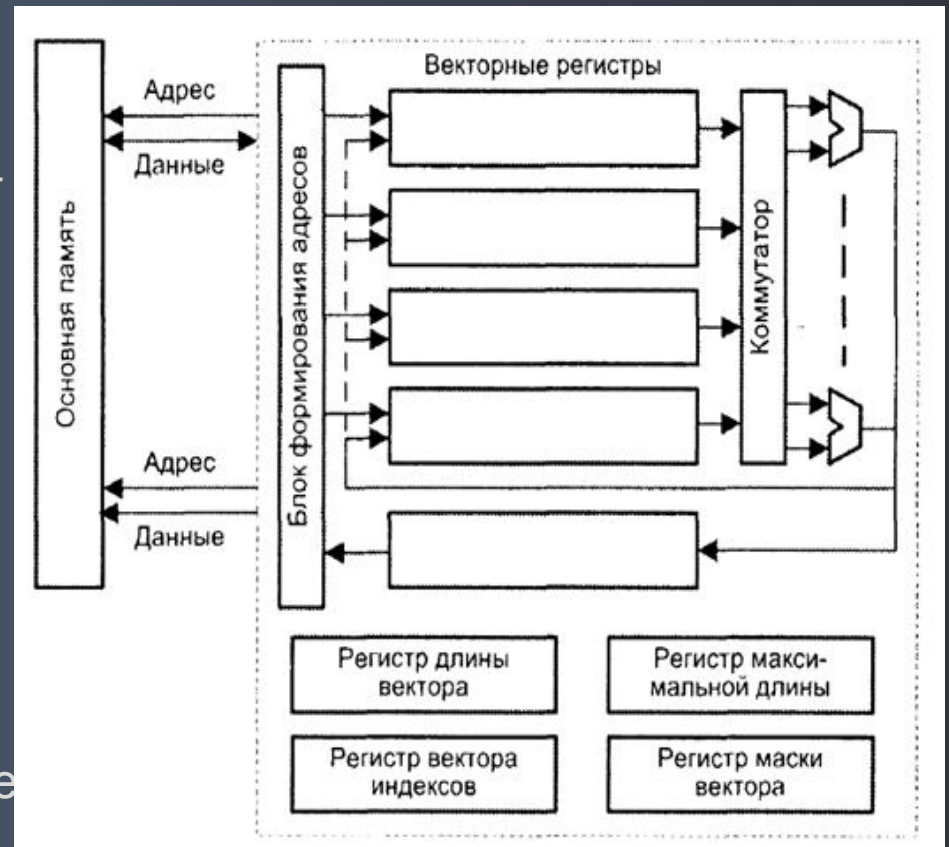
Одновременные операции над элементами векторов можно проводить и с помощью нескольких параллельно используемых АЛУ, каждое из которых отвечает за одну пару элементов.



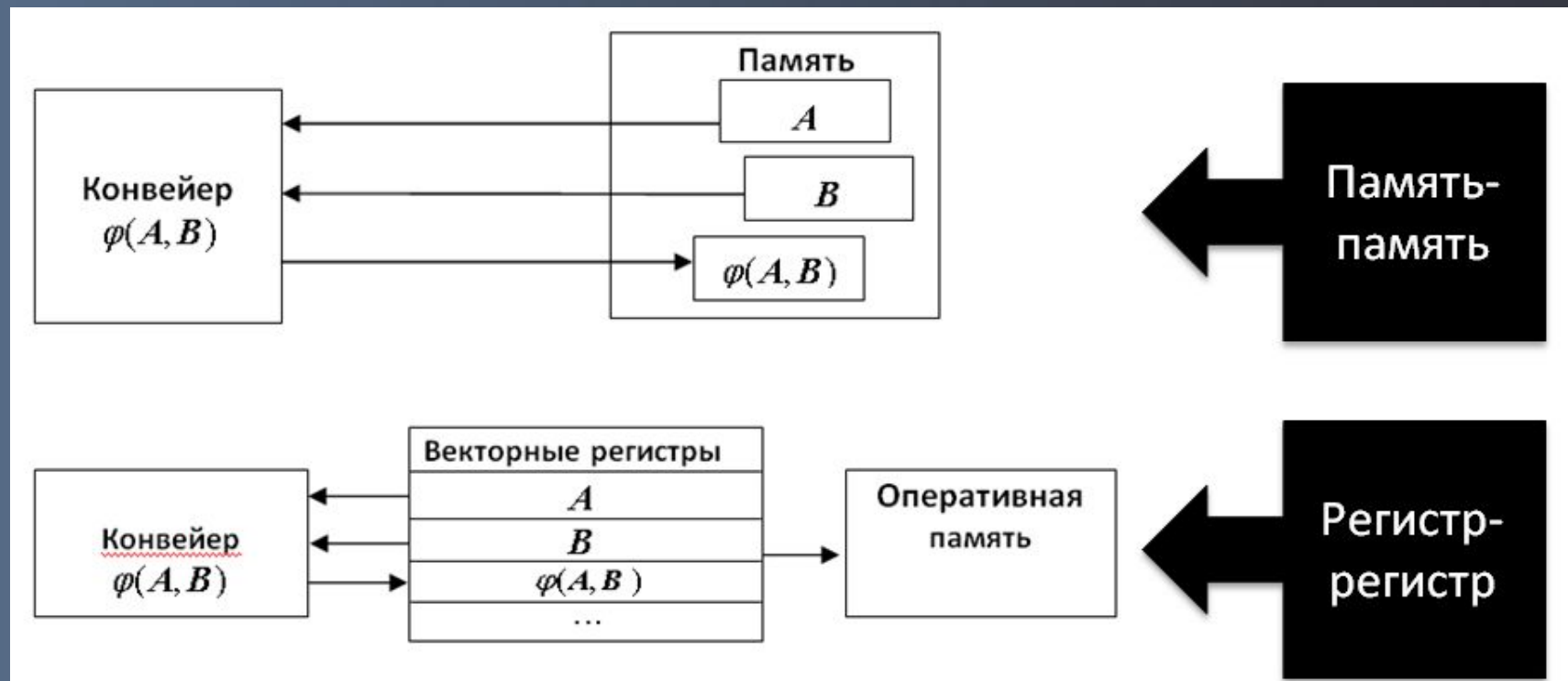
Структура векторного процессора

Векторные регистры для хранения векторов-операндов, которые представляют собой совокупность скалярных регистров, объединенных в очередь типа FIFO, способную хранить 50-100 чисел с плавающей

- **Регистр длины вектора** определяет, сколько элементов фактически содержит обрабатываемый в данный момент вектор.
- **Регистр максимальной длины вектора** определяет максимальное число элементов вектора, которое может быть одновременно обработано аппаратурой процессора.
- **Регистр маски вектора** служит для выполнения таких операций, в которых должны участвовать не все элементы векторов. В этом регистре каждому элементу вектора для выполнения операций упаковки/распаковки для получения вектора, содержащего ненулевые элементы и для обратной операции соответственно



Структуры типа «память-память» и «регистр-регистр»



Преимущество ВС с режимом «регистр-регистр» - эффективная обработка коротких векторов

Недостаток: обработка длинных векторов (векторные регистры должны загружаться сегментами несколько раз).

PVP-система

- это вычислительная система на **векторно-конвейерных процессорах**, в которых предусмотрены команды однотипной обработки векторов независимых данных, эффективно выполняющиеся на конвейерных функциональных устройствах. Обычно несколько таких процессоров **работают одновременно над общей памятью** (аналогично SMP) в рамках многопроцессорных конфигураций. **Несколько узлов могут быть объединены с помощью коммутатора** (аналогично MPP). Поскольку **передача данных** в векторном формате осуществляется **намного быстрее**, чем в скалярном (максимальная скорость может составлять 64 Гбайт/с, что на 2 порядка быстрее, чем в скалярных машинах), то проблема взаимодействия между потоками данных при распараллеливании становится несущественной. **И то, что плохо распараллеливается на скалярных машинах, хорошо распараллеливается на векторных.** Таким образом, системы PVP-архитектуры могут являться машинами общего назначения (general purpose systems). **Однако, поскольку векторные процессоры весьма дорого стоят, эти машины не могут быть**

Суперкомпьютер

Длина одновременно обрабатываемых векторов у векторных компьютеров может составлять, например, **128, 256 и более элементов**. Очевидно, что векторные процессоры должны иметь гораздо более сложную структуру и по сути дела содержать множество арифметических устройств.

Основное назначение векторных операций состоит в том, чтобы распараллелить выполнение операторов цикла, в которых в основном и сосредоточена большая часть вычислительной работы. Для этого циклы подвергаются **процедуре векторизации** с тем, чтобы их можно было реализовать с использованием векторных команд. Как правило, это **автоматически выполняют компиляторы** при подготовке исполнимого кода программы. Поэтому изначально векторно-конвейерные компьютеры не требовали никакой специальной технологии программирования, что и стало решающим фактором в их успехе на компьютерном рынке. Тем не менее при написании циклов требовалось соблюдение некоторых правил с тем, чтобы компилятор мог их эффективно векторизовать.

Исторически это были первые компьютеры, к которым в полной мере было применимо понятие "суперкомпьютер".

Примеры и ТОП-500

- линия векторно-конвейерных компьютеров CRAY: CRAY-1, CRAY SV1, CRAY X1;
- NEC SX-4/SX-5;
- серия Fujitsu VPP.

Rank	Site	Computer/Year Vendor	Cores	Rmax	Rpeak	Power
1	Oak Ridge National Laboratory United States	Jaguar – Cray XT5-HE Opteron Six Core 2.6 GHz / 2009 CRAY Inc.	224162	1759.00	2331.00	6950.60
2	National Supercomputing Centre in Shenzhen (NSCS) China	Nebulae – Dawning TC3600 Blade, Intel X5650, NVidia Tesla C2050 GPU / 2010 Dawning	120640	1271.00	2984.30	
3	DOE/NNSA/LANL United States	Roadrunner – BladeCenter QS22/LS21 Cluster, PowerXCell 8i 3.2 Ghz / Opteron DC 1.8 GHz, Voltaire Infiniband / 2009 IBM	122400	1042.00	1375.78	2345.50
4	National Institute for Computational Sciences United States	Kraken XT5 – Cray XT5-HE Opteron Six Core 2.6 GHz / 2009 Cray Inc.	98928	831.70	1028.85	
5	Forschungszentrum Juelich (FZJ) Germany	JUGENE – Blue Gene/P Solution / 2009 IBM	294912	825.50	1002.70	2268.00

Первый векторно-конвейерный

Первый векторно-конвейерный компьютер **Cray-1** появился в 1976 г. Архитектура его оказалась настолько удачной, что он дал начало целому семейству компьютеров PVP (Parallel Vector Processing). Название этому семейству дали два принципа, заложенных в архитектуре процессоров: конвейерная организация обработки потока команд и введение в систему команд набора векторных операций, которые позволяют работать с целыми массивами данных.

Когда состоялся дебют **Cray-1**, определение "векторный" однозначно ассоциировалось с супервычислениями.

Суперкомпьютеры Cray получили свое имя в честь изобретателя этих машин, американского инженера **Сеймура Крэя (Seymour Cray)**. В 1972 г. Крэй, к тому времени уже бывший сотрудник и один из руководителей фирмы CDC, организовал собственную компанию Cray Research, которая занялась проектированием сверхбыстродействующей ЭВМ (ставшей известной под названием Cray-1) **с быстродействием, превосходящим сотню миллионов операций в секунду.**

Интересный факт

Чтобы ускорить работу системы, Крэй решил собрать компьютер **в виде буквы "С"** - это позволило уменьшить расстояние между разными электронными компонентами машины, а значит, **сократить задержки и увеличить ее производительность**. Пожертвовать пришлось дизайном и удобством в обслуживании. Cray-1 охлаждался с помощью очень большой и очень шумной фреонной установки. **Но для ученых главным всегда был не внешний вид, а эффективность.**

