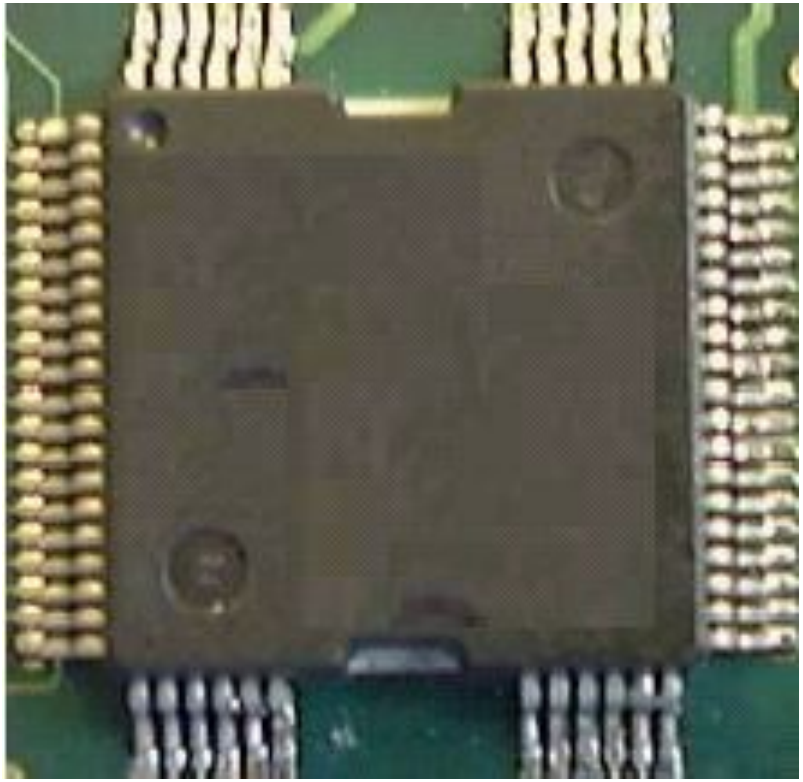
# Лекция 9

# Интегральные микросхемы ( часть 1)



ХНУРЭ Факультет КИУ
Кафедра ЭВМ тел. 70-21-354

Интегральная микросхема – микроэлектронное изделие, выполняющее определённые функции преобразования, хранения, обработки информации и имеющая высокую плотность упаковки электрически соединенных между собой элементов и компонентов и представляющая единое целое с точки зрения требований к испытаниям, приемке и эксплуатации.

1952 — Джэффри Даммер, идея интегральной схемы («брусок без проводов»)
1958 — Джэк Килби, первая интегральная схема (пять элементов, генератор)
2000 — Джэк Килби, Нобелевская премия за создание интегральной схемы

# Серия ИМС – набор типов ИМС, выполняющих различные функции и имеющих единое конструктивно-технологическое исполнение

# Интегральные микросхемы

# Статические параметры ЦИС

- Входное напряжение логической единицы (минимальное) $U^1_{ВХ}$ $(V_{IH})$;
- Входное напряжение логического нуля (максимальное) $U^0_{ВХ}$ $(V_{IL})$;
- Выходное напряжение логической единицы (минимальное) $U^1_{ВЫХ}(V_{OH})$;
- Выходное напряжение логического нуля (максимальное) $U^0_{ВЫХ}(V_{OL})$;

# Статические параметры ЦИС

- Логический перепад $\Delta U_{Л} = U^{1} - U^{0}$

- Пороговое напряжение элемента Uпор ($V_{IK}$);

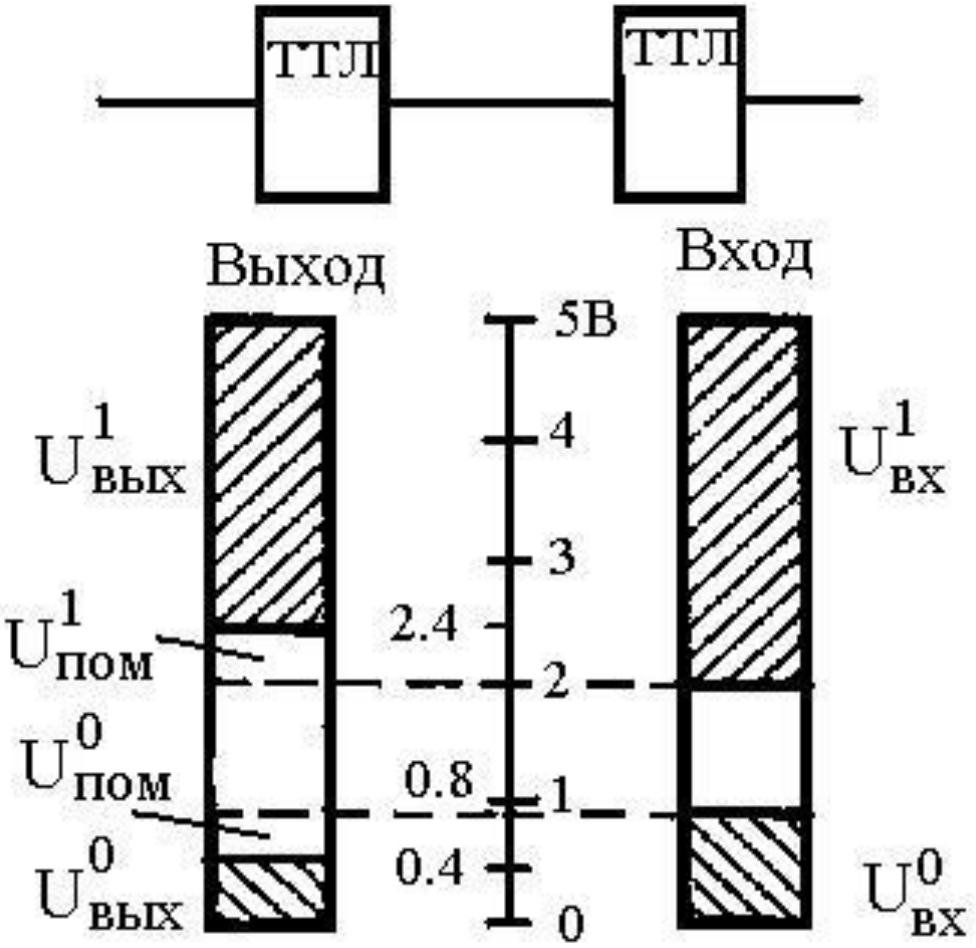
-Мощность потребления в состоянии логического “0” $P^{0}_{П}$

-Мощность потребления в состоянии логической “1” $P^{1}_{П}$

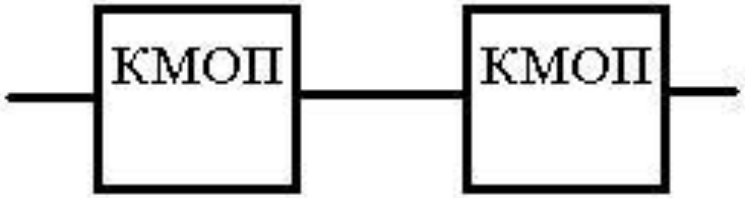
-Средняя мощность потребления

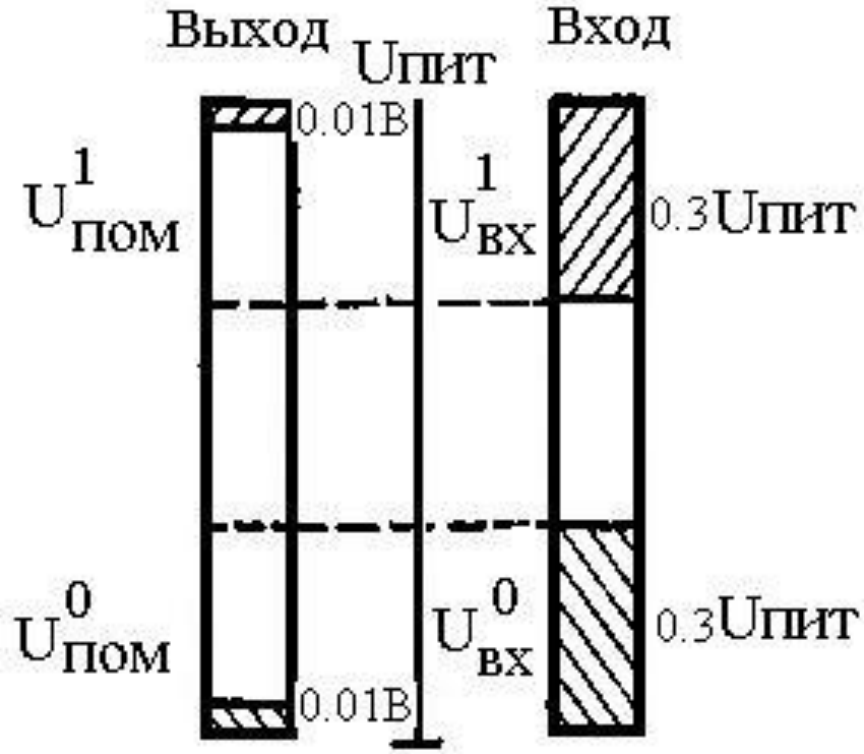
$$P_{П.СР} = (P^{0}_{П} + P^{1}_{П})/2$$

# Поля допусков входных и выходных сигналов ИМС ТТЛ-технологии



# Поля допусков входных и выходных сигналов ИМС КМОП-технологии



# Статические параметры ЦИС

- Напряжение источника питания (указывается номинал, отклонение от номинала, величина пульсации) Uпит ($V_{CC}$) ($V_{DD}$);
- Выходной ток логической “1” $I^1_{ВЫХ}$ ($I_{OH}$);
- Выходной ток логического “0” $I^0_{ВЫХ}$($I_{OL}$);
- Входной ток логической “1” $I^1_{ВХ}$($I_{IH}$);
- Входной ток логического “0” $I^0_{ВХ}$ ($I_{IL}$);
- Ток потребления $I_{ПОТ}$ ($I_{CC}$);

# Статические параметры ЦИС

-Входное сопротивление ЛЭ при $U_{ВХ}=U^0$ $R^0_{ВХ}$

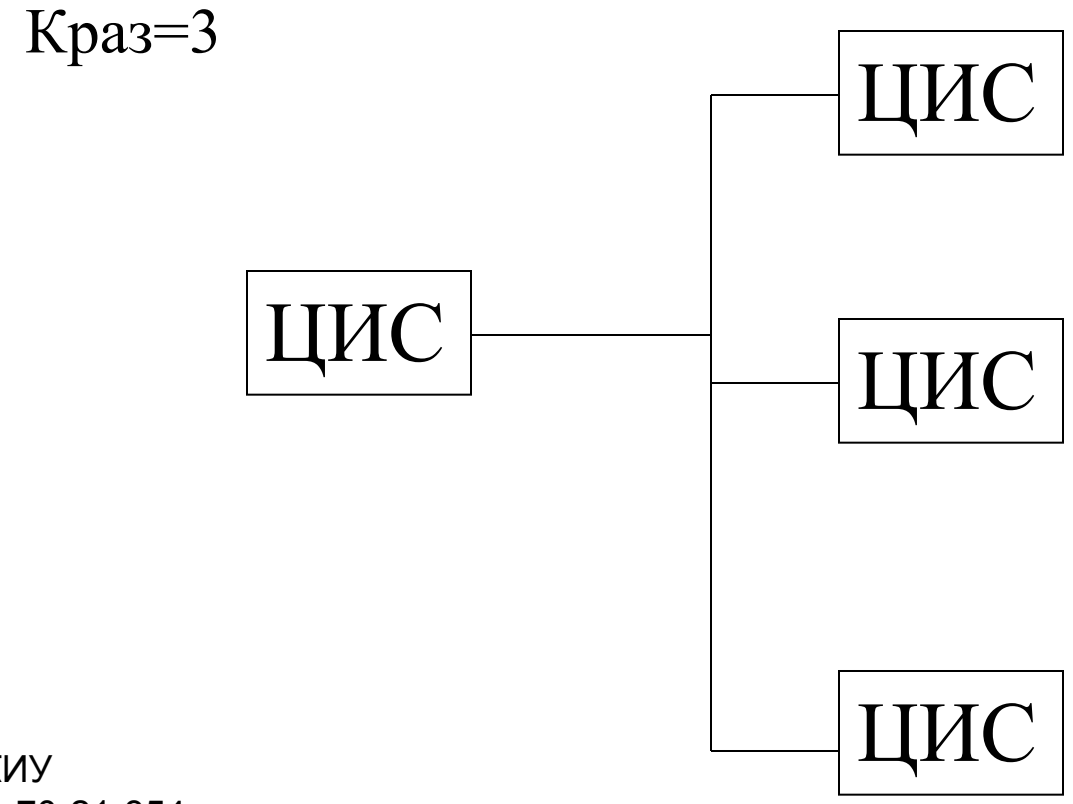
-- Входное сопротивление ЛЭ при $U_{ВХ}=U^1$ $R^1_{ВХ}$

-- Выходное сопротивление ЛЭ при $U_{ВЫХ}=U^0$ $R^0_{ВЫХ}$

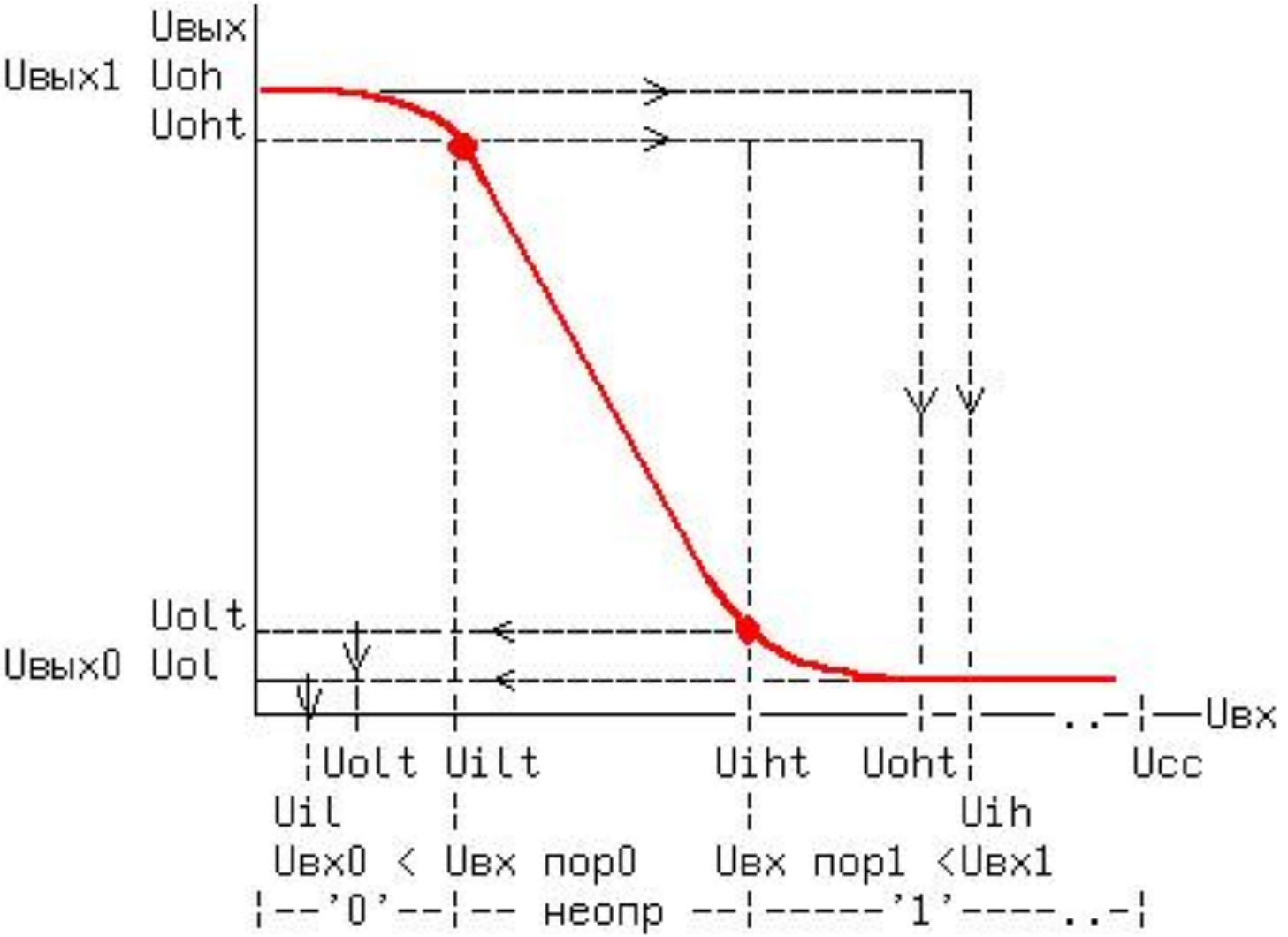
-- Выходное сопротивление ЛЭ при $U_{ВЫХ}=U^1$ $R^1_{ВЫХ}$

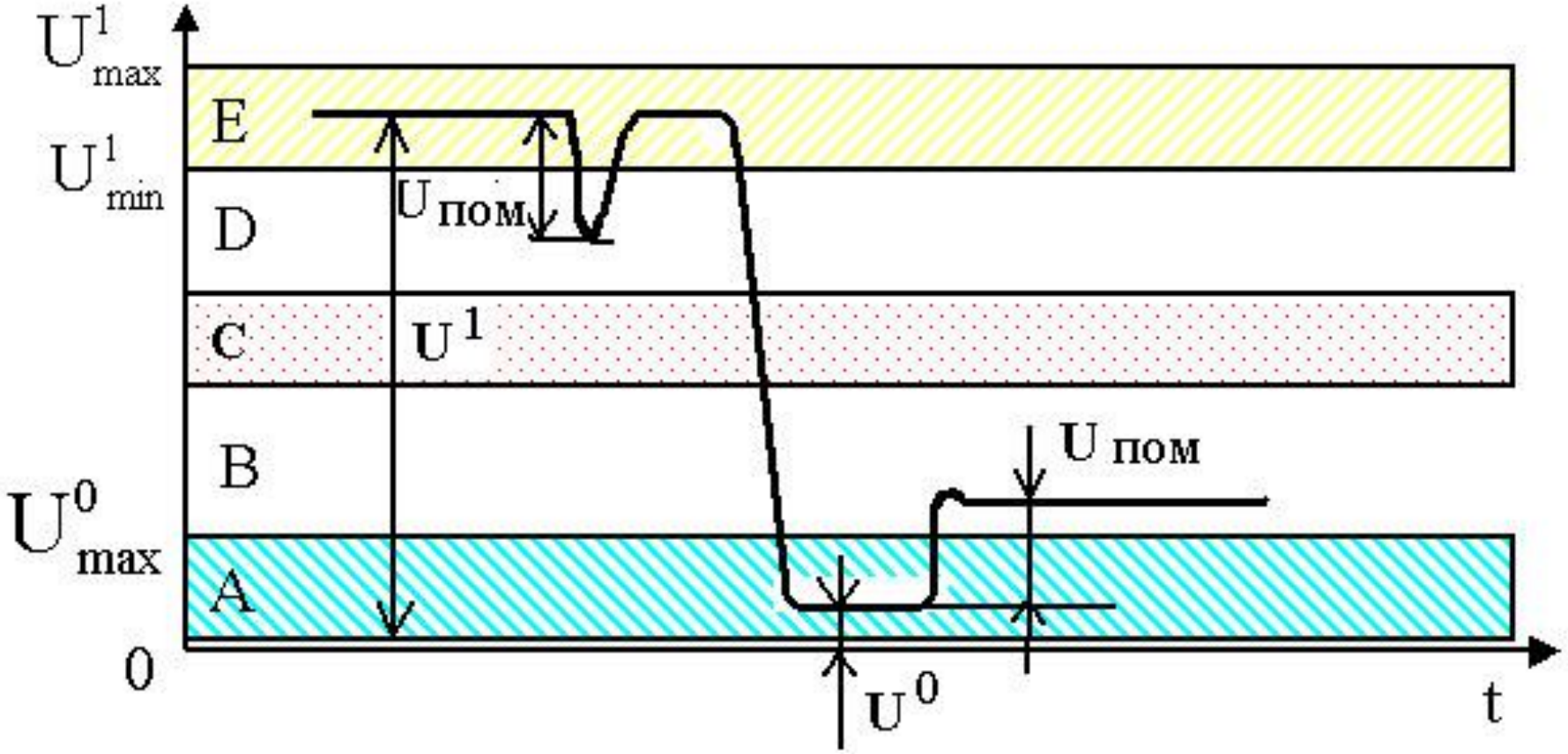
# Статические параметры ЦИС

- Диапазон рабочих температур tmin, tmax, $^0$C;
- Коэффициент разветвления по выходу Краз.
- Коэффициент объединения по входу Коб.



# Передаточная характеристика Uвых=f(Uвх)




$U^1_{max}$
$U^1_{min}$
E
D
C
B
A
$U^0_{max}$
0
$U_{пом}$
$U^1$
$U_{пом}$
$U^0$
t

# Статическая помехоустойчивость

По низкому уровню

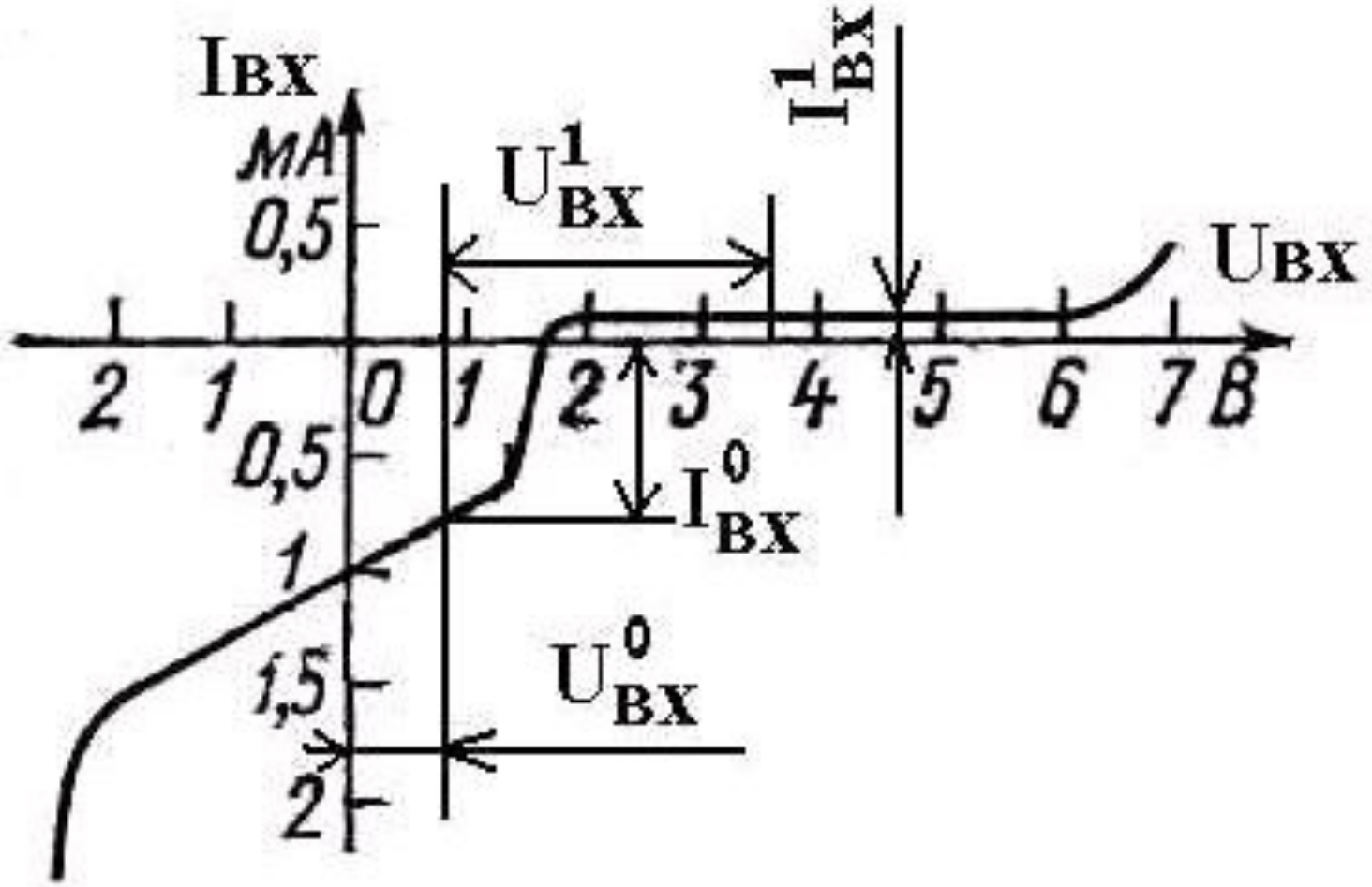
$$U^0_{ПОМ} = \left| U^0_{ВЫХmax} - U^0_{ВХmax} \right|$$

По высокому уровню

$$U^1_{ПОМ} = \left| U^1_{ВЫХmin} - U^1_{ВХmin} \right|$$

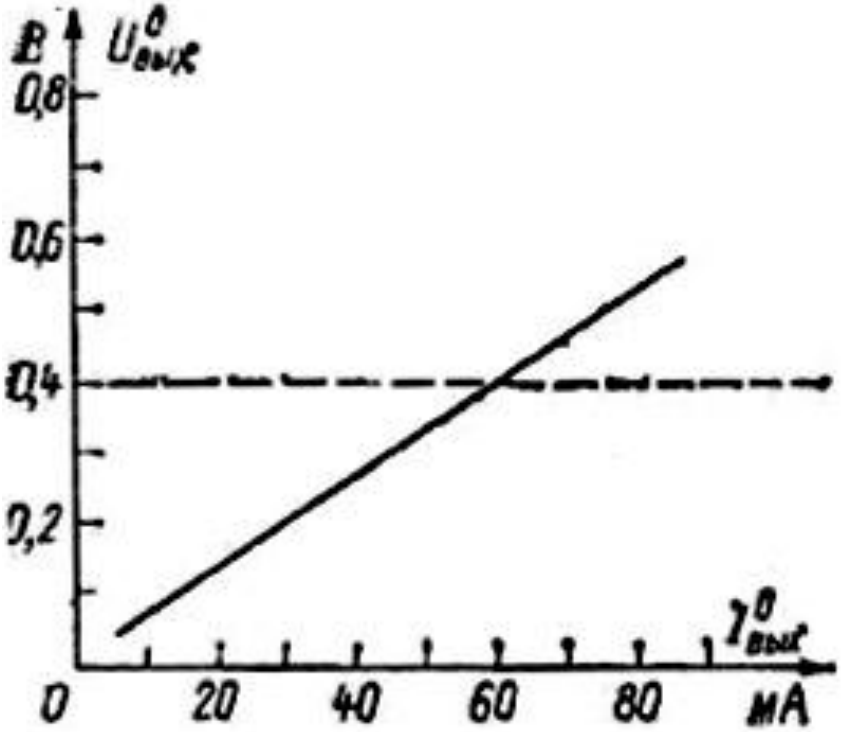
# Входная характеристика

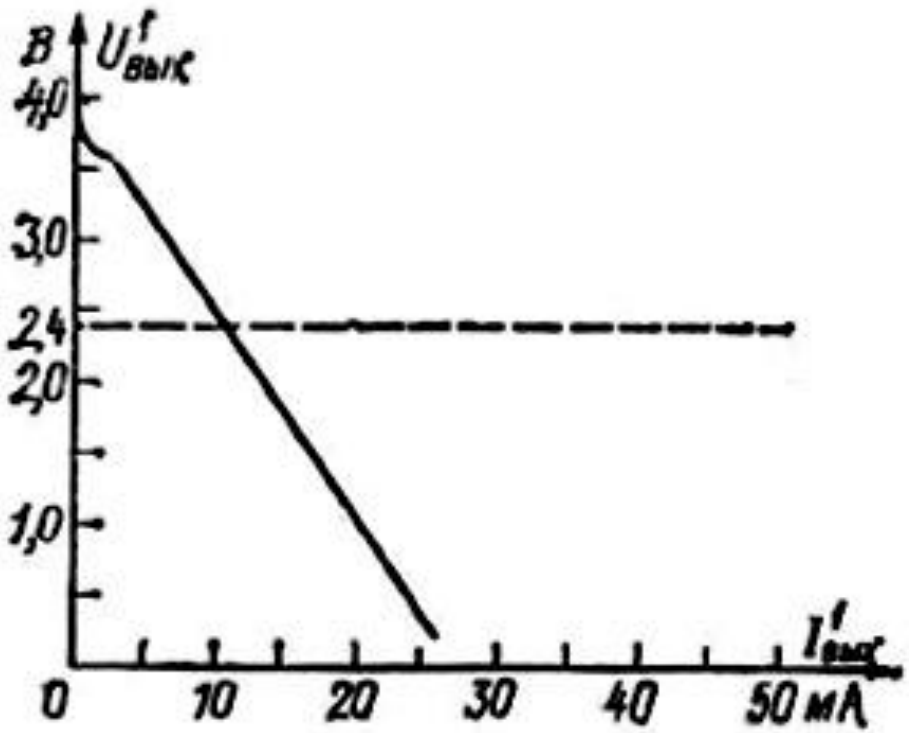
$I_{вх}=f(U_{вх})$



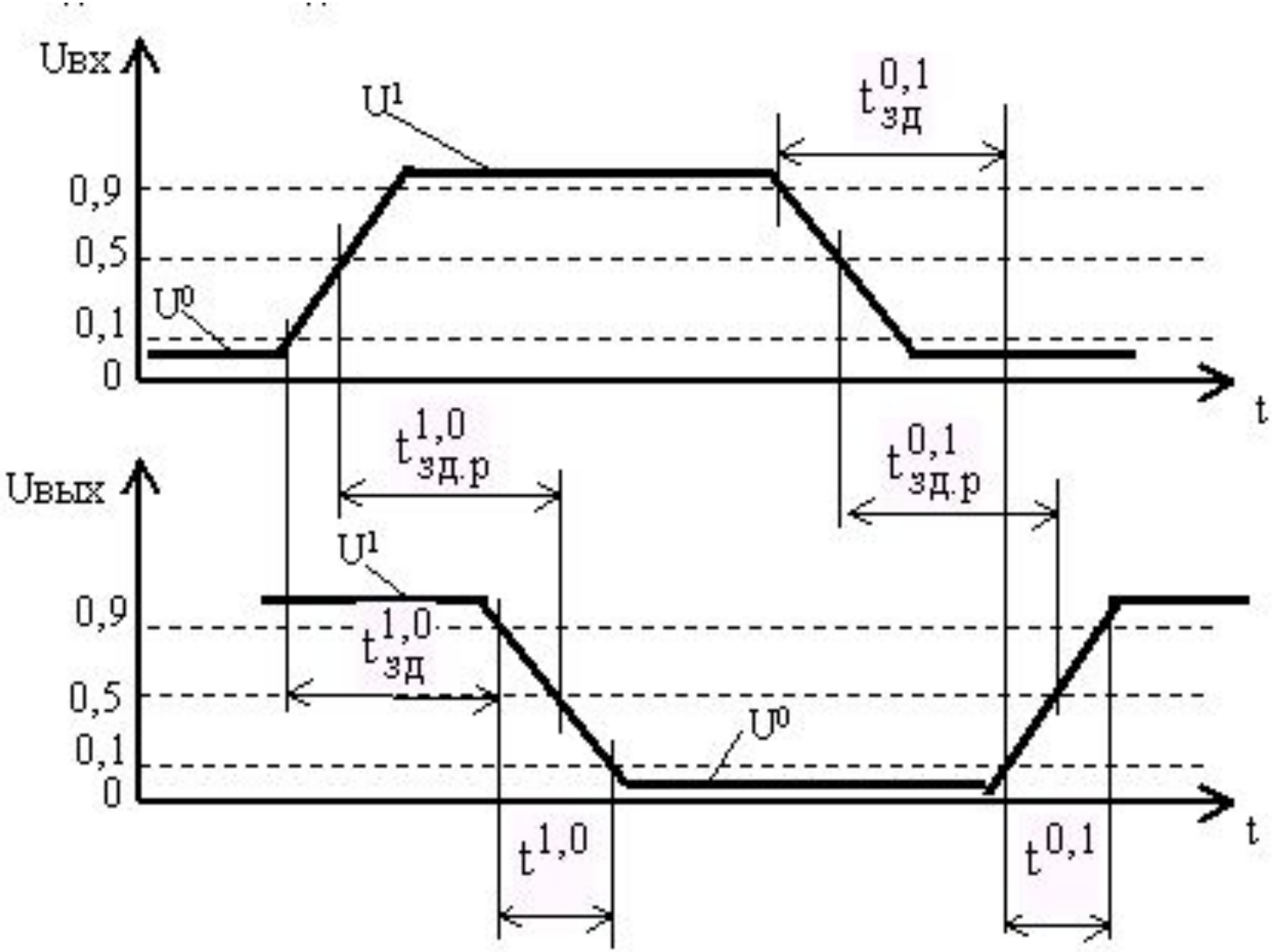
# Выходная характеристика

Iвых=f(Uвых)



# Динамические характеристики



# Динамические параметры

- время перехода из состояния логической «1» в состояние логического «0»

$t^{1,0}$

- время перехода из состояния логического «0» в состояние логической «1»

$t^{0,1}$

- время задержки включения

$t_{зд}^{1,0}$

- время задержки выключения

$t_{зд}^{0,1}$

# Динамические параметры

- время задержки распространения сигнала при включении $t^{1,0}_{зд.р}\ (t_{PHL})$

- время задержки распространения сигнала при выключении $t^{0,1}_{зд.р}\ (t_{PLH})$

- среднее время задержки распространения сигнала $t_{зд.р.ср}$

- рабочая частота переключения (максимальная рабочая частота) fп

# Динамические параметры

Предельно допустимая емкость нагрузки $C_H$, Ф

Предельно допустимая индуктивность нагрузки $L_H$, Гн

Степень интеграции – показатель сложности микросхемы, характеризуемый числом содержащихся в ней элементов и компонентов $K=\lg N$

$K \le 2$ – малая степень интеграции

$2 < K \le 4$ средняя степень интеграции (СИС)

$4 < K \le 5$ большая степень интеграции (БИС)

$K > 5$ сверхбольшая (СБИС)

**Элемент** – часть ИС, в которой реализуется функция какого-либо радиоэлемента (транзистора, диода, резистора, конденсатора и т.д.) и которую нельзя отделить от кристалла и рассматривать как самостоятельное изделие с точки зрения измерения параметров, упаковки и эксплуатации.

Компонент – часть ИС, с помощью которой можно реализовать функцию какого-либо радиоэлемента.

Подложка ИС – заготовка, предназначенная для изготовления на ней элементов гибридных и плёночных ИС, межэлементных и межкомпонентных соединений, контактных площадок.

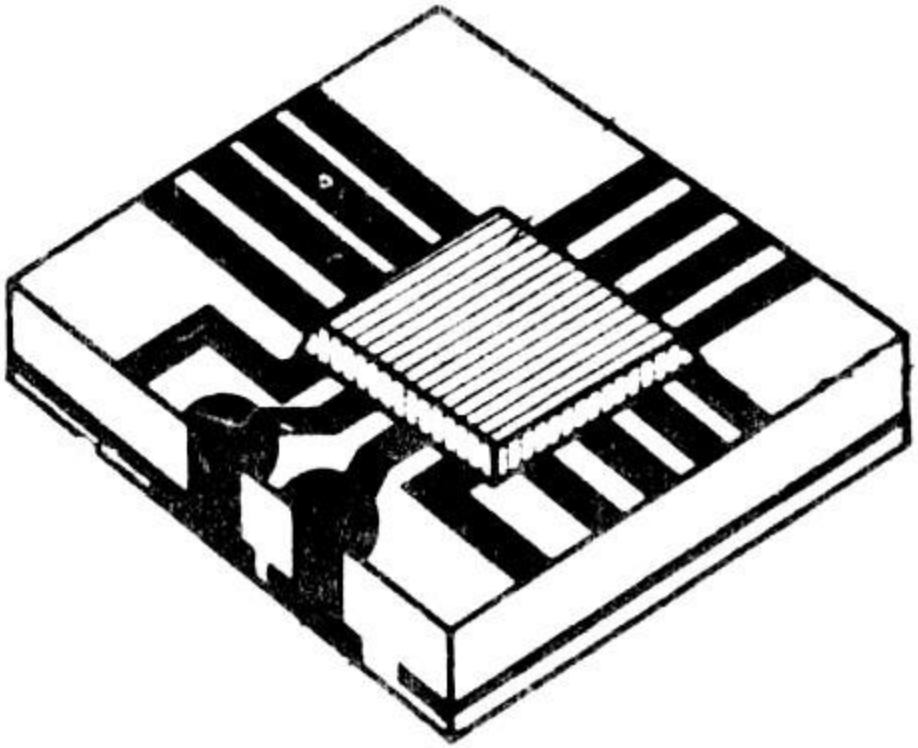
Плата ИС – часть подложки (или вся подложка), на поверхности которой выполнены плёночные элементы, контактные площадки и линии соединений элементов и компонентов.

Полупроводниковая пластина – заготовка, используемая для создания ИС (иногда пластина с выполненными на ней элементами).

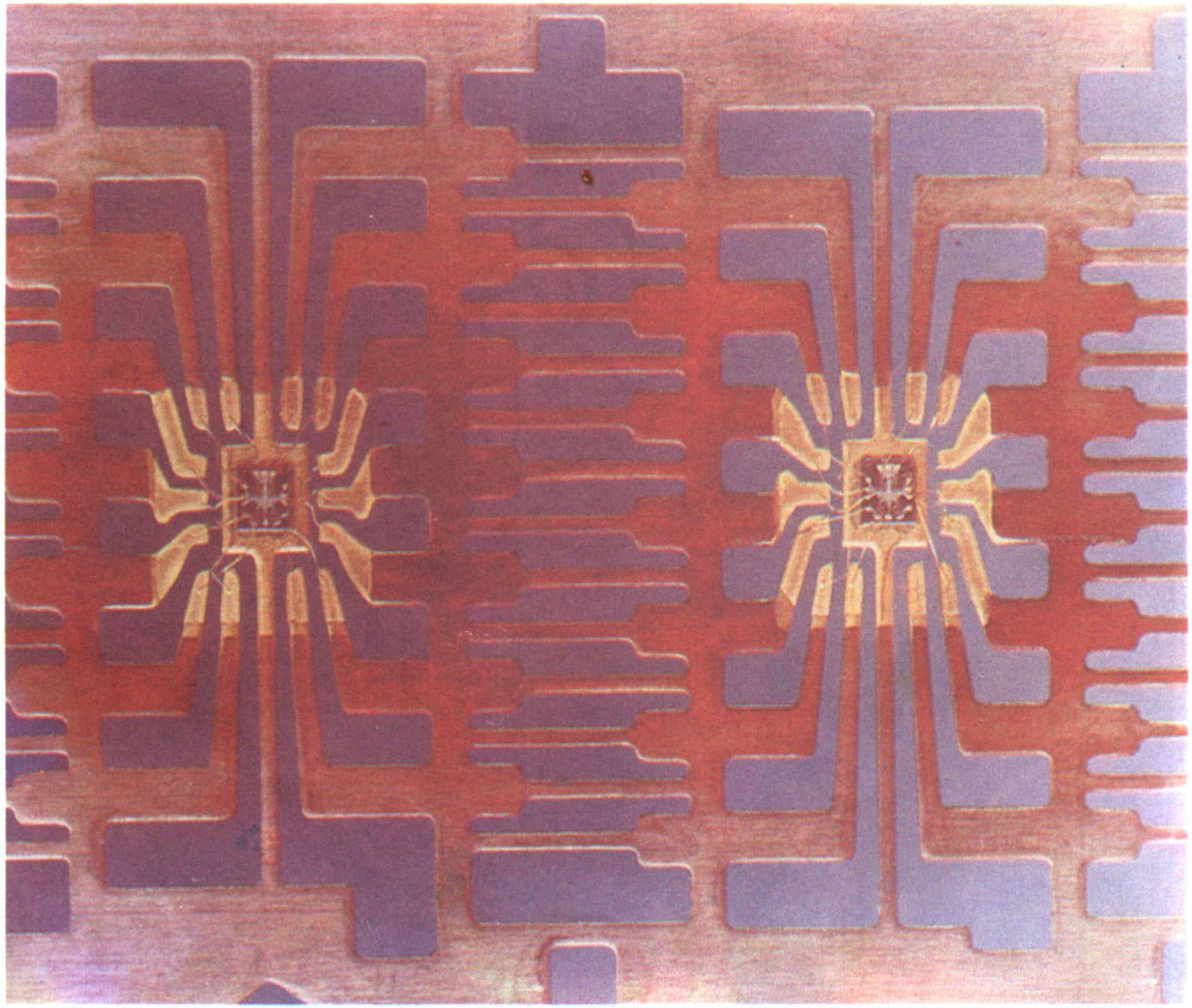
Кристалл ИС – часть пластины, полученная после её резки, когда на одной пластине выполнено несколько функциональных устройств.

Вывод ИМС – проводник, соединенный электрически с контактной площадкой кристалла и механически с его поверхностью

**Контактные площадки** – металлизированные участки на кристалле, предназначенные для присоединения к выводам корпуса ИС.



# Сформированные микросхемы на кристалле

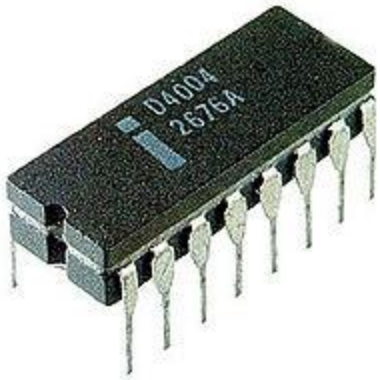


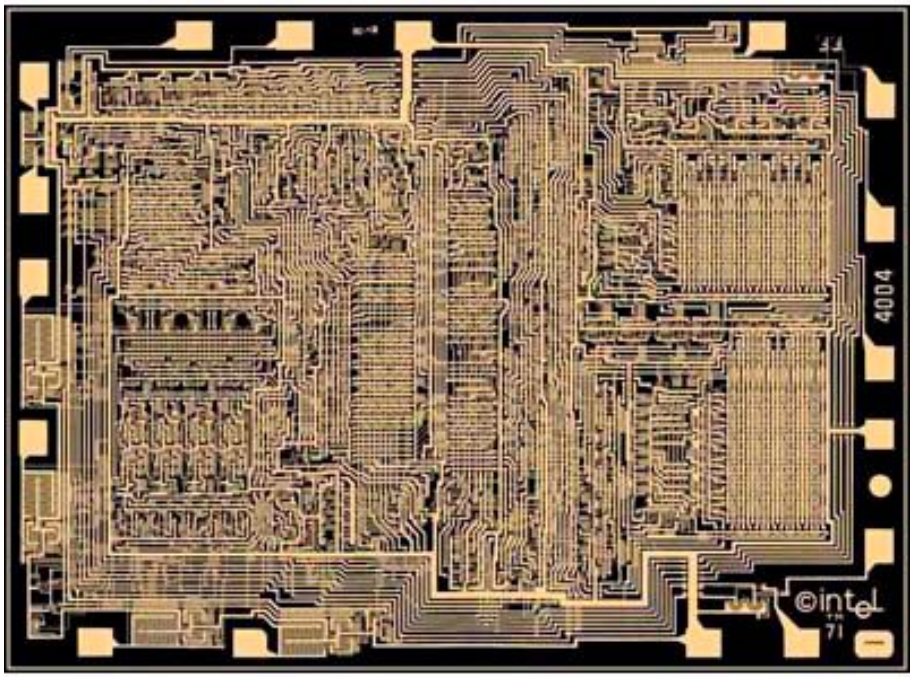
# 4-битный ЦП Intel i4004 (1971)

## Частота 90-200 кГц, 2250 транзисторов

Объём адресуемой памяти: 640 байт

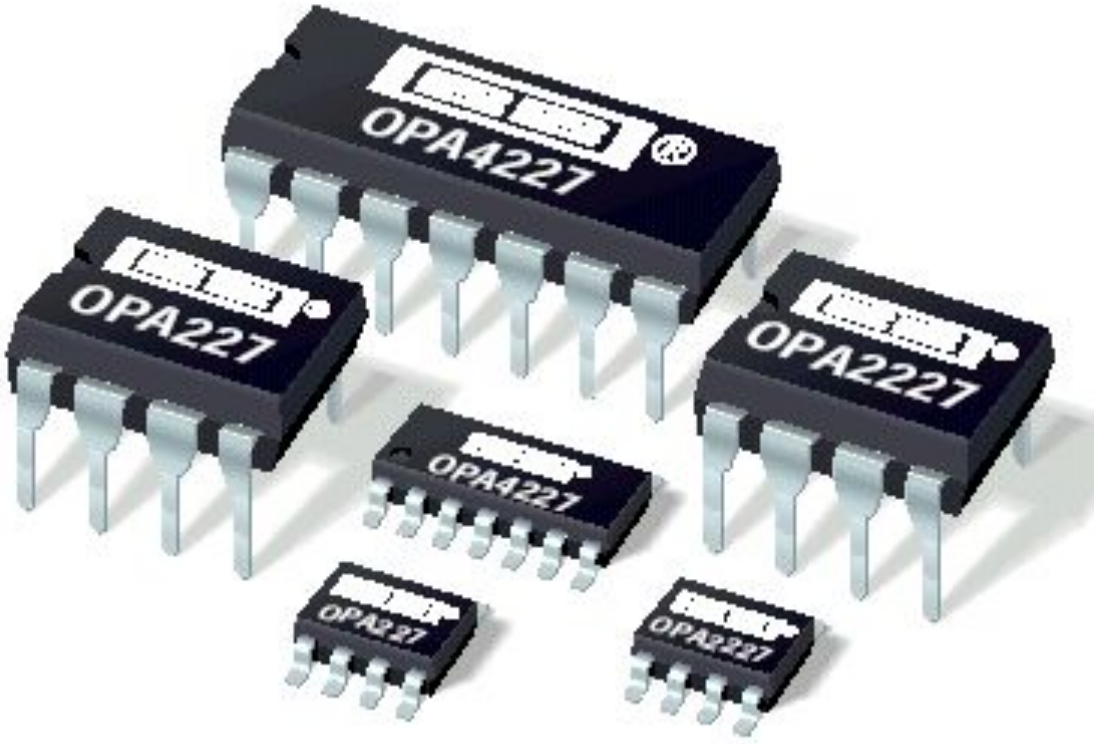
Напряжение питания: −15 В (pMOS)



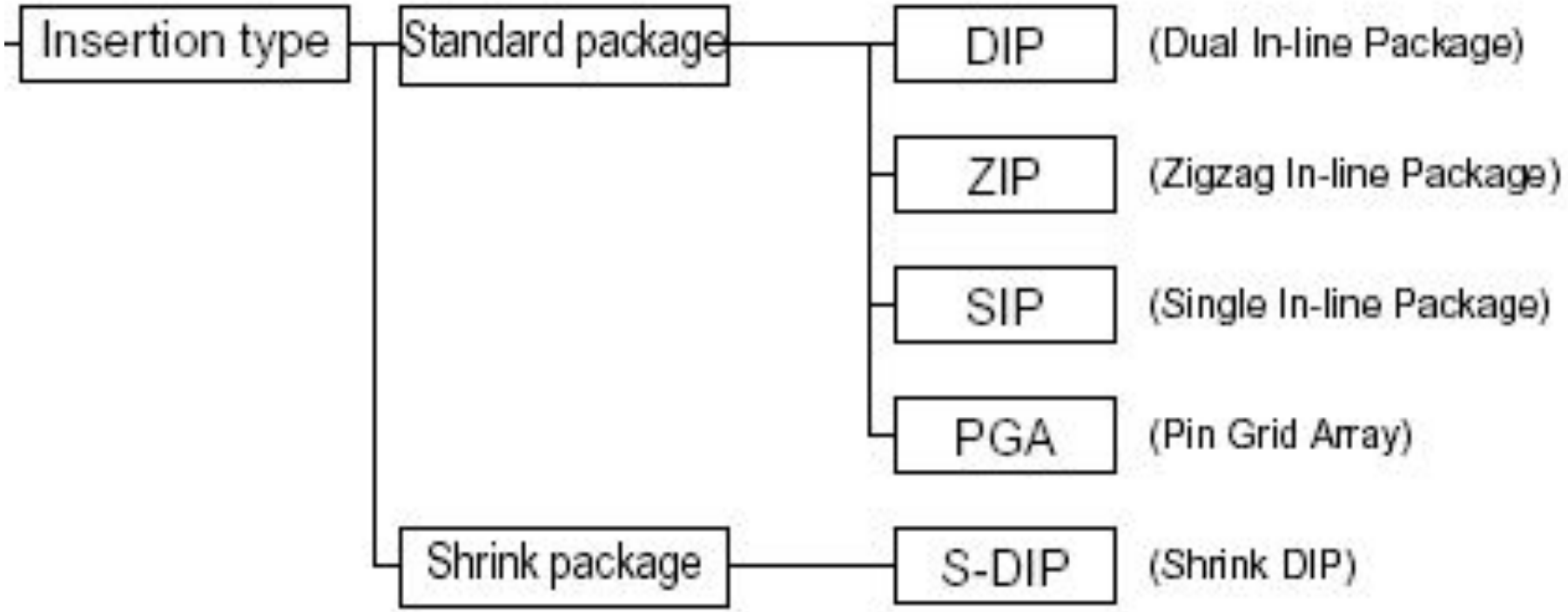



Корпус – часть конструкции ИС, которая защищает кристалл от внешних воздействий. Типы и размеры корпусов, а также число вводов и их расположение стандартизированы. На корпусе имеется “ключ” или корпус выполняется несимметричной формы, что эквивалентно ключу, который необходим для правильного нахождения выводов микросхемы.

# Примеры корпусов микросхем



# Классификация типов корпусов для обычного монтажа



# Классификация типов корпусов для поверхностного монтажа

Surface mount type

Four-directional type

- QFP (Quad Flat Package)
- LQFP (Low Profile QFP)
- TQFP (Thin Quad Flat Package)
- HQFP (QFP with Heat Sink)

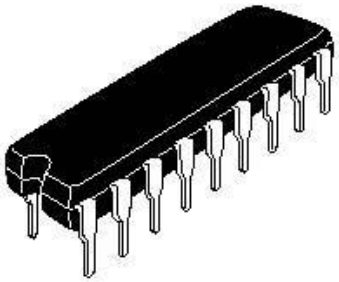
Two-directional type

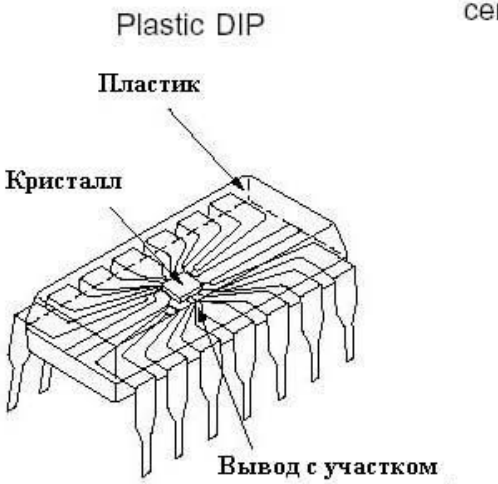
- SOP (Small Outline Package)
- TSOP (Thin Small Outline Package)
- HSOP (SOP with Heat Sink)
- SSOP (Shrink SOP)

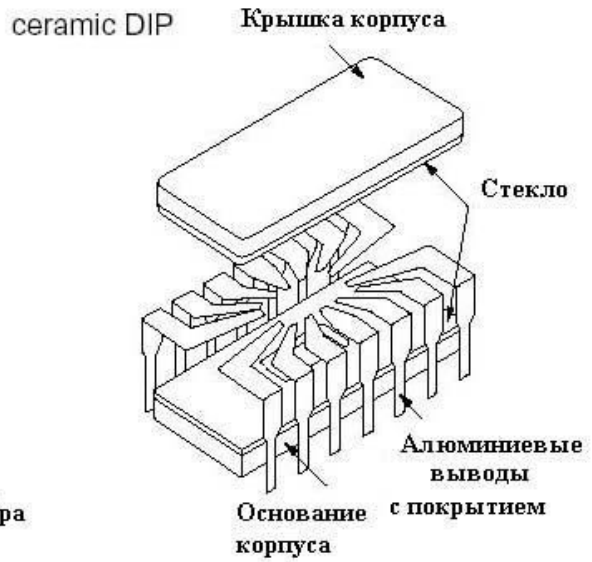
# DIP (Dual In-line Package)

**Выводы расположены перпендикулярно плоскости корпуса вдоль двух противоположных сторон.**

**Корпус может быть изготовлен из ударопрочного пластика (PDIP) или из специальной керамики (CDIP).**





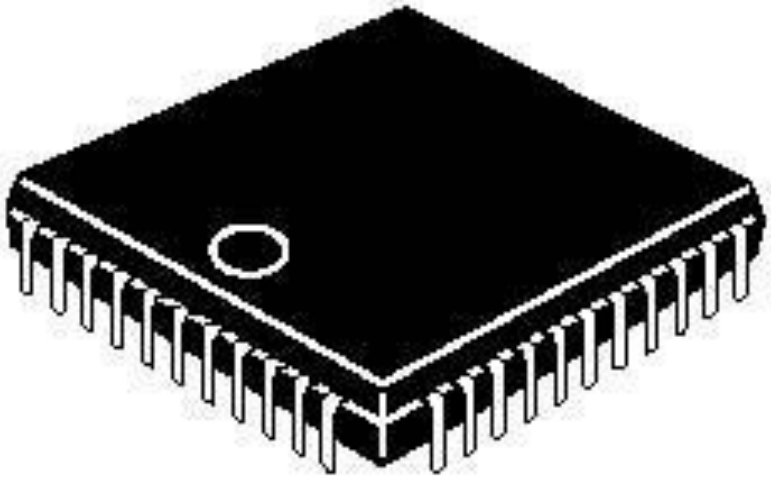



# SDIP (Shrink DIP)
# Корпус типа DIP с уменьшенным шагом выводов

# WDIP (DIP with Window)

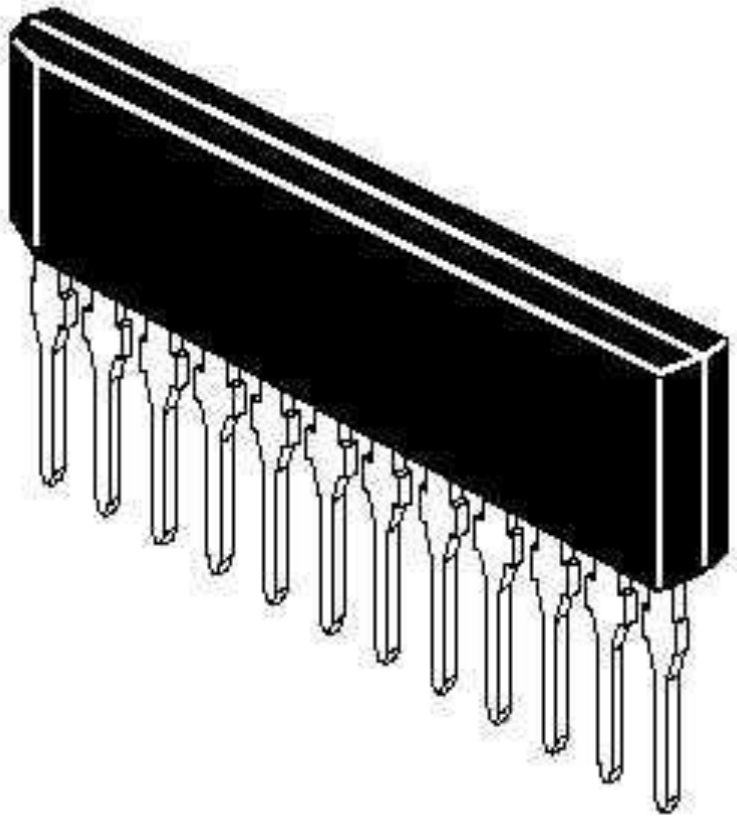
# QFI (Quad Flat I-leaded Package)

**Выводы расположены перпендикулярно плоскости корпуса, но в отличие от корпусов типа DIP, выводы прижаты к корпусу**



# SIP (Single In-line Package)

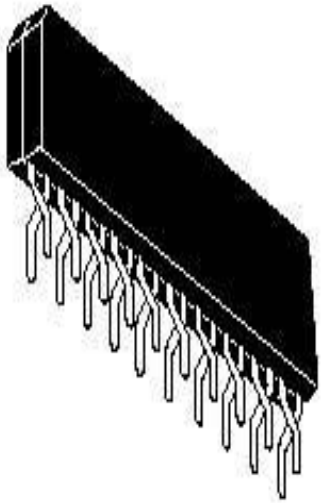
## Выводы расположены вдоль одной стороны в направлении, совпадающим с плоскостью корпуса

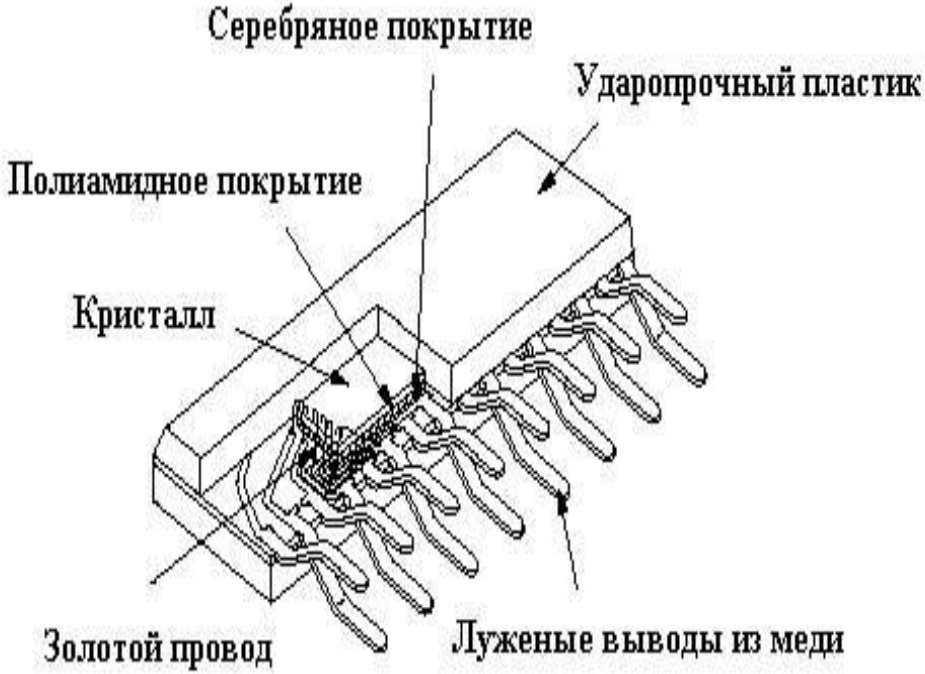


# HSIP (SIP with Heat Sink)
# Корпус типа SIP с металлическим теплоотводом

# ZIP (Zigzag In-line Package)

## Направление выводов совпадает с плоскостью корпуса. Выводы расположены с одной стороны по линии "зиг-заг"

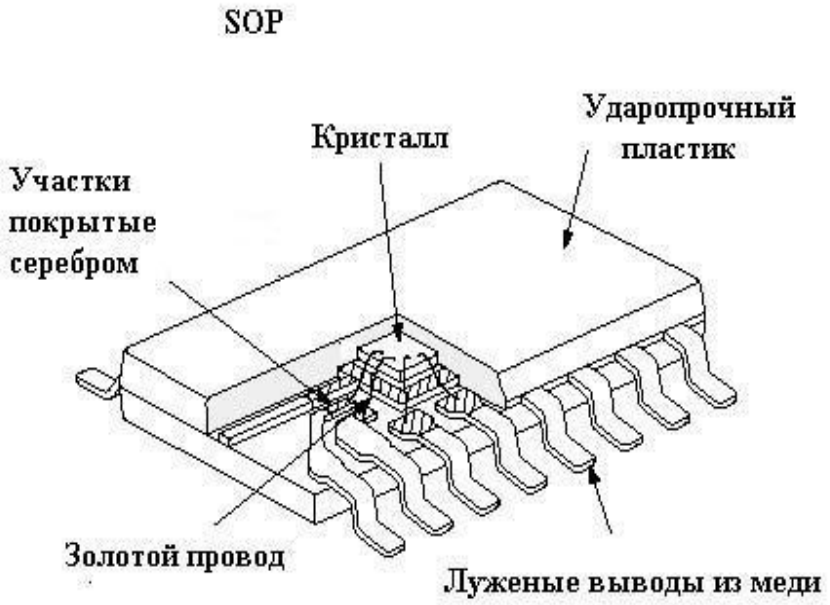




# ИМС в корпусах для поверхностного монтажа (Surface mount type)

## SOP(Small Outline Package)

## Корпус с двусторонним расположением G-образных выводов



# SSOP (Shrink SOP)
# Корпус типа SOP с уменьшенным шагом выводов

# TSOP(Thin Small Outline Package)

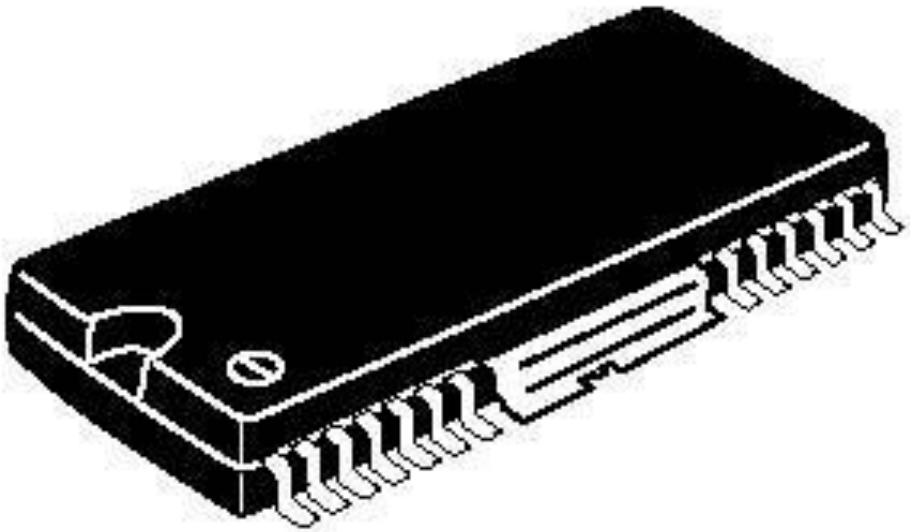
**От корпуса SOP отличается уменьшенной толщиной корпуса**

# TSSOP (Thin Shrink Small Outline Package)

## От корпуса SOP отличается уменьшенной толщиной корпуса и уменьшенным шагом выводов

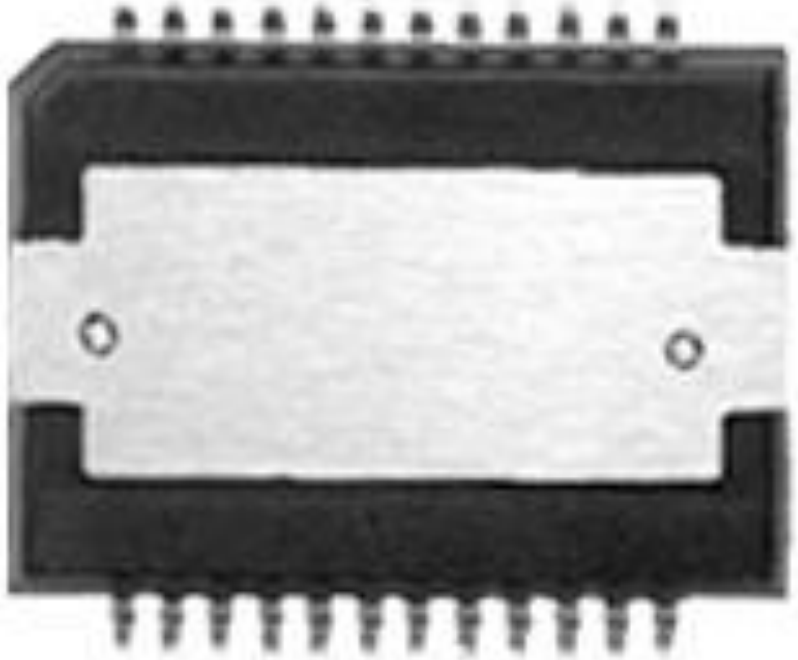
# HSOP(SOP with Heat Sink)

# Корпус SOP с теплоотводом



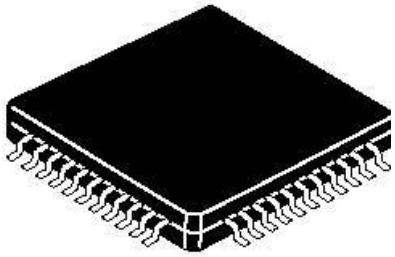
# PSOP (Power Small Outline Package)

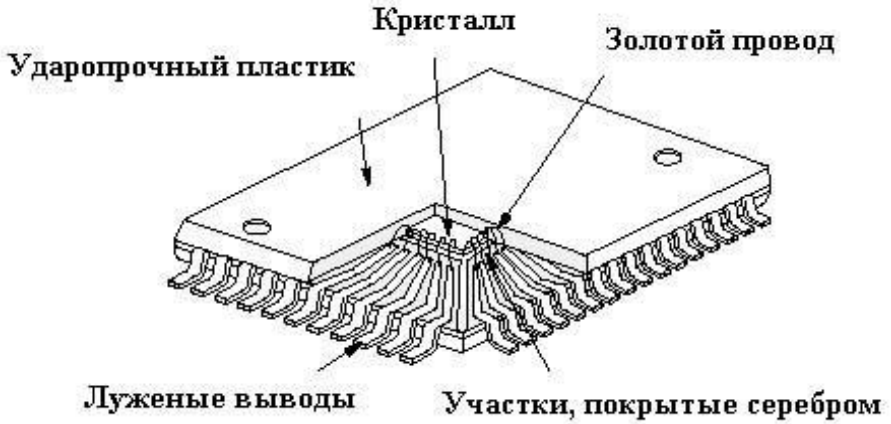
## Корпус SOP с теплоотводом в виде металлической пластины под корпусом ИМС



# PQFP (Plastic Quad Flat Package)

## Корпус прямоугольной формы с G-образными выводами, расположенными по четырем сторонам корпуса





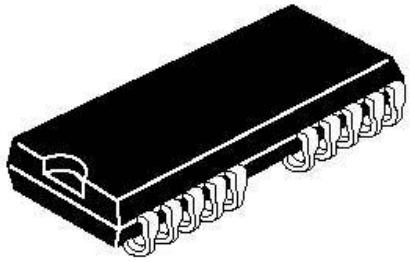
# TQFP(Thin Quad Flat Package)
# Корпус PQFP с уменьшенной толщиной корпуса

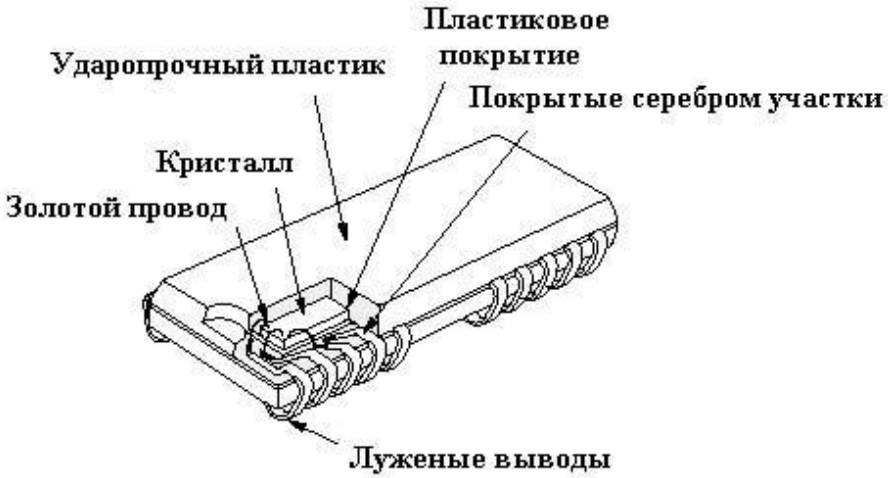
# Корпуса J-lead package

**Корпуса этой группы имеют загнутые под плоскость корпуса выводы (отсюда символ J в названии)**

## SOJ (Small Outline J-leaded Package)

**Корпуса с двусторонним расположением выводов**





# QFJ (Quad Flat J-leaded Package), PLCC (Plastic Leaded Chip Carrier), JLCC (J-Leaded Ceramic Chip Carrier)

## Выводы расположены по периметру корпуса

# BGA (BALL GRID ARRAY)

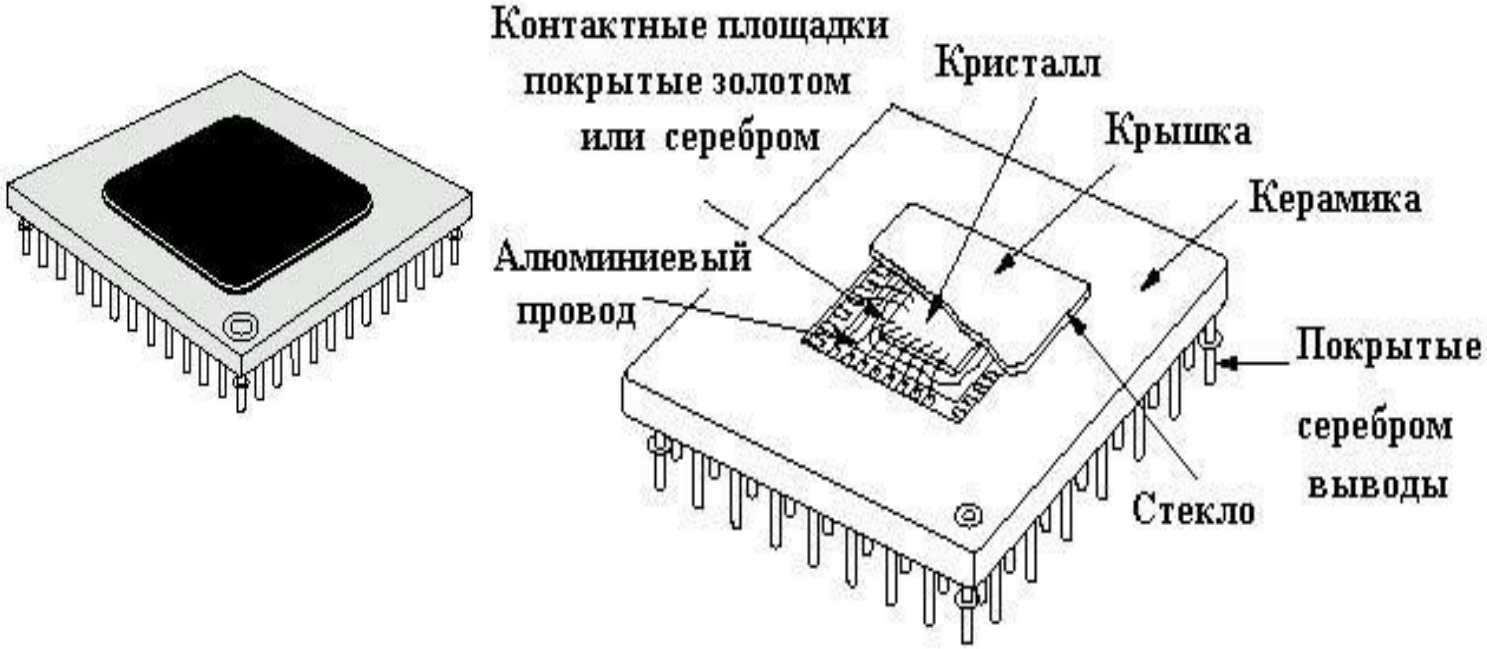
**Выводы микросхем данной группы представляют собой матрицу шариков, размещенных непосредственно под корпусом**

**CBGA (Ceramic Ball Grid Array)**

Квадратный или прямоугольный керамический корпус (рис.7.22). Типовое количество выводов – до 500

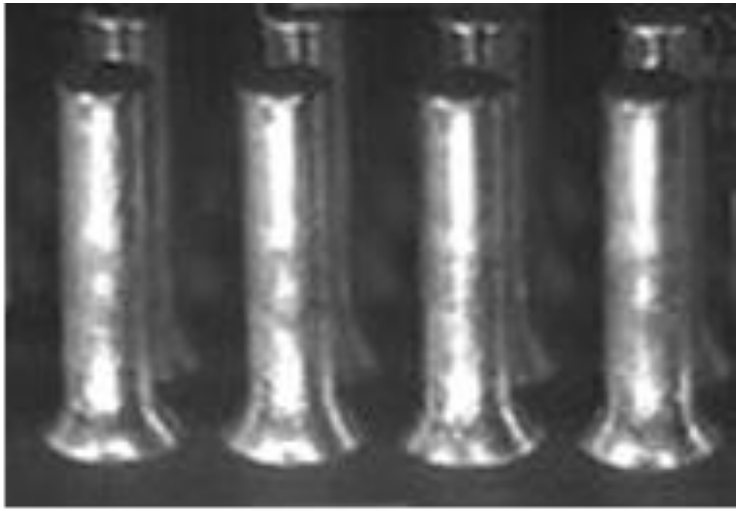
# CPGA (Ceramic Pin Grid Array)

**Керамический квадратный или прямоугольный корпус с жесткими выводами, расположенными на нижней стороне корпуса, перпендикулярно плоскости корпуса**



# CCGA (Ceramic Column Grid Array)

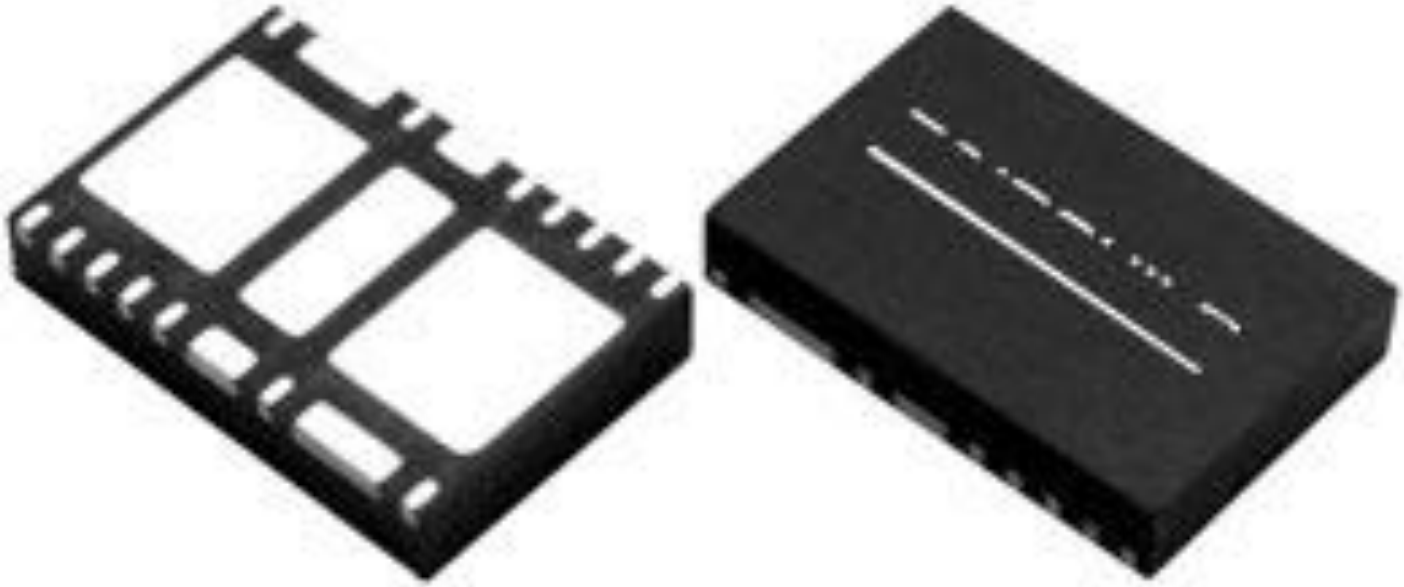
**Керамический корпус с выводами, представляющие собой столбики из припоя, расположенные в виде матрицы на нижней стороне корпуса**



# QFN (Quad Flat Non-leaded Package)

## Металлизированные участки расположены по всем четырем сторонам малогабаритного квадратного корпуса

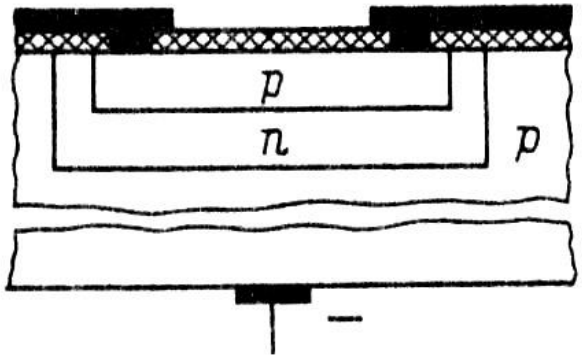
# PQFN (Power Quad Flat No Leads)
# Прямоугольный или квадратный корпус с теплоотводом на нижней стороне

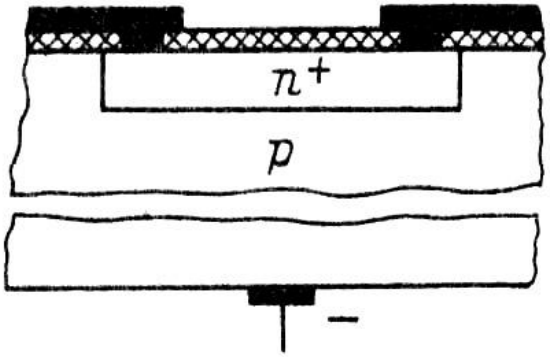


# DFN (Dual Flat No Leads)

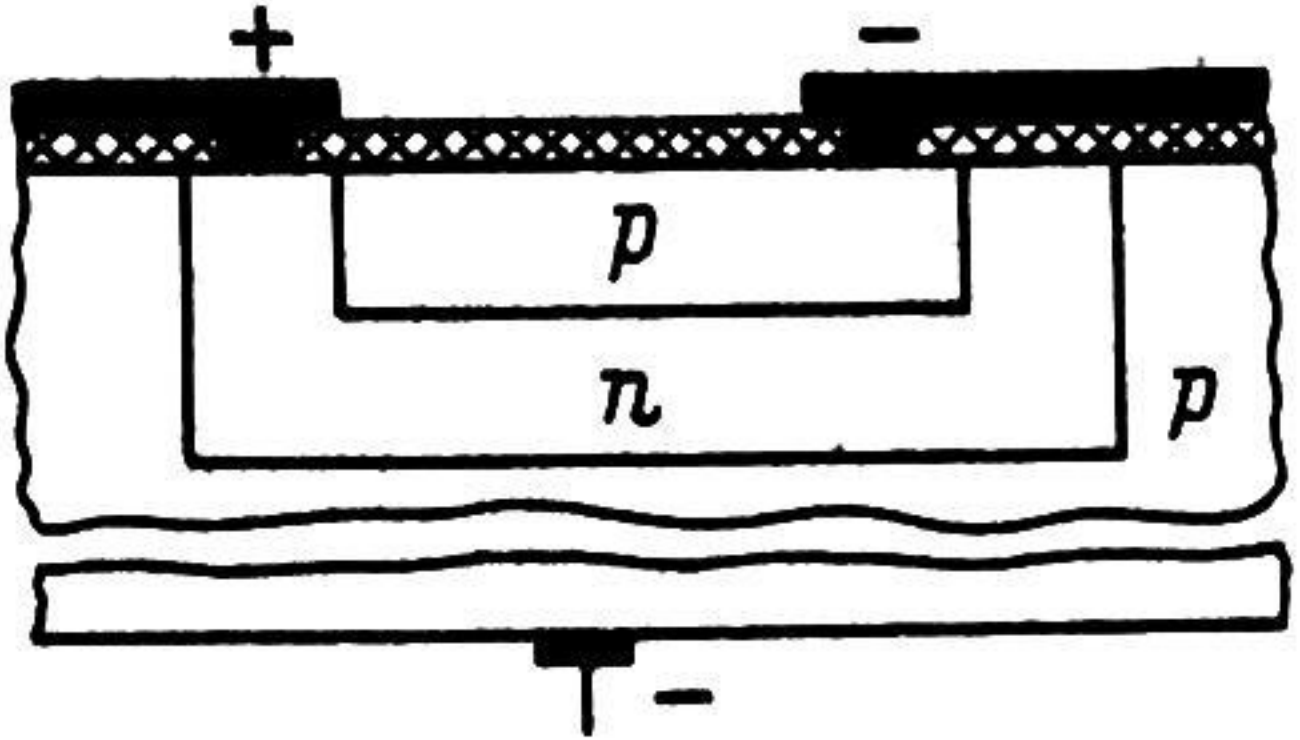
## Металлизированные участки расположены по двум длинным сторонам корпуса

# Диффузионный резистор п/п ИМС

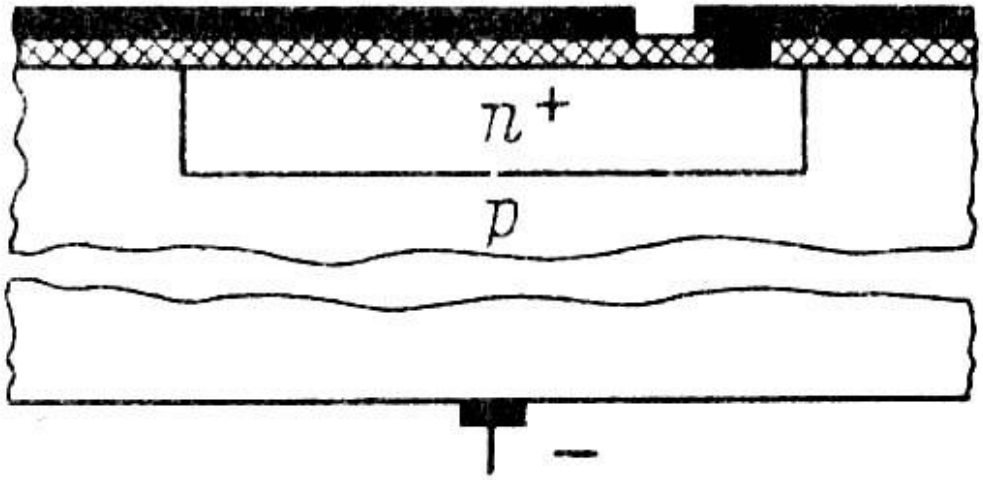


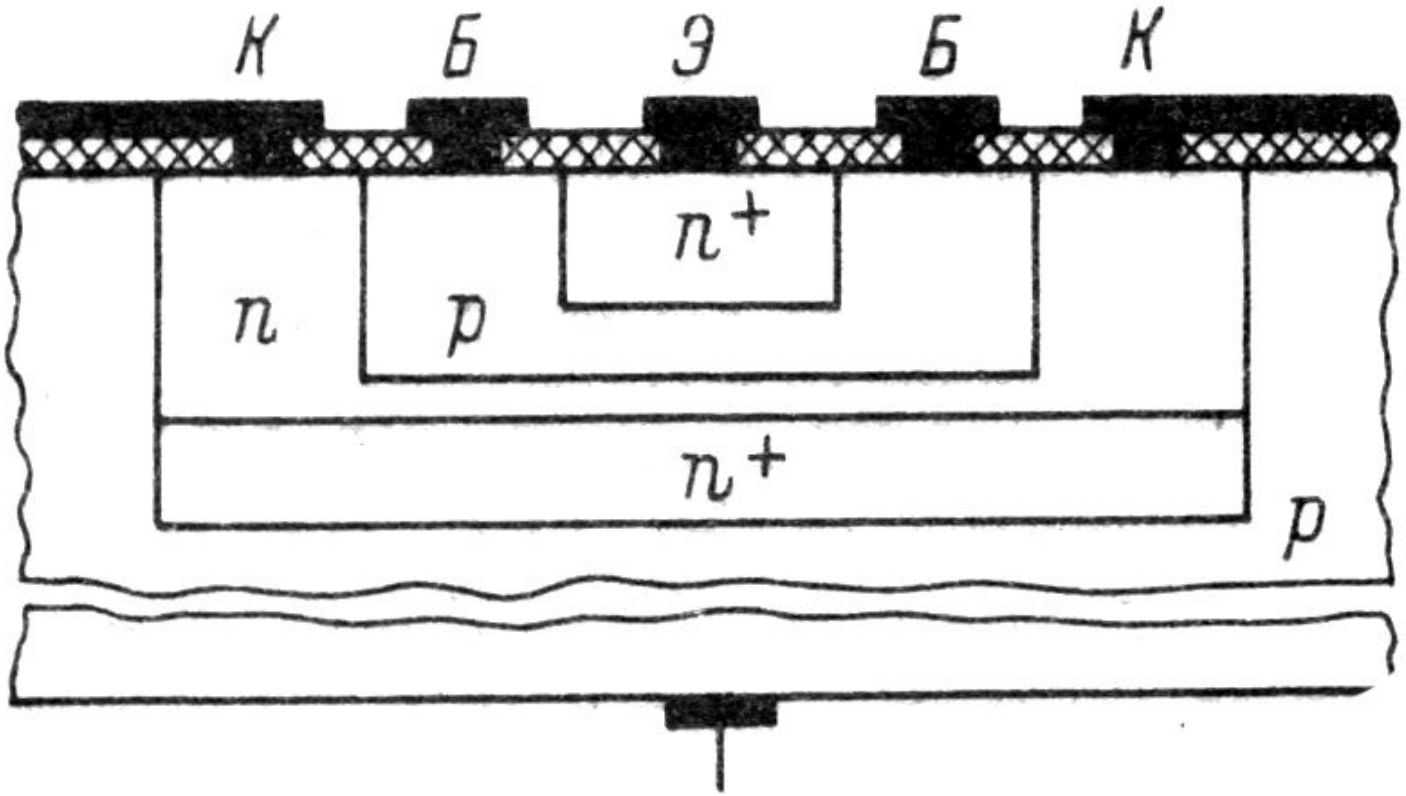
# Диффузионный конденсатор п/п ИМС



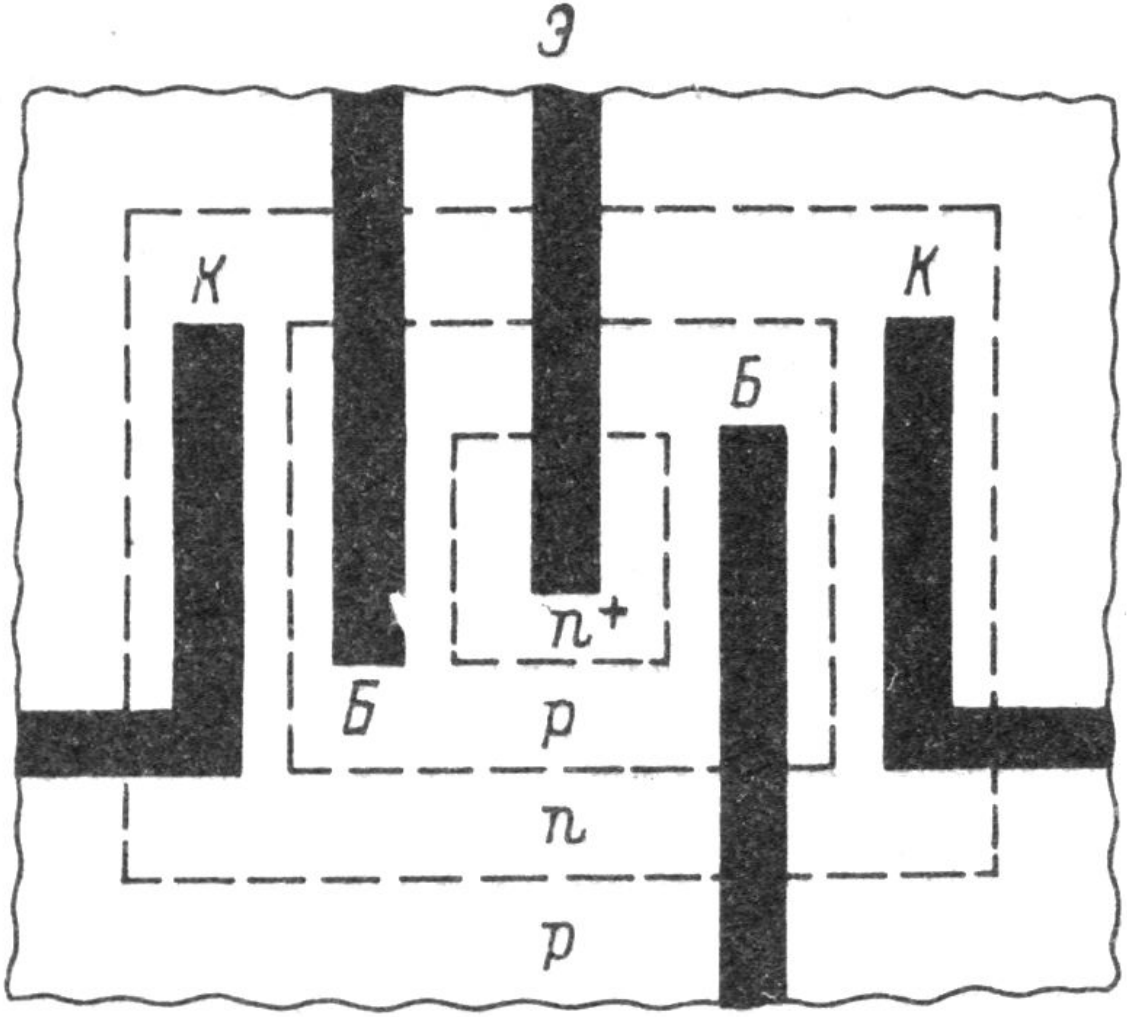
# МОП-конденсатор



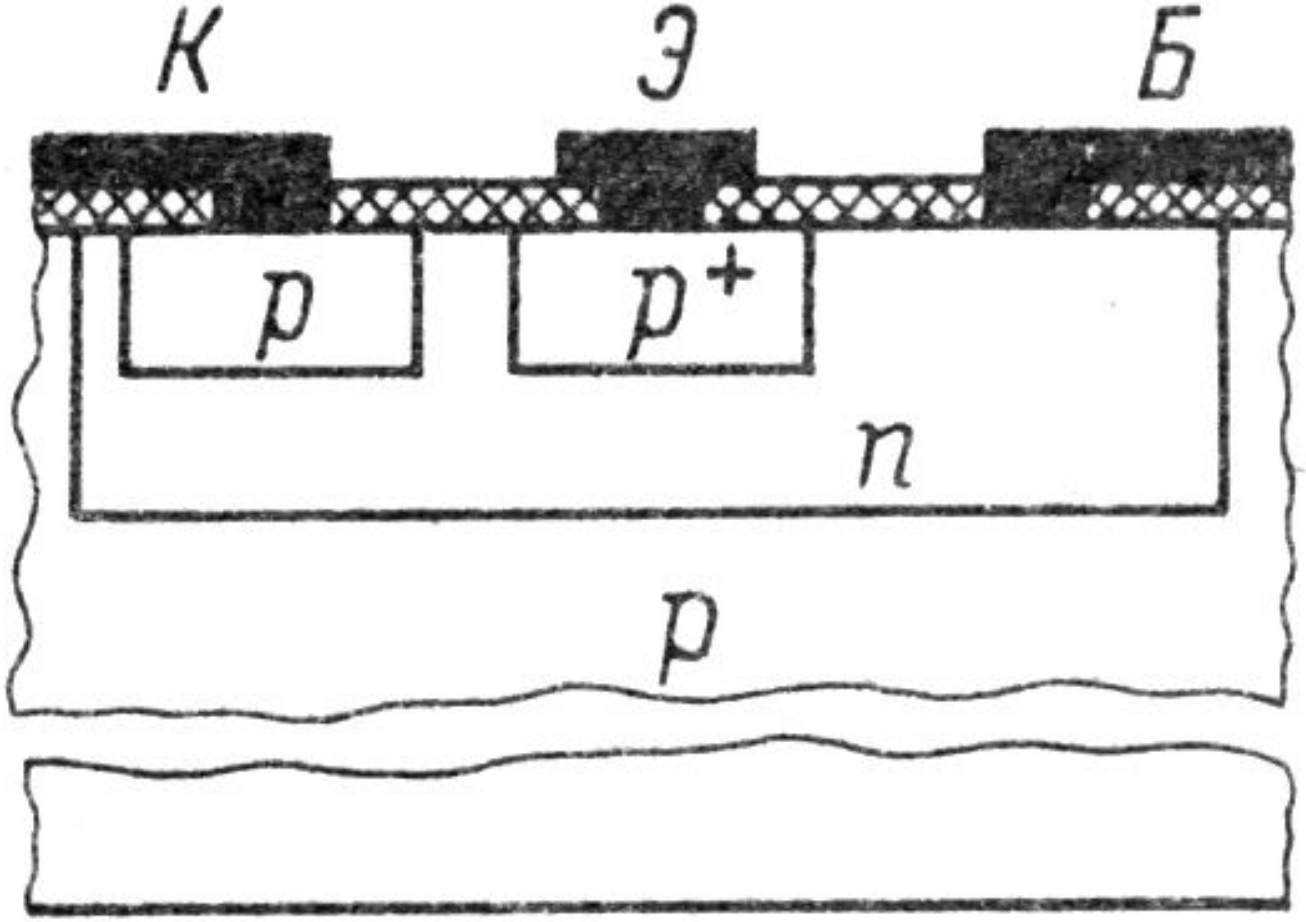
# Вертикальный транзистор типа n-p-n



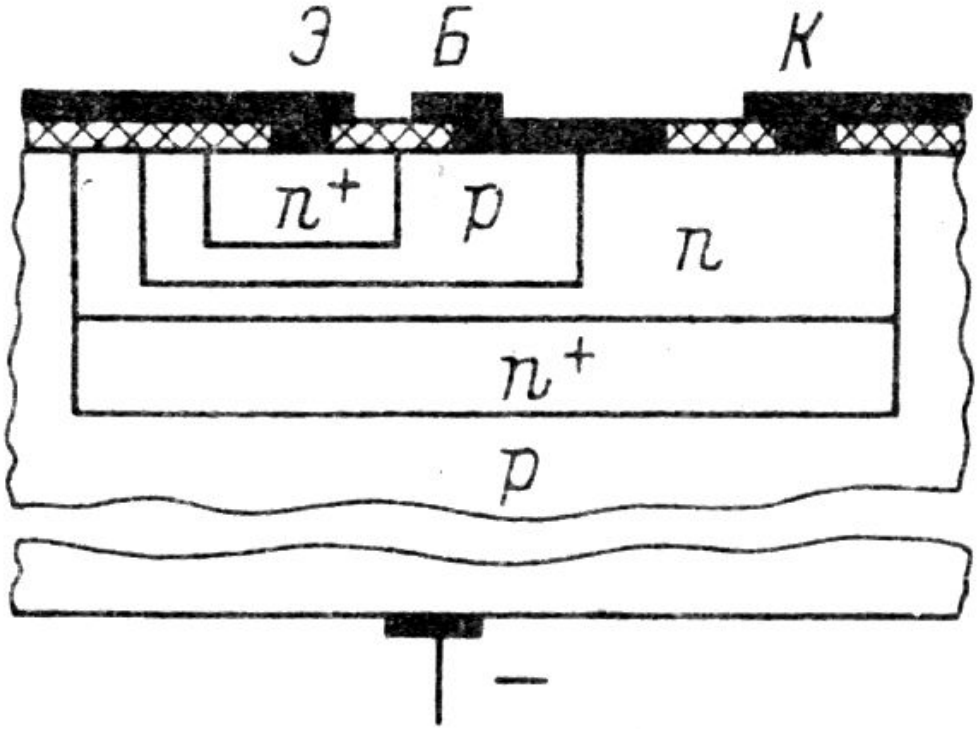
# Вертикальный транзистор типа n-p-n

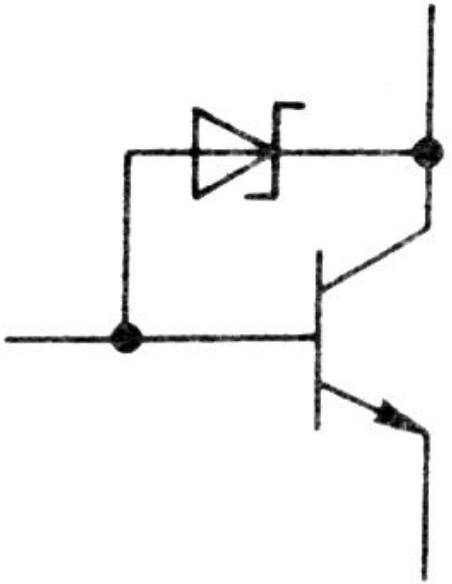


# Горизонтальный транзистор типа p-n-p



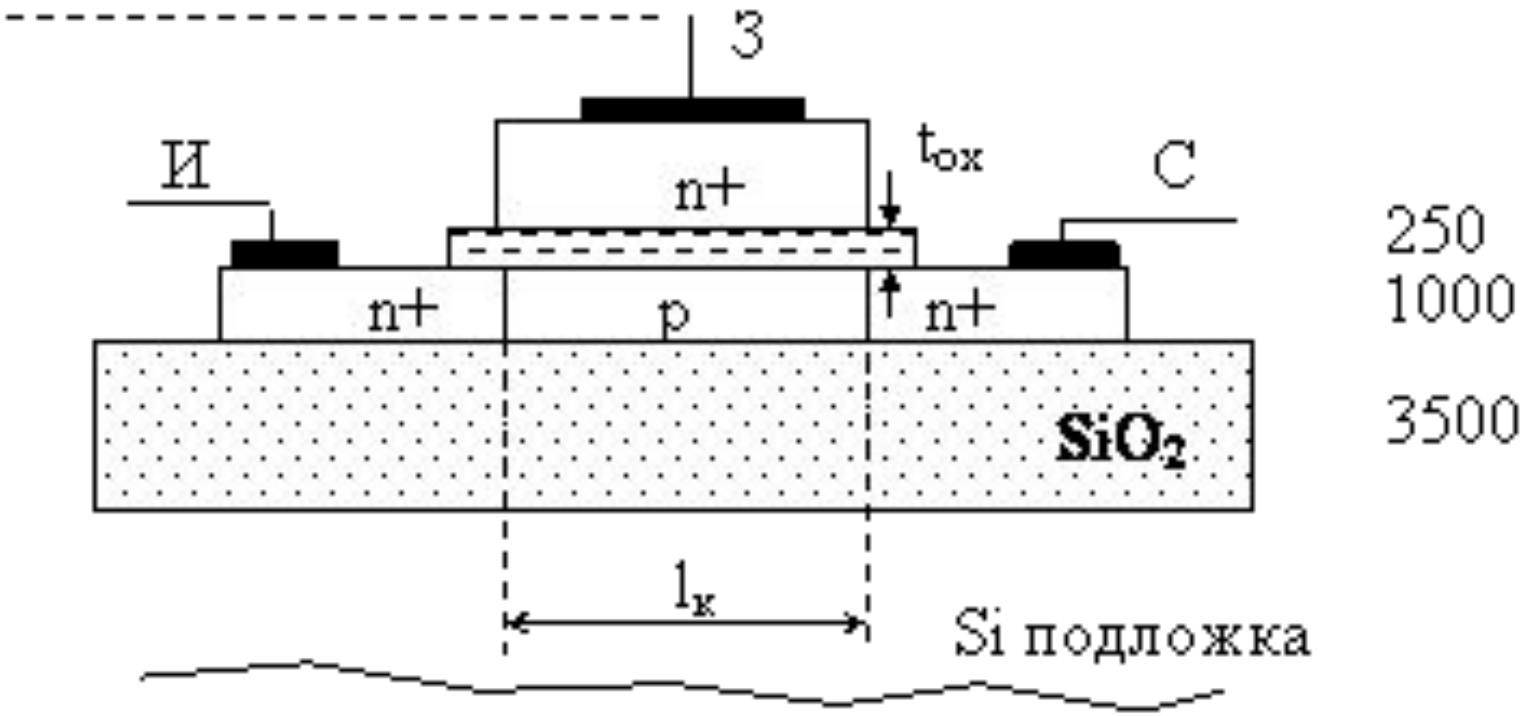
# Транзистор Шоттки



# Полевой транзистор технологии «Кремний на изоляторе»

"SOI MOSFET" (Silicium on isolator).



# Задание для самостоятельной работы

1. Система условных обозначений отечественных ИМС
2. Система условных обозначений зарубежных фирм (на примере одной фирмы)