

**ТЕМА 1. АРХИТЕКТУРА И
ФУНКЦИОНИРОВАНИЕ СОВРЕМЕННЫХ
ПАРАЛЛЕЛЬНЫХ ПРОЦЕССОРОВ.**

Лекция 2. Параллельные архитектуры.

**Классификация параллельных систем по
Флинну.**

Литература:

- 1. Степанов А.Н. Архитектура вычислительных систем и компьютерных сетей. – СПб.: Питер, 2007. – 509с.
- 2. Воеводин В.В., Воеводин Вл.В. Параллельные вычисления. - СПб.: БХВ-Петербург, 2002.- 608 с.
- 3. Лацис А. Как построить и использовать суперкомпьютер.- М.: Бестселлер, 2003.-240с.
- 4.
www.parallel.ru

Первый вопрос

Многоплановое толкование

понятия "архитектура".



Архитектура фон Неймановская архитектура Гарвардская архитектура

В **узком** смысле под архитектурой понимается архитектура набора команд.

В **широком** смысле архитектура охватывает понятие организации системы, включающее такие высокоуровневые аспекты разработки компьютера как систему памяти, структуру системной шины,

Применительно к ~~организации ввода/вывода~~ ~~системам~~ т.п. "архитектура" это распределение функций, реализуемых системой, между ее уровнями,

Архитектура первого уровня определяет, какие функции по обработке данных выполняются системой в целом, а какие

Архитектура следующего уровня определяет разграничение функций между процессорами ввода/вывода и контроллерами внешних устройств.

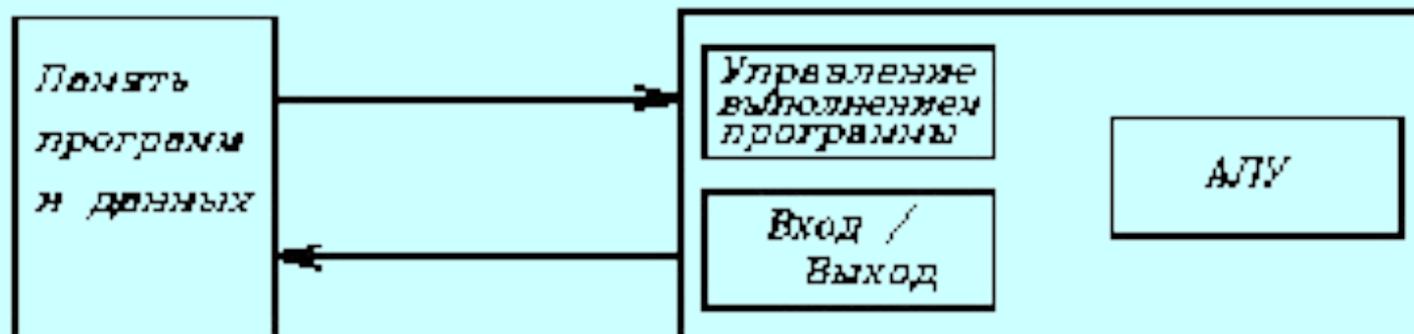
АРХИТЕКТУРА СИСТЕМЫ - емкое понятие, включающее
три важнейших вида взаимосвязанных структур:
ФИЗИЧЕСКУЮ, ЛОГИЧЕСКУЮ и ПРОГРАММНУЮ.

Элементами **ФИЗИЧЕСКОЙ СТРУКТУРЫ** являются технические объекты. В зависимости от того, какие задачи решаются, этими объектами могут быть полупроводниковые кристаллы, части вычислительных машин, а также комплексы, составленные

Элементами **ЛОГИЧЕСКОЙ СТРУКТУРЫ** являются функции, определяющие основные операции.

ПРОГРАММНУЮ СТРУКТУРУ образуют взаимосвязанные программы: программы обработки информации, и др.

Фон Неймановская архитектура



Машина состоит из блока управления, арифметико-логического устройства (АЛУ), памяти и устройств ввода-вывода. В ней реализуется концепция хранимой программы: программы и данные хранятся в одной и той же памяти. Выполняемые действия определяются блоком управления и АЛУ, которые вместе являются основой центрального процессора. Центральный процессор выбирает и исполняет команды из памяти последовательно, адрес очередной команды задается “счетчиком адреса” в блоке управления. Этот

3 основных признака фон Неймановской

архитектуры (Принстонская):

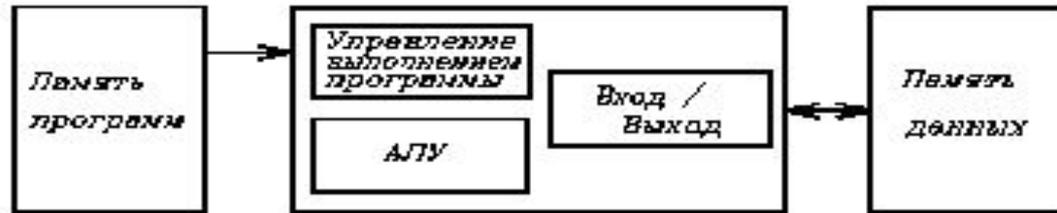
- 1. память состоит из последовательности ячеек памяти с адресами;**
- 2. хранение команд программы и обрабатываемых ими данных - на одинаковых принципах (с точки зрения**

обработки сообщений).

Почему ФН уже не удовлетворяет?

Первое – это скорость, сейчас в усредненной задаче от скорости работы CPU зависит не так уж много – важнее скорость работы памяти и других передач данных. Узкое место – единый тракт.

Гарвардская архитектура



Гарвардской архитектуре присущ **один недостаток**. Вследствие того, что память данных и память программ разделены, на кристалле необходимо иметь в два раза больше выводов адреса и данных. Кремниевая технология такова, что увеличение числа выводов на кристалле приводит к росту цены. Выход состоит в том, чтобы **для всех внешних данных, включая команды, использовать одну шину, а другую – для адресации, внутри же процессора иметь отдельную шину команд и шину данных и две соответствующих шины адреса**. Разделение информации о программе и данных на выводах процессора производится благодаря их временному разделению (мультиплексированию). На это требуется

Второй вопрос

Классификация параллельных вычислительных систем по длине,



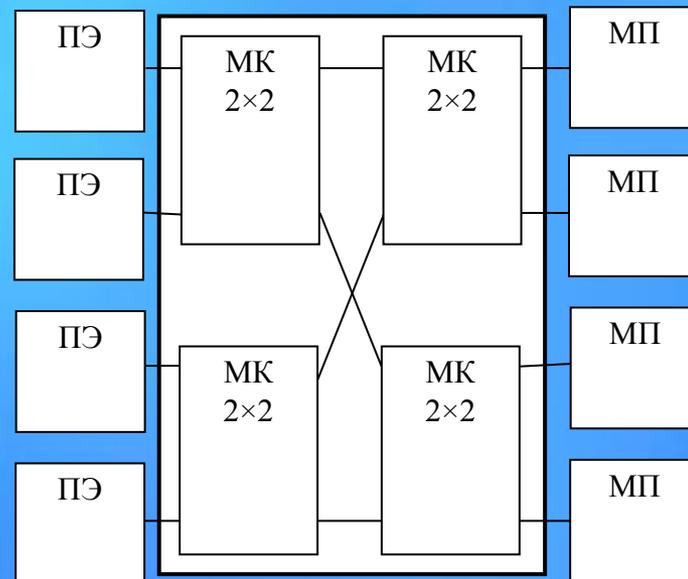
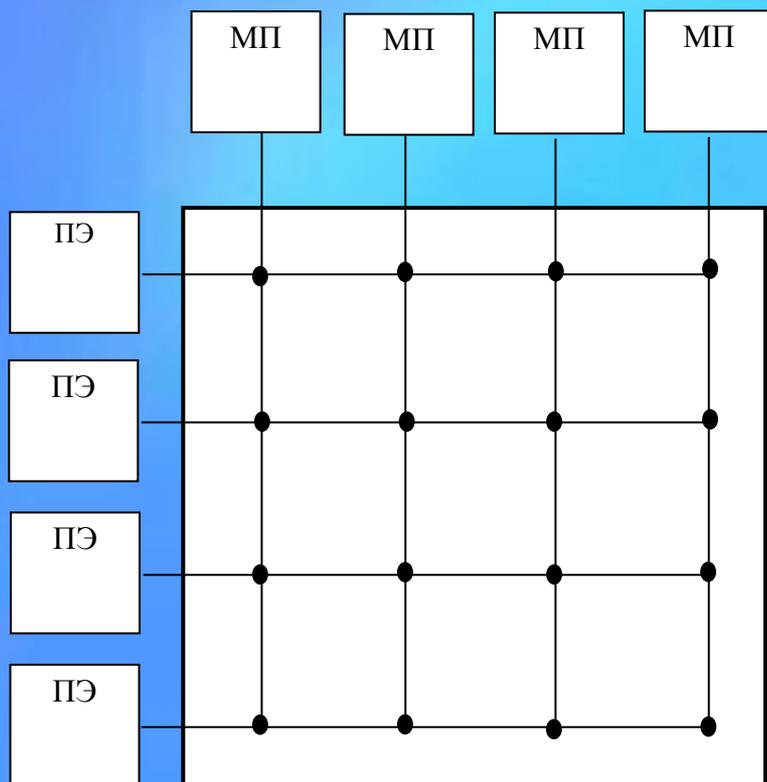
ПОТОК ДАННЫХ ПОТОК КОМАНД

Упрощенные схемы коммутаторов: а) матричного; б) — каскадного

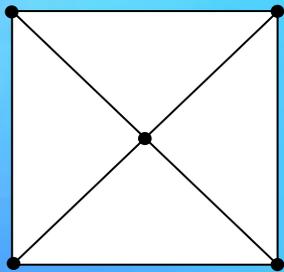
ПЭ – процессорный элемент

МП – модуль памяти

МК – матричный коммутатор



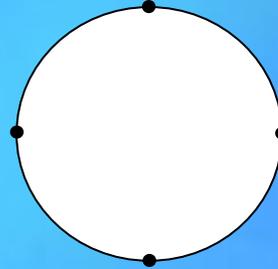
Базовые топологии параллельных вычислительных систем



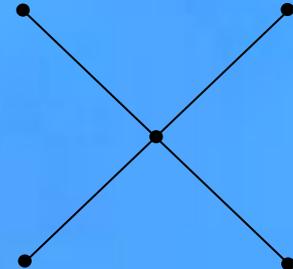
a)



б)

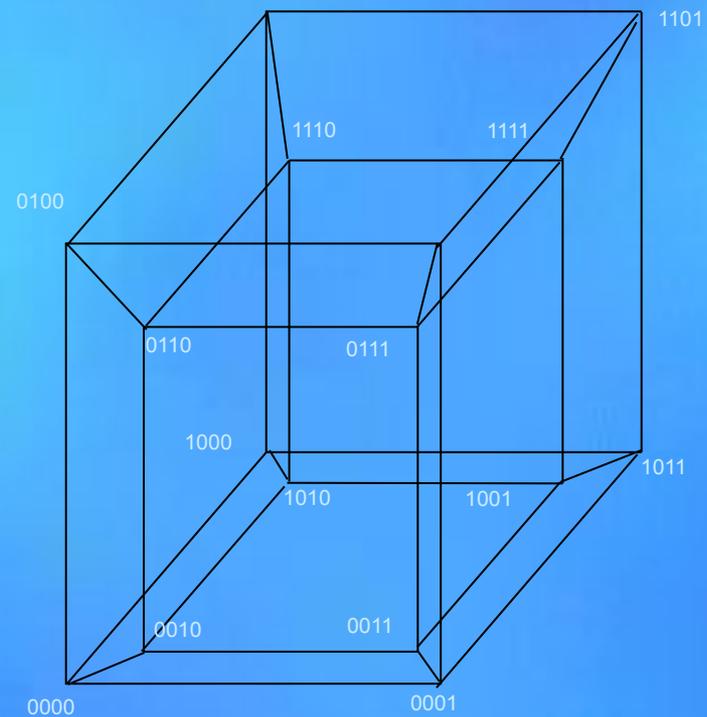
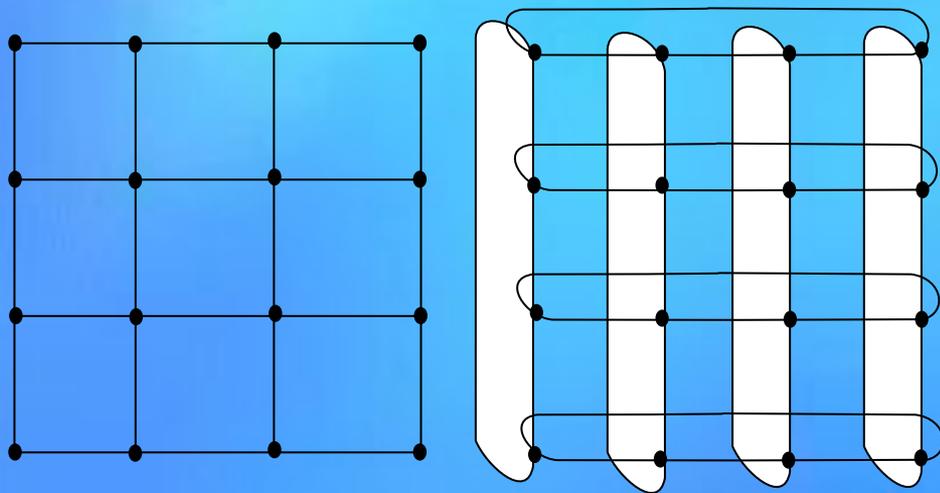


в)

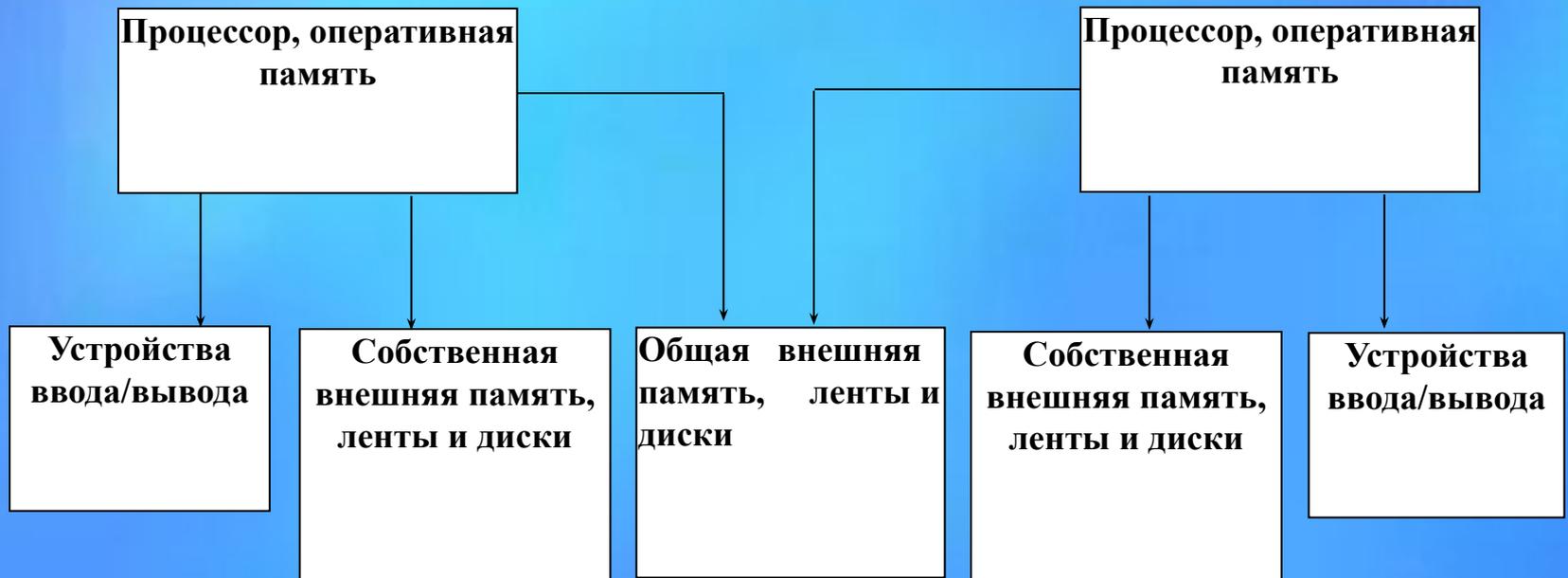


г)

Некоторые развитые топологии параллельных систем



Многомашинная вычислительная система с косвенной слабой связью



Многомашинальная вычислительная система с прямой слабой связью



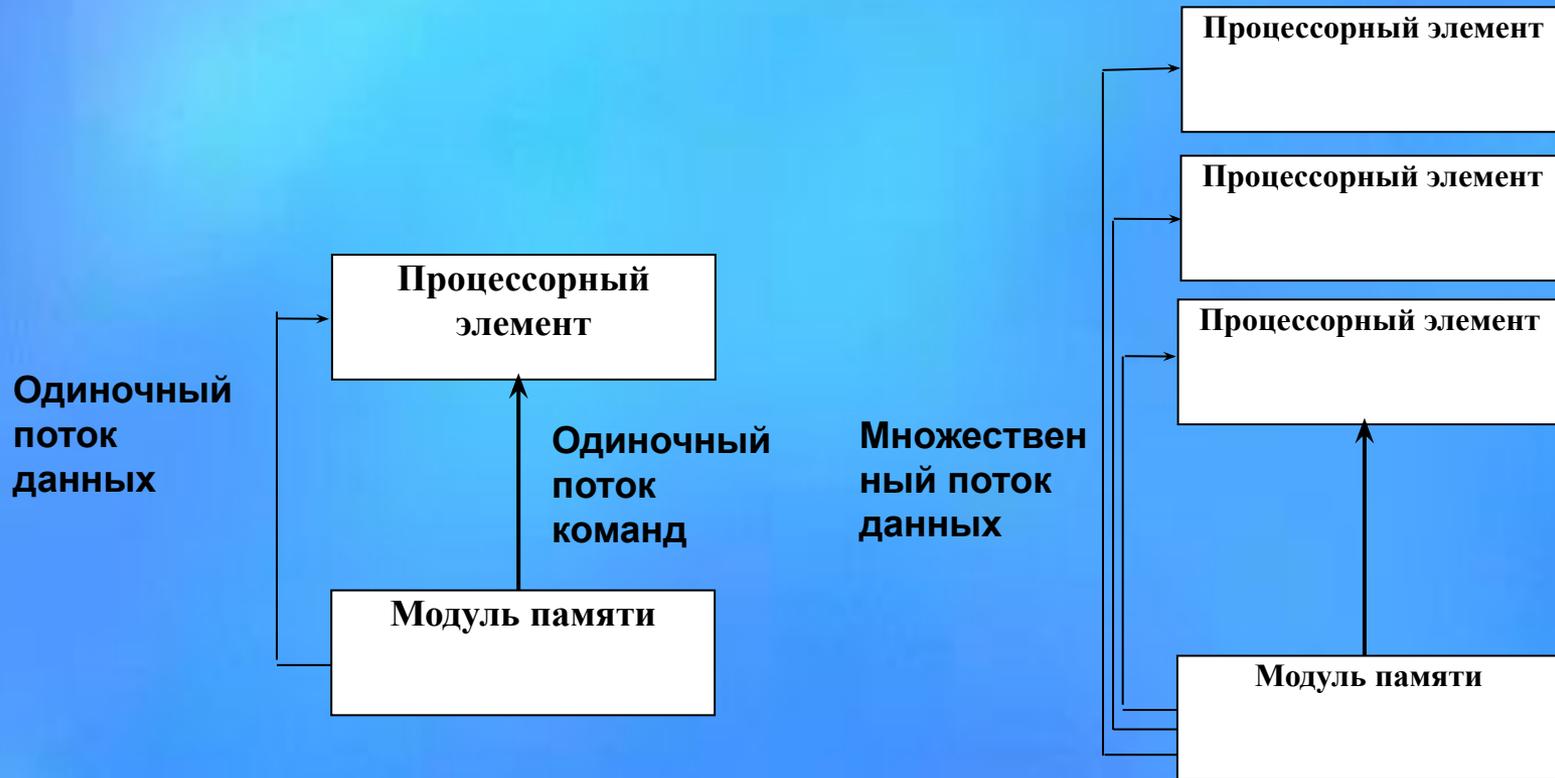
Многопроцессорная вычислительная система с сильной СВЯЗЬЮ



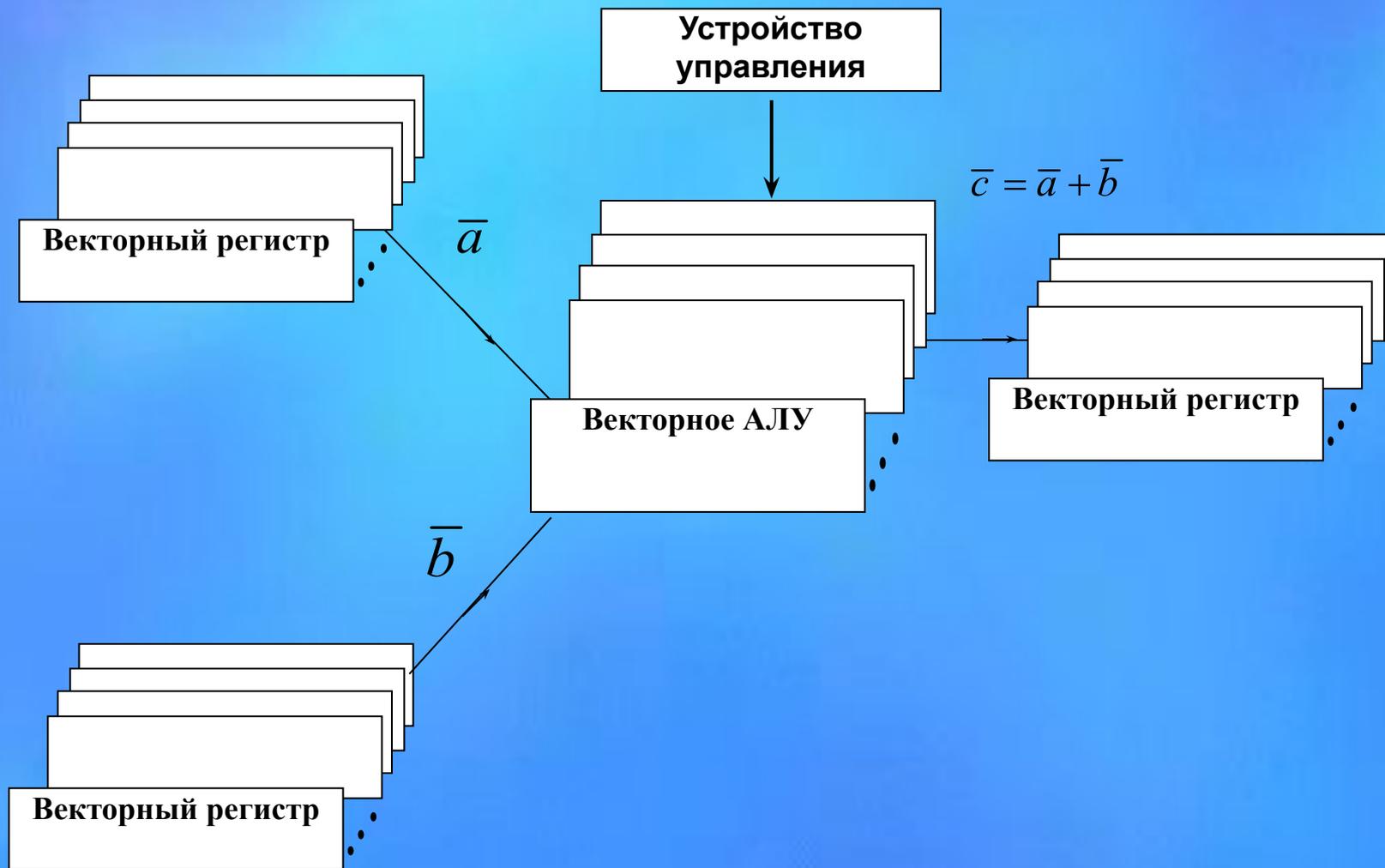
Фрагмент классификации Флинна



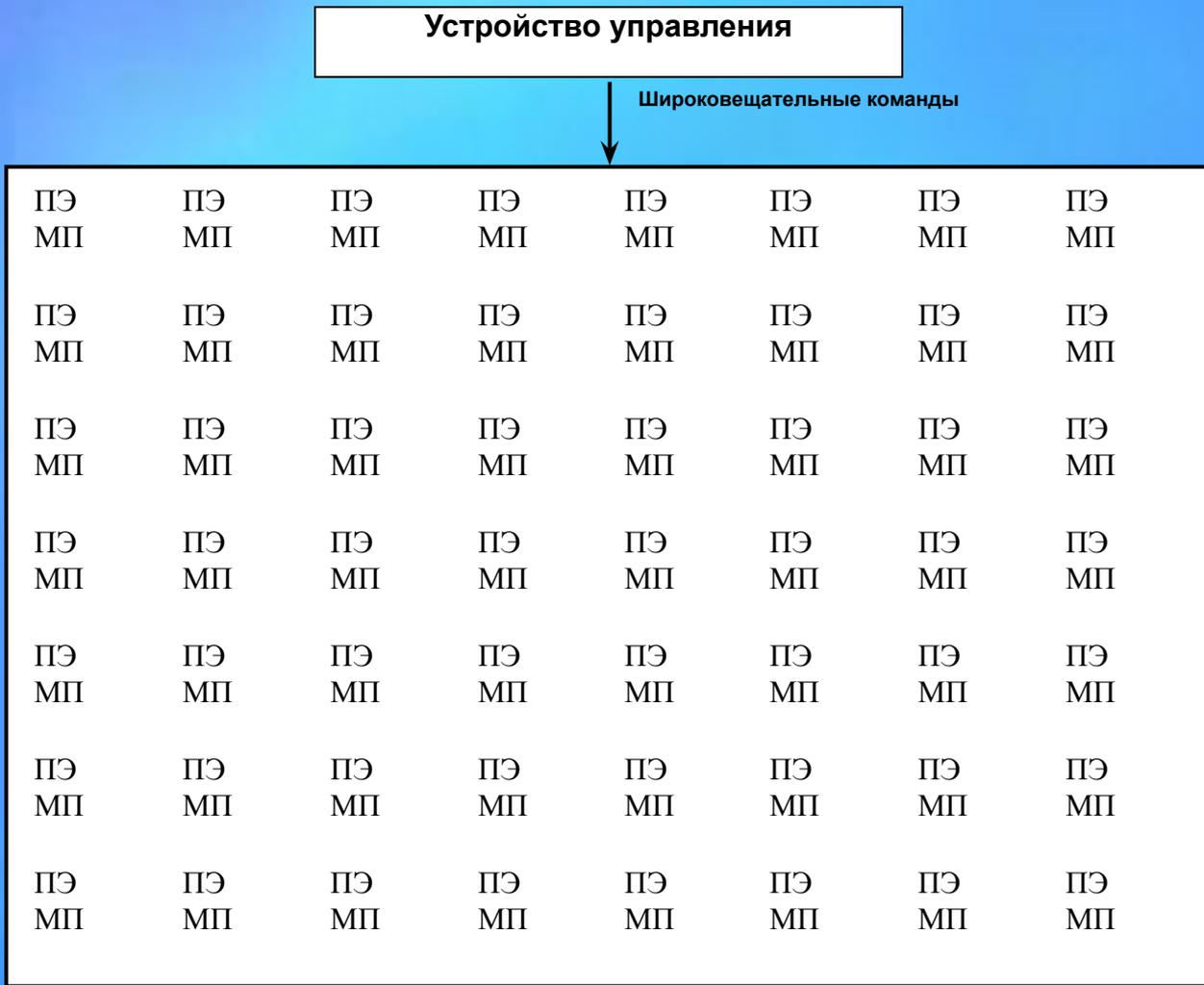
**Архитектуры с одиночным потоком команд: а —
ОКОД; б — ОКМД**



Упрощенная схема векторного процессора систем класса ОКМДС



Упрощенная схема вычислительной системы ILLIAC IV

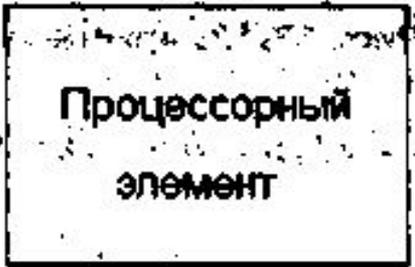


Матрица процессорных элементов (ПЭ)/модулей памяти (МП) 8x8 узлов

Выборка из оперативной памяти: *a* — адресная; *б* - ассоциативная

	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
00AAFE00	1	0	0	1	1	1	0	0	1	0	1	1	1	1	0	0	1	1	1	1	0	1	0	1	1	0	1	1	0	1	1	0
00AAFE04	0	0	0	1	1	0	0	1	1	0	1	1	0	0	1	1	1	1	0	0	1	1	1	1	0	0	1	0	1	1	1	
00AAFE08	1	1	1	0	0	1	0	0	1	1	0	0	1	0	0	1	1	0	1	1	1	1	0	1	1	0	1	0	1	0	1	
00AAFE0C	1	0	0	1	1	1	1	1	0	1	0	0	1	1	1	1	1	1	1	0	1	0	1	1	0	0	1	1	1	1	1	
...																																
00AAFE7C	1	0	0	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	0	0	1	0	1	1	1	

a



	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
00AAFE00	1	0	0	1	1	1	0	0	1	0	1	1	1	1	0	0	1	1	1	1	0	1	0	1	1	0	1	1	0	1	1	0
00AAFE04	0	0	0	1	1	0	0	1	1	0	1	1	0	0	1	1	1	1	0	0	1	1	1	1	0	0	1	0	1	1	1	
00AAFE08	1	1	1	0	0	1	0	0	1	1	0	0	1	0	0	1	1	0	1	1	1	1	0	1	1	0	1	0	1	0	1	
00AAFE0C	1	0	0	1	1	1	1	1	0	1	0	0	1	1	1	1	1	1	1	0	1	0	1	1	0	0	1	1	1	1	1	
...																																
00AAFE7C	1	0	0	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	0	0	1	0	1	1	1	

б



Архитектуры с множественным потоком команд: а — МКОД; б — МКМД

Одиночный
Поток данных



Множественный
поток данных



Современная классификация систем класса МКМД

