

ЛОГИЧЕСКИЕ ОСНОВЫ ЭВМ

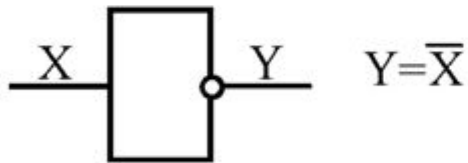
**Алгебра логики
(алгебра Д.Буля)— это раздел
математической логики,
изучающей строение сложных
математических высказываний
и способы установления их
истинности с помощью
алгебраических методов.**

Высказывание — любое утверждение, относительно которого можно сказать, истинно оно или ложно.

ЛОГИЧЕСКИЕ ОПЕРАЦИИ И ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ

Инвертор (НЕ)

- Реализует функцию логического отрицания или инверсии.



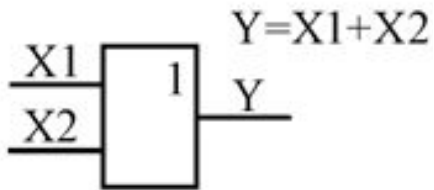
УГО инвертора

X	Y
0	1
1	0

Таблица истинности логического элемента НЕ

Дизъюнктор (ИЛИ)

- Реализует функцию логического сложения (дизъюнкции).



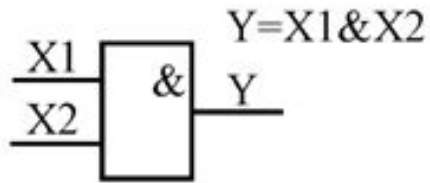
УГО дизъюнктора

X_1	X_2	Y
0	0	0
0	1	1
1	0	1
1	1	1

Таблица истинности логического элемента ИЛИ

Конъюнктор (И)

- Реализует функцию логического умножения (конъюнкции).

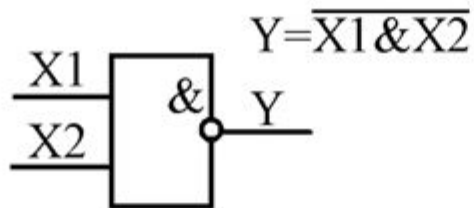


УГО конъюнктора

X1	X2	Y
0	0	0
0	1	0
1	0	0
1	1	1

Таблица истинности логического элемента И

Логический элемент И-НЕ (Штрих Шеффера)

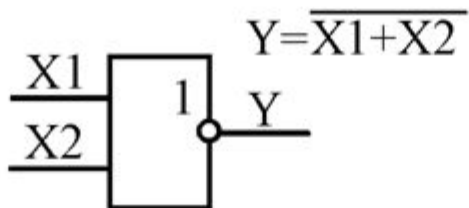


УГО логического
элемента И-НЕ

X1	X2	Y
0	0	1
0	1	1
1	0	1
1	1	0

Таблица истинности логического элемента И-НЕ

Логический элемент ИЛИ-НЕ (Стрелка Пирса)



УГО логического
элемента ИЛИ-НЕ

X1	X2	Y
0	0	1
0	1	0
1	0	0
1	1	0

Таблица истинности логического элемента ИЛИ-НЕ

**При выполнении логических операций определен следующий порядок их выполнения:
инверсия, конъюнкция,
дизъюнкция.**

Для изменения указанного порядка могут использоваться скобки.

Логические законы и правила преобразования логических выражений

- Закон непротиворечия

$$A \& \bar{A} = 0$$

- Закон исключенного третьего

$$A \vee \bar{A} = 1$$

- Закон двойного отрицания

$$\bar{\bar{A}} = A$$

Логические законы и правила преобразования логических выражений

- Законы де Моргана
(законы общей инверсии для логического сложения и логического умножения)

$$\overline{A \vee B} = \bar{A} \& \bar{B}$$

$$\overline{A \& B} = \bar{A} \vee \bar{B}$$

Логические законы и правила преобразования логических выражений

- Коммутативность

$$A \& B = B \& A$$

$$A \vee B = B \vee A$$

Логические законы и правила преобразования логических выражений

- Ассоциативность

$$(A \& B) \& C = A \& (B \& C)$$

$$(A \vee B) \vee C = A \vee (B \vee C)$$

Логические законы и правила преобразования логических выражений

- Дистрибутивность

$$(A \& B) \vee (A \& C) = A \& (B \vee C)$$

$$(A \vee B) \& (A \vee C) = A \vee (B \& C)$$

Логические законы и правила преобразования логических выражений

- Правила равносильности

$$A \vee A = A$$

$$A \& A = A$$

Логические законы и правила преобразования логических выражений

- Правила исключения констант

$$A \vee 1 = 1$$

$$A \vee 0 = A$$

$$A \& 1 = A$$

$$A \& 0 = 0$$

Аналитическое представление логических функций

- **Дизъюнктивной нормальной формой (ДНФ) называется логическая сумма элементарных логических произведений, в каждое из которых аргумент или его отрицание входят один раз.**

ДНФ может быть получена из таблицы истинности следующим образом: для каждого набора аргументов, на котором функция равна 1, записывают элементарные произведения переменных, причем переменные, значение которых равно нулю, записываются с инверсией.

Полученные произведения, которые носят название конstituента единицы, или минтермов, суммируют.

ДНФ, полученная суммированием конъюнкта единицы, называется совершенной (СДНФ).

- **Конъюнктивной нормальной формой (КНФ) называется логическое произведение элементарных логических сумм, в каждую из которых аргумент или его отрицание входят один раз.**

КНФ может быть получена из таблицы истинности следующим образом: для каждого набора аргументов, на котором функция равна 0, записывают элементарные суммы переменных, причем переменные, значение которых равно единице, записываются с инверсией.

Полученные суммы, которые носят название конституента нуля, или макстермов, объединяют операцией логического умножения.

КНФ, полученная с помощью операции логического умножения конституента нуля, называется совершенной (СКНФ).

Минимизация логических функций

- Минимизация методом непосредственных преобразований
- Минимизация методом карт Карно (Вейча)

Элементы схемотехники

- Комбинационными (однотактными) называют цифровые устройства, в которых значения выходных сигналов определяются заданным в данный момент времени сочетанием входных воздействий. В комбинационных логических устройствах отсутствуют запоминающие элементы.

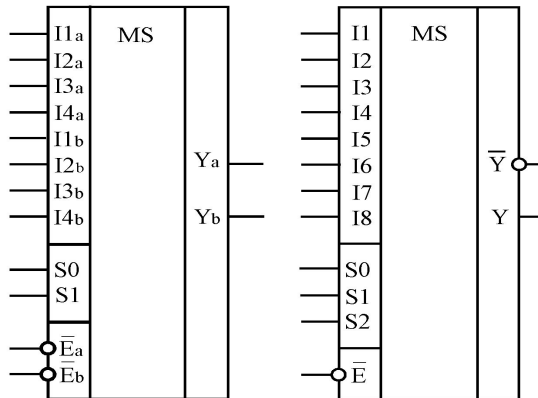
- Последовательностными (последовательными, многотактными) называют цифровые устройства, в которых выходные сигналы зависят не только от входных воздействий в данный момент времени, но и от предыдущих значений. Последовательностные устройства содержат запоминающие элементы.

МУЛЬТИПЛЕКСОРЫ

Мультиплексором называется комбинационное логическое устройство, предназначенное для управляемой передачи данных от нескольких источников информации в один выходной канал.

Таблица истинности мультиплексора К155КП2

Выбор входа		\bar{E}	Вход данных				Выход Y
S0	S1		I1	I2	I3	I4	
-	-	1	-	-	-	-	0
0	0	0	0	-	-	-	0
0	0	0	1	-	-	-	1
1	0	0	-	0	-	-	0
1	0	0	-	1	-	-	1
0	1	0	-	-	0	-	0
0	1	0	-	-	1	-	1
1	1	0	-	-	-	0	0
1	1	0	-	-	-	1	1



а) б)

УГО мультиплексора К155КП2 (а),

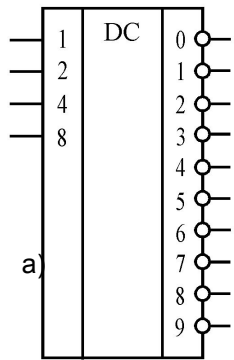
УГО мультиплексора К155КП7 (б)

Таблица истинности мультиплексора K155КП7

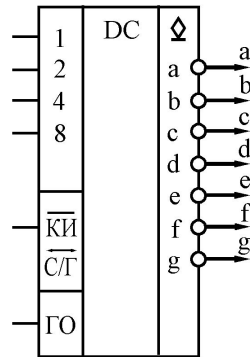
Вход			Выход		
Выбор		Разрешение			
S2	S1	S0	$\square E$	Y	$\square Y$
-	-	-	1	0	1
0	0	0	0	I1	$\square I1$
0	0	1	0	I2	$\square I2$
0	1	0	0	I3	$\square I3$
0	1	1	0	I4	$\square I4$
1	0	0	0	I5	$\square I5$
1	0	1	0	I6	$\square I6$
1	1	0	0	I7	$\square I7$
1	1	1	0	I8	$\square I8$

ДЕШИФРАТОРЫ

Дешифратором, или декодером называется комбинационное логическое устройство для преобразования чисел из двоичного кода в другой, при дешифрировании — двоичного кода в десятичный.



б)



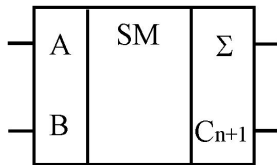
УГО дешифратора 74LS145N(а)
дешифратора 74LS247N (б)

Таблица истинности дешифратора 74LS145N

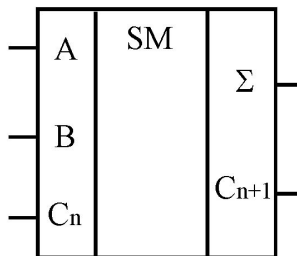
Вход				Выход									
8	4	2	1	0	1	2	3	4	5	6	7	8	9
0	0	0	0	0	1	1	1	1	1	1	1	1	1
0	0	0	1	1	0	1	1	1	1	1	1	1	1
0	0	1	0	1	1	0	1	1	1	1	1	1	1
0	0	1	1	1	1	1	0	1	1	1	1	1	1
0	1	0	0	1	1	1	1	0	1	1	1	1	1
0	1	0	1	1	1	1	1	1	0	1	1	1	1
0	1	1	0	1	1	1	1	1	1	0	1	1	1
0	1	1	1	1	1	1	1	1	1	1	0	1	1
1	0	0	0	1	1	1	1	1	1	1	1	0	1
1	0	0	1	1	1	1	1	1	1	1	1	1	0
1	0	1	0	Все уровни высокие (1)									
1	0	1	1										
1	1	0	0										
1	1	0	1										
1	1	1	0										
1	1	1	1										
1	1	1	1										

АРИФМЕТИЧЕСКИЕ УСТРОЙСТВА

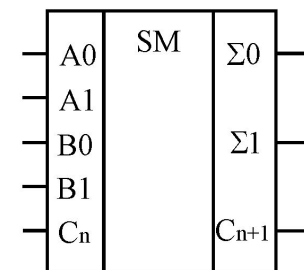
Сумматором называется комбинационное логическое устройство, предназначенное для выполнения операций арифметического сложения чисел, представленных в виде двоичных кодов.



УГО полусумматора



УГО одноразрядного сумматора



УГО двухразрядного полусумматора

Сумматоры подразделяются на: полусумматоры, одноразрядные сумматоры, многоразрядные сумматоры.

Полусумматором называется устройство, предназначенное для сложения двух одноразрядных кодов, имеющее два входа и два выхода и формирующее из сигналов входных слагаемых сигналы суммы и переноса в старший разряд.

Одноразрядным сумматором называется устройство, предназначенное для сложения двух одноразрядных кодов, имеющее три входа и два выхода, и формирующее из сигналов входных слагаемых и сигнала переноса из младших разрядов сигналы суммы и переноса в старший разряд.

Многоразрядным сумматором называется устройство, предназначенное для сложения двух многоразрядных кодов, формирующее на выходе код суммы и сигнал переноса в случае, если результат сложения не может быть представлен кодом, разрядность которого совпадает с разрядностью кодов слагаемых.

В свою очередь, многоразрядные сумматоры подразделяются на последовательные и параллельные. В последовательных сумматорах операция сложения выполняется последовательно разряд за разрядом, начиная с младшего. В параллельных сумматорах все разряды входных кодов суммируются одновременно. Частным случаем многоразрядного сумматора является двухразрядный сумматор.

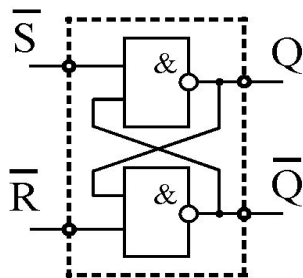
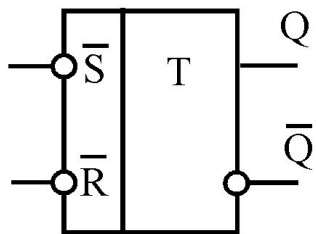
Таблица истинности полусумматора

Вход		Выход	
A	B	Сумма Σ	Перенос C_{n+1}
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

ТРИГГЕРЫ

Триггер – это схема, имеющая два устойчивых состояния, в которых она может находиться сколь угодно долго до прихода управляющего воздействия, т.е. триггер можно использовать как элементарную ячейку памяти.

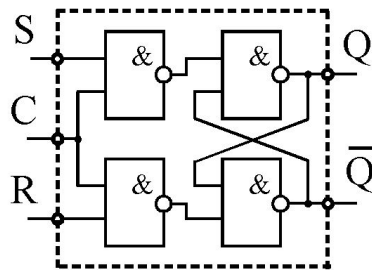
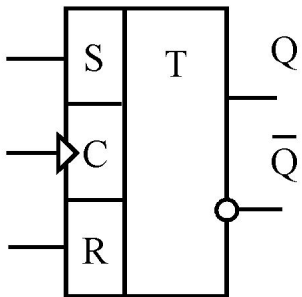
Асинхронный *RS*-триггер реализован на двух элемента И — НЕ, снабжен только двумя информационными входами.



Режимы работы асинхронного *RS*-триггера

Вход		Выход		Режим работы
\bar{R}	\bar{S}	Q	\bar{Q}	
0	0	Q	\bar{Q}	Хранение
0	1	0	1	Сброс
1	0	1	0	Установка единицы
1	1	-	-	Запрещенное состояние

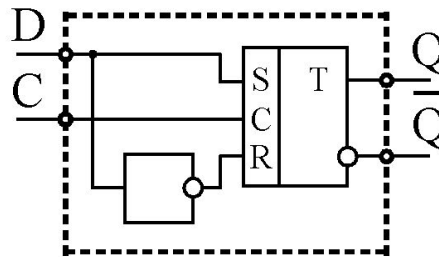
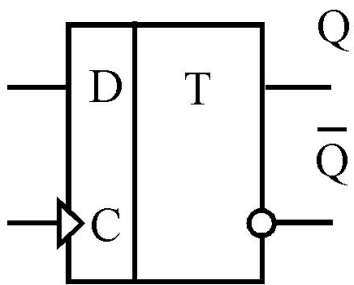
Синхронный *RS*-триггер может быть получен на базе асинхронного *RS*-триггера. В большинстве схем необходимо переключение всех составляющих в определенный момент времени по сигналам тактового генератора. При этом добавляется третий синхронизирующий вход.



Режимы работы синхронного *RS*-триггера

<i>C</i>	<i>S</i>	<i>R</i>	<i>Q</i>	\bar{Q}	Режим работы
↑	0	0	<i>Q</i>	\bar{Q}	Хранение
↑	0	1	0	1	Сброс
↑	1	0	1	0	Установка единицы
↑	1	1	-	-	Запрещенное состояние

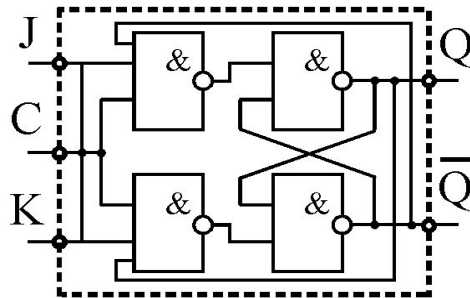
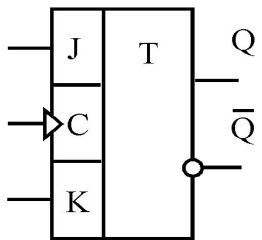
D-триггер соответствует RS-триггеру, работающему только в режимах установки.



Режимы работы *D*-триггера

Вход		Выход		Режим работы
<i>D</i>	<i>C</i>	<i>Q</i>	\bar{Q}	
0	↑	0	1	Синхронный сброс
1	↑	1	0	Синхронная установка единицы

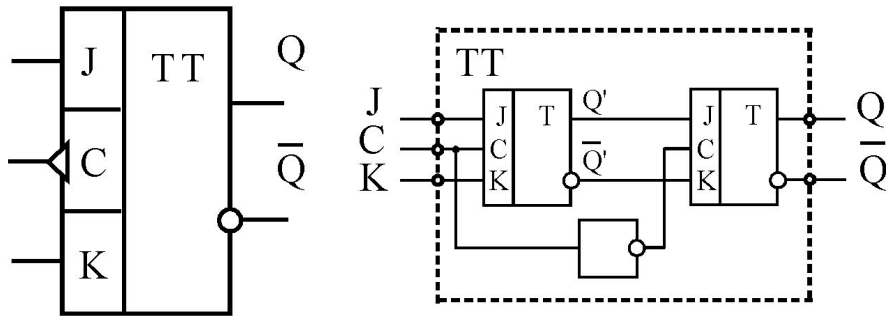
Однотактный JK -триггер является наиболее универсальным. Входы J и K соответствуют входам S и R RS -триггера. Главное отличие JK -триггера от RS -триггера состоит в том, что в JK -триггере нет запрещенного состояния входов.



Режимы работы однотактного JK -триггера

C	J	K	Q	\bar{Q}	Режим работы
\uparrow	0	0	Q	\bar{Q}	Хранение
\uparrow	0	1	0	1	Сброс
\uparrow	1	0	1	0	Установка единицы
\uparrow	1	1	Q	\bar{Q}	Переключение

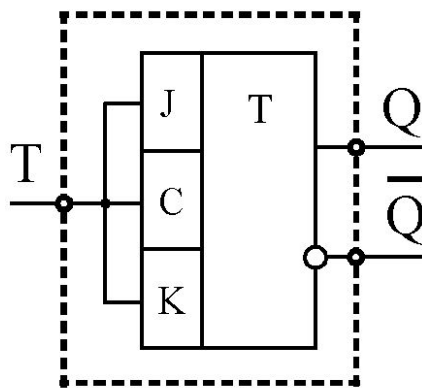
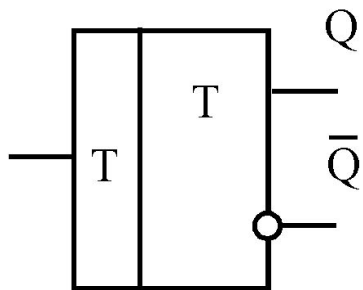
Двухтактный JK-триггер. Главная особенность триггера состоит в том, что переключение происходит по спаду тактовых импульсов, благодаря чему появляется возможность создавать более сложные схемы, счетчики и регистры.



Режимы работы двухтактного JK-триггера

C	J	K	Q	\bar{Q}	Режим работы
↓	0	0	Q	\bar{Q}	Хранение
↓	0	1	0	1	Сброс
↓	1	0	1	0	Установка единицы
↓	1	1	Q	\bar{Q}	Переключение

T-триггер. Это устройство с двумя устойчивыми состояниями и одним информационным входом. Реализуется на базе *JK*-триггера соединением всех входов в один вход *T*. Триггер изменяет свое состояние на противоположное всякий раз, когда на вход *T* поступают управляющие сигналы.



Режимы работы *T*-триггера

T	Q	\bar{Q}
0	0	1
1	1	0