

Информатика

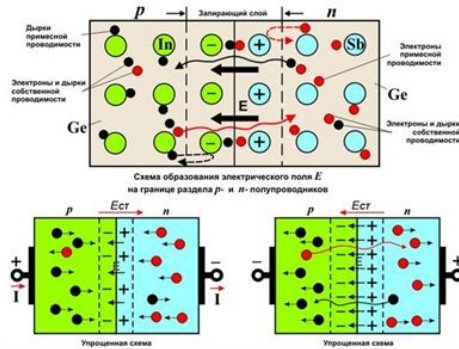
Курс лекций часть 4

Масловский Владимир Михайлович, к.т.н., доцент кафедры ИУ-10
МГТУ им. Р.Э. Баумана, тел. 8 903 0182439,
E-mail: mvm481@rambler.ru

Основы элементной базы цифровых автоматов

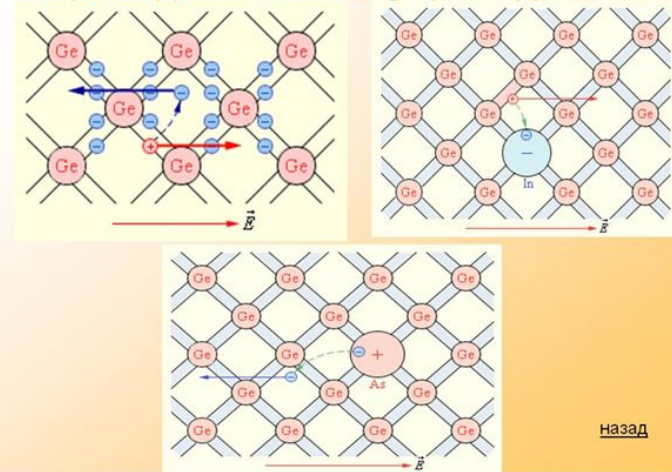
p – n – переход

ПОЛУПРОВОДНИКОВЫЙ ДИОД



[Назад](#)

Проводимость полупроводников



[Назад](#)

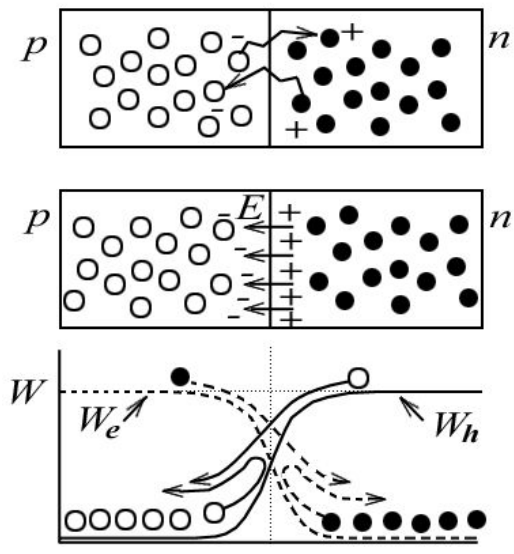


Рис. 4.21. Распределение зарядов в области p-n- перехода

Полупроводниковым p-n- переходом называют тонкий слой, образующийся в месте контакта двух областей полупроводников акцепторного и донорного типов (см. рис. 4.21). Обе области полупроводника, изображенные на рисунке, электрически нейтральны, поскольку как сам материал полупроводника, так и примеси электрически нейтральны. Отличия этих областей - в том, что левая из них содержит свободно перемещающиеся дырки, а правая свободно перемещающиеся электроны. В результате теплового хаотического движения одна из дырок из левой области p - типа может попасть в правую область n - типа, где быстро рекомбинирует с одним из электронов. В результате этого в правой области появится избыточный положительный заряд, а в левой области - избыточный отрицательный заряд (см. рис. 4.21). Аналогично, в результате теплового движения один из электронов из левой области может попасть в правую, где быстро рекомбинирует с одной из дырок. В результате этого в правой области также появится избыточный положительный заряд, а в левой области - избыточный отрицательный заряд.

Основы элементной базы цифровых автоматов

Появление этих зарядов приведет к появлению электрического поля $\vec{E}$ на границе областей полупроводника. Это поле будет отталкивать дырки P -области от границы раздела полупроводников, а электроны n -области - вправо от этой границы. С электрическим полем $\vec{E}$ можно связать потенциальную энергию дырки и электрона в областях (см. рис. 4.21). Получается, что дырка для перехода из P -области в n -область должна "забраться" на потенциальный порог высоты W . На аналогичный порог должен "забраться" электрон для перехода из n -области в P -область. Вероятность такого прохода пропорциональна множителю Больцмана:

$$P = P_0 \exp(-W / kT) \quad (4.37)$$

Рассмотренные переходы основных носителей сформируют плотность тока основных носителей через $P-n$ переход:

$$j_{осн} = j_0 \exp(-W / kT) \quad (4.38)$$

В состоянии равновесия этот ток будет компенсироваться током неосновных носителей, формируемым неосновными носителями - дырками n -области и электронами P -области. Однако этих носителей очень мало, и ток неосновных носителей лимитируется именно их числом, хотя поле $\vec{E}$ "содействует" этому току (см. рис. 4.21).

Основы элементной базы цифровых автоматов

Если к $p-n$ переходу приложить внешнюю разность потенциалов U , как это показано на рис. 4.22 (а) (это - так называемое прямое включение $p-n$ перехода), то внешнее поле $\vec{E}$ уменьшит существующее в кристалле поле $\vec{E}$, и высота порогов на рис. 4.22 уменьшится, тогда ток основных носителей возрастет в соответствии с формулой:

$$j_{осн} = j_0 \exp(-(W - Ue) / kT) \quad (4.39)$$

Ток неосновных носителей при этом практически не изменится, так как он лимитируется малым числом неосновных носителей. На рис. 4.23 изображены зависимости тока основных и неосновных носителей при увеличении внешнего напряжения U , а также построен участок вольтамперной характеристики (ВАХ) при $U \geq 0$.

Если к $p-n$ переходу приложить внешнюю разность потенциалов "наоборот", как это показано на рис. 4.22 (б) (так называемое обратное включение $p-n$ перехода), то внешнее поле $\vec{E}$ увеличит существующее на границе поле $\vec{E}$, и высота порогов на рис. 4.21 увеличится. Ток основных носителей от этого уменьшится в соответствии с формулой (4.38). Ток неосновных носителей при этом практически не изменится, так как он лимитируется малым числом неосновных носителей. На рис. 4.23 изображены зависимости тока основных и неосновных носителей при "обратном" включении внешнего напряжения U , и построен участок ВАХ при $U \leq 0$.

Рис. 4.23. Зависимость тока основных и неосновных носителей через $p-n$ переход от напряжения на нем, ВАХ $p-n$ перехода

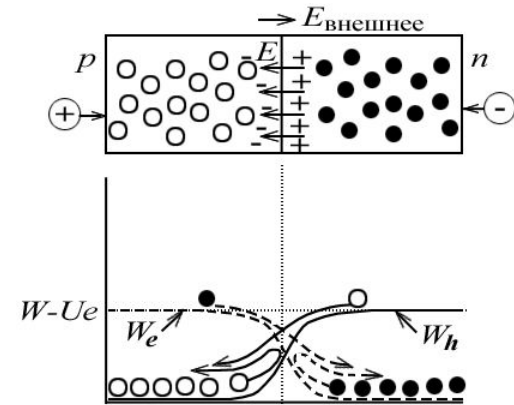
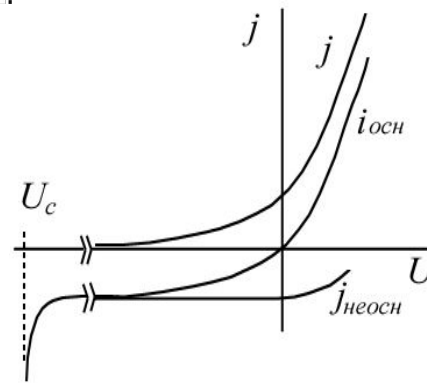


Рис. 4.22а. Потенциальные пороги вблизи $p-n$ перехода при прямом и обратном включении внешнего напряжения на нем

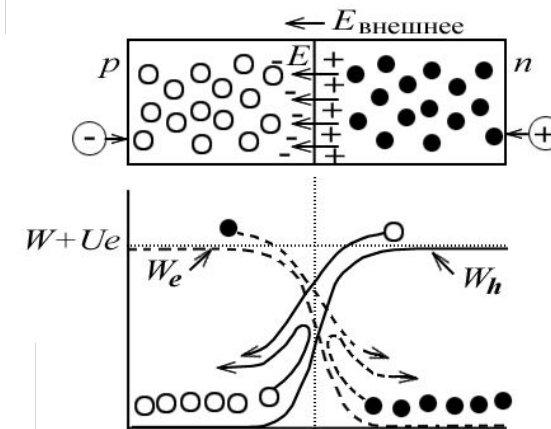


Рис. 4.22б. Потенциальные пороги вблизи $p-n$ перехода при прямом и обратном включении внешнего напряжения на нем

Основы элементной базы цифровых автоматов

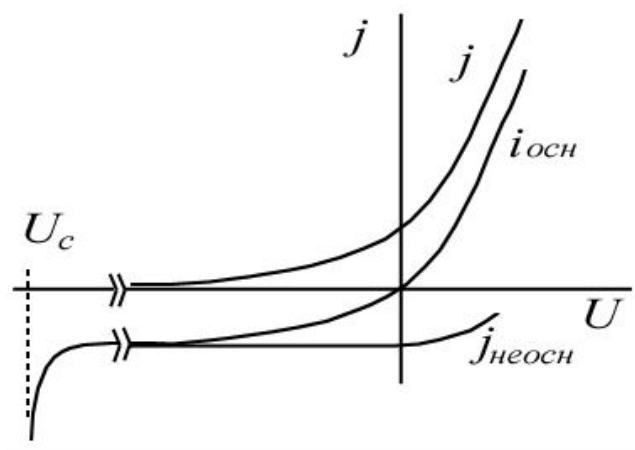


Рис. 4.23. Зависимость тока основных и неосновных носителей через p-n- переход от напряжения на нем, ВАХ p-n- перехода

Пробой $p-n$ - перехода. Если продолжать увеличение напряжения обратной полярности, то при некотором напряжении U_c , называемом напряжением пробоя, произойдет пробой $p-n$ - перехода. Это связано с тем, что в закрытом состоянии $p-n$ - перехода почти все приложенное напряжение действует в тонком пограничном слое. Поэтому в нем сформируется большая напряженность электрического поля, способная ускорить электрон на малом расстоянии до энергий достаточных для "выбивания" электрона из ковалентной связи; далее уже оба электрона будут ускорены, они выбьют еще электроны и так далее. Получится подобие электронной лавины, приводящей к пробую перехода. Пробою соответствует участок около U_c на ВАХ (см. рис. 4.23). Этот участок при $|U| < |U_c|$ имеет участок плавного нарастания тока, что позволяет использовать явление пробоя, вернее предпробойное состояние для стабилизации напряжения (см. ниже).

ВАХ $p-n$ - перехода получается нелинейной, а главное несимметричной: в одну сторону $p-n$ - переход проводит ток очень хорошо, а в другую - очень плохо.

Можно дать и простое, наглядное объяснение таких сильных отличий проводимости $p-n$ - перехода в разных направлениях.

Основы элементной базы цифровых автоматов

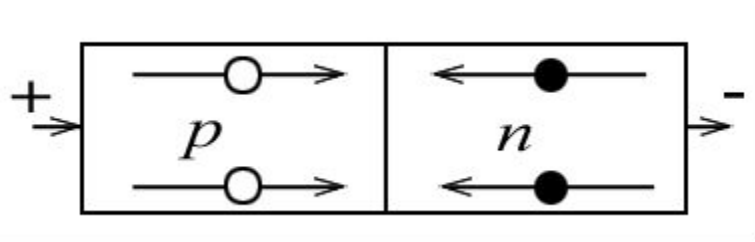


Рис. 4.24а. Схема движения электронов и дырок при прямом (а) и обратном (б) включении p-n-перехода

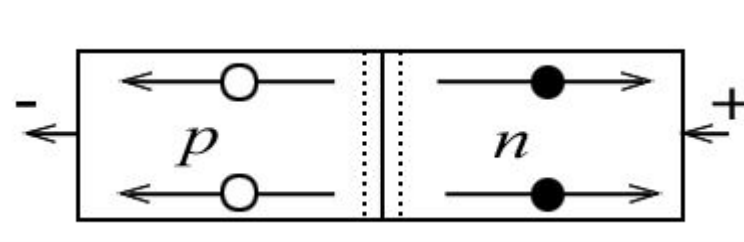


Рис. 4.24б. Схема движения электронов и дырок при прямом (а) и обратном (б) включении p-n-перехода

При включении $p-n$ перехода в прямом направлении (см. рис. 4.24 а) дырки в левой области будут двигаться к границе раздела, и электроны из правой области также будут двигаться к границе раздела. На границе они будут рекомбинировать. Ток на всех участках цепи обеспечивается основными носителями, сам $p-n$ переход обогащен носителями тока. Проводимость $p-n$ перехода будет большой.

При включении $p-n$ перехода в обратном направлении (см. рис. 4.24 б) и дырки в левой области будут двигаться от границы раздела, и электроны из правой области также будут двигаться от границы раздела. На границе раздела областей в итоге не останется основных носителей тока. Ток на этой границе будет обеспечиваться очень малым числом неосновных носителей, образовавшихся вблизи тонкого $p-n$ перехода. Проводимость $p-n$ перехода будет малой. В итоге ВАХ примет асимметричный вид как на рис. 4.23.

Применения $p-n$ перехода в технике - очень многочисленны. Остановимся на некоторых из них.

Основы элементной базы цифровых автоматов

Выпрямление тока и детектирование сигналов. Для этих целей используют деталь - полупроводниковый диод, главная часть которой $p-n$ - переход. Используют схему подключения диода, изображенную на рис. 4.25. Если на вход подать синусоидальный сигнал, то диод "пропустит" только положительные полуволны синусоиды. На сопротивлении нагрузки (на выходе) сигнал будет иметь вид как на рис. 4.25. Чтобы получить огибающую сигнала, то используют дополнительный конденсатор C , который, заряжаясь и разряжаясь, сгладит острые полуволны. По такой схеме работают простейшие выпрямители напряжения - устройства, преобразующие переменный ток в постоянный, и детекторы радиосигналов - устройства, позволяющие выделить огибающую высокочастотного сигнала, несущую полезную информацию.

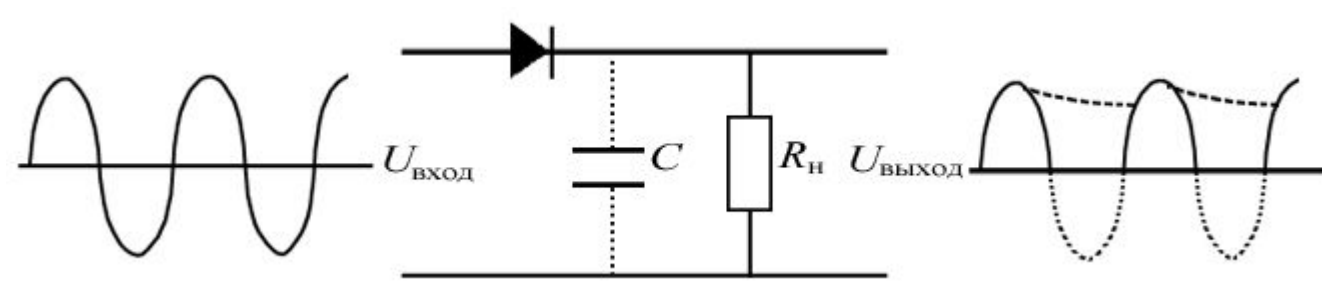


Рис. 4.25. Схема включения $p-n$ - перехода для выпрямления и детектирования токов и сигналов

Основы элементной базы цифровых автоматов

Стабилизаторы напряжения. Явление пробоя $p-n$ -перехода используют для стабилизации напряжения. Для этого к источнику нестабильного

напряжения $U_{\text{вход}}$ подключают цепь, состоящую из резистора и стабилитрона - $p-n$ -перехода, рассчитанного на заданное напряжение пробоя и включенного в обратном направлении (см. рис. 4.26). Если напряжение на стабилитроне начинает превышать критическое, то стабилитрон приоткрывается, ток через него и через резистор R увеличивается и падение напряжения на резисторе тоже увеличится. Из-за этого напряжение на стабилитроне не сможет превзойти критическое напряжение пробоя. При этом нестабильное напряжение окажется суммой двух: нестабильного на резисторе и стабильного на стабилитроне и нагрузке (см. рис. 4.26).

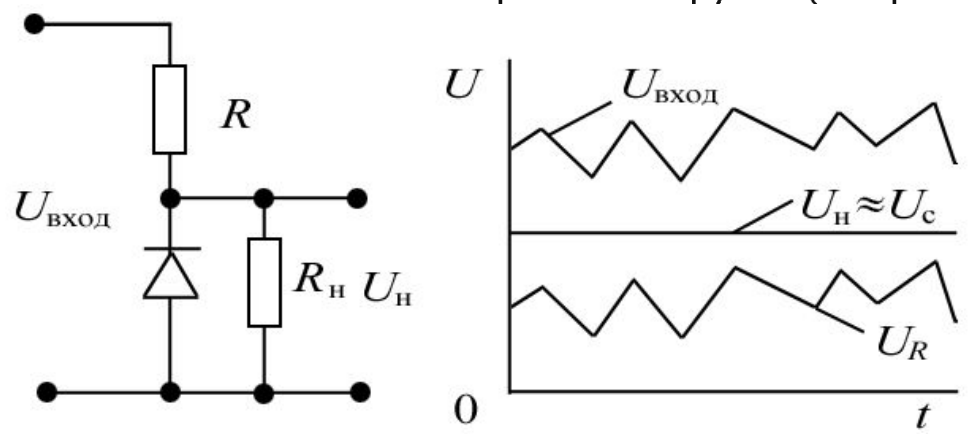


Рис. 4.26. Схема включения $p-n$ -перехода для стабилизации напряжения

Стабилитроны на основе $p-n$ -перехода изготавливаются промышленностью на разные напряжения стабилизации (пробоя): от порядка трех до сотен вольт.

Основы элементной базы цифровых автоматов

Светоиспускающие диоды. Принцип работы светоиспускающих диодов - устройств, преобразующих энергию электрического тока в световую энергию, можно понять, рассмотрев изображенную на рис. 4.24 и 4.27 схему включения $p-n$ перехода в прямом направлении. На границе раздела дырки, поступающие из p -области, рекомбинируют с электронами, поступающими из n -области. При этом происходит фактически переход электрона из зоны проводимости в валентную зону, что должно сопровождаться испусканием кванта электромагнитного излучения. Можно так подобрать ширины зон в полупроводнике, что будут испускаться кванты электромагнитного излучения требуемой частоты, а именно от инфракрасного до ультрафиолетового излучения.

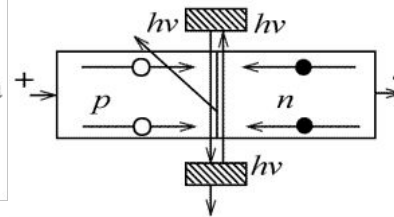
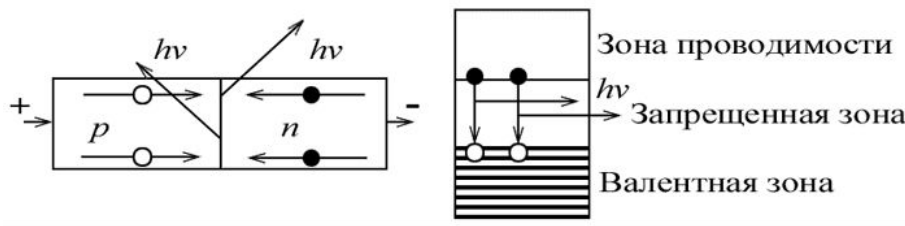


Рис. 4.27 Схема работы светоиспускающего (а) и лазерного (б) диода

Светоиспускающие диоды обладают очень высоким КПД, достигающим 80 процентов. В самом деле, в удачно сконструированном светоиспускающем диоде каждый электрон, создающий ток через диод, обязан рекомбинировать с дыркой с испусканием кванта излучения. В таком случае незначительные потери связаны с джоулевым теплом, выделяющемся в материале диода и поглощением испущенных квантов излучения. Светоиспускающие диоды широко используют как миниатюрные экономичные источники света, излучающие в заданном частотном диапазоне, как заменитель сигнальных лампочек, а последнее время и как экономичные осветительные приборы.

Лазерные светоиспускающие диоды. Принцип действия лазерных светоиспускающих диодов аналогичен принципам работы светоиспускающих диодов, с некоторыми отличиями. В них необходимо создать инверсную заселенность (много электронов в воз $p-n$ -ом состоянии и мало - в основном состоянии). Это удобно сделать в области $p-n$ перехода. Очень большая концентрация

электронов проводимости (они соответствуют возбужденному уровню лазера) обеспечивается их поступлением из n -области (см. рис. 4.27 б). Большая концентрация дырок, поступающих из p -области, соответствует малому количеству электронов в основном состоянии перехода (N_1), используемого в лазере.

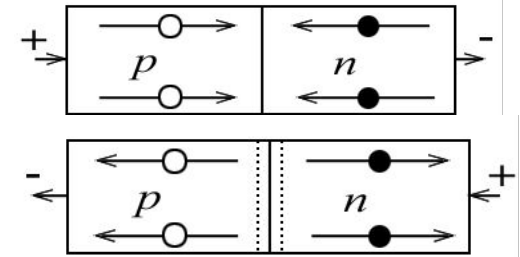


Рис. 4.24. Схема движения электронов и дырок при прямом (а) и обратном (б) включении $p-n$ перехода

Основы элементной базы цифровых автоматов

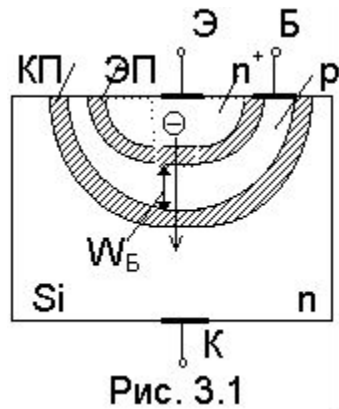
В таком случае можно обеспечивать условие инверсной заселенности (много (N_2) электронов в возбужденном состоянии и мало (N_1) - в основном состоянии) в области $p-n$ перехода. В качестве зеркал лазерного резонатора используют отполированные торцы самого полупроводникового кристалла (см. рис. 4.27); одно из них делают частично прозрачным (нижнее на рис 4.27 б) для выхода излучения из резонатора.

Лазерные диоды - очень миниатюрны, экономичны, имеют размер порядка 1 см, обеспечивают весьма сильный световой поток, достаточный для оплавления полимерных пленок при записи информации. Лазерные диоды используют в оптических устройствах записи и чтения информации, лазерных принтерах, системах передачи информации по стекловолоконным кабелям и т.д.

Источники тока на $p-n$ переходе. В настоящее время широко применяются источники тока на $p-n$ переходе как генераторы электрического тока, в которых источником энергии служит: 1) энергия падающего на $p-n$ переход электромагнитного излучения - так называемые полупроводниковые солнечные элементы, или 2) тепловая энергия, подводимая к $p-n$ переходу - так называемые полупроводниковые тепловые элементы.

Основы элементной базы цифровых автоматов

Общие сведения о биполярном транзисторе. Основные определения



Биполярным транзистором называется электропреобразовательный полупроводниковый прибор, имеющий в своей структуре два взаимодействующих p-n-перехода и три внешних вывода, и предназначенный, в частности, для усиления электрических сигналов. Термин “биполярный” подчеркивает тот факт, что принцип работы прибора основан на взаимодействии с электрическим полем частиц, имеющих как положительный, так и отрицательный заряд, - дырок и электронов. В дальнейшем для краткости будем его называть просто - транзистором.

Структура транзистора, изготовленного по диффузионной технологии, приведена на рис. 3.1. Как видно из рисунка, транзистор имеет три области полупроводника, называемые его электродами, причем две крайние области имеют одинаковый тип проводимости, а средняя область - противоположный. Структура транзистора, приведенная на рис. 3.1, называется **n-p-n-структурой**. Электроды транзистора имеют внешние выводы, с помощью которых транзистор включается в электрическую схему. Одна из крайних областей транзистора, имеющая наименьшие размеры, называется **эмиттером** (Э). Она предназначена для создания сильного потока основных носителей заряда (в данном случае электронов), пронизывающего всю структуру прибора (см. рис 3.1). Поэтому эмиттер характеризуется очень высокой степенью легирования ($N_{DЭ} = 10^{19} - 10^{20} \text{ см}^{-3}$). Другая крайняя область транзистора, называемая **коллектором** (К), предназначена для собирания потока носителей, эмиттируемых эмиттером. Поэтому коллектор имеет наибольшие размеры среди областей транзистора.

Легится коллектор значительно слабее эмиттера (подробнее вопрос о выборе концентрации атомов примеси в коллекторе рассмотрен ниже). Средняя область транзистора называется **базой** (Б). Она предназначена для управления потоком носителей, движущихся из эмиттера в коллектор. Для уменьшения потерь электронов на рекомбинацию с дырками в базе ее ширина W_B делается очень маленькой ($W_B \ll L_n$), а степень легирования - очень низкой - на 3...4 порядка ниже, чем у эмиттера ($N_{AB} \ll N_{DЭ}$). Между электродами транзистора образуются p-n-переходы. Переход, разделяющий эмиттер и базу, называется **эмиттерным переходом** (ЭП), а переход, разделяющий базу и коллектор, - **коллекторным переходом** (КП). С учетом резкой асимметрии эмиттерного перехода ($N_{DЭ} \gg N_{AB}$) он характеризуется односторонней инжекцией: поток электронов, инжектируемых из эмиттера в базу, значительно превосходит встречный поток дырок, инжектируемых из базы в эмиттер.

Основы элементной базы цифровых автоматов

Принцип работы биполярного транзистора

Рассмотрим в первом приближении физические процессы, протекающие в транзисторе в активном режиме, и постараемся оценить, каким образом эти процессы позволяют усиливать электрические сигналы. Для простоты анализа будем использовать плоскую одномерную модель транзистора, представленную на рис. 3.4. Эта модель предполагает, что р-n- переходы транзистора являются плоскими, и все физические величины в структуре, в частности, концентрации носителей заряда, зависят только от одной продольной координаты x , что соответствует бесконечным поперечным размерам структуры. С учетом того,

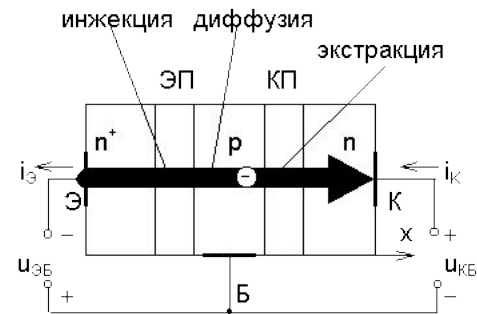


Рис. 3.4

что в реальной структуре транзистора (см. рис. 3.1) ширина базы значительно меньше поперечных размеров переходов, плоская одномерная модель достаточно хорошо отражает процессы, протекающие в транзисторе. Рассмотрим вначале статическую ситуацию, при которой на переходы транзистора от внешних источников питания подаются постоянные напряжения $u_{ЭБ}$ и $u_{КБ}$ - см. рис. 3.4. Заметим, что приведенный на рисунке транзистор включен по схеме с общей базой. Напряжения $u_{ЭБ} < 0$ и $u_{КБ} > 0$ обеспечивают открытое состояние эмиттерного перехода и закрытое состояние коллекторного перехода, что соответствует активному режиму работы транзистора. Через открытый эмиттерный переход протекают основные носители заряда. Как уже отмечалось в п. 3.1, из-за резкой асимметрии эмиттерного перехода инжекцию через него можно считать односторонней, то есть достаточно рассматривать только поток электронов, инжектируемых из эмиттера в базу - см. рис. 3.4. Этот поток очень сильно зависит от напряжения на эмиттерном переходе $u_{ЭБ}$, экспоненциально возрастаая с увеличением $|u_{ЭБ}|$. Инжектированные в базу электроны оказываются в ней избыточными (неравновесными) неосновными носителями заряда. Вследствие диффузии они движутся через базу к коллекторному переходу, частично рекомбинируя с основными носителями - дырками. Достигнувшие коллекторного перехода электроны экстрагируются полем закрытого коллекторного перехода в коллектор. В связи с тем, что в коллекторном переходе отсутствует потенциальный барьер для электронов, движущихся из базы в коллектор, этот поток в первом приближении не зависит от напряжения на коллекторном переходе $u_{КБ}$. Таким образом, в активном режиме всю структуру транзистора от эмиттера до коллектора пронизывает сквозной поток электронов, создающий во внешних цепях эмиттера и коллектора токи $i_Э$ и $i_К$, направленные навстречу движению электронов. Важно подчеркнуть, что этот поток электронов и, соответственно, ток коллектора $i_К$, являющийся выходным током транзистора, очень эффективно управляются входным напряжением $u_{ЭБ}$ и не зависят от выходного напряжения $u_{КБ}$. Эффективное управление выходным током с помощью входного напряжения составляет основу принципа работы биполярного транзистора и позволяет использовать транзистор для усиления электрических сигналов.

Основы элементной базы цифровых автоматов

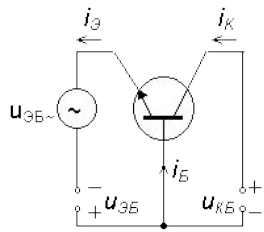


Рис. 3.5

Схема простейшего усилительного каскада на транзисторе, включенном по схеме ОБ, приведена на рис. 3.5. По сравнению со схемой, приведенной на рис. 3.4, в эмиттерную цепь введен источник переменного напряжения $u_{ЭБ}$, а в коллекторную цепь включен нагрузочный резистор $R_К$. Переменное напряжение $u_{ЭБ}$ наряду с напряжением, подаваемым от источника питания, воздействует на сквозной поток электронов, движущихся из эмиттера в коллектор. В результате этого воздействия коллекторный

ток приобретает переменную составляющую $i_{К-}$, которая благодаря очень высокой эффективности управления может быть значительной даже при очень маленькой величине $u_{ЭБ}$. При протекании тока коллектора через нагрузочный резистор на нем выделяется напряжение, также имеющее переменную составляющую $u_{КБ-} = i_{К-} R_К$. Это выходное переменное напряжение при достаточно большом сопротивлении $R_К$ может значительно превосходить величину входного переменного напряжения $u_{ЭБ}$ ($u_{КБ-} \gg u_{ЭБ}$). Таким образом, транзистор, включенный по схеме ОБ, усиливает электрические сигналы по напряжению. Что касается усиления по току, то рассмотренная схема его не обеспечивает, поскольку входной и выходной токи примерно равны друг другу ($i_Э \approx i_К$).

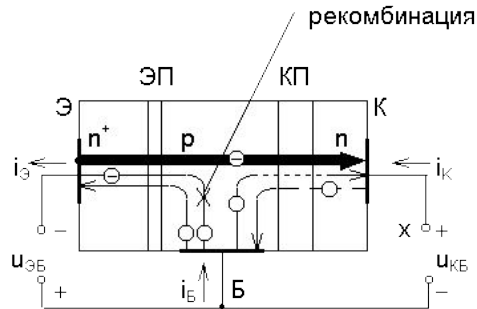


Рис. 3.6

Активному режиму работы транзистора, иногда называемому также нормальным активным режимом, соответствуют открытое состояние эмиттерного перехода и закрытое состояние коллекторного перехода. На рис. 3.6 приведена структура транзистора и показаны потоки носителей заряда в активном режиме. Поскольку основные физические процессы, определяющие протекание в структуре сквозного потока электронов, достаточно подробно описаны в п. 3.1, остановимся лишь на тех моментах, которые были опущены при рассмотрении работы транзистора в первом приближении. Прежде всего, отметим тот факт, что в активном режиме переходы транзистора имеют различную ширину: запертый коллекторный переход значительно шире открытого эмиттерного перехода.

На рис. 3.6, наряду с показанным на рис. 3.4 сквозным потоком электронов, показаны и другие потоки носителей, протекающие в структуре в активном режиме. В частности, показан встречный поток дырок, инжектируемых из базы в эмиттер. Два направленных навстречу друг другу потока (электронов и дырок) отражают эффект рекомбинации в базе.

Основы элементной базы цифровых автоматов

Электронный поток создается электронами, которые инжектируются из эмиттера, но не доходят до коллекторного перехода (как электроны, создающие сквозной поток), а рекомбинируют с дырками в базе. Дырочный поток создается дырками, поступающими из внешней цепи в базу для восполнения потери дырок из-за их рекомбинации с электронами. Указанные потоки создают во внешних цепях эмиттера и базы дополнительные составляющие токов. На рис. 3.6 также показаны потоки неосновных носителей заряда, создающие собственный тепловой ток обратносмещенного коллекторного перехода (поток электронов, движущихся из базы в коллектор, и поток дырок, движущихся из коллектора в базу). Каждый из рассмотренных на рис. 3.6 потоков вносит свой вклад в токи, протекающие во внешних цепях эмиттера, коллектора и базы. При этом следует подчеркнуть, что сквозной поток электронов является единственным полезным потоком носителей в транзисторе, поскольку определяет возможность усиления электрических сигналов. Все остальные потоки в усилении сигнала не участвуют, и поэтому являются побочными. Для того, чтобы транзистор имел высокие усилительные свойства, необходимо, чтобы побочные потоки были как можно слабее по сравнению с сильным полезным сквозным потоком. Завершая рассмотрение активного режима, отметим, что основной вклад в ток базы вносит рекомбинационная составляющая. Равная ей рекомбинационная составляющая тока эмиттера определяет его отличие от тока коллектора, создаваемого практически исключительно сквозным потоком электронов. С учетом того, что база транзистора делается очень узкой и слабо легируется, потери электронов на рекомбинацию в базе очень невелики, и $i_B \ll i_E$, а $i_E \gg i_C$.

Основы элементной базы цифровых автоматов

Инверсный режим (инверсный активный режим) работы транзистора аналогичен активному режиму с той лишь разницей, что в этом режиме в открытом состоянии находится коллекторный переход, а в закрытом - эмиттерный переход. В связи с тем, что усилительные свойства транзистора в инверсном режиме оказываются значительно хуже, чем в активном режиме, транзистор в инверсном режиме практически не используется.

В режиме насыщения оба перехода транзистора находятся в открытом состоянии. На рис. 3.7 приведена структура транзистора и показаны потоки носителей, протекающие в режиме насыщения. Как видно из рисунка, в этом режиме и эмиттер, и коллектор инжектируют электроны в базу, в результате чего в структуре протекают два встречных сквозных потока электронов (нормальный и инверсный). От соотношения этих потоков зависит направление токов, протекающих в цепях эмиттера и коллектора. Вследствие двойной инжекции база транзистора очень сильно насыщается избыточными электронами, из-за чего усиливается их рекомбинация с дырками, и рекомбинационный ток базы оказывается значительно выше, чем в активном или инверсном режимах. Следует также отметить, что в связи с насыщением базы транзистора и его переходов избыточными носителями заряда, их сопротивления становятся очень маленькими. Поэтому цепи, содержащие транзистор, находящийся в режиме насыщения, можно считать короткозамкнутыми. Учитывая то, что в режиме насыщения напряжение между электродами транзистора составляет всего несколько десятых долей вольта, часто считают, что в этом режиме транзистор представляет собой эквипотенциальную точку.

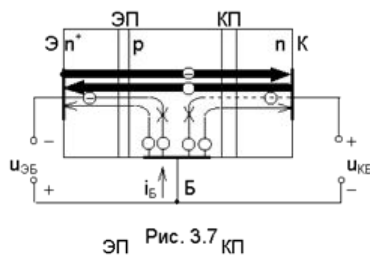


Рис. 3.7

В режиме отсечки оба перехода транзистора находятся в закрытом состоянии. Структура транзистора и потоки носителей в режиме отсечки приведены на рис. 3.8. Как видно из рисунка, сквозные потоки электронов в режиме отсечки отсутствуют. Через переходы транзистора протекают потоки неосновных носителей заряда, создающие малые и неуправляемые тепловые токи переходов. База и переходы транзистора в режиме отсечки обеднены подвижными носителями заряда, в результате чего их сопротивления оказываются очень высокими. Поэтому часто считают, что транзистор, работающий в режиме отсечки, представляет собой разрыв цепи. Режимы насыщения и отсечки используются при работе транзисторов в импульсных (ключевых) схемах.

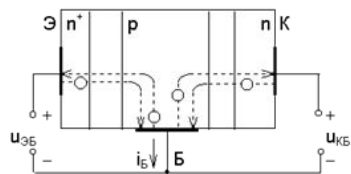


Рис. 3.8

Расчет токов биполярного транзистора

Основные допущения идеализированной теории биполярных транзисторов

Для построения идеализированной модели биполярного транзистора будем считать, что его структура разбивается на области пространственного заряда (обедненные области эмиттерного и коллекторного переходов) и квазинейтральные области эмиттера, базы и коллектора, в которых выполняется условие $\Delta n \approx \Delta p$. Кроме того, примем обычные допущения идеализированной теории n-p-перехода:

1. Области пространственного заряда практически не содержат подвижных носителей заряда и имеют резкие границы с квазинейтральными областями эмиттера, базы и коллектора.

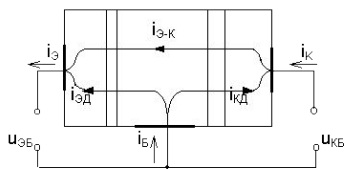


Рис. 3.9

Основы элементной базы цифровых автоматов

1. Объемные сопротивления эмиттера, базы и коллектора близки к нулю и внешние напряжения приложены непосредственно к эмиттерному и коллекторному переходам.
2. На краях областей пространственного заряда (на границах переходов) справедливы граничные уравнения, связывающие концентрации носителей заряда с напряжениями, приложенными к переходам.
3. В областях эмиттера, базы и коллектора имеет место низкий уровень инжекции неосновных носителей заряда.

Рассмотрим транзистор, включенный по схеме с ОБ (рис 3.9). Во внешних цепях транзистора будут протекать токи $i_{\mathcal{E}}$, i_K , i_B . За положительные направления токов примем указанные стрелками (они совпадают с физическими направлениями токов в активном режиме). Внешние напряжения $u_{\mathcal{E}Б}$ и $u_{КБ}$, как и ранее, будем отсчитывать от общего электрода (в данном случае - базы). Кроме того, введем напряжения на переходах транзистора $u_{\mathcal{E}П}$ - на эмиттерном переходе, $u_{КП}$ - на коллекторном. Эти напряжения будем считать положительными, если они прямые ("+" приложен к p- области, а "-" к n-области) и отрицательными, если они обратные.

Для рассматриваемого n-p-n-транзистора в схеме с ОБ $u_{\mathcal{E}П} = -u_{\mathcal{E}Б} = u_{Б\mathcal{E}}$ и $u_{КП} = -u_{КБ}$.

Для p-n-p-транзисторов: $u_{\mathcal{E}П} = u_{\mathcal{E}Б}$, $u_{КП} = u_{КБ}$. Использование понятий напряжений на переходах позволяет получить одинаковые формулы для n-p-n- и p-n-p-транзисторов.

Как было показано в предыдущей главе, каждый ток содержит различные составляющие; для удобства сгруппируем их следующим образом:

1. Выделим единственную полезную составляющую, обусловленную переносом электронов из эмиттера в коллектор. Назовем ее током связи $i_{\mathcal{E}-Кк}$ (направление тока на рис. 3.9 обратно направлению движения электронов).
2. Дырочные токи переходов и токи, обусловленные рекомбинацией в базе, объединим в дополнительные токи эмиттерного $i_{\mathcal{E}Д}$ и коллекторного $i_{КД}$ переходов. Эти токи замыкаются каждый через свой переход и не могут передаваться из эмиттера в коллектор. Таким образом, наличие дополнительных токов приводит только к потерям энергии.

Полные токи транзистора могут быть представлены в виде:

Вредные дополнительные токи переходов мало изменяют токи $i_{\mathcal{E}}$ и i_K (на 1 - 3 %), однако именно они определяют ток базы.

$$\begin{aligned} i_{\mathcal{E}} &= i_{\mathcal{E}-К} + i_{\mathcal{E}Д}; \\ i_K &= i_{\mathcal{E}-К} - i_{КД}; \\ i_B &= i_{\mathcal{E}Д} + i_{КД}. \end{aligned}$$

Основы элементной базы цифровых автоматов

Перенос электронов из эмиттера в коллектор. Ток связи

Расчет полезной электронной составляющей токов транзистора - тока связи $i_{Э-К}$ - проведем, пренебрегая малыми дополнительными токами. С физической точки зрения это соответствует отсутствию рекомбинации в базе и переходах транзистора. Электронный поток из эмиттера в коллектор одинаков в любом сечении транзистора, а его величина зависит от процессов в базовой области (в эмиттере и коллекторе электроны являются основными носителями, их концентрация велика и движение обеспечивается пренебрежимо малыми электрическими полями).

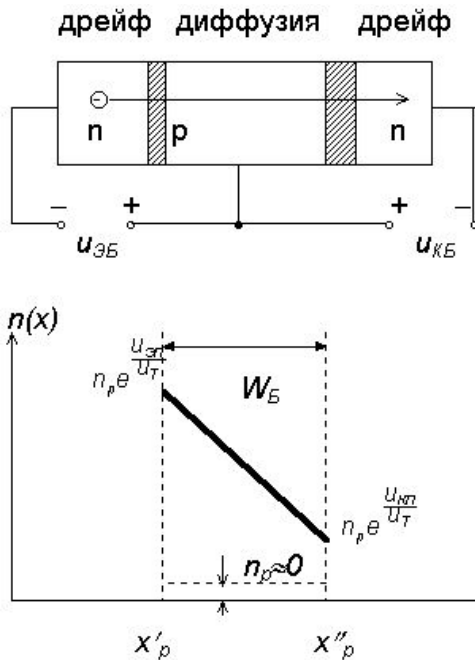


Рис. 3.10

а) Перемещение электронов в базовой области (для нее электроны - неосновные носители) происходит путем диффузии за счет разной концентрации на границах базы с эмиттерным и коллекторным переходами, см. рис. 3.10, (для определенности будем полагать, что на обоих переходах действуют прямые напряжения $u_{ЭП} > u_{КП} > 0$. Естественно, что дальнейшие рассуждения справедливы при произвольных напряжениях на переходах).

Вычисление тока связи будем проводить в произвольном сечении базы в следующей последовательности:

1. Найдем общее решение уравнения диффузии для электронов в базе.
2. Найдем граничные концентрации $n(x'_p)$ и $n(x''_p)$.
- б) 3. Получим распределение $n(x)$ концентрации электронов и определим градиент концентрации $\frac{dn}{dx}$

Определим величину диффузионного тока в базовой области, равного току связи.

В соответствии с граничным уравнением p-n-перехода получим

$$n(x'_p) = n_p \exp \frac{u_{ЭП}}{u_m} ;$$

(3.2)

$$n(x''_p) = n_p \exp \frac{u_{КП}}{u_m} ,$$

где n_p - равновесная концентрация электронов в p-базе. Запишем стационарное уравнение диффузии для электронов:

$$\frac{d^2 n(x)}{dx^2} - \frac{n(x) - n_p}{L_n^2} = 0 \quad (3.3)$$

Основы элементной базы цифровых автоматов

Если пренебречь рекомбинацией в базе (это эквивалентно условию $L_n \rightarrow \infty$), то уравнение (3.3) упрощается и приобретает вид:

$$\frac{d^2 n(x)}{dx^2} = 0 \quad \text{или} \quad \frac{dn(x)}{dx} = \text{const} \quad (3.4)$$

Таким образом, решением уравнения будет прямая линия, проходящая через точки $n(x'_p)$ и $n(x''_p)$. Распределение электронов в р-базе показано на рис 3.10, из которого с учетом (3.2)

$$\frac{dn(x)}{dx} = \frac{n(x'_p) - n(x''_p)}{w_\delta} = \frac{n_p}{w_\delta} \left(\exp \frac{u_{эп}}{u_m} - \exp \frac{u_{кп}}{u_m} \right).$$

следует:

Тогда ток связи может быть рассчитан по

$$i_{э-к} = qSD_n \frac{dn(x)}{dx} = qS \frac{D_n n_p}{w_\delta} \left(\exp \frac{u_{эп}}{u_m} - \exp \frac{u_{кп}}{u_m} \right),$$

формуле:

где S - площадь переходов транзистора. Окончательно:

$$i_{э-к} = I_0 \left(\exp \frac{u_{эп}}{u_m} - \exp \frac{u_{кп}}{u_m} \right) \quad (3.5)$$

$$I_0 = qS \frac{D_n n_p}{w_\delta} \quad (3.6).$$

где

Основы элементной базы цифровых автоматов

Ток I_0 называется тепловым током транзистора (в зарубежной литературе - током насыщения). Он аналогичен электронной составляющей теплового тока изолированного р-п-перехода.

Часто ток связи представляют в виде разности нормальной i_N и инверсной i_I составляющих.

$$i_{Э-К} = i_N - i_I, \quad (3.7)$$

$$i_N = I_0 \left(\exp \frac{u_{ЭП}}{u_m} - 1 \right)$$

где

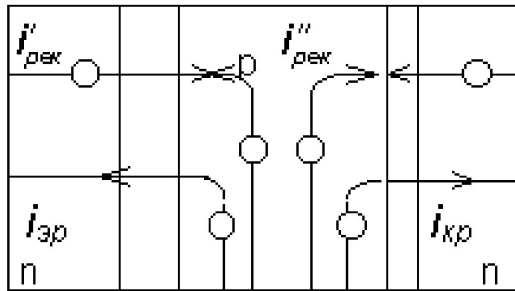
$$(3.8);$$

$$i_I = I_0 \left(\exp \frac{u_{КП}}{u_m} - 1 \right) \quad (3.9).$$

Физически i_N - это ток связи при $u_{КП} = 0$, а i_I - ток связи при $u_{ЭП} = 0$. Таким образом, ток связи имеет две составляющие, каждая из которых зависит от напряжения на одном из переходов.

Основы элементной базы цифровых автоматов

Дополнительные токи переходов



Дополнительные токи переходов складываются из дырочных и рекомбинационных составляющих (см. рис. 3.11). В каждом переходе транзистора, помимо электронных, протекают и дырочные составляющие токов, обусловленные инжекцией дырок - основных носителей заряда в р-базе. Так как концентрация примеси в базе мала $N_{AB} \ll N_{DЭ}$, эти токи в десятки и более раз меньше электронных. Они могут быть рассчитаны по формулам:

$$i_{эп} = qD_p \frac{p_{нЭ}}{L_p} \left(\exp \frac{u_{эп}}{u_T} - 1 \right);$$

$$i_{кп} = qD_p \frac{p_{нК}}{L_p} \left(\exp \frac{u_{кп}}{u_T} - 1 \right), \quad (3.10)$$

Рис. 3.11

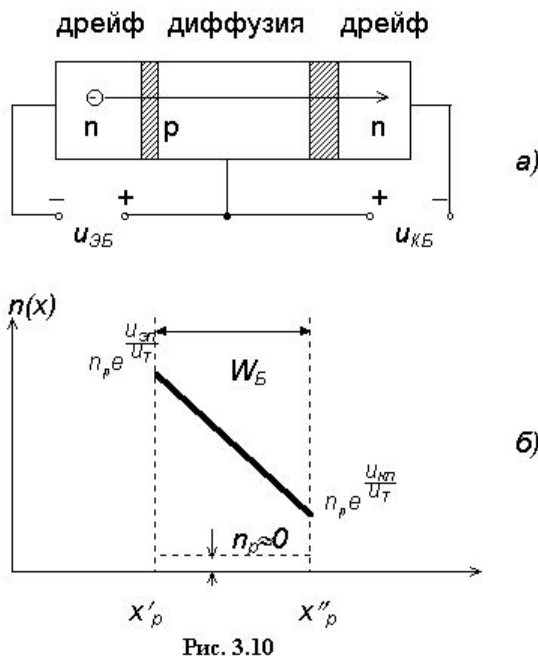


Рис. 3.10

где $p_{нЭ}$ и $p_{нК}$ - равновесные концентрации дырок в эмиттере и коллекторе соответственно. Рекомбинационные токи $i'_{рек}$ и $i''_{рек}$ обусловлены частичной рекомбинацией электронов, диффундирующих из эмиттера в коллектор. Скорость рекомбинации в базе (и рекомбинационные токи) пропорциональны избыточному числу неосновных носителей во всей базовой области (площадь под распределением $D n(x)$ на рис. 3.10. $D n(x) = n(x) - n_p$), или

$$i_{рек} = qS \int_{x'_p}^{x''_p} \frac{\Delta n(x)}{\tau} dx \quad (3.11)$$

Учитывая, что распределение $\Delta n(x)$ - линейно, по формуле трапеции

$$i_{рек} = qS \frac{\Delta n(x'_p) + \Delta n(x''_p)}{2\tau} w_б = i'_{рек} + i''_{рек}, \quad (3.12)$$

$$i'_{рек} = qS \frac{n_p w_B}{2\tau} \left(\exp \frac{u_{ЭП}}{u_m} - 1 \right) \quad ; (3.13)$$

где

$$i''_{рек} = qS \frac{n_p w_B}{2\tau} \left(\exp \frac{u_{КП}}{u_m} - 1 \right) \quad . (3.14)$$

Ток $i'_{рек}(u_{ЭП})$ определяется рекомбинацией электронов, соответствующих нормальной составляющей тока связи i_N , а $i''_{рек}(u_{КП})$ - инверсной i_I . Дополнительные токи каждого перехода складываются из рекомбинационных и дырочных составляющих :

$$\begin{aligned} i_{ЭД} &= i'_{рек}(u_{ЭП}) + i_{Эр}(u_{ЭП}) ; \\ i_{КД} &= i''_{рек}(u_{КП}) + i_{Кр}(u_{КП}) \end{aligned} \quad (3.15)$$

и зависят каждый от напряжения на своем переходе

Основы элементной базы цифровых автоматов

Базовые элементы цифровых устройств

Для реализации логических операций применяют соответствующие логические элементы. Система элементов, позволяющая строить на их базе логические функции любой сложности, называется функционально полной системой или базисом. Базис образуют логические элементы ИЛИ, И, НЕ. Кроме того, на практике широко применяются логические элементы, реализующие простейшие функции двух переменных ИЛИ-НЕ, И-НЕ и некоторые другие. Эти функции также называют операторами, а запись более сложных функций в виде суперпозиции операторов логических элементов называется ее операторной формой.

Простейшими базовыми элементами импульсных и цифровых устройств являются диодные и транзисторные ключи. Если ключ считать идеальным, то параметры замкнутого ключа следующие: $R=0$; $I=?$; $U_{\text{кл}}=0$, а разомкнутого $R=?$, $I=0$, $U_{\text{кл}}=?$.

Параметры реального ключа: $U_{\text{кл}} = E$, $I = E/R$, $R = R_i$.

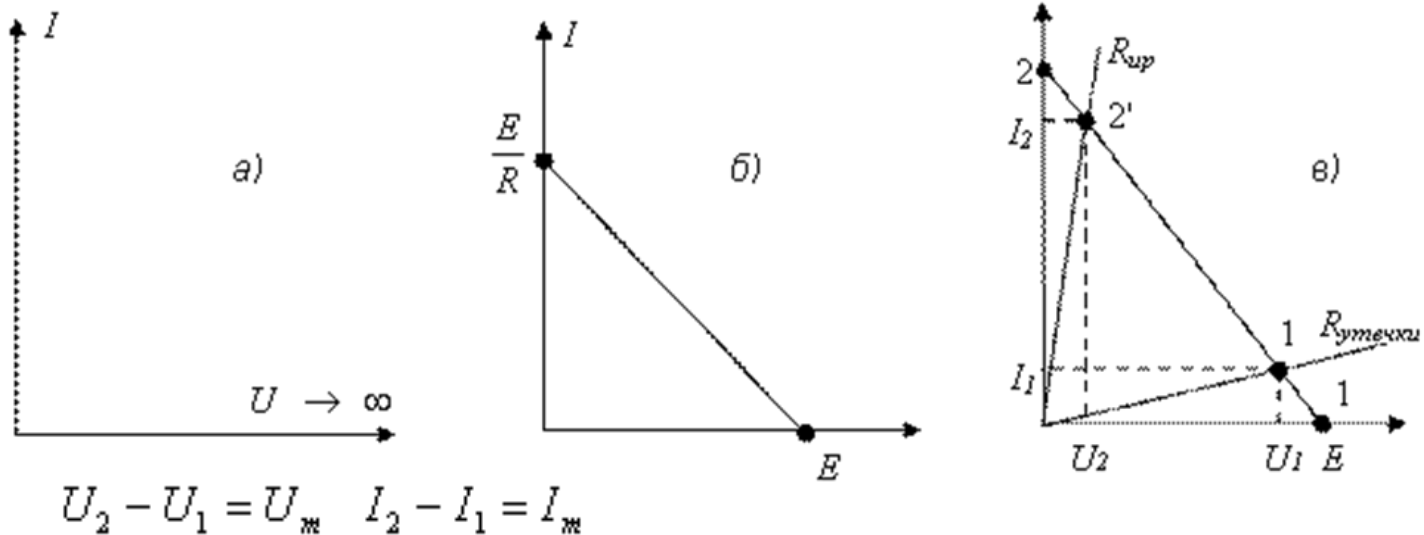


Рисунок. ВАХ идеального (а), реального (б), диодного (в) ключей

Учитывая, что U пороговое (отпираания) для кремниевых диодов составляет (0,4-0,6)В, германиевых (0,2-0,3)В, а падение напряжения $U_{\text{прямое}} = (0,6-0,8)$ В и (0,2-0,4)В (соответственно), поэтому для увеличения помехоустойчивости диодного ключа необходимо подавать смещение.

Основы элементной базы цифровых автоматов

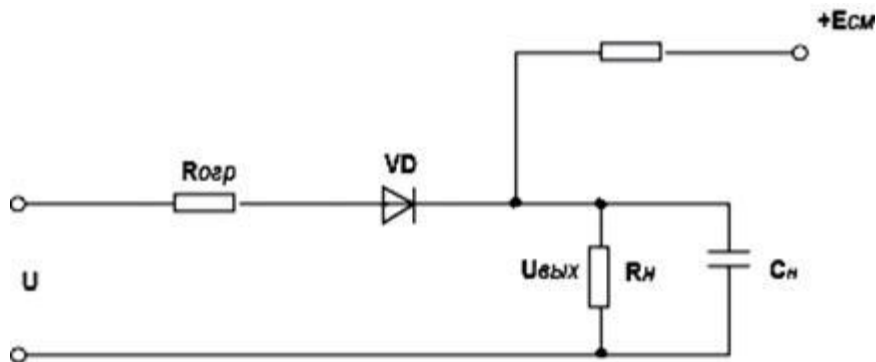


Рисунок. Диодный ключ

Для реализации логических функций многих переменных применяют несколько параллельно включенных диодных ключей.

Основы элементной базы цифровых автоматов

Транзисторные ключи могут быть реализованы по схеме ОБ, ОК, ОЭ и ключ-звезда. Наиболее применение схема ОЭ.

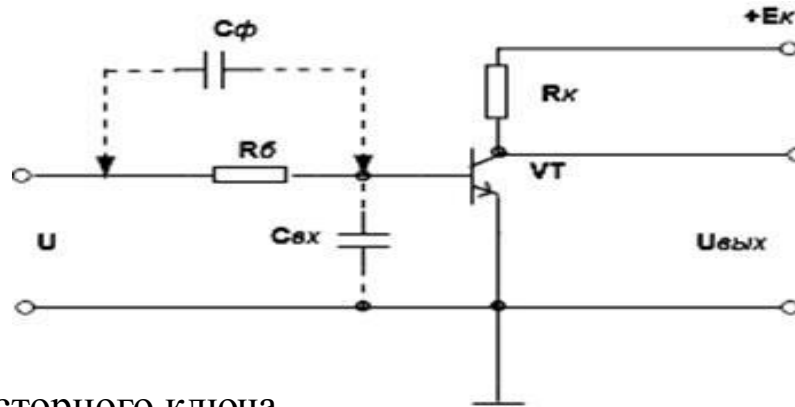


Рисунок. Схема транзисторного ключа

Основным режимом является **активный режим**, при котором эмиттерный переход находится в открытом состоянии, а коллекторный - в закрытом. Транзисторы, работающие в активном режиме, используются в усилительных схемах. Помимо активного, выделяют **инверсный режим**, при котором эмиттерный переход закрыт, а коллекторный - открыт, **режим насыщения**, при котором оба перехода открыты, и **режим отсечки**, при котором оба перехода закрыты.

Следует также отметить, что в связи с насыщением базы транзистора и его переходов избыточными носителями заряда, их сопротивления становятся очень маленькими. Поэтому цепи, содержащие транзистор, находящийся в режиме насыщения, можно считать короткозамкнутыми. Учитывая то, что в режиме насыщения напряжение между электродами транзистора составляет всего несколько десятых долей вольта, часто считают, что в этом режиме транзистор представляет собой эквипотенциальную точку.

Основы элементной базы цифровых автоматов

Под воздействием управляющего сигнала (U_{ex}) транзистор переключается не мгновенно, а со временем задержки определяемым параметрами переходного процесса, возникающим за счет элементов схемы (паразитных емкостей, емкостей переходов) и степени (коэффициента) насыщения транзистора:

$t_{зад}$ — определяется временем перезаряда C_{ex} от напряжения $U_{Бзан}$ до $U_{пор}$;

t^{01} — процессом изменения концентрации носителей в базе и перезарядом барьерной емкости коллекторного перехода;

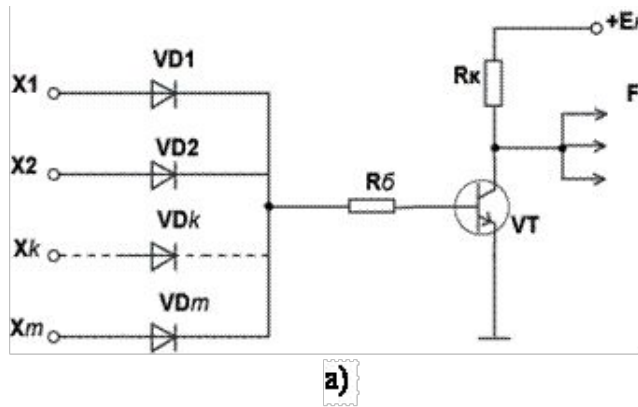
$t_{расс}$ — временем рассасывания избыточных носителей в базе (пока ток базы не уменьшится до уровня границы I_{σ} насыщения);

t^{10} — связан со скоростью уменьшения заряда в базе (инерционностью транзистора).

Примечания:

1. Широкое применение находят транзисторные ключи на МОП-структурах, которые мы рассмотрим далее.
2. Для сокращения параметров переходных процессов и увеличения быстродействия транзисторных ключей на биполярных транзисторах применяют форсирующие конденсаторы (резистор шунтируется параллельно включенным конденсатором C_ϕ , рисунок на слайде 44) и ненасыщенные ключи. С этой целью применяют способ фиксации коллекторного напряжения на уровне E фиксации, нелинейную (диодную) обратную связь коллектор–база.

Основы элементной базы цифровых автоматов



Диодно-транзисторные логические элементы (ЛЭ)

К одним из исторически первым ЛЭ относятся резисторно-транзисторные ЛЭ (РТЛ) и диодно-транзисторные (ДТЛ), которые получаются путем замены резисторов в резисторно -транзисторных логических элементах на диоды. РТЛ и ДТЛ изготавливались на дискретных схемных элементах и в виде МС.

Базовыми ЛЭ являются ЛЭ ИЛИ-НЕ рисунок а и И-НЕ рисунок б

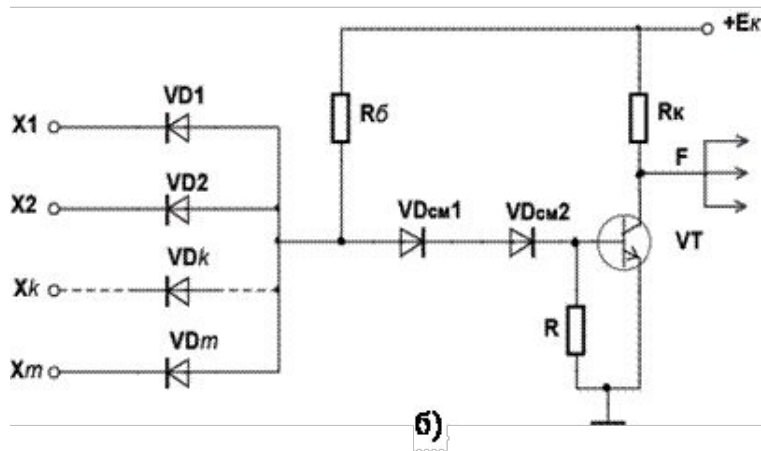


Рисунок. ДТЛ ИЛИ-НЕ (а)

и И-НЕ (б)

На схеме слайда 47 реализовано последовательное соединение элементов ИЛИ на диодах $VD1 \dots V D m$ и элемента НЕ транзисторном ключе ОЭ (инверторе). Когда на входах $X_1 \dots X_m$ отсутствует сигнал (уровень логического нуля) транзистор VT закрыт $U_K \approx E_K$ и $F=1$. При поступлении высокого уровня (уровня логической единицы). Хотя бы на один из входов транзистор откроется $U_K \approx 0$ и $F=0$. Связь между ЛЭ И и инвертором осуществляется с помощью кремниевых диодов $VD_{см} 1, 2$ (источник постоянного смещения UVD). При подаче логической единицы на все входы диоды $VD1 \dots V D m$ закрыты.

В цепи $E_K - R_B - VD_{см} 1,2$ протекает ток $I_B = \frac{E_K}{R_B \parallel R}$

Поэтому VT открыт и насыщен $U_K \approx 0$, $F=0$. При подаче хотя бы на один из входов логического 0 образуется цепь $E_K - R_K - VD_X - R_F$ и эмиттерный переход VT и цепь $VD_{см} 1,2$ шунтируются цепь проводящей VD_X ($I_A = 0$, VT - закрыт, $U_K \approx E_{1,2}$, $F=1$).

Для повышения стабильности, помехозащищенности применяют высокопороговые ДТЛ на трех транзисторах с эмиттерным повторителем (сложным инвертором).

Основы элементной базы цифровых автоматов

Транзисторно-транзисторные логические элементы (ТТЛ)

Их характерной особенностью является наличие на входе многоэмиттерных транзисторов (МЭТ), которые реализуют требуемую ЛФ (ИЛИ, И). МЭТ является эквивалентом нескольких транзисторов, его эквивалентная схема имеет вид,

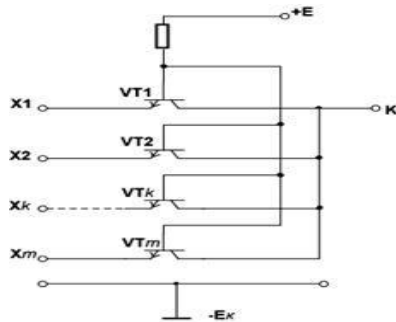


Рисунок – МЭТ

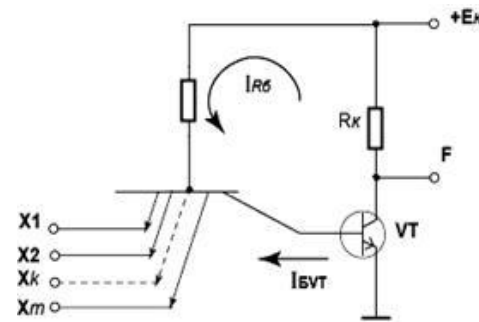


Рисунок – ТТЛ И-НЕ с простым инвертором

Особенностью МЭТ (рисунок слева) является то, что здесь непосредственное взаимодействие эмиттеров через базы отсутствуют. Могут работать как в положительной логике (выполняется «И») так и в отрицательной (выполняется ИЛИ). На рисунке справа показан ТТЛ на базе МЭТ с простым инвертором (И-НЕ). Здесь роль диодов в ДТЛ играют эмиттерные переходы, а роль смещающего диода ($VD_{см} 1, 2$) коллекторный переход $B-K$.

Хотя это формальное деление т.к. эмиттерный и коллекторный переходы в МЭТ не изолированы. При подаче хотя бы на один из входов $X_1 = 0$ ток через R_A и через первый эмиттерный переход (ЭП1) МЭТ замыкается на 0.

Основы элементной базы цифровых автоматов

МЭТ открыт и работает в инверсном режиме, в базу VT ток $I_{Э1}$ МЭТ не ответвляется, транзистор VT закрыт ($U_{KVT} \approx E_K$). И только при наличии на всех входах «1» ($X_1 = X_2 = \dots = X_m = 1$) все ЭП1... m МЭТ будут закрыты (под $U_{обр}$, а U_K по U_{np}) и будет открыт ($U_{KVT} \approx 0$, $F=0$). ЛЭ выполняет операцию И-НЕ, $F = \overline{X_1 \cdot X_2 \cdot \dots \cdot X_m}$.

Для повышения нагрузочной способности ЛЭ и быстрого перезаряда нагрузочной емкости к рассмотренной схеме добавляют сложный выходной каскад (рисунок).

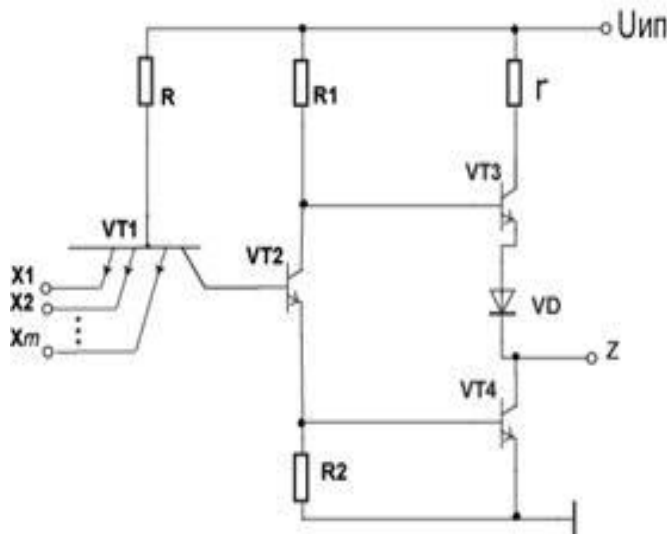


Рисунок Схема элемента ТТЛ со сложным инвертором

При этом в цепь эмиттера транзистора $VT2$ включают резистор $R2$, в результате образуется каскад с двумя противофазными выходами (приращения напряжения на эмиттере противофазны приращениям напряжения на коллекторе $VT2$). Эти выходные сигналы обеспечивают нужные для выходных транзисторов $VT3$ и $VT4$ сигналы управления. Выходной каскад не изменяет логической операции, выполняемой ЛЭ, обеспечивая малое выходное сопротивление схемы при любом ее состоянии. При нулевом состоянии выхода насыщен транзистор $VT4$, при формировании на выходе высокого уровня логической единицы транзистор $VT4$ заперт, а транзистор $VT3$ включается по схеме с общим коллектором (работает в схеме эмиттерного повторителя). Таким образом, при обоих состояниях выхода ЛЭ ему обеспечивается низкое выходное сопротивление.

Диод VD вводится в схему для согласования потенциалов при запираании транзистора $VT3$.

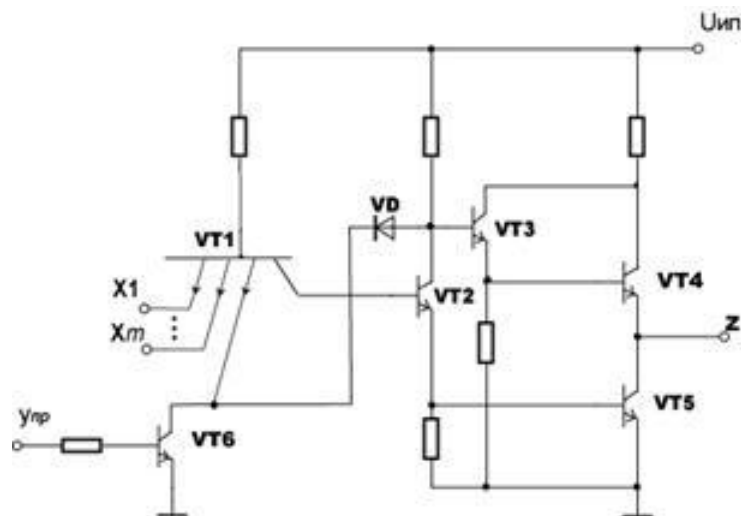


Рисунок. Схема элемента ТТЛ с тремя состояниями выхода

Логические элементы ТТЛ со стробированиями с тремя состояниями выхода

Базовые ТТЛ, которые мы рассмотрели выше, имеют ряд недостатков, одним из них - значительное потребление энергии. Этот недостаток отсутствует в ЛЭ с тремя состояниями.

В ТТЛ с тремя состояниями (рисунок на слайде) в сложном инверторе диода VD нет, вместо него смещение потенциала выполняет переход база - эмиттер транзистора, включаемого на входе транзистора $VT3$ и дающего к тому же дополнительное усиление тока. Это увеличивает нагрузочную способность и быстродействие элемента.

В этой схеме (с тремя состояниями выхода), показанной упрощенно на рисунке для управления состояниями использован один из входов МЭТ и диод VD . Если на управляющий вход подать напряжение логической единицы, то транзистор $VT6$ насыщается, один из входов многоэмиттерного транзистора получит нулевой сигнал, что приведет к запираанию транзистора $VT2$. Следовательно, запертым окажется и транзистор $VT5$. Напряжение на коллекторе $VT2$ будет повышаться, но не достигнет обычного уровня, так как включится диод VD , который ограничит напряжение на коллекторе транзистора $VT2$ на уровне $U_0 + U_d \approx 1B$. Такое напряжение не может отпереть транзисторы $VT3$ и $VT4$. Таким образом, транзисторы выходного каскада будут заперты, ток выходной цепи будет пренебрежимо мал, схема будет находиться в состоянии «отключено».

Основы элементной базы цифровых автоматов

При подаче на управляющий вход логического нуля транзистор VT6 будет заперт. При этом сохраняется обычный режим работы элемента И-НЕ по информационным входам $X_1 \dots X_m$

ЛЭ с тремя состояниями выхода появились с развитием информационной техники. У них в отличие от других ЛЭ имеется третье состояние, при котором транзисторы (VT) заперты сигналом управляющего вывода. И их выходное сопротивление велико и ЛЭ (ИМС) полностью отключена от нагрузки. Это состояние называется высокоимпедансным. При использовании таких ЛЭ их выходы подключают к одной нагрузке.

Логические элементы ТТЛ с открытыми коллекторами

Несмотря на то, что базовые элементы ТТЛ имеют сравнительно высокое быстродействие, малые входные и большие выходные токи, хорошо работают на емкостную нагрузку, но они имеют и недостатки. У них происходит кратковременное увеличение потребляемой мощности в переходные процессы (т.е. переключения), при одновременном переключении большого количества ЛЭ. Броски тока в цепи питания достигают несколько единиц или десятков ампер. Хотя это частично устраняется путем установки в цепи питания отдельных конденсаторов большой емкости, компенсирующих эти кратковременные броски тока, чем обеспечивается уменьшение взаимовлияния ЛЭ по цепям питания.

Кроме больших токов при одновременном переключении, такие ТТЛ имеют небольшие значения выходного сопротивления, что затрудняет объединение между собой выходов нескольких ЛЭ т.к. в случае разных выходных сигналов через выходные транзисторы VT будут протекать большие токи. Поэтому у них на выходе устанавливают транзистор $VT3$, коллекторная цепь которого оставлена свободной (см. рисунок на следующем слайде).

Основы элементной базы цифровых автоматов

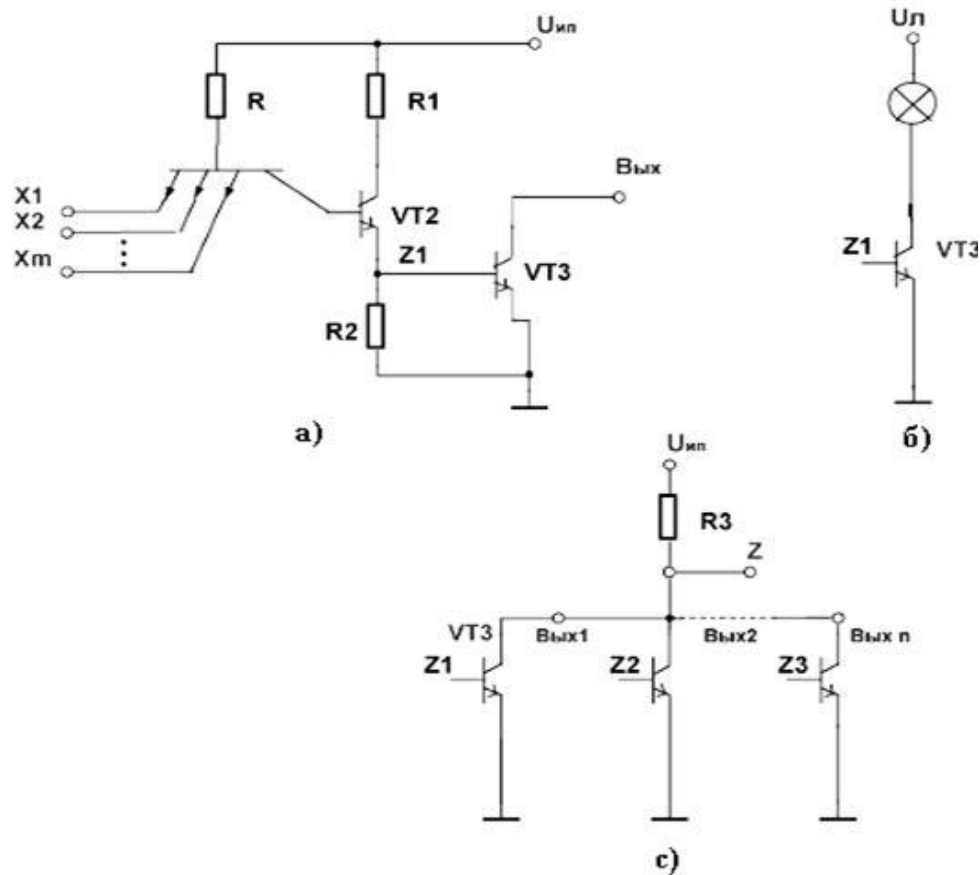


Рисунок Схема элемента ТТЛ с открытым коллектором (а), управление нестандартной нагрузкой (б), параллельное соединение выводов (с)

ЛЭ с открытым коллектором (рисунок а) могут работать на нетиповую нагрузку (реле, дроссель, обмотка трансформатора, индикаторной лампе, питаемой от $U_{ин}$ и др.) (рисунок б), и включаться параллельно по выходам (рисунок в).

Основы элементной базы цифровых автоматов

Параллельное включение выходов с открытым коллектором показано на рисунке с. Стандартные элементы ТТЛ со сложными выходными инверторами нельзя соединять параллельно по выходам, так как при различных логических состояниях, из-за малых выходных сопротивлений элементов, в выходных цепях развились бы недопустимо большие токи, а логическое состояние общего выхода было бы неопределенным. Элементы с открытым коллектором допускают параллельное соединение выходов с общим нагрузочным резистором R_3 (резистор связи). В данном случае относительно сигналов на базах выходных транзисторов выполняется операция

$$Z = \overline{Z_1 + Z_2 + Z_3}$$

а элементы с открытым коллектором могут использоваться и для поочередной работы на общую линию в режиме разделения времени; для этой цели разработаны специальные элементы с тремя состояниями выхода: «1», «0» и «отключено», обеспечивающие более высокое быстродействие.

В состоянии «отключено» выход элемента не потребляет и не отдает тока в нагрузку. Если в каждый момент времени лишь один из подключенных к магистральной шине элементов активен, а все остальные отключены, то обеспечивается нормальный режим разделения времени.

ЛЭ ТТЛ с расширителями

Для расширения функциональных возможностей ЛЭ выпускаются ЛЭ, выполняющие все три логические операции И-ИЛИ-НЕ, что достигается с использованием расширителей. В таких сериях ТТЛ использует элемент И-ИЛИ-НЕ (рисунок). В этом элементе вместо транзистора $VT2$ основного элемента И-НЕ включены параллельно два транзистора ($VT2$ и $VT3$), управляемые от двух МЭТ ($VT1$ и $VT4$). В такой схеме относительно сигналов Z' и Z'' выполняется операция ИЛИ-НЕ, а схема в целом реализует

Операцию $Z = \overline{Z' + Z''} = \overline{X_1 X_2 \dots X_m + X'_1 X'_2 \dots X'_n}$. Входы 1 и 2 предназначены для подключения расширителя (рисунок б). Расширители используются, когда у базового элемента число входов по ИЛИ оказывается недостаточным для построения логической цепи. Расширитель подключается выводами 1 и 2 параллельно транзисторам $VT2$ и $VT3$ элемента И-ИЛИ-НЕ. Группа входов, принадлежащих расширителю, образуют конъюнкцию, которая добавляется к логической сумме конъюнкций, вырабатываемой элементом без расширителя.

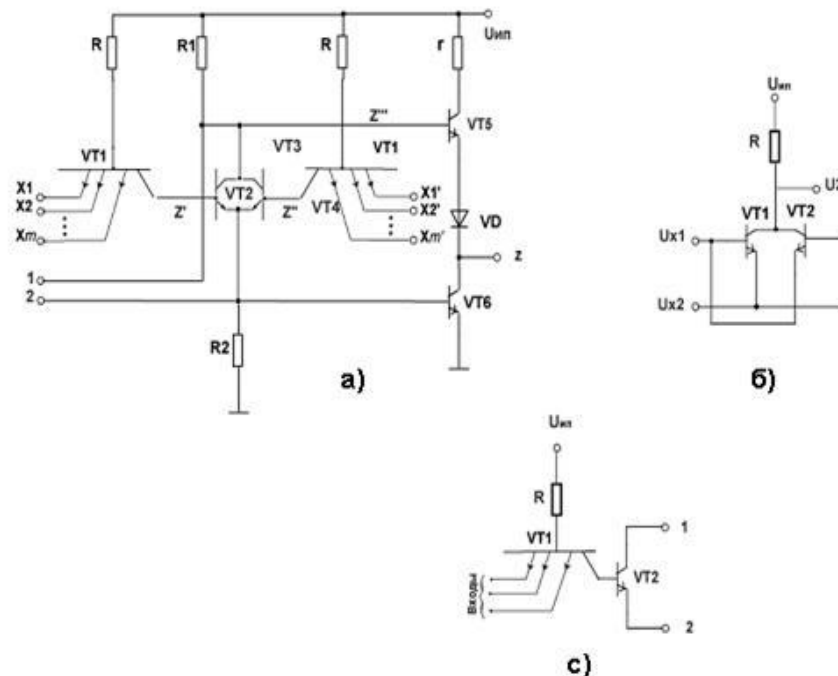


Рисунок 1.12 – Схема элемента ТТЛ типа И-ИЛИ-НЕ (а), расширителя по ИЛИ (б), фрагмент схемы, воспроизводящей сумму по модулю 2 (в)

Основы элементной базы цифровых автоматов

Это называется расширением по ИЛИ. Поскольку расширитель подключается к внутренним точкам элемента, имеющим повышенную чувствительность к помехам, соединительные проводники должны иметь минимальную длину. В некоторых сериях ТТЛ предусмотрены специальные элементы для выполнения операций И, ИЛИ и суммирования по модулю 2, (рисунок 6). Элемент И содержит дополнительный инвертирующий транзистор перед выходным каскадом, элемент ИЛИ подобен элементу И-ИЛИ-НЕ, в котором вместо МЭТ включены обычные транзисторы, а идея построения элемента суммирования по модулю 2 видна на рисунке 6, где показан фрагмент схемы, иллюстрирующий логику ее работы.

Воспроизводится инвертированная сумма по модулю 2 для двух переменных. Как видно на рисунке 6 напряжения на участках база–эмиттер транзисторов $VT1$ и $VT2$ определяются выражениями:

$$U_{БЭ1} = U_{X1} - U_{X2},$$

$$U_{БЭ2} = U_{X2} - U_{X1}$$

Если $x_1 = x_2$, то напряжения $U_{БЭ1}$ и $U_{БЭ2}$ близки к нулю, и оба транзистора заперты, а с выхода снимается высокий уровень потенциала. При $x_1 = 1$ и $x_2 = 0$ напряжение $U_{БЭ1} > 0$, а $U_{БЭ2} < 0$. Транзистор $VT1$ насыщен и с выхода снимается низкое напряжение $U_Z = U_0 + U_{БЭ1}(Z = 0)$. Т.о., элементом действительно реализуется операция

$$Z = \overline{X_1 \oplus X_2}.$$

Транзисторно-транзисторные ЛЭ с транзисторами Шотки (ТТЛШ)

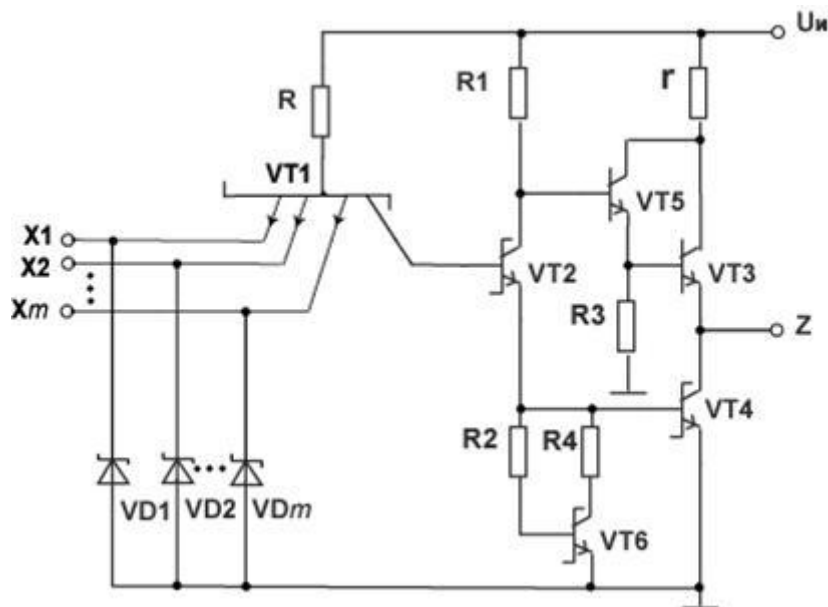


Рисунок Схема базисного элемента ТТЛШ

В элементах ТТЛШ, в отличие от элементов ТТЛ, вместо обычных транзисторов используются транзисторы Шотки, в которых параллельно коллекторному переходу включен диод Шотки. Шунтирование коллекторного перехода диодом Шотки приводит к исключению режима насыщения открытого транзистора и тем самым к ускорению его запираения. Применение транзисторов Шотки позволяет повысить быстродействие элементов и одновременно

улучшить их работу переключения. Схема элемента ТТЛШ показана на рисунке.

Многоэмиттерный транзистор также является транзистором Шотки, но это объясняется иными соображениями - шунтирование коллекторного перехода транзистора диодом Шотки делает весьма малым эффективное значение инверсного коэффициента передачи тока что благоприятно влияет на функционирование элементов ТТЛ.

Основы элементной базы цифровых автоматов

Особенность транзисторов Шотки, связанная с отсутствием у них режима насыщения, - повышенное значение напряжения на открытом транзисторе (около 0,3 В).

Наряду с описанными выше схемами в системах ТТЛ встречаются и улучшенные в том или ином отношении модификации.

В элементах ТТЛШ насыщение транзисторов устранено, их быстродействие высокое, и по этому показателю элементы ТТЛШ занимают среди элементов, реализованных на основе кремния, второе место (после элементов типа ЭСЛ). Для всех элементов ТТЛ напряжения питания равны 5В, а уровни сигналов логического нуля и единицы $U^0 \leq 0,4В$; $U^1 \geq 2,4В$ Для элементов ТТЛШ $U^0 \leq 0,5В$; $U^1 \geq 2,7В$

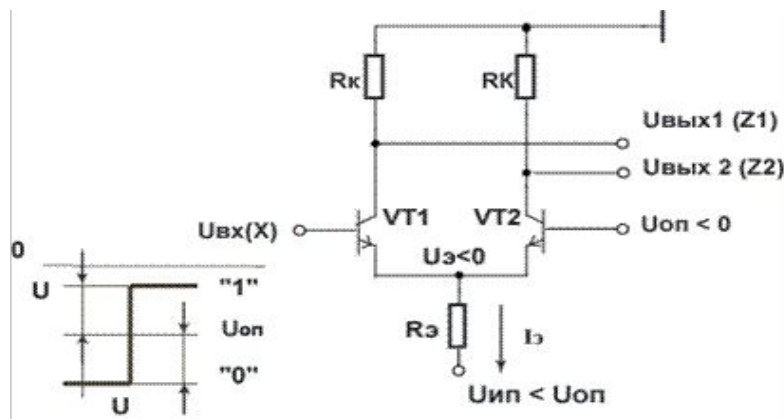
Типовые коэффициенты разветвления и объединения равны 10 и 8 соответственно.

Эмиттерно-связанные логические элементы (ЭСЛ)

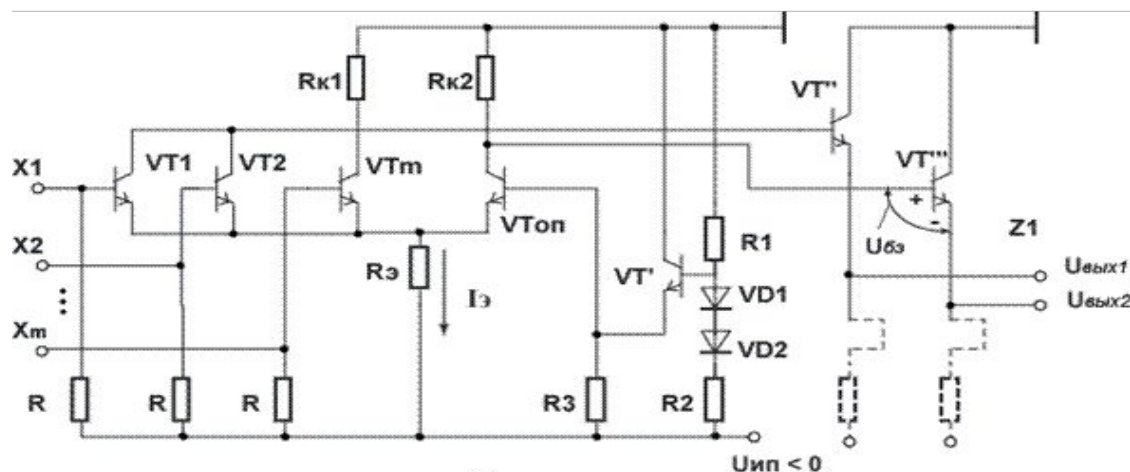
Элементы ЭСЛ – наиболее скоростные из промышленно освоенных, изготавливаемых на основе кремния. В элементах ЭСЛ (*ECL* от англ. *Emitter-coupled logic*) используется токовый ключ (рисунок 1.14) в котором ток I_{Σ} приблизительно постоянен и под воздействием входного сигнала x переключается в одно из плеч цепи. Транзистор правого плеча $VT2$ имеет на базе постоянное опорное напряжение $U_{оп}$, а напряжение на базе транзистора $VT1$ выше опорного при $x = 1$ и ниже, если $x = 0$.

Таким образом, уровни напряжений, отображающие логическую единицу и логический ноль, знакопеременны относительно опорного напряжения и расположены симметрично относительно него. Если предположить, что напряжения на базах обоих транзисторов одинаковы, то схема окажется симметричной по конфигурации и по режимам обоих транзисторов, следовательно, в ней ток I_{Σ} разделится пополам между плечами $VT1$ и $VT2$ (параметры схемных элементов считаем идентичными). Если теперь представить, что входное напряжение несколько увеличилось, то можно оценить влияние этого на распределение токов между транзисторами. Естественно, что транзистор $VT1$ несколько приоткроется и ток его увеличится.

Основы элементной базы цифровых автоматов



а)



б)

Рисунок 1.14 – Схема токового ключа (а) и базового элемента ЭСЛ (б)

По отношению к общей точке эмиттеров транзистор $VT1$ работает как эмиттерный повторитель, и на эмиттерах возникнет положительное приращение напряжения, которое несколько уменьшит ток транзистора $VT2$. Так, связанные через общую точку эмиттеров транзисторы влияют друг на друга – увеличение тока одного из них ведет к уменьшению тока другого. Для практически полного переключения тока из одного плеча в другое достаточно перепада входного сигнала в 350...400 мВ. С учетом необходимости устойчивости элементов и влияния изменений температуры на режим схемы перепад входного напряжения несколько увеличивают, но и в этом случае он остается в пределах долей вольта.

Основы элементной базы цифровых автоматов

Быстродействие токового ключа весьма велико, так как транзисторы в нем работают в режимах, позволяющих максимально использовать их частотные возможности: отсутствует режим насыщения, перепады напряжений при изменении логического состояния цепи малы, поэтому могут быть малыми и сопротивления резисторов (на них образуются перепады выходных напряжений), что уменьшает постоянные времени перезаряда нагрузочных емкостей.

Т.о., токовой ключ выполняет операции $Z_1 = \bar{x}$ и $Z_2 = x$ т.е. два выхода взаимно инверсны. Такой выход можно сделать, учитывая, что более высокий уровень потенциала, равный потенциалу общей точки, снимаемому с коллектора запертого транзистора, соответствует логической единице, а низкий уровень $I_x R_x \approx -I_z R_x$ снимаемый с открытого транзистора, соответствует логическому нулю. По абсолютным значениям уровни выходных сигналов отличаются смещением в сторону «плюса» (без этого нельзя осуществить ненасыщенный режим работы транзисторов). Следовательно, невозможно непосредственное каскадирование рассмотренных схем – входной сигнал следующего за первым токового ключа уже не будет симметричным относительно опорного напряжения. Для устранения указанной особенности в цепи передачи сигнала с выхода одного элемента на вход другого следует включать дополнительные элементы, смещающие уровни сигналов. В таком качестве используются эмиттерные повторители (ЭП), напряжение на выходе которых повторяет входное, но смещенное относительно него на относительно постоянное напряжение база – эмиттер $U_{БЭ}$ (около 0,7В).

Основы элементной базы цифровых автоматов

Одновременно с этим ЭП обеспечивают малые выходные сопротивления, позволяющие быстро перезаряжать нагрузочные емкости.

Базовый логический элемент ЭСЛ образуется при замене входного транзистора токового ключа группой параллельно включенных транзисторов. На рисунке 1.14, б показан такой элемент с конкретными особенностями, свойственными сериями ЭСЛ и, в частности, серии К500. Схема содержит источник опорного напряжения, состоящий из делителя напряжения $R1-R2$ и эмиттерного повторителя на транзисторе VT' и резисторе $R3$, через который напряжение с делителя подается на базу опорного транзистора V_{Top} . Диоды $VD1$ и $VD2$ обеспечивают температурную компенсацию уходов параметров схемы.

Входы схемы соединены компактными высокоомными пинч-резисторами (50кОм) с источником питания, что позволяет не подключать неиспользуемые входы элемента к каким-либо внешним потенциалам. Для элементов ИЛИ-НЕ/ИЛИ на неиспользуемые входы нужно подавать логические нули, их роль и играет соединение источника питания с отрицательным потенциалом. Если данный вход используется, то влияние на его режим резистора R очень мало из-за высокоомности резистора. Сопротивления, входящие в схемы выходных ЭП, сделаны внешними, чтобы уменьшить рассеяние мощности в корпусе микросхемы и иметь разные варианты реализации выходных цепей. При обычной нагрузке сопротивление 0,3...2,0кОм включается между эмиттером выходного транзистора и стандартным источником питания (около – 5В), а при передаче сигнала по согласованным по волновому сопротивлению линиям, когда требуется малое выходное сопротивление схемы, сопротивление берется равным 50...100Ом, и чтобы не создавался недопустимо большой ток выходного эмиттерного повторителя, это сопротивление подключается к пониженному напряжению (около – 2В).

Основы элементной базы цифровых автоматов

Цепи общей точки для логической части схемы и выходных ЭП во избежание помех со стороны последних выполняются отдельно, что условно показано на рисунке б 64. Базовый элемент работает следующим образом. Если хотя бы на одном входе имеется логическая единица, т.е. высокий уровень напряжения, то соответствующий транзистор открывается и ток $I_{\text{э}}$ замыкается через $\dots$, снижая уровень выходного напряжения на выходе $U_{\text{вых1}}$. Если на всех входах будут логические нули, то откроется транзистор топ правой ветви, что одновременно приведет к запираннию всех транзисторов левой ветви и повышению напряжения $U_{\text{вых1}}$. Из сказанного ясно, что $\dots$. Сигналы на выходах Z_1 и Z_2 противофазны, поэтому

Поскольку выполняются одновременно операции ИЛИ/НЕ и ИЛИ, элемент обладает повышенной функциональной гибкостью. Более сложные логические операции могут выполняться несколькими путями – с помощью соответствующего соединения базовых элементов и специальных различных приемов и вариантов, некоторые из которых даются ниже. Один из приемов состоит в объединении нескольких выходов (рисунок 1.15). При параллельной работе нескольких ЭП (на рисунке взяты лишь два повторителя) на выход схемы проходит максимальный из входных сигналов, запирая одновременно те транзисторы, на базах которых действует более низкий потенциал. Для получения на выходе логической единицы достаточно одной логической единицы на входах. При подаче на входы только нулевых сигналов все транзисторы находятся в одинаковых режимах и совместно работают на общую нагрузку, создавая на ней низкий уровень логического нуля. Таким образом, объединение эмиттеров выходных каскадов нескольких элементов дает дополнительно монтажную реализацию операции ИЛИ.

Основы элементной базы цифровых автоматов

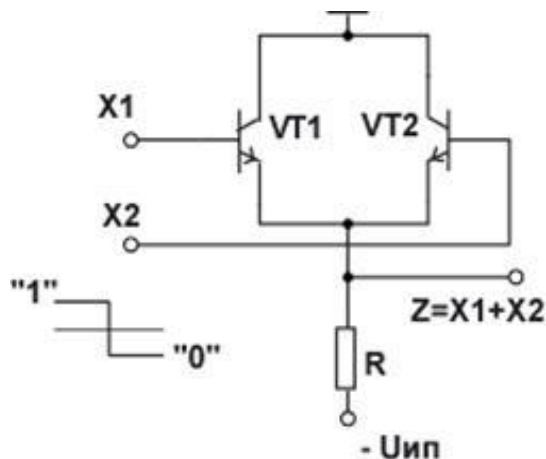


Рисунок.1.15 Схема логического элемента с объединением выходов эмиттерных повторителей

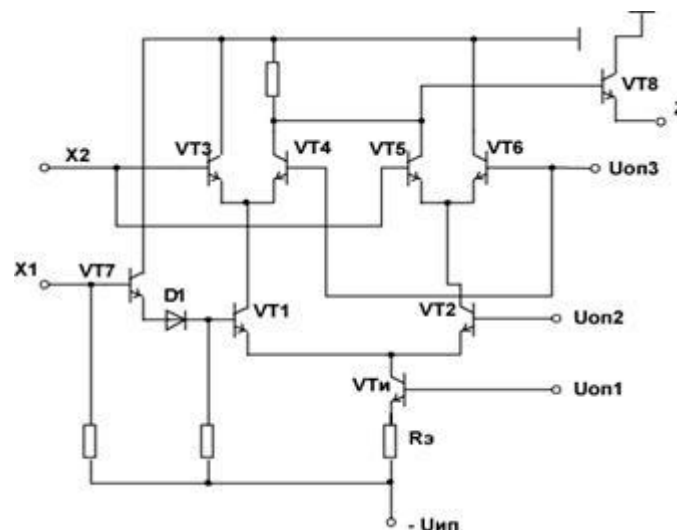


Рисунок 1. Схема двухъярусного переключателя тока

Широкое применение находят приемы применения многоярусных переключателей тока. На рисунке 1 показана схема двухъярусного переключателя тока со всего лишь одним источником тока (для стабилизации тока введена цепь $VT_{и} R_{э} U_{он1}$, представляющая собой каскад с общей базой, имеющий высокое выходное сопротивление, что стабилизирует ток источника). Задаваемый источником ток переключается далее в нескольких ярусах, в каждом из которых направляется в ту или иную цепь с помощью одной из входных переменных (на рисунке 1 показана схема для двух переменных. Для многоярусного переключателя требуется несколько опорных напряжений и элементы смещения уровней входных сигналов, поступающих на разные ярусы ($VT7, VDI$)).

Основы элементной базы цифровых автоматов

Применение многоярусных переключателей при воспроизведении сложных функций от двух или трех переменных позволяет уменьшить потребляемую схемой мощность и обеспечивает высокое быстродействие. Экономится также площадь кристалла, затрачиваемая на реализацию схемы. Разработаны и широко применяются ЭСЛ с очень высоким быстродействием, - это Э²СЛ и МЭСЛ.

Элементы типа Э²СЛ

Элементы типа Э²СЛ состоят из входной эмиттерно-связанной логической схемы на транзисторах $VT_1...VT_m$ и такого ключа (тоже эмиттерно-связанного) на VT' и VT'' (рисунок а).

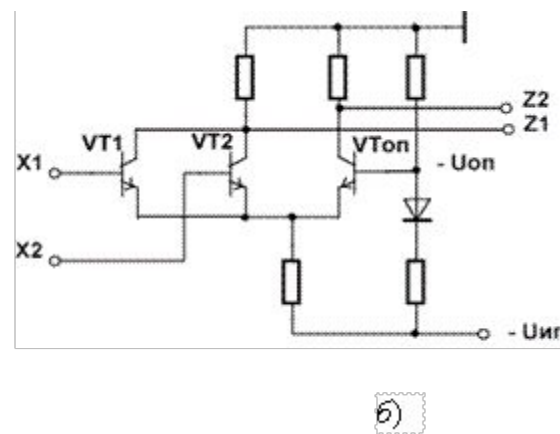
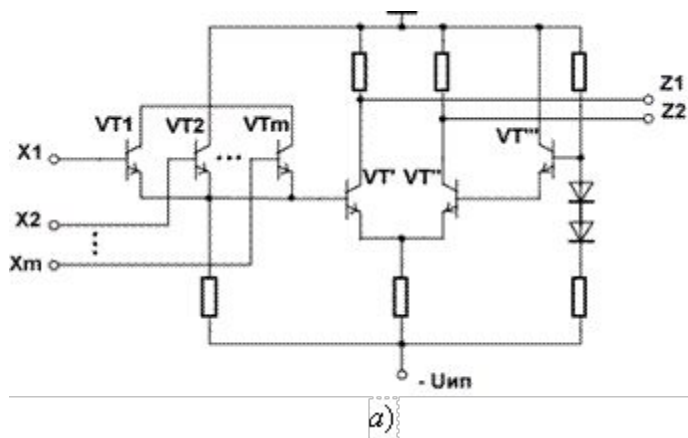


Рисунок. Схемы элементов Э²СЛ (а) и МЭСЛ (б)

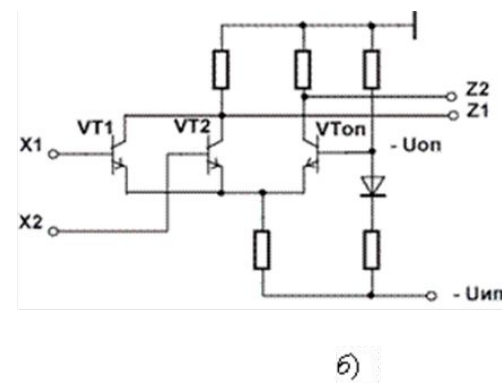
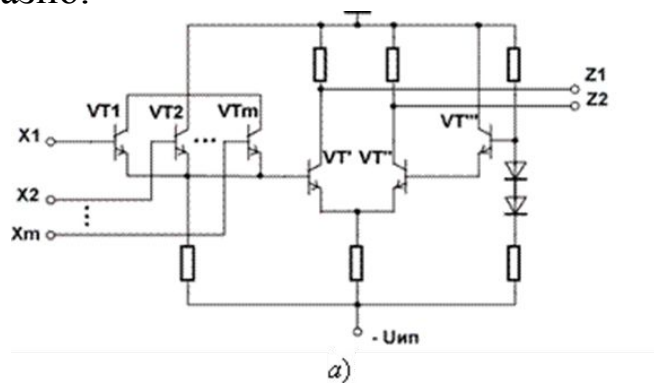
Параллельная работа нескольких ЭП, образующих входную логическую схему, соответствует, как было показано выше, выполнению операции ИЛИ для сигналов положительной логики. Сигнал со схемы ИЛИ поступает на вход токового ключа, имеющего прямой и инвертирующий выходы. Значит, как и элементы ЭСЛ, элементы типа Э²СЛ имеют логический базис ИЛИ-НЕ/ИЛИ.

Эмиттерные повторители входной логической схемы выполняют также задачу смещения сигналов по уровню потенциала, поэтому сигналы с коллекторов токового ключа подаются непосредственно на входы следующих элементов.

Элементы Э²СЛ обеспечивают уменьшение энергии переключения по сравнению со схемами типа ЭСЛ, кроме того, в них выравниваются времена задержек по обоим выходам, что упрощает борьбу с временными состязаниями сигналов в схемах автоматов с памятью. Основная причина улучшения параметров элементов Э²СЛ - уменьшение входной емкости элемента и суммарной емкости коллекторного узла.

Малосигнальные элементы ЭСЛ

Быстродействие и энергия переключения логических элементов улучшаются с уменьшением логического перепада и напряжений питания. Этого можно достичь, если исключить из схем семейства ЭСЛ эмиттерные повторители. Такое упрощение схемы (рисунок 1.17, б) сопряжено с серьезными воздействиями на режим работы транзисторов и может показаться недопустимым, так как препятствует согласованию потенциалов, необходимому для ненасыщенного режима открытых транзисторов. Действительно, в схемах малосигнальных ЭСЛ (МЭСЛ) транзисторы входят в режим насыщения, но при малых логических перепадах степень насыщения мала и не оказывает существенного влияния на переходные процессы. В то же время положительное влияние уменьшения логического перепада на быстродействие элементов сказывается в полной мере. Из-за малого логического перепада элементы МЭСЛ имеют низкую помехоустойчивость, а из-за отсутствия эмиттерных повторителей – пониженные коэффициенты разветвления. Все это затрудняет использование МЭСЛ, но внутри БИС создаются условия, когда применение МЭСЛ возможно и целесообразно.



Основы элементной базы цифровых автоматов

В связи с высокими быстродействиям элементов семейства ЭСЛ приобретают особо важное значение проблемы передачи сигналов и конструирования устройств, в которых используются эти элементы.

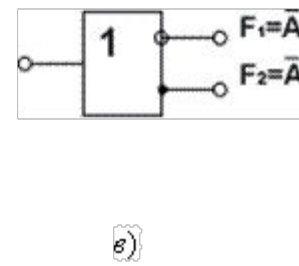
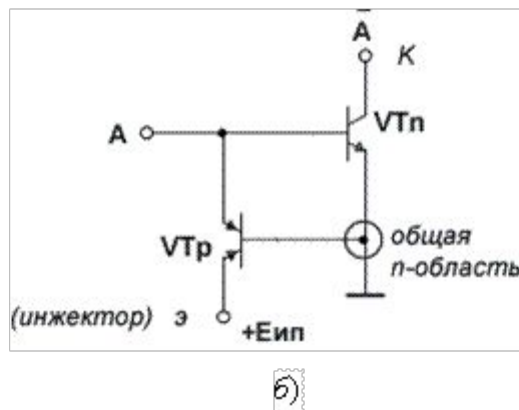
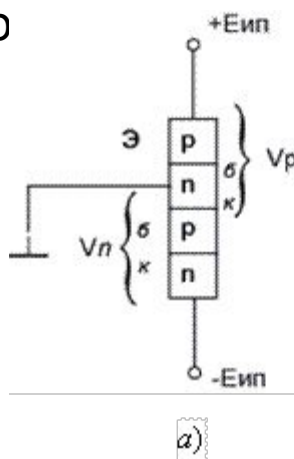
Одно из достоинств элементов семейства ЭСЛ - постоянство тока, потребляемого ими от источника питания, поскольку токи в схемах не создаются или прерываются, а лишь коммутируются из одной ветви в другую. Напомним, что элементы ТТЛ не обладают подобным качеством и наличие сквозных токов при переключении - одна из проблем, с которой приходится считаться при их применении.

Элементы ЭСЛ находят применение в схемах быстродействующих ЭВМ, в приборостроении, в схемах быстродействующих аналого-цифровых преобразователей и т.д. Они изготавливаются в виде МИС, СИС и БИС, в частности составляют элементную базу современных ЭВМ.

Помехоустойчивость элементов ЭСЛ и Э²СЛ характеризуется допустимыми помехами порядка 130...160мВ, МЭСЛ – 40...50мВ, перепад напряжений в элементах ЭСЛ составляет около 0,8В, в элементах Э²СЛ – около 0,6В, в элементах МЭСЛ – около 0,4В, напряжение питания для ЭСЛ и Э²СЛ – 5,2 В, для МЭСЛ -2...-3В. Недостаток элементов семейства ЭСЛ – повышенное потребление мощности.

Интегральная инжекционная логика (И²Л)

Логические элементы (И²Л) в литературе имеют различные названия: интегральная инжекционная логика (И²Л), совмещенная транзисторная логика (СТЛ) и транзисторная логика с инжекционным питанием (ТЛИП). СТЛ представляет собой физически объединенные (совмещенные) горизонтальные (или боковые) p - n - p транзисторы (VTp) и вертикальные n - p - n (VTn) транзистор

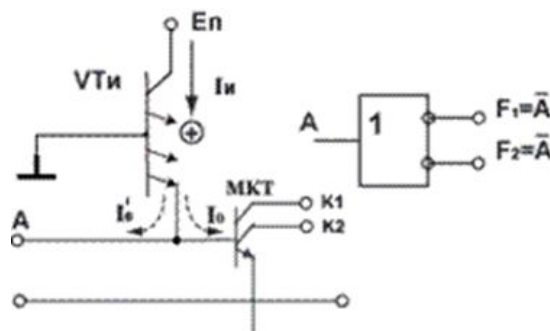


Эмиттерная область VTp называется инжектором и подключается к $+E_{ип}$. Общая n -область база VTp и эмиттер VTn и заземляется. Коллектор VTp и база VTn представляют единую область p -типа. Оба транзистора могут быть много коллекторными (МКТ). ИМС типа И²Л являются перспективными ЦИМ нового поколения на биполярных транзисторах.

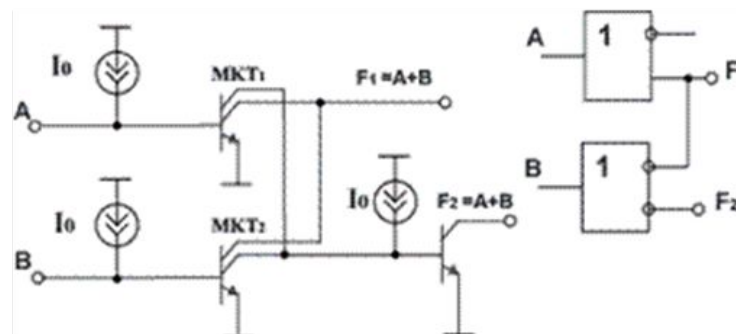
С помощью схем типа И²Л удалось преодолеть традиционные недостатки биполярных ИС: малую плотность компоновки и высокую рассеиваемую мощность на вентиль. По степени интеграции схемы И²Л даже превосходят МОП-схемы, а по уровням рассеиваемой мощности сопоставимы с КМОП-схемами, по быстродействию – с биполярными ИС ($t_{зд.ср}$ 5нс). Небольшая рассеиваемая мощность И²Л – схема объясняется отсутствием резисторов, а большое быстродействие при малых мощностях потребления – незначительными паразитными емкостями, отсутствием накопления заряда и небольшой разницей логических уровней.

Принцип инжекционного питания заключается в том, что с помощью бокового p - n - p транзистора-инжектора (ТИ) реализуется цепь генератора тока $I_0 = \alpha_N I_H / n$ (где n – число коллекторов ТИ) базы много коллекторного вертикального n - p - n транзистора (МКТ), выполняющего функцию инвертора логического сигнала $F_{x1} = \overline{A}$ (рисунок 1.19, а). Такая конфигурация строится на без резисторной структуре, в которых резисторы заменяют генераторами постоянного тока I_0 .

Основы элементной базы цифровых автоматов



а)



б)

Работа вентиля (рисунок 1.19, а) основана на том, что логический сигнал A изменяет ток I_H . При $A=1$ ток $\alpha_N I_H / n$ течет по пути I_0 . При $A=0$ ток $\alpha_N I_H / n$ течет по пути I'_0 . В первом случае осуществляется инжекция $I_0 = \alpha_N I_H / n$ неосновных носителей (дырок) для $VТИ$ в базу направление и $VТИ$ или, что то же самое, в эмиттер $MКТ$, это вызывает смещение перехода $Б-Э$ и перехода $К-Б$. $MКТ$ в прямом направлении, $MКТ$ переходит в режим насыщения, при этом напряжение между $К-Б$ мало, т.е. $U_{KB} = 0,01 \dots 0,06В$ (вентиль $MКТ$ замкнут). При подаче на вход $A=0$ ток инжекции прекращается, поскольку база $VТИ$ оказывается под потенциалом коллектора $ТИ$, а ток I'_0 определяется утечкой обратно смещенного перехода $Э-Б VТИ$. При этом ток $\alpha_N I_H / n$ перестает течь по пути I_0 , что вызывает резкое увеличение выходного сопротивления $MКТ$, попадающего на границу активного режима и режима отсечки. Вентиль $MКТ$ оказывается разомкнутым, при этом $U_{КЭ} 0,6В$, что соответствует уровню логической 1 (при $E_n=1,5В$).

Основы элементной базы цифровых автоматов

С точки зрения схемотехники И²Л имеют ряд особенностей. Одна из основных заключается в том, что МКТ И²Л имеют малый нормальный ($I_H = 2 \dots 20$) и большой инверсный ($I_I > 100$) коэффициенты усиления в противоположность обычным биполярным МЭТ. Это объясняется тем, что нормальный коэффициент МКТ прямо пропорционален отношению S_k / S_{ε} , где S_{ki} , S_{ε} – площади i -го коллекторного и эмиттерного переходов. Поскольку $S_k / S_{\varepsilon} \ll 1$, то β мало. Чем больше число коллекторов МКТ, тем меньше S_k , при этом $\beta_{\Sigma} = n_k \beta$. Следует отметить, что для увеличения β желательно создать не однокolleкторный транзистор с большой площадью коллекторного перехода, а МКТ с параллельным соединением коллектора. Однако увеличение числа коллекторов приводит к ухудшению динамических характеристик схемы из-за увеличения емкости коллекторного перехода.

Следующая особенность И²Л-схем состоит в том, что в них рабочие токи I_K могут изменяться в широком диапазоне (от мкА до мА) в зависимости от площадей транзисторов и их коэффициентов усиления. Благодаря этому на одной и той же подложке можно реализовать как микромощную И²Л-схему, так и схему с рабочими токами в несколько миллиампер. Следует отметить, что зависимость значения β от I_K и от температуры довольно слабая. В диапазоне $I_k = 1 \text{ мкА} \dots 1 \text{ мА}$ и $T = 0 \dots +70^\circ\text{C}$ можно считать постоянным.

Третья особенность И²Л состоит в том, что они имеют малые рабочие

сигналы: $U_c = U' - U^0 = 0,6..0,7B$. Из-за малой толщины базы и эмиттера И²Л - схемы имеют наибольшие напряжения пробоя (2...5В) в обратно смещенных коллекторных переходах транзисторов.

При выполнении операции ИЛИ-НЕ ($F_1 = \overline{A + B}$) два вентиля инвертора МКТ₁ и МКТ₂ объединяют по коллекторным цепям (рисунок 1.19, б). Для образования операции ИЛИ ($F_2 = A + B$) применяется дополнительный инжекционный инвертор. Достоинства И²Л – отсутствие резисторов (и связанные с этим экономия площади, уменьшение мощности, уменьшение E_n и времени задержки), малая емкость коллектора и малое остаточное напряжение на насыщенных транзисторах.

Логические элементы на МОП-транзисторах

Особенностью МОП-транзисторов по сравнению с биполярными транзисторами является высокое входное сопротивление. Поэтому на них достаточно просто реализуется динамический принцип хранения информации, применение которого позволяет снизить потребляемую мощность.

Принципы работы элементов p -МОП и n -МОП удобно проследить на примере инверторов. Инверторы строятся по простой схеме; последовательное или параллельное соединение ключа и нагрузочного сопротивления и более сложной; последовательно-параллельное и мостовое соединение. При этом в качестве ключа применяются транзисторы с индуцированным каналом, а нагрузка может быть реализована с помощью транзистора с индуцированным или встроенным каналом. Так как есть некоторые особенности построения инверторов и логических элементов на p -МОП и n -МОП рассмотрим отдельно.

Инверторы и ЛЭ на *p*-МОП

Для старейших элементов типа *p*-МОП характерно применение нагрузочных транзисторов с индуцированным каналом. В этом случае нагрузку называют нелинейной, если транзистор включен по схеме на рисунке 1.20, *а*, или квазилинейной – по схеме на рисунке 1.20, *б*.

Если напряжение между затвором и истоком превышает пороговое, то в транзисторе возникает проводящий канал между стоком и истоком. В противном случае проводимость участка сток–исток близка к нулю. Логическая единица отображается отрицательным напряжением, модуль которого превышает пороговое значение, а логический нуль - малым отрицательным напряжением, модуль которого не достигает модуля порогового напряжения. Как видно, в элементах типа *p*-МОП используется соглашение отрицательной логики.

При $x=1$ проводит активный транзистор T_a . Нагрузочный транзистор T_n также включится, так как между его затвором и истоком действует напряжение, превышающее пороговое значение, если модуль выходного напряжения мал. А в данном режиме это так, поскольку при включении T_a модуль выходного напряжения снижается. Следовательно, при $x=1$ выходное напряжение снимается с делителя образованного сопротивлениями каналов проводящих транзисторов T_a и T_n , и равно

$$U_{\text{вых}} = U_0 = -U_{\text{ин}} R_{\text{си.н}} / (R_{\text{си.н}} + R_{\text{си.а}})$$

где $R_{\text{си.н}}$ и $R_{\text{си.а}}$ - сопротивления каналов соответствующих транзисторов.

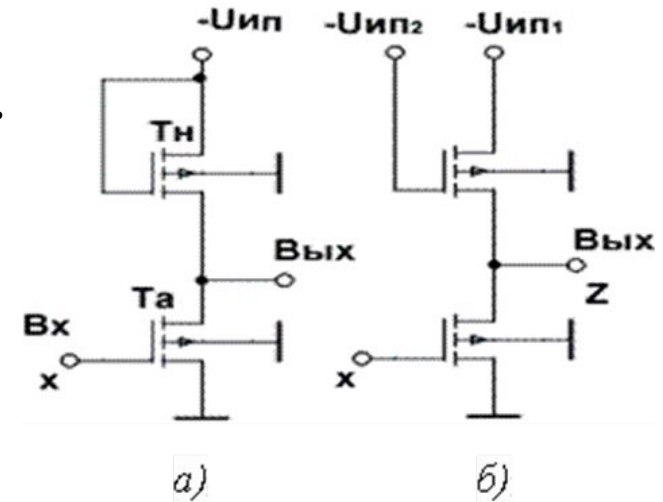


Рисунок 1.20 – Схемы инверторов с нелинейной (а) и квазилинейной нагрузками (б)

Основы элементной базы цифровых автоматов

U_0 должно составлять малую долю напряжения $U_{ил}$, и необходимо условие $R_{сдд} \ll R_{сдн}$.

Это неравенство выполнимо лишь при изготовлении транзисторов с разными размерами каналов. У нагрузочного транзистора увеличивают длину канала, у активного – его ширину (сопротивления каналов могут отличаться в 25 раз). При рассмотрении статического состояния инвертора при $x=1$ видны характерные недостатки p -МОП схем.

Во-первых, необходимость иметь определенное соотношение между сопротивлениями каналов (схемы этого типа называют иногда схемами «с отношением») увеличивает расход площади кристалла и, следовательно, стоимость элемента. Действительно, при возможности использовать идентичные транзисторы размер каждого составил бы всего $l \times l$.

Во-вторых, через оба транзистора от источника питания на общую точку течет статический ток (при $x=1$). Это исключает применение низкоомных каналов из-за роста рассеиваемой элементом мощности. Высокоомность каналов влечет потерю быстродействия, поскольку нагрузочные емкости не могут быстро перезаряжаться через высокоомные каналы.

Вариант с квазилинейной нагрузкой отличает применение второго источника питания $U_{ил2}$, причем модуль $U_{ил2}$ превышает модуль напряжения $U_{ил}$ не менее чем на пороговое напряжение. В этом случае свойства нагрузочного транзистора приближаются к свойствам линейного сопротивления, что в некоторой мере улучшает характеристики элемента.

Основы элементной базы цифровых автоматов

Элементы типа *p*-МОП имеют задержки распространения сигнала в сотни или десятки наносекунд, потребляют мощность в десятки или единицы милливатт, имеют напряжения питания в 3...6 раз превышающие напряжение питания элементов ТТЛ (типичное значение напряжения питания схем с нелинейными нагрузками – 27В).

Ясно, что подобные параметры не позволяют использовать эти элементы в БИС или СБИС и вообще являются проигрышными в сравнении с параметрами других типов элементов. Однако нельзя считать элементы *p*-МОП устаревшими и бесполезными. Они хорошо отработаны, имеют высокий процент выхода годных схем при производстве, широкую номенклатуру функциональных разновидностей и невысокую стоимость. Их применение целесообразно в случаях, когда обеспечиваемые ими параметры приемлемы.

Если в инверторе заменить активный транзистор группой параллельно или смешанно включенных транзисторов, управляемых входными переменными, то получатся логические элементы.

Логический элемент ИЛИ-НЕ (рисунок 1.21, *а*) содержит группу параллельно включенных транзисторов Т1...Т_м, для него справедливо соотношение

$$Z = \overline{X_1 + X_2 + \dots + X_m}$$

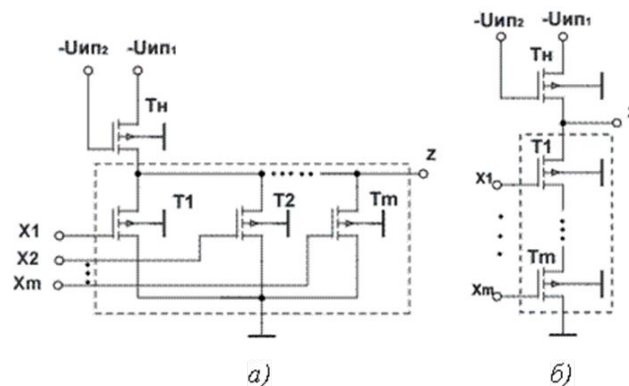


Рисунок 1.21 – ЛЭ на *p*-МОП, схема ИЛИ-НЕ (*а*), схема И-НЕ (*б*)

При последовательном соединении входных транзисторов получают элемент И-НЕ (рисунок 1.21, б). Здесь логический ноль на выходе вырабатывается только при проводящем состоянии всех транзисторов, т.е. напряжение U_0 - сумма напряжений на цепочке из m транзисторов, и по сравнению с аналогичным напряжением схемы ИЛИ-НЕ имеет повышенное значение. Для получения того же значения U_0 в элементе И-НЕ нужно применить транзисторы, у которых ширина канала в m раз больше, чем у схемы ИЛИ-НЕ. Поэтому элемент ИЛИ-НЕ в данном случае предпочтителен и является базовым.

Быстродействие схем на МОП- транзисторах ограничивается временами перезаряда нагрузочных емкостей. Особенно велика емкостная нагрузка выходного узла схемы, поскольку в нем суммируются емкости нескольких входов последующих элементов, подключенных к выходу данного. Вследствие этого рассмотренные схемы часто дополняют специальными буферными каскадами с повышенной нагрузочной способностью.

Инверторы и ЛЭ на n -МОП

Инверторы и естественно логические элементы на транзисторах с n -каналом разработаны позднее элементов на транзисторах с p -каналом. С точки зрения принципов действия между ними нет существенной разницы, однако технология их производства имеет немалые отличия. Изготовление транзисторов с n -каналами сложнее, но их параметры превосходят параметры транзисторов с p -каналами. Во-первых, в транзисторах с n -каналами носители заряда – не дырки, а электроны, подвижность которых в 2...3 раза выше подвижности дырок. Во-вторых, транзисторы с n -каналами выполняют по технологии с самосовмещением затворов, обеспечивающей уменьшение паразитных емкостей также в 2...3 раза. В итоге быстродействие этих схем оказалось в 5...8 раз выше. В схемотехнике n -канальных элементов получили распространение статические ЛЭ с нагрузочным транзистором, имеющим встроенный канал. Инвертор с нагрузочным транзистором (T_n), имеющим встроенный канал (по другой терминологии – работающим в режиме обеднения), включает обычный входной транзистор, управляемый переменной x , и нагрузочный транзистор, у которого затвор соединен с истоком (рисунок 1.22, *a*).

Нагрузочный транзистор со встроенным каналом обеспечивает режим, выигрышный в сравнении с нагрузками, реализуемыми транзистором с индуцированным каналом или линейным сопротивлением. Этот транзистор всегда включен и проводит ток, причем в большей части диапазона изменений напряжения работает в области пологой части выходной характеристики, т.е. может быть приближенно представлен источником тока.

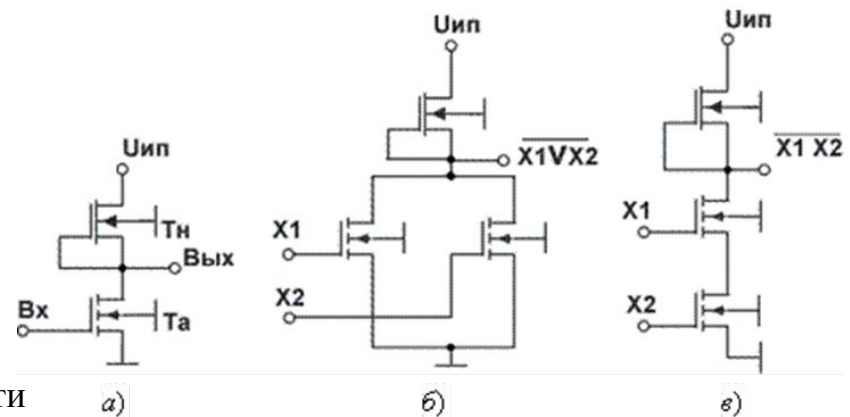


Рисунок 1.22 – Инвертор (*a*) и схемы ИЛИ-НЕ (*б*), И-НЕ (*в*) на n -МОП

При единичном значении входного сигнала включены оба инвертора, и уровень логического нуля на выходе схемы определяется отношением сопротивлений каналов нагрузочного и входного инверторов, т.е. схема, как и инвертор на транзисторах с p -каналами, относится к числу схем «с отношением». Однако специфика параметров транзисторов такова, что требования к отношению площадей каналов здесь намного ниже, чем для инвертора типа p -МОП, и достаточно иметь отношение сопротивлений около 4.

Пороговые напряжения n -канальных транзисторов невелики $\approx 1,5...2\text{В}$, и можно питать выполненные на них схемы напряжением 5В, используемым в широко распространенных элементах ТТЛ, что также является положительным свойством, обеспечивающим совместимость данной схемотехники с другими по напряжению питания. Логические элементы в данной схемотехнике образуются путем замены в схеме инвертора входного транзистора группой транзисторов, соединенных параллельно, последовательно или смешанно. На рисунке 1.22, *б* и *в* показаны соответственно элементы ИЛИ-НЕ и И-НЕ на два входа, причем элементы реализуются весьма компактно. Схемы типа n -МОП расцениваются как весьма перспективные для создания современных БИС и СБИС. По технологии изготовления они лишь немного сложнее простейших в этом отношении схем типа p -МОП. Компактность n -МОП структур максимальная, для них обеспечивается плотность компоновки в $100...200 \text{ ЛЭ/мм}^2$. Задержки распространения составляют $5...25\text{нс}$, а энергия переключения $P_{t_3} = (5...50)\text{нДж}$.

Инверторы и ЛЭ на комплементарных МОП-транзисторах (КМОП)

Термин КМОП получил букву К от слова комплементарные (обозначает транзисторы разных типов проводимости).

Инвертор в схемотехнике КМОП (рисунок 1.23, *а*) построен на двух транзисторах, управляемых одной и той же переменной. Тип проводимости транзисторов противоположный, поэтому один и тот же сигнал по-разному воздействует на $VT1$ и $VT2$.

Если $x=1$, т.е. входное напряжение имеет высокий уровень, то транзистор $VT1$ включен, а $VT2$ заперт (для транзистора $VT2$ напряжение между затвором и истоком близко к нулю).

Выходное напряжение отличается от нуля только падением напряжения на проводящем канале от остаточного тока запертого транзистора, что составляет микровольты и не имеет практического значения. Вполне можно принять, что логический нуль отображается здесь нулевым уровнем напряжения.

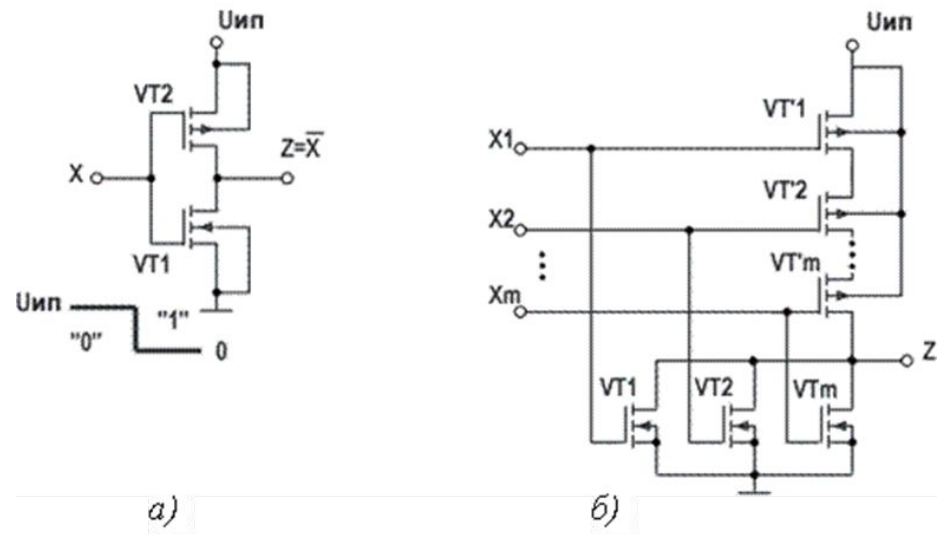


Рисунок 1.23 – Схема инвертора типа КМОП (*а*) и ЛЭ ИЛИ-НЕ типа КМОП (*б*)

Если $x=0$, то проводящим окажется транзистор $VT2$, для которого между затвором и истоком действует напряжение, близкое к $U_{нп}$. Транзистор $VT1$ будет заперт, а выходное напряжение окажется близким к $U_{нп}$ отличаясь от него лишь пренебрежимо малыми напряжениями – микровольты (по тем же причинам, что и для нулевого выходного сигнала). Очевидно, что инвертор типа КМОП можно замещать эквивалентной схемой, составленной из идеальных ключей, работающих в противофазе (вкл. – выкл.). Этот инвертор: 1) не потребляет статического тока (в любом статическом состоянии один из транзисторов заперт); 2) может быть выполнен на транзисторах с низкоомными каналами, т.е. в быстродействующем варианте из-за отсутствия статического тока; 3) может быть построен на транзисторах с минимальными размерами, поскольку к соотношению сопротивлений их каналов не предъявляется никаких требований. Кроме того, как показывает анализ, схемы типа КМОП имеют высокую помехоустойчивость (до 45% от питающего напряжения) и сохраняют работоспособность при изменениях питающего напряжения в широких пределах (до 5 раз).

Основы элементной базы цифровых автоматов

Как видно, элементы типа КМОП имеют большие достоинства. Их недостаток – усложнение технологии изготовления (нужны одновременно транзисторы разных типов), однако в последнее время он сглаживается, и стоимость элементов КМОП снижается. Логические элементы на структурах типа КМОП строятся по аналогичной схеме: последовательное или параллельное соединения ключа и нагрузочного сопротивления. Например, предположив, что верхняя часть схемы реализуется на транзисторах с p -каналами, а нижняя - на транзисторах с n -каналами, (рисунок 1.23, б). Т.о. получили схему ИЛИ-НЕ. Ее правильность может быть подтверждена наблюдением за состоянием транзисторов при тех или иных наборах переменных на входах. Если среди входных переменных имеется хотя бы одна единица, то в верхней группе последовательно соединенных транзисторов найдется хотя бы один запертый, а в нижней группе параллельно соединенных хотя бы один проводящий. Выходное напряжение в таком случае будет нулевым. Если среди входных переменных нет ни одной единицы, то все транзисторы верхней группы проводят, а транзисторы нижней группы заперты. Выходное напряжение близко к $U_{\text{нп}}$. Такое функционирование реализует операцию ИЛИ-НЕ. Схема И-НЕ имеет параллельно соединенные транзисторы в верхней части и последовательно соединенные в нижней.

Динамические ЛЭ

Динамические логические элементы были разработаны для устранения недостатков, свойственных потенциальным элементам типа p -МОП. Хронологически они появились после элементов типа p -МОП, но до разработки элементов n -МОП и КМОП. Динамические элементы на транзисторах с p -каналами стали основой создания первых БИС, так как существенное улучшение параметров элементов позволило резко повысить уровень интеграции ИМС на их основе. Принципы передачи и обработки сигналов, характерные для динамических (импульсных) элементов, могут применяться не только для МОП-структур, но и для биполярных. Хотя ЛЭ на p -МОП по своим параметрам значительно уступают n -МОП и КМОП, динамические ЛЭ получили широкое развитие и применение, поскольку именно в этих схемах проще всего осуществить временное запоминание сигналов на емкостях. Конденсаторы, на которых запоминаются сигналы в динамических элементах на МОП- транзисторах, не нужно специально изготавливать, так как для этой цели используются паразитные емкости, неизбежно возникающие при создании МОП-структур. Известно, что для интегральных схем конденсаторы – нежелательные элементы, занимающие большие площади на кристалле. Запоминание сигналов на паразитных емкостях не нарушает технологичности схем.

Паразитные емкости невелики (пикофарады или их доли), однако и токи, вызывающие перезаряд емкостей через запертые МОП-транзисторы, также малы. В результате время хранения лежит обычно в миллисекундном диапазоне и, следовательно, минимальная частота синхронизирующих импульсов лежит в килогерцовом диапазоне. Сверху эта частота ограничена временами перезаряда запоминающих емкостей через проводящие транзисторы и может достигать десятков мегагерц. Динамические элементы можно классифицировать по ряду признаков: наличию или отсутствию статистического тока, числу фаз тактирующих импульсов и т.д. Рассмотрим лишь один вариант – элемент четырехфазной логики. В этом случае используются элементы, управляемые двумя фазами, но в общем случае соседние элементы нельзя питать одними и теми же фазами, поэтому система в целом требует четырех управляющих фаз.

На рисунке 1.24, *а* приведена схема динамического инвертора с двухфазным управлением и перекрытием фаз и временные интервалы фаз тактирующих импульсов (*б*), поясняющие работу динамического инвертора.

Основы элементной базы цифровых автоматов

На временном интервале 1 возбуждаются фазы $\Phi 1$ и $\Phi 2$, включая транзисторы $VT1$ и $VT2$. Транзистор VT_{ex} на этом интервале заперт независимо от значения входного сигнала x , поскольку па его исток подается отрицательное напряжение фазы $\Phi 1$. Емкости $C2$ и $C3$ заряжаются через включенные транзисторы до напряжения $U_{инт}$. Емкость $C2$ — запоминающая, а $C3$ — в данном случае паразитная, не нужная для работы инвертора, но наличие которой вынуждает с ней считаться. Итак, на интервале 1 происходит безусловный заряд емкостей $C2$ и $C3$ (безусловный в смысле независимости от значения входной переменной).

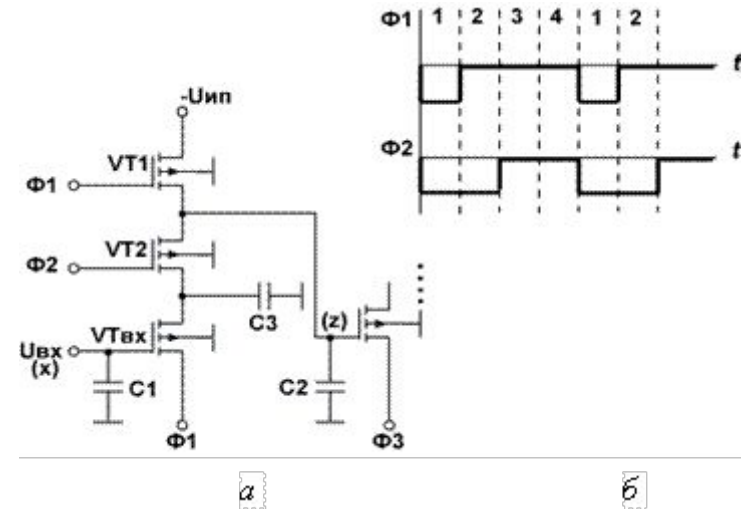


Рисунок 1.24 – Схема динамического инвертора с двухфазным управлением

На интервале 2 прекращается возбуждение фазы $\Phi 1$. При этом запирается транзистор $VT1$ и снимается отрицательное напряжение с истока транзистора VT_{ex} . Теперь процессы в схеме уже зависят от значения входной переменной. Если $x=1$ (емкость $C1$ заряжена), то транзистор VT_{ex} проводит и емкости $C2$ и $C3$ разрядятся через проводящие транзисторы $VT2$ и VT_{ex} до нуля (на данном интервале напряжение на истоке транзистора VT_{ex} равно нулю). Если $x=0$ (емкость $C1$ разряжена), то транзистор VT_{ex} заперт, и емкости $C2$ и $C3$ сохраняют заряженное состояние – пути для тока разряда не образуется. Как видно, благодаря чередованию процессов безусловного заряда и обусловленного разряда емкости $C2$ элемент выполняет операцию инверсии. Инвертирование входного сигнала (состояния емкости $C1$) сопровождается временной задержкой: выходной сигнал формируется в интервале 2, тогда как входной должен быть сформирован на предыдущем интервале.

Основы элементной базы цифровых автоматов

Динамический инвертор строится на трех транзисторах, но обладает важными преимуществами. Для его нормальной работы не требуется определенного соотношения между сопротивлениями каналов транзисторов (это схема «без отношения»). Действительно, уровни сигналов единицы и нуля не зависят от отношения сопротивлений каналов — при достаточной длительности интервалов действия фаз емкость C_2 заряжается практически до уровня напряжения питания фазы Φ_1 , а разряжается до нуля. Поэтому все транзисторы могут изготавливаться одинаковыми с минимальными размерами, что экономит площадь кристалла. Далее, в схеме нет статических токов, так как в последовательной цепочке транзисторов $VT_1, VT_2, VT_{\text{вх}}$ всегда имеется хотя бы один запертый. Следовательно, нет необходимости ограничивать снизу сопротивления каналов и можно применить транзисторы с низкоомными каналами. Это повышает частоту переключения элементов, ускоряя перезаряд емкостей через проводящие транзисторы. И наконец, отсутствие статических токов и потребление токов только для необходимых процессов перезаряда емкостей сводит к минимуму потребляемую схемой мощность. Таким образом, по перечисленным важным параметрам динамический инвертор дает существенный выигрыш. В то же время он имеет более сложную схему и нуждается в системе импульсного фазового питания. Динамические логические элементы строят, заменяя входной транзистор группой транзисторов, включенных последовательно, параллельно, смешанно.

В элементе ИЛИ-НЕ (рисунок 1.25, а) вместо входного транзистора включена параллельная группа $VT_{Bx1} \dots VT_{Bxm}$. Если хотя бы одна из входных переменных имеет единичное значение, емкость выходного узла на интервале 2 разрядится через транзистор, управляемый этой переменной. Единичный сигнал сохранится на выходе схемы только при нулевых значениях всех входных переменных.

Основы элементной базы цифровых автоматов

На рисунке 1.25, б показана схема, выполняющая операцию

$$Z = \overline{x_1 + x_2 x_3}$$

При проектировании схем на динамических элементах следует установить правила передачи сигналов от одного элемента к другому, учтя характер выходных сигналов элементов на различных временных интервалах четырехфазного цикла. На первом интервале происходит безусловный заряд выходной емкости, выход не имеет информативного характера. В то же время к концу этого интервала необходимо сформировать входной сигнал, так как он понадобится в следующем интервале.

На втором интервале происходит обусловленный разряд выходной емкости, выход вновь не имеет определенного значения и не может быть использован для управления следующими элементами. На третьем и четвертом интервалах выход приведен в стабильное логическое состояние и может быть использован для управления другими элементами.

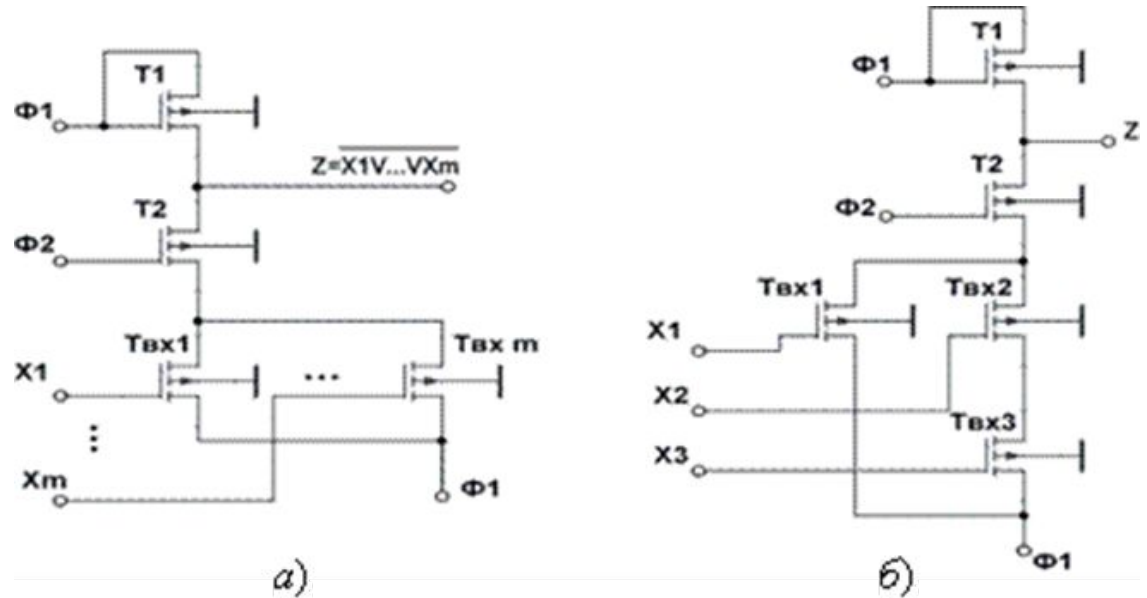


Рисунок 1.25 – Схема динамического элемента ИЛИ-НЕ (а)

и элемента, выполняющего операцию $Z = \overline{x_1 + x_1 x_1}$ (б)

Основы элементной базы цифровых автоматов

Особенно удачно реализуются на динамических элементах сдвигающие регистры, состоящие из повторяющихся разрядных схем, каждая из которых представляет собой два последовательно включенных инвертора, т. е. просто элемент задержки.

Динамические элементы, как уже говорилось, стали основой для создания первых БИС. Разработка схем высокого уровня интеграции и далее оставалась сферой применения динамических элементов. Элементы малого уровня интеграции на динамических элементах не изготавливаются. В последующие годы, после разработки схем на МОП-транзисторах с n -каналами и усовершенствования параметров схем типа КМОП, стало возможным строить схемы высокого уровня интеграции и на потенциальных элементах, что позволяет сокращать число транзисторов, затрачиваемых на реализацию схемы. В настоящее время БИС на потенциальных элементах распространяются все шире. Следует отметить, что в современных проектах встречается гибкое использование одновременно динамических и статических элементов для улучшения параметров в целом.

ПРЕОБРАЗОВАНИЕ УРОВНЕЙ

2.1 Преобразователи уровней ЦИМ

Преобразование уровней (ПУ) служит для согласования логических уровней сигналов, источников питаний между цифровыми устройствами, в которых использованы логические элементы различных типов ЦИМ (ТТЛ, СТЛ, И²Л, КМОП, и т.д.).

В общем случае ПУ – это ЦИМ, предназначенные для преобразования выходных сигналов ЦИМ одного типа во входные сигналы ЦИМ другого типа (таблица 2.1). Очевидно, чтобы вход ПУ (рисунок 2.1) можно было соединить с выходом ЦИМ1, входной каскад П1 должен построен по принципу выходного каскада ЦИМ1, а ПЗ – по принципу входного каскада ЦИМ2. Примером такого согласования является модифицированной ПУ ТТЛ-ЭСТЛ (рисунок 2.2, а).

Параметр	Тип ЦИМ			
	ТТЛ	ЭСТЛ	И ² Л	МОП (КМОП)
$E_{П}, В$	+5	-5	+1...+2	-12...-27, [+9]
$U^0, В$	$\leq 0,4$	-1,6	$\leq +0,05$	-7...-10, [+0,3]
$U^l, В$	+2,4...+4,5	-0,8	+0,6...0,8	-2...-3 [+7]
$I_{ex}^+, мА$	$\leq 0,1$	$\leq 0,3$	0	1,5мкА
$I_{ex}, мА$	$\leq 1,6$	0	10..50мкА	1,5мкА
$I_{вх}^+, мА$	≤ 1	$\leq (3...22)$	0	$\leq 2,5$
$I_{вх}, мА$	≤ 16	<3	<20 мкА	$\leq 2,5$
$U_{н}^{\pm}, В$	$\leq 0,6$	$\leq 0,2$	$\leq 0,1$	$\leq 1[\leq 0,9]$

Таблица 2.1 – Статические параметры ЦИМ

Основы элементной базы цифровых автоматов

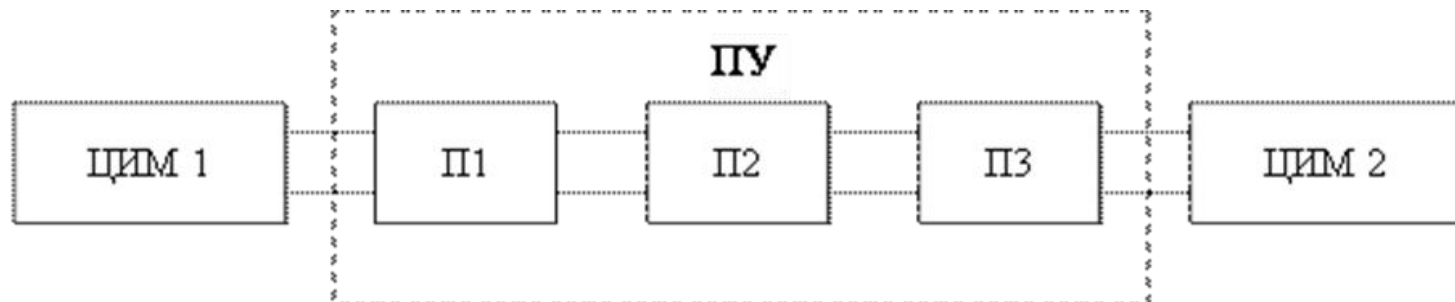
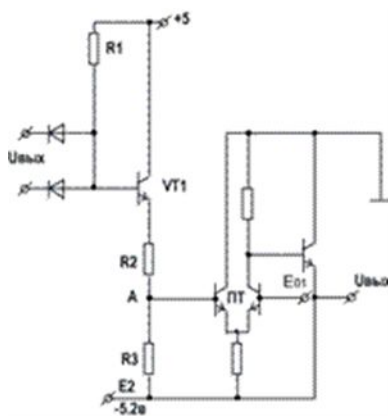
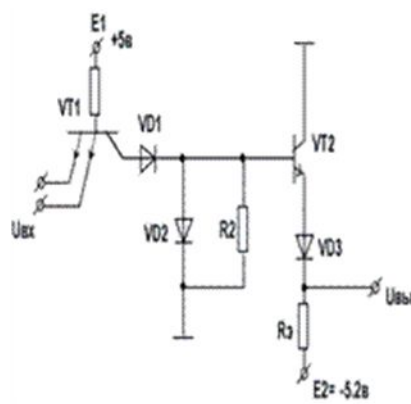


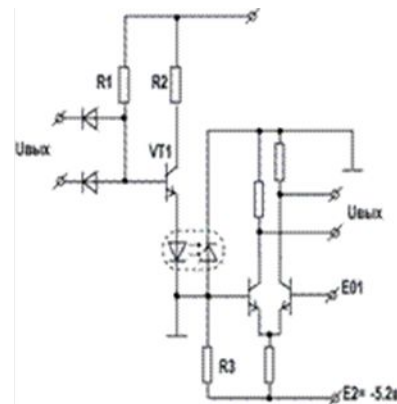
Рисунок 2.1 – Схема согласования ЦИМ различных типов ЦИМ1 и ЦИМ2, где П1 входной каскад ПУ; П2 – «собственно ПУ»



а)



б)



в)

Рисунок 2.2 – Схема ПУ ТТЛ-ЭСТЛ: модифицированный ПУ (а); с применением МЭТ (б); с оптронной развязкой (в)

Основы элементной базы цифровых автоматов

Как видно в модифицированном варианте (рисунок 2.2, а) входной каскад по существу повторяет входной каскад предыдущей схемы ЦИМ с той разнице, что здесь смещение входных уровней осуществляется не на диодах, как в ТТЛ логике, а на резисторном делителе R_2, R_3 . Поэтому в этой схеме несколько ухудшается крутизна передаточной характеристики, т.е. расширяется зона переключения. Для нормальной работы потенциал в точке А должен удовлетворять следующим

условиям: $U_A > E_{01}$ при $U_{ex} = U^1$ и $U_A < E_{01}$ при $U_{ex} = U^0$.

Более простой вариант преобразователя $ТТЛ \rightarrow ЭСТЛ$ представлен на рисунке 2.2, б.

Когда $U_{ex} = U^0$, диод VD_1 заперт, $U_B = -I_B R_2$, где I_B – ток базы транзистора VT2.

При $I_K = 5\text{мА}$ и $\beta = 20$ $I_B = 0,25\text{мА}$. Анализ схемы показывающей, что на выходе ПУ обеспечивающей ЭСТЛ-уровни ($U_{вых} = -1,6\text{В}$; $U_{ex} = -0,8\text{В}$).

Основы элементной базы цифровых автоматов

Однако имеет ряд недостатков: большой входной ток, транзистор VT2 работает на границе области насыщения и при наихудшем сочетании параметров может войти в насыщение и плохая помехозащищенность. В ПУ (рисунок 2.2, в), оптрон выполняет функцию гальванической развязки.

Далее применение диодных оптронов наименее инерционных, время задержки достигает порядка 200нс, в то время без них у ПУ составляет порядка 50нс.

Следует отметить, что разработаны и выпускаются ПУ ЦИМ для согласования различных сочетаний: ИМС серии К500; К100; 100; 500; К1500; 1000.

Широкую номенклатуру ПУ можно существенно уменьшить, если все преобразования осуществлять через некоторый промежуточный стандарт, в качестве которого чаще всего используют стандарт ТТЛ. При этом вместо 20-ти типов ПУ (таблица 2.1, литература [6]) требуется лишь 8 преобразователей уровней сигналов ТТЛ в другие и для обратного преобразования [11].

Трансляторы БИС и СБИС

Для улучшения параметров и качества БИС и СБИС применяют различные варианты схем ТТЛ, И²Л, ЭСЛ и их комбинация.

Требования, предъявляемые к параметрам элементов в БИС и СБИС имеют специфику, определяемую условиями, в которых работают эти элементы. При этом существенно разные требования предъявляются к элементам во внутренней структуре БИС (СБИС) и элементам, на их входах и выходах. Если допустимая мощность, рассеиваемая кристаллом БИС или СБИС, составляет $P_{кр}$, а площадь кристалла равна $A_{кр}$, то получим ограничения на потребляемую мощность P и площадь отдельных элементов:

$$P_{эл} \leq P_{кр} / N_{эл} \quad (2.1) \qquad A_{эл} \leq \chi A_{кр} / N_{эл} \quad (2.2)$$

где $N_{эл}$ — число элементов, $\chi A_{кр}$ — доля занятой ими площади.

Значения $P_{кр}$ 2...5Вт и $A_{кр}$ 20...50мм² ограничиваются конструкторско-технологическими факторами и возрастают относительно медленно. В то же время требования к функциональной сложности цифровых микросхем растут очень быстрыми темпами. Для реализации функций современных цифровых микросхем: микропроцессоров, микро-ЭВМ и др. требуются тысячи логических элементов, расположенных на одном кристалле. Увеличение степени интеграции достигается совершенствованием технологии, которое позволяет уменьшить размеры и улучшить параметры компонентов, и развитием схемотехники, в результате которого разрабатываются новые виды схем, имеющие меньшие потребляемую мощность и площадь, более высокое быстродействие.

Основы элементной базы цифровых автоматов

Условие (2.1) наиболее легко выполняется при использовании элементов КМДПТЛ, для которых $P=0$. Из остальных типов элементов наименьшие значения P имеют схемы И²Л. Выполнить условие (2.2) проще всего при использовании элементов И²Л и МДПТЛ, имеющих наименьшую площадь. Поэтому наиболее высокая степень интеграции $K_u=4—5$ достигается в СБИС использующих в качестве элементной схемы И²Л, МДПТЛ. Элементы ТТЛ (в том числе с диодами Шотки) и ЭСЛ, имеющие более высокие значения P и $A_{кр}$, но и меньшую величину задержки переключения t_3 , служат элементной базой быстродействующих микросхем с меньшей степенью интеграции, которая составляет $K_u=3$ в современных БИС. Для создания быстродействующих микросхем со степенью интеграции $K_u>3$ необходимо увеличить быстродействие элементов И²Л, МДПТЛ, КМДПТЛ и уменьшить мощность и площадь элементов ТТЛ, ЭСЛ.

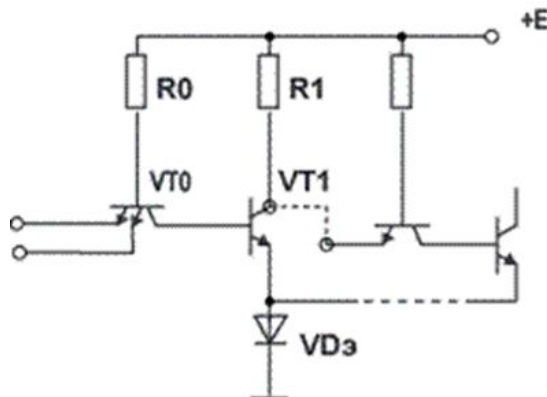
Одним из перспективных способов повышения быстродействия и снижения мощности элементов биполярных БИС является уменьшение перепада логического сигнала U_l и напряжения питания. Однако при их использовании падает помехоустойчивость микросхем, что усложняет проектирование и применение цифровых систем. Поэтому целесообразно использовать сигналы с малым перепадом U_l внутри микросхем, где помехи относительно малы, и сигналы с повышенным перепадом U_l при передаче информации по внешним цепям, где возможны значительные помехи.

Основы элементной базы цифровых автоматов

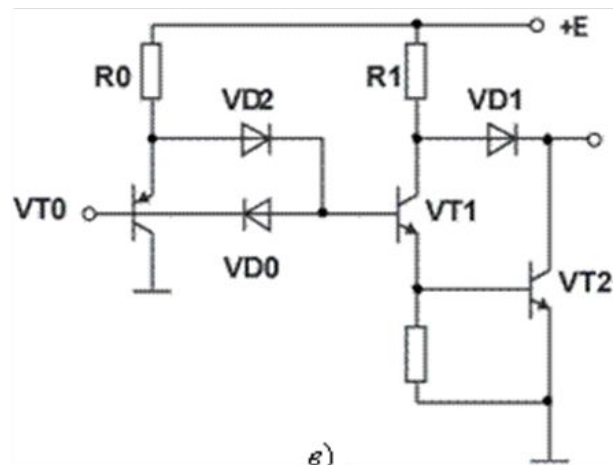
В микросхемах ТТЛ в качестве входных трансляторов используются схемы со сложным инвертором либо их упрощенные варианты (рисунок 2.3, *а – в*), занимающие меньшую площадь. Транслятор на рисунке 2.3, *а* имеет меньшую задержку переключения, чем транслятор на рисунке 2.3, *б*, но более высокий уровень $U^0 = U^* + U_{\text{эсн1}}$. Поэтому для переключения последующих схем с простым инвертором необходимо повысить их порог включения диода VD, в эмиттерную цепь (рисунок 2.3, *а*). В трансляторе на рисунке 2.3, *в* используется горизонтальный или вертикальный *p-n-p* транзистор VT_0 , включенный по схеме с общим коллектором. Благодаря этому входной ток $I_{\text{вх}}^0$ уменьшается в $(B' + 1)$ раз, где B' — коэффициент усиления тока *p-n-p* транзистора, а ток $I_{\text{вх}}^1 = 0$. Диод VD_0 служит для пропускания тока $I_{\text{бп1}}$ из базы транзистора VT_1 при поступлении на вход низкого потенциала U^0 , благодаря чему ускоряются его запирающие и переключательные процессы.

В качестве выходных трансляторов в микросхемах ТТЛ чаще всего используются схемы со сложным инвертором, которые обеспечивают достаточно большую величину $U_{\text{л}} = 3\text{В}$, значительные выходные токи $I_{\text{н max}}^0$, $I_{\text{н min}}^1$ и относительно высокое быстродействие при большой емкостной нагрузке $C_{\text{н}}$ (десятки и сотни пФ). Если выходы нескольких микросхем ТТЛ подключаются в общей внешней линии связи (магистральной), то выходные трансляторы должны иметь третье, «отключенное», состояние.

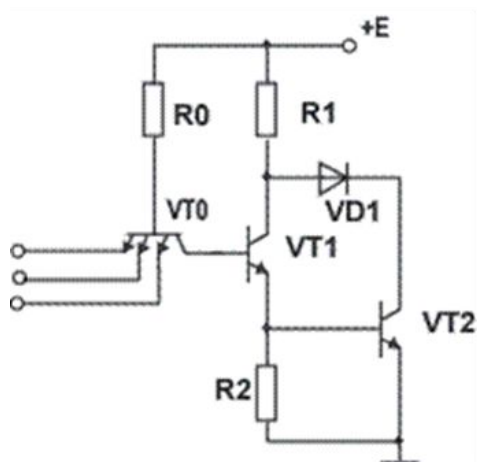
Основы элементной базы цифровых автоматов



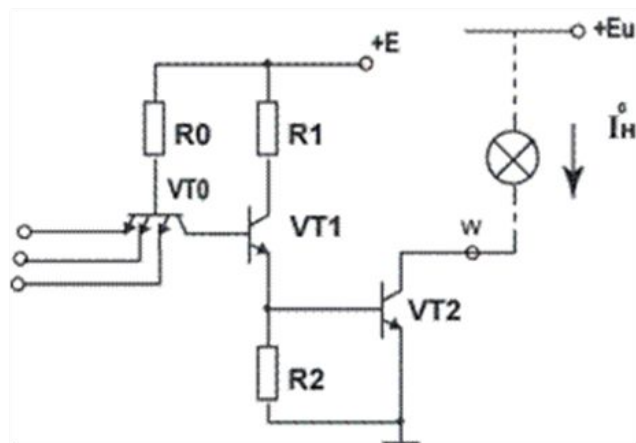
а)



б)



в)



г)

Рисунок 2.3 – Входные (а, б, в) и выходной (г) трансляторы ТТЛ

Если сигнал с выхода микросхемы поступает на какой-либо элемент индикации: лампу, светодиод, жидкокристаллический индикатор и т.п., - то в качестве выходного каскада используется схема ТТЛ с «открытым коллектором» (рисунок 2.3, з). В состоянии $U_{в\kappa} = U^0 = U_{ост2}$ замыкается выходная цепь и зажигается элемент индикации, например лампа. Если используются высоковольтные элементы индикации (газонаполненные индикаторы), работающие при напряжении $E_{\text{г}} = 50 \dots 100 \text{ В}$, то выходной транзистор $VT2$ должен иметь высокое пробивное напряжение $U_{пр.КЭ} > E_{\text{г}}$, что достигается благодаря соответствующему проектированию его физической структуры. Если схема обеспечивает достаточно высокое значение максимального выходного тока $I_{н\text{ max}}^0$, то можно подключать к ее выходу светодиоды, управляющие обмотки реле и другие исполнительные устройства срабатывающие при протекании тока.

Основы элементной базы цифровых автоматов

Для согласования параметров элементов ТТЛ и И²Л на входах микросхем И²Л в качестве трансляторов включаются буферные инверторы (рисунок 2.4, а).

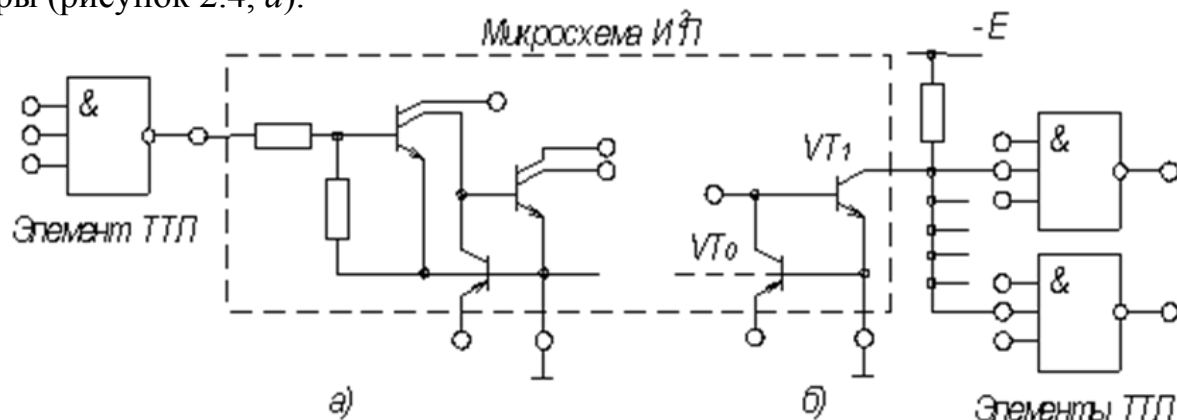


Рисунок 2.4 – Входной (а) и выходной (б) трансляторы И²Л

Сопротивление R_0 , R_I выбираются из условия отпирания транзистора VT_1 при $U_{ex} = U_{ex}^1$. Выходным транслятором служит элемент И²Л с подключенным внешним резистором R_g (рисунок 2.4, б), сопротивление которого выбирается из условия:

$$R_g \leq (E - U_{ex}^1) / I_{н\max}^1 \quad (2.3)$$

где U_{ex}^1 – уровень «1», который требуется обеспечить во внешней цепи; $I_{н\max}^1$ – максимальный ток, отпираемый нагрузкой.

Транзисторы VT_0 и VT_1 выходного транслятора должны иметь достаточно высокие

значения коэффициентов α и β , чтобы обеспечивать выполнение условия насыщения

(2.3) при токе $I_{н1} = E / R_g + I_{н\max}^0$, где $I_{н\max}^0$ – максимальная величина тока, поступающая от нагрузки при $U_{вых} = U^0$. При использовании данных трансляторов микросхемы И²Л и ТТЛ совместимы по входным уровням U^0 , U^1 т.е., выходные сигналы одной из них можно непосредственно использовать для переключения другой и наоборот. Поэтому микросхемы И²Л и ТТЛ часто используются в цифровых устройствах совместно.

Основы элементной базы цифровых автоматов

Большинство схем трансляторов имеет существенно более высокие значения потребляемой мощности $P_{кр}$ и площади $A_{кр}$, чем элементы внутренней структуры БИС. Поэтому при их применении возрастает площадь кристалла и рассеиваемая мощность:

$$P_{\text{кф}} = N_{\text{эл}} P_{\text{эл}} + n_{\text{е}} (a_P - 1) \quad (2.4) \quad A_{\text{кф}} = N_{\text{эл}} A_{\text{эл}} + n_{\text{е}} (a_A - 1) \quad (2.5)$$

где $n_{\text{е}}$ — число логических входов и выходов микросхемы; значения $a_P = P_{\text{кф}} / P_{\text{эл}}$, $a_A = A_{\text{кф}} / A_{\text{эл}}$ достигает 3–5. Для уменьшения $P_{кр}$ и $A_{кр}$ при проектировании БИС стремятся обеспечить чтобы $n_{\text{е}} \ll N_{\text{эл}}$.

В ЦИМ на элементах МДПТЛ и КМДПТЛ возможность уменьшения потребляемой мощности ограничивается значениями порогового напряжения $E(2-3)U_0$. В этих микросхемах снижение E и соответственно перепада U_n не приводит к повышению быстродействия, так как наряду с уменьшением перепада напряжения $\Delta U_0 = U \cong E$ на паразитной емкости C_n возрастают постоянные времени ее перезаряда $\tau \sim 1/b(E - U_0)$, где b — удельная крутизна МДП-транзисторов. Поэтому в БИС и СБИС на МДП-транзисторах все элементы обычно имеют одинаковое напряжение питания E .

Для внутренних элементов СБИС с целью получения высокой плотности их размещения применяют простые схемы без сложных выходных каскадов, поскольку такие элементы работают при известных заранее и фиксированных нагрузках. Для связи с внешними нагрузками в составе элементов СБИС имеются обычно специальные периферийные буферные элементы, обеспечивающие более высокую выходную мощность.

3 ПРЕОБРАЗОВАТЕЛЬНЫЕ УСТРОЙСТВА

Преобразовательные устройства – это функциональные узлы комбинационного типа: преобразователи кодов, мультиплексоры и демультиплексоры, шифраторы и дешифраторы, компараторы и прочие.

3.1 Преобразователи кодов

Преобразователи кодов изменяют вид кодирования данных. В ЭВМ, цифровой технике используют несколько форм представления информации. Входные и выходные устройства оперируют с привычными человеку десятичными кодами, вычисления ведутся в двоичных кодах, промежуточной формой представления чисел служит двоично-десятичный код. Используют и другие представления данных. В широком смысле слова к преобразователям кодов можно отнести многие цифровые устройства, в частности шифраторы и дешифраторы, однако по традиции эти устройства выделены в отдельные классы.

Двоичные числа могут быть представлены в прямом, обратном или дополнительном кодах

3.1.1 Преобразование прямого кода в обратный

Преобразование прямого кода в обратный реализуется сложением по модулю 2 значений кода данного разряда и сигнала управления преобразователем (рисунок 3.1, а). При этом нулевое значение сигнала управления обеспечивает прохождение на выход схемы прямого кода числа. При единичном значении сигнала управления каждый разряд выходного кода будет инверсией соответствующего разряда входного кода. Если преобразуется число, содержащее знаковый разряд, то его значение может быть непосредственно использовано как сигнал управления.

3.1.2 Преобразование прямого кода в дополнительный

Преобразование прямого кода в дополнительный (дополнение числа до 2^n) реализуется сложнее. В этом случае операция преобразования не является поразрядной, и для определения значения кода в каком-либо разряде требуется анализ значений других разрядов. Для получения дополнительного кода нужно проинвертировать все разряды преобразуемого кода и затем прибавить к результату единицу (рисунок 3.1, б).

Основы элементной базы цифровых автоматов

Сопоставление прямого и дополнительного кодов показывает, что последний отличается от первого инвертированием старших разрядов от $n-1$ до $i+1$ включительно, где i – номер первого справа разряда, содержащего единицу. Остальные разряды остаются неизменными. Например, для прямого кода 10100100 дополнительным будет код 01011100. Аналитически это правило записывается в виде:

$$a_{\text{дх}i} = a_{\text{х}i} \oplus (a_{\text{х}i-1} + a_{\text{х}i-2} + \dots + a_{\text{х}0})$$

согласно чему для получения i -го разряда дополнительного кода нужно сложить по модулю 2 исходный код этого разряда с дизъюнкцией всех предыдущих (младших) разрядов. Знаковый разряд преобразуемого кода может использоваться как управляющий сигнал (рисунок 3.1, б).

С ростом объемов постоянных запоминающих устройств стало рациональным выполнять преобразователи кодов на основе памяти (табличным методом). Таблица преобразования двоично-десятичных кодов в двоичные в пределах полутора тетрад, не включающая младших разрядов, одинаковых для обоих кодов, имеет следующий вид:

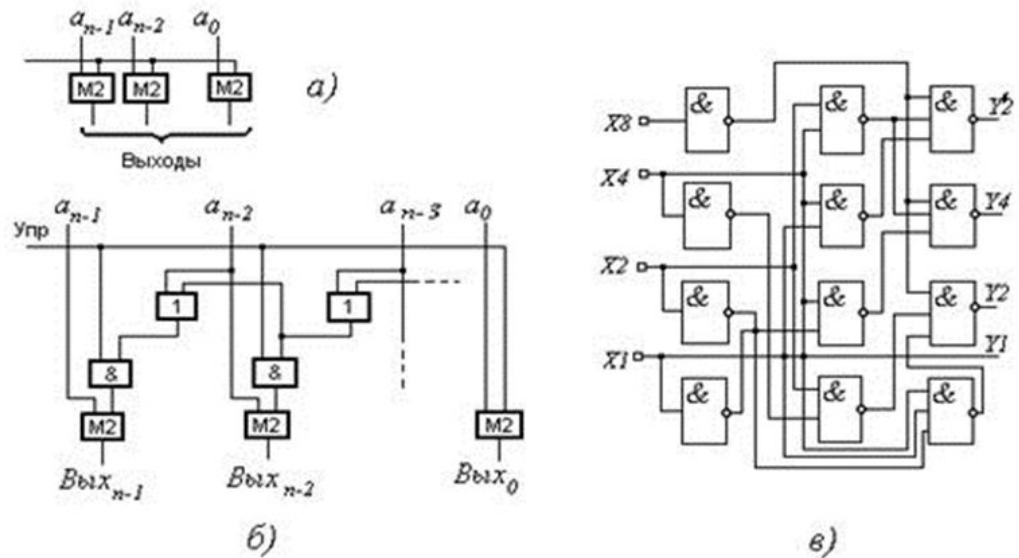


Рисунок 3.1 – Схемы преобразователей прямого кода в обратный (а), дополнительный (б) и кода 8421 в 2421 (в)

Основы элементной базы цифровых автоматов

Таблица 3.1 – Преобразования двоично-десятичных кодов

Десятичные числа	Входы	Строб	Выходы
	$a_5 a_4 a_3 a_2 a_1$		$z_5 z_4 z_3 z_2 z_1$
0,1	0 0 0 0 0	1	0 0 0 0 0
2,3	0 0 0 0 1	1	0 0 0 0 1
4,5	0 0 0 1 0	1	0 0 0 1 0
6,7	0 0 0 1 1	1	0 0 0 1 1
8,9	0 0 1 0 0	1	0 0 1 0 0
10,11	0 1 0 0 0	1	0 0 1 0 1
12,13	0 1 0 0 1	1	0 0 1 1 0
14,15	0 1 0 1 0	1	0 0 1 1 1
.....			
38,39	1 1 1 0 0	1	1 0 0 1 1
Любые	X X X X X	0	1 1 1 1 1

Условное обозначение преобразователя кодов показано на рисунке 3.2, а.

Для преобразования кодов большей разрядности собираются схемы с каскадированием рассмотренных шестиразрядных преобразователей.

Схемы для преобразования двух и трех тетрад двоично-десятичного кода (рисунок 3.2, б, в) содержат соответственно 2 и 6 микросхем ПЗУ и имеют логическую глубину 2 и 5.

Основы элементной базы цифровых автоматов

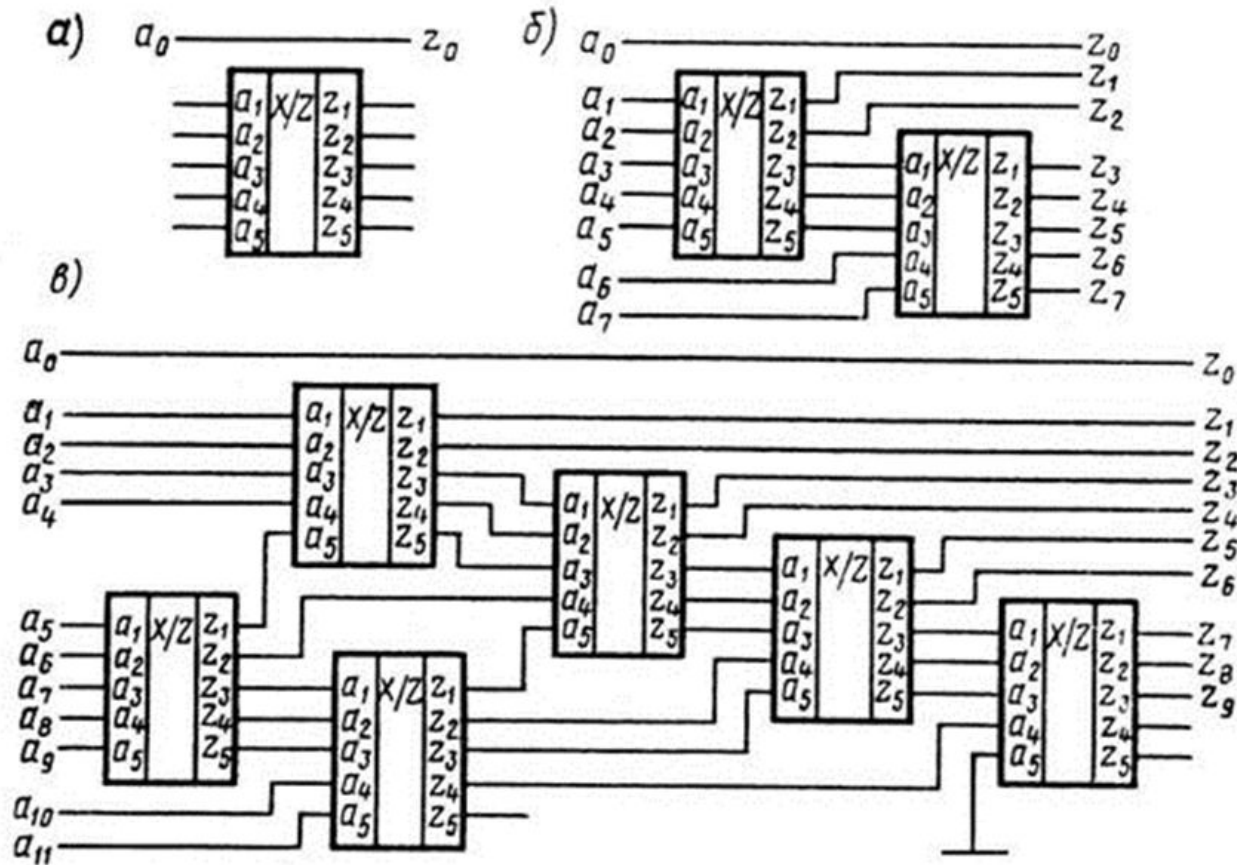


Рисунок 3.2 – Условное обозначение преобразователя кодов (а), и схемы преобразователей для двух (б) и трех (в) тетрад двоично-десятичного кода

Покажем правильность функционирования схемы на рисунке 3.2, б. Анализ работы схемы требует знания таблицы ее функционирования.

Основы элементной базы цифровых автоматов

Выше была для краткости приведена лишь часть таблицы функционирования шестиразрядного преобразователя, однако при необходимости легко получить любую строку этой таблицы, руководствуясь следующей закономерностью: в пяти первых строках таблицы выходы совпадают со входами; в пяти следующих строках выходное слово есть входное, из которого вычитается 3; в пяти следующих для получения выходного слова нужно вычесть из входного 6; и наконец, в пяти последних строках выход равен входу за вычетом 9.

Возьмем для примера число 55, которое в двоично-десятичном коде выражается словом 01010101 и в двоичном коде словом 00110111. На рисунке 3.3 показаны сигналы, появляющиеся на выходах и входах шестиразрядных преобразователей при подаче на схему двоично-десятичного кода числа 55, свидетельствующие о правильности функционирования схемы.

С помощью каскадирования строятся и схемы большей разрядности. При этом для преобразователя шести тетрад, например, требуется 28 микросхем, а логическая глубина схемы равна 13.

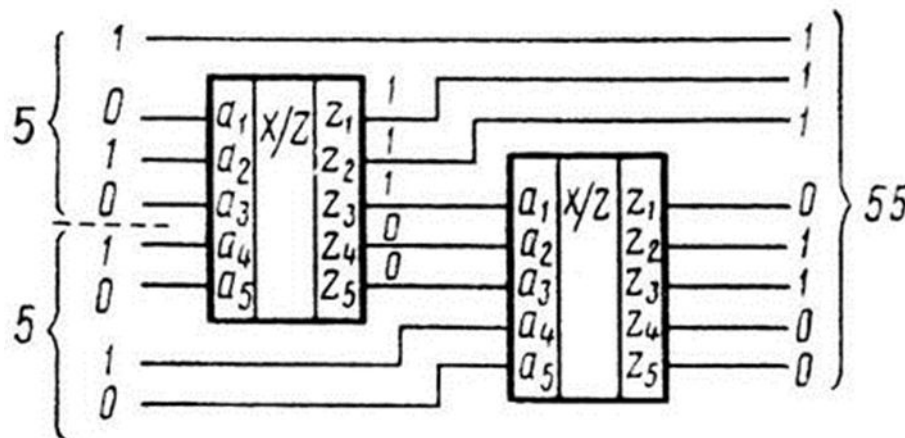


Рисунок 3.3 – Пример преобразования конкретного кода

Выше отмечено, что для преобразователя двоично-десятичного кода в двоичный в пределах полутора тетрад остаются избыточными три выхода ПЗУ. Это позволяет дополнительно реализовать на той же микросхеме преобразование двоично-десятичных кодов в обратные или дополнительные в пределах одной тетрады. Нехватка одного выхода не препятствует решению указанных задач, так как в обоих случаях один из разрядов оказывается одинаковым для входных и выходных кодов

Основы элементной базы цифровых автоматов

(см. таблицу функционирования для обоих преобразований, имеющую следующий вид):

Таблица 3.2 – Преобразование двоично-десятичного кода в дополнительные

Двоично-десятичное слово	Входной код				Дополнение до 9				Дополнение до 10			
	a_4	a_3	a_2	a_1	z_8	z_7	z_6		z_8	z_7	z_6	
0	0	0	0	0	1	0	0	1	0	0	0	0
1	0	0	0	1	1	0	0	0	1	0	0	1
2	0	0	1	0	0	1	1	1	1	0	0	0
3	0	0	1	1	0	1	1	0	0	1	1	1
4	0	1	0	0	0	1	0	1	0	1	1	0
5	0	1	0	1	0	1	0	0	0	1	0	1
6	0	1	1	0	0	0	1	1	0	1	0	0
7	0	1	1	1	0	0	1	0	0	0	1	1
8	1	0	0	0	0	0	0	1	0	0	1	0
9	1	0	0	1	0	0	0	0	0	0	0	1

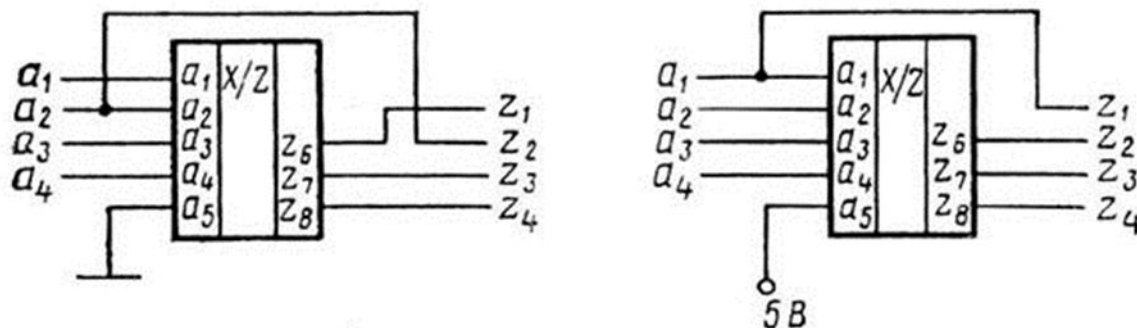


Рисунок 3.4 – Схемы для построения преобразователей кодов с дополнительными возможностями

При преобразовании двоично-десятичного кода в дополнение до девяти общими для входного и выходного кодов оказываются вторые разряды справа, а при преобразовании в дополнение до десяти — первые. Поэтому можно применить схемы на рисунке 3.4, где программированию подлежат всего три выхода, которые не были заняты в преобразователе шестиразрядного двоично-десятичного кода в двоичный. Таблица программирования ПЗУ определяется столбцами, отмеченными в таблице символами выходов z_6, z_7, z_8 .

При работе в режимах преобразования двоично-десятичного кода в дополнение до 9 или 10 вход a_5 остается не занятым информационными сигналами и используется как управляющий. Если на него подать нуль, то получится набор входных кодов, по которым запрограммирован один из видов преобразования (например, в дополнение до 9), а если подать единицу, то получится набор входных кодов, по которым запрограммирован другой вид преобразования (рисунок 3.4).

На ПЗУ реализуются и преобразователи двоичных кодов в двоично-десятичные. При этом на входе можно задать шестиразрядные коды (пять входов имеет ПЗУ, а младший разряд — общий для обоих кодов и не нуждается в преобразовании) и получить на выходе двоично-десятичный код в пределах полутора тетрад. Для преобразования слов большей разрядности составляются схемы из нескольких шестиразрядных преобразователей

3.1.3 Преобразователи одного кода в другой

Широкое применение в вычислительной технике находят преобразователи кодов, преобразующие числовую информацию из одной двоичной формы в другую (например, код 8421 в коды: 2421, Грея, дополнение до 9 (10), 5421, 7421, Джонсона (таблица 3.3) и другие).

Особенность кода Грея состоит в том, что при переходе к каждому последующему в коде изменяется значение только одного двоичного разряда. В коде Джонсона переход к последующему числу осуществляется путём последовательной замены 0 на 1, начиная справа до заполнения всех разрядов 1, а затем заменой 1 на 0, до заполнения нулями. Коды с дополнением до 9, 10 с «избытком 9» используются для выполнения сложения и вычитания двоично-десятичных чисел. Для преобразования кодов можно пользоваться двумя методами: методом, основанным на преобразовании исходного двоичного кода в десятичный и последующего преобразования десятичного представления в требуемый двоичный код; метод синтеза логического устройства комбинационного типа непосредственно реализующего данное преобразование.

Основы элементной базы цифровых автоматов

Таблица 3.3 – Преобразование одного кода в другой

номер	8421	7421	5421	Код Айкена 2421	Код Грея	Код с избытком 3 $N+3$	Дополнение до 9 $9-N$	Код Джонсона	Дополнение до 10 $10-N$
0	0000	0000	0000	0000	0000	0011	1001	00000	1010
1	0001	0001	0001	0001	0001	0100	1000	10000	1001
2	0010	0010	0010	0010	0011	0101	0111	11000	1000
3	0011	0011	0011	0011	0010	0110	0110	11100	0111
4	0100	0100	0100	0100	0110	0111	0101	11110	0110
5	0101	0101	1000	1011	0111	1000	0100	11111	0101
6	0110	0110	1001	1100	0101	1001	0011	01111	0100
7	0111	1000	1010	1101	0100	1010	0010	00111	0011
8	1000	1001	1011	1110	1100	1011	0001	00011	0010
9	1001	1010	1100	1111	1101	1100	0000	00001	0001

Рассмотрим построение преобразователя кода 8421 в код 2421 на основе второго метода. В таблице 3.3 приведено соответствие комбинаций обоих кодов. Каждую из переменных y'_8, y_4, y_2, y_1 можно рассматривать функцией x_8, x_4, x_2, x_1 и, следовательно, можно представить через аргументы соответствующей логической функции в СДНФ, которую легко минимизировать с помощью таблиц Вейча. На рисунке 3.5 приведена логическая схема преобразователя кодов 8421 в 2421 на элементах И-НЕ.

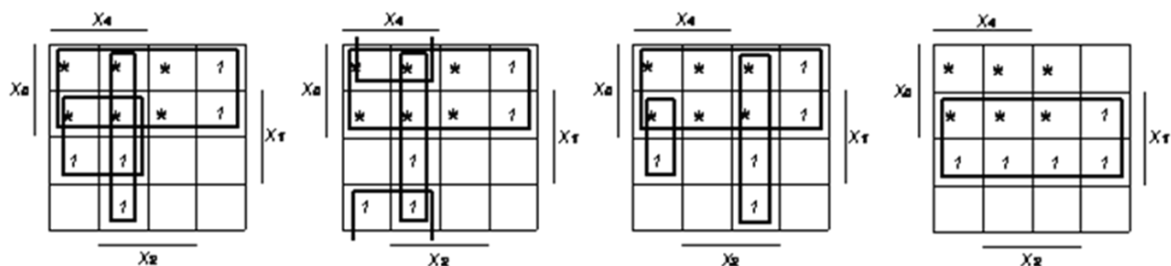


Рисунок 3.5 – Логическая схема преобразователя кодов 8421 в 2421 на элементах И-НЕ

3.1.4 Программируемая логическая матрица (ПЛМ)

ПЛМ – комбинационная ЦИМ, предназначенная для преобразования кодов, выполнения произвольных логических операций, генерирования булевых функций или микропрограммного управления. ПЛМ состоит из двух ступеней: программируемого дешифратора и программируемого шифратора. Элементы первой ступени образуют конъюнкции входных переменных, входящих в МДНФ (или СДНФ) выходных функций. Элементы второй ступени выполняют дизъюнкции полученных конъюнктивных членов, формируя заданные выходные функции. Число элементов первой ступени равно общему числу различных конъюнктивных членов в МДНФ всех выходных функций. Число элементов второй ступени равно числу выходных функций. Число переменных, входящих в один конъюнктивный член, ограничивается допустимым числом M входов элементов первой ступени. Максимальное число конъюнктивных членов в выходной функции ограничивается допустимым числом M входов элементов второй ступени. На рисунке 3.6 изображена функциональная схема ПЛМ и принципиальная электрическая схема на n -МОП транзисторах.

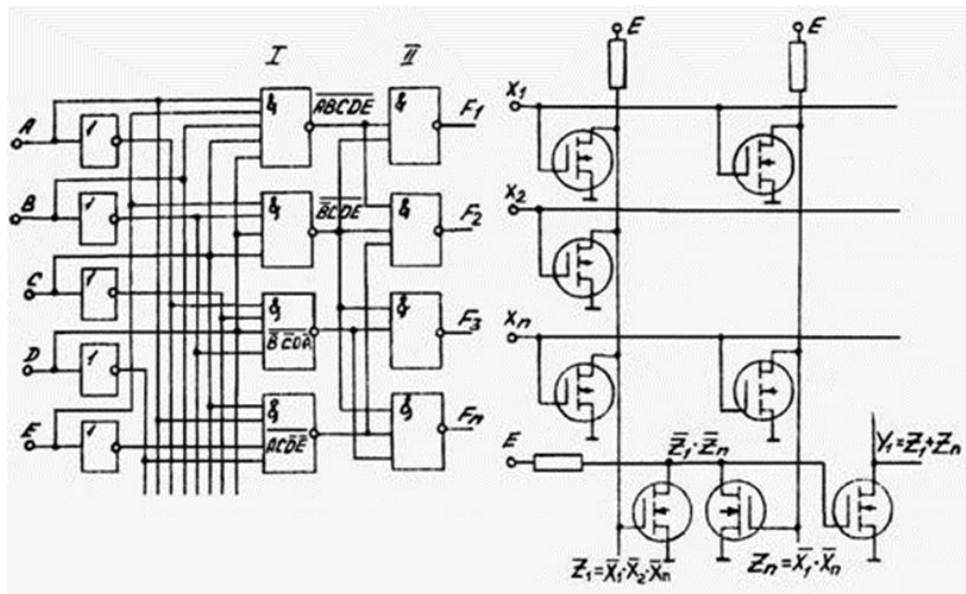


Рисунок 3.6 – Функциональная и принципиальная электрическая схема ПЛМ на n -МОП транзисторах

Основы элементной базы цифровых автоматов

3.2 Дешифраторы и шифраторы

Дешифраторы и шифраторы по существу принадлежат к числу преобразователей кодов. С понятием шифрации связано представление о сжатии данных, с понятием дешифрации — обратное преобразование.

3.2.1 Дешифраторы

Дешифраторы – устройства, предназначенные для преобразования двоичного n -разрядного кода в комбинацию управляющих сигналов.

В условных обозначениях дешифраторов и шифраторов используются буквы DC и CD (от слов *decoder* и *coder* соответственно). Двоичные дешифраторы преобразуют двоичный код в код «1 из N ». Иными словами, в зависимости от входного кода на выходе возбуждается одна из цепей. Так как с помощью n -разрядного двоичного кода можно отобразить 2^n кодовых комбинаций, число выходов полного дешифратора равно 2^n . Если часть входных наборов не используется, то дешифратор называют неполным и у него $N_{вых} < 2^n$.

Функционирование дешифратора описывается системой логических выражений вида:

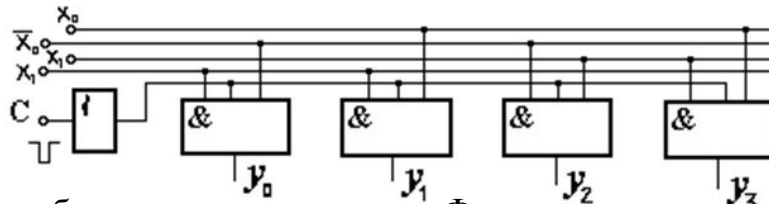
$$F_i = m_i; \quad i = \overline{0, 2^n - 1} \quad \text{где } m_i \text{ — минтермы } n \text{ входных переменных.}$$

В зависимости от разрядности дешифруемого кода и функциональных возможностей логических интегральных схем дешифратор можно выполнить на основе одноступенчатой (или линейной) и многоступенчатой схем дешифрации. Среди многоступенчатых схем можно выделить прямоугольные (матричные) и пирамидальные схемы построения дешифраторов. Дешифраторы широко используются в устройствах вывода информации и управления

3.2.1.1 Линейные дешифраторы

Линейные дешифраторы представляют собой совокупность схем И, формирующих управляющий сигнал только на одном из выходов, в то время как на остальных выходах сигнал отсутствует (рисунок 3.7).

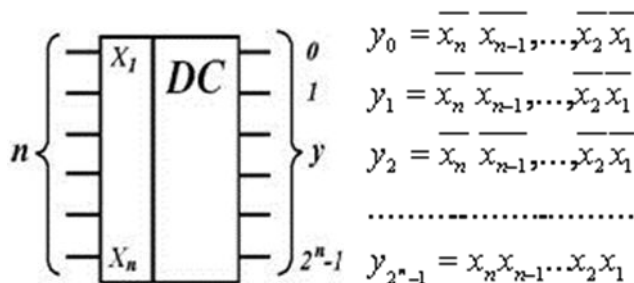
Рисунок 3.7 – Линейный дешифратор на два входа



Поэтому дешифраторы часто называют избирательными схемами. Функционирование дешифратора можно описать с помощью таблицы истинности (таблица 3.4) или логических функций:

Таблица 3.4 – Таблица истинности

X_n	X_{n-1}	...	X_2	X_1	Y_0	Y_1	Y_2	...	Y_{2^n-1}
0	0	...	0	0	1	0	0	...	0
0	0	...	0	1	0	1	0	...	0
0	0	...	1	0	0	0	1	...	0
...	...	...	...	...	...	...	...	...	...
1	1	...	1	1	0	0	0	...	1



где $X_1, X_2, \dots, X_n; Y_0, Y_1, \dots, Y_{2^n-1}$ – сигналы на входах и выходах дешифратора. Для линейного дешифратора на n входов требуется элементов И с n входами, Линейные дешифраторы наиболее эффективны, когда разрядность входного кода n не превышает число n входов схемы И типовом элементе ЦИМ. Быстродействие линейных дешифраторов является наибольшим по сравнению с другими схемами дешифрации, так как время установления $t_{уст}$ управляющего сигнала на входе дешифратора равно средней задержке $t_{зд.ср}$ типового элемента ЦИМ ($t_{уст} = t_{зд.ср}$). Основным недостатком – требуется большая нагрузочная способность элементов регистра (триггеров), к которым подключаются входы дешифраторов, равная $m_{тр} = 2^{n-1}$.

Основы элементной базы цифровых автоматов

В дешифраторах часто предусматривается операция стробирования (тактирования), разрешающая выработку выходных сигналов только в определенных интервалах времени. Стробирование может осуществляться введением дополнительного входа параллельно информационным в каждый элемент дешифратора, либо блокированием всех элементов через одну из входных цепей. В последнем случае при нулевом значении сигнала строга искусственно формируются нули в цепях прямого и инверсного значений переменной a_i , что обеспечивает наличие хотя бы одного нуля в числе входных величин для каждого элемента дешифратора. При этом все выходы приводятся к нулевым значениям, так как любая переменная в прямом или инверсном виде поступает на все элементы дешифратора. При единичном значении строга восстанавливается нормальная цепь передачи переменной a_i на входы дешифратора.

Описанные варианты можно назвать стробированием по выходу и стробированием по входу.

Время установления выходного сигнала $t_y = \max(t_3^{10}, t_3^{01})$, т.к. при изменении состояния дешифратора на одном из выходов сигнал возбуждения появляется, а на другом — исчезает. При стробировании по выходу задержка относительно начала разрешающего сигнала

составляет $t_y = t_3^{01}$ а при стробировании по входу $t_y = 2t_3 + t_3^{01}$

Нагрузка, создаваемая дешифратором на источник сигналов, вычисляется с учетом того, что каждая переменная присутствует на входе каждого элемента в прямом либо инверсном виде, причем оба вида используются в равной мере. Следовательно, к источникам сигналов a_i

и $\overline{a_i}$ будет подключено число входов $K_y = 2^{n-1}$

Основы элементной базы цифровых автоматов

Одноступенчатый дешифратор – наиболее быстродействующий, но его реализация при значительной разрядности входного слова затруднена, поскольку требует применения логических элементов с большим числом входов (равным $n+1$ для вариантов со стробированием по выходу) и сопровождается большой нагрузкой на источники входных сигналов. Обычно одноступенчатыми выполняются дешифраторы на небольшое число входов, определяемое возможностями элементов применяемой серии микросхем. Возможность выполнения дешифраторов в одном корпусе ИМС ограничивается большим числом внешних выводов, главную часть которых составляют информационные выходы. Дешифратор на пять входов имеет не менее 40 внешних выводов (5 входов, 32 выхода, вход стробирования, цепи питания и общей точки), если инверсии аргументов вырабатываются внутри схемы дешифратора.

При построении прямоугольного двухступенчатого дешифратора для его реализации требуется

общее количество схем И, определяемая из выражений $\sum M = 2^n + 2 \cdot 2^{n/2}$ при n четном и $\sum M = 2^{(n-1)/2} + 2^{(n+1)/2} + 2^n$

при n нечетном. При этом требуется 2^n двухвходовых схем И для матричного дешифратора, 2^x x -входовых схем для первого линейного дешифратора и 2^{n-x} $(n-x)$ -входовых схем И для второго линейного дешифратора. При $n > 4$ прямоугольные дешифраторы примерно в 2 раза экономичнее пирамидальных. Следует отметить, что к нагрузочной способности ЦИМ предконечной ступени прямоугольных дешифраторов предъявляются достаточно высокие требования, т.е.

$$m_{TP} = 2^{n/2}$$

3.2.1.2 Пирамидальные дешифраторы

Пирамидальные дешифраторы на n входов имеют $x=n-1$ ступеней, причем на каждой ступени используются только двухвходовые схемы И (рисунок 3.8). Количество элементов И в i -й ступени составляет 2^{i+1} , где i – номер ступени. Общее количество схем И для пирамидального дешифратора определяется по формуле

$$\Sigma И = \sum_{i=1}^{n-1} 2^{i+1}$$

Недостаток пирамидальных дешифраторов: различные входы дешифраторов оказывают неравномерную нагрузку на элементы регистров, а большое число ступеней снижает его быстродействие $t_{уст} = xt_{зд.ср}$.

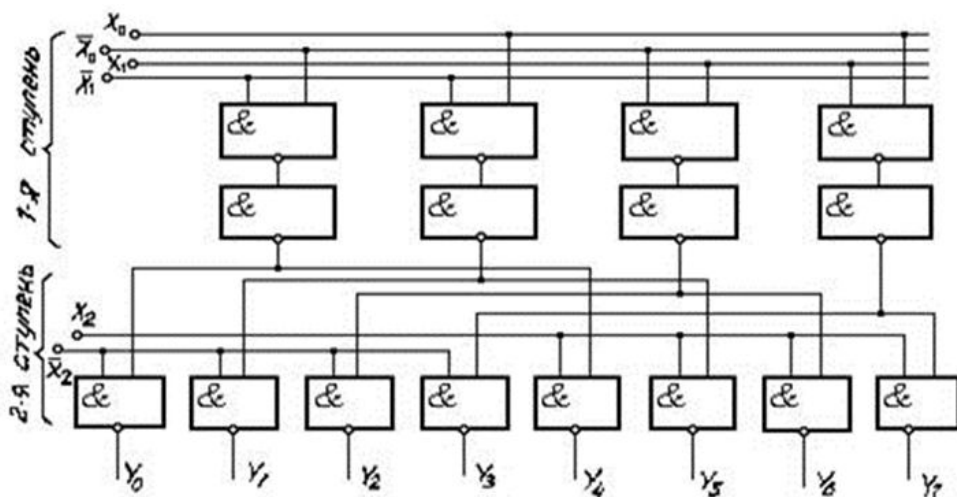


Рисунок 3.8 – Пирамидальный дешифратор

3.2.1.3 Прямоугольные дешифраторы

В прямоугольных дешифраторах n его входов разбиваются на две группы по $n/2$ переменных в каждой группе при четном n , при нечетном n группы должны содержать по $(n+1)/2$ и $(n-1)/2$ переменных (рисунок 3.9). Для каждой из двух групп строится линейный дешифратор. Эти дешифраторы составляют первую ступень дешифрации. Затем по матричной схеме с помощью элементов И на два входа каждая выходная шина одного дешифратора объединяется с каждой выходной шиной другого и таким образом получается вторая ступень дешифрации.

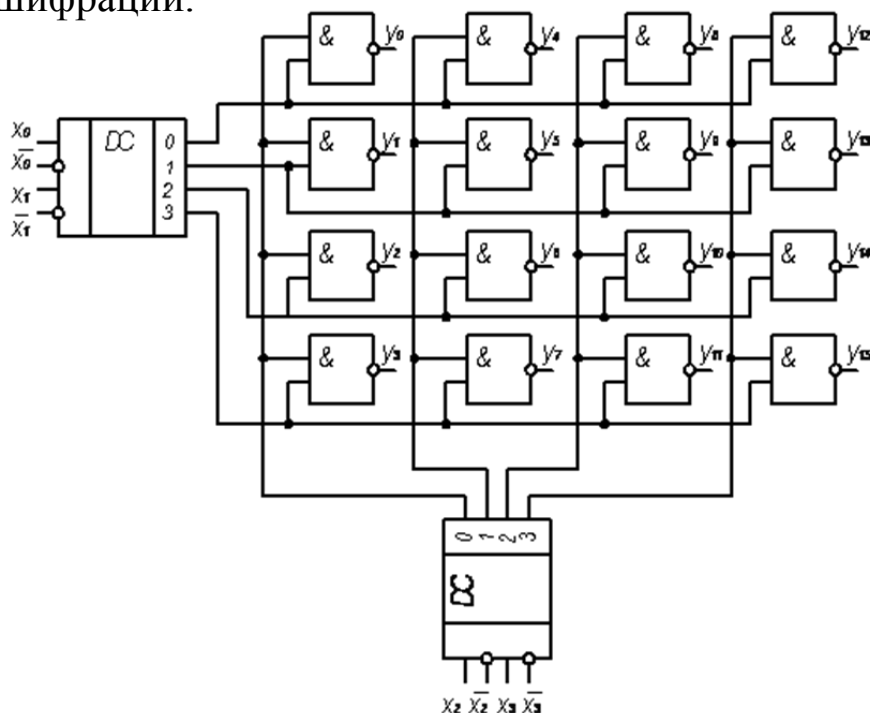


Рисунок 3.9 –
Прямоугольный дешифратор

3.2.1.4 Схема наращивания размерности дешифраторов

ЦИМ дешифраторов в настоящее время имеют три входа (серии 100, К500, К555) и удвоенные два входа, что позволит построение дешифраторов большой размерности. Рассмотрим на примере дешифрации шестиразрядного слова на трехвходовых стробируемых дешифраторах (рисунок 3.10, а) состоит из девяти одинаковых ИМС. Общее стробирование осуществляется по входу C первого дешифратора (при $C=0$ на всех выходах первого дешифратора вырабатываются нулевые сигналы, поэтому нули будут вырабатываться и на всех выходах дешифраторов второго яруса). На входы первого дешифратора поданы три старших разряда входного слова, значение которых при $C=1$ определяет номер возбужденной шины на выходе, отпирающей один из дешифраторов второго яруса по его стробирующему входу. Выбранный таким образом дешифратор расшифровывает три младших разряда слова. Например, для дешифрации слова $111011 = 59$ имеем на выходе дешифратора первого яруса код 111 , что возбуждает его седьмой выход и отпирает $DC9$. На входе дешифратора $DC9$ действует код 011 , поэтому единица появится на его третьем выходе, т. е. на 59 выходе, что и требуется.

В неполных дешифраторах часть входных наборов не является рабочей (не используется). Это обстоятельство можно рассматривать как возможность упрощения дешифратора — нерабочим наборам можно поставить в соответствие любое значение выходов.

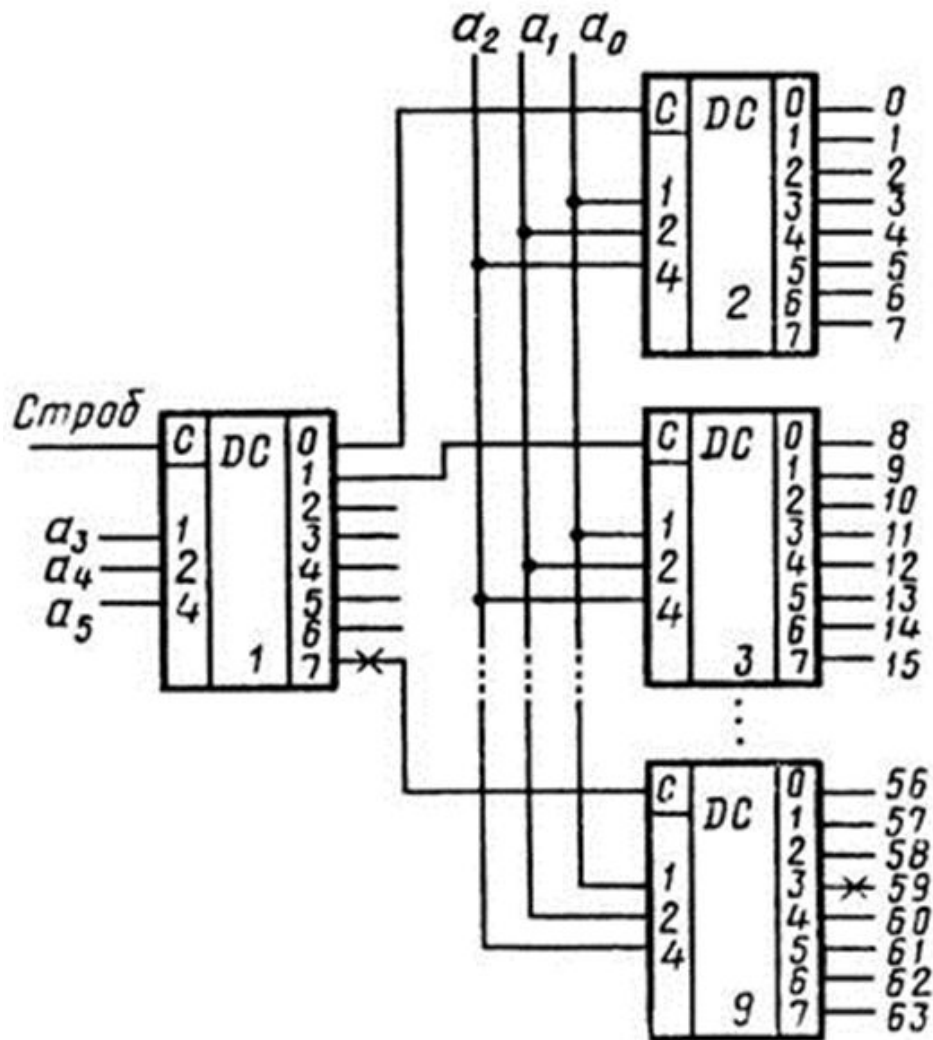


Рисунок 3.10 – Схема наращивания размерности дешифраторов

3.2.2 Шифраторы

Таблица 3.5 – Таблица функционирования шифратора

Возбужденный вход	Выход $a_3 a_2 a_1 a_0$
F_0	0000
F_1	0001
F_2	0010
F_3	0011
F_4	0100
F_5	0101
F_6	0110
F_7	0111
F_8	1000
F_9	1001

Шифраторы – устройства, осуществляющие преобразование десятичных чисел в двоичный код. Шифратор содержит m входов, последовательно пронумерованных десятичными числами $(0, 1, 2, \dots, m-1)$ и n выходов. Подача сигнала на один из входов приводит к появлению на выходах n -разрядного двоичного кода, соответствующего номеру возведенного входа (таблица 3.5). Шифраторы широко используются в разнообразных устройствах ввода информации в цифровые системы.

Двоичные шифраторы преобразуют код «1 из N » в двоичный код, т. е. выполняют микрооперацию, обратную микрооперации дешифраторов. При возбуждении одной из входных цепей шифратора на его выходах формируется слово, отображающее номер возбужденной цепи. Полный двоичный шифратор имеет 2^n входов и n выходов. Одно из основных применений шифратора – ввод данных с клавиатуры, при котором нажатие клавиши с десятичной цифрой должно приводить к передаче в устройство двоичного кода данной цифры (тетрады двоично-десятичного кода). В этом случае нужен неполный шифратор «10х4» (рисунок 3.11, а), на примере которого рассмотрим принципы построения шифраторов.

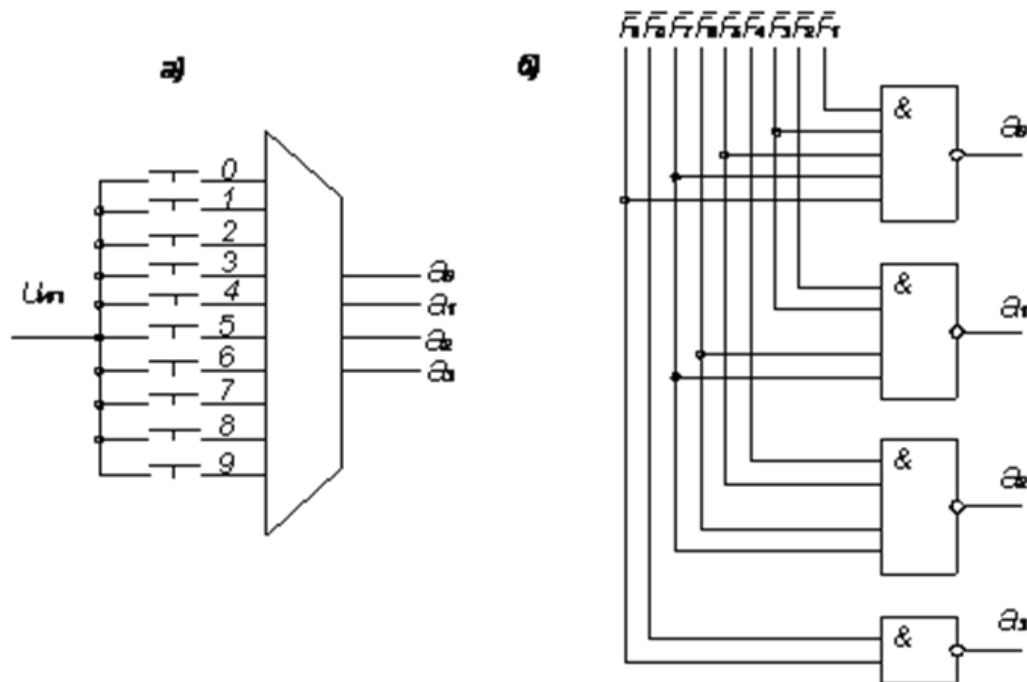
Из таблицы 3.5 следует, что

$$a_0 = F_1 + F_3 + F_5 + F_7 + F_9;$$

$$a_1 = F_2 + F_3 + F_6 + F_7;$$

$$a_2 = F_4 + F_5 + F_6 + F_7;$$

$$a_3 = F_8 + F_9.$$



На основании этих выражений строится шифратор, показанный на рисунке 3.11, б.

Рисунок 3.11 – Схема ввода данных с клавиатуры (а) и дешифратор «10х4» (б)

Для реализации шифратора на элементах ТТЛ, часто применяемых в периферийных устройствах, следует выразить полученные соотношения через операцию И–НЕ. Тогда

$$\begin{aligned} a_0 &= \overline{\overline{F_1} * \overline{F_3} * \overline{F_5} * \overline{F_7} * \overline{F_9}}; \\ a_1 &= \overline{\overline{F_2} * \overline{F_3} * \overline{F_6} * \overline{F_7}}; \\ a_2 &= \overline{\overline{F_4} * \overline{F_5} * \overline{F_6} * \overline{F_7}}; \\ a_3 &= \overline{\overline{F_8} * \overline{F_9}}. \end{aligned}$$

Основы элементной базы цифровых автоматов

Для указания старшей единицы (поиск разряда слова) используют шифраторы приоритета (рисунок 3.12). На вход этого шифратора поступает восьмиразрядное слово (инвертированное), на его выходе в виде трёхразрядного кода вырабатывается номер разряда содержащего старшую единицу.

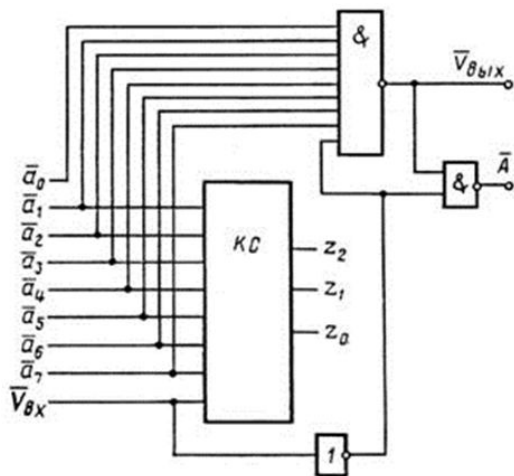


Рисунок 3.12 – Упрощенная схема шифратора приоритета

Функции Z_2 , Z_1 , и Z_0 реализующая с помощью комбинационной схемы КС, структура которой определяется полученными выше зависимостями. Кроме того, схема имеет дополнительный вход $\bar{V}_{BX}$ и два дополнительных выхода $\bar{V}_{ВЫХ}$ и $\bar{A}$, обеспечивающие возможность каскадирования шифраторов приоритета для анализа положения старшей единицы в слове, разрядность которого превышает 8.

Вход $\bar{V}_{BX}$ осуществляет стробирование шифратора. При единичном значении $\bar{V}_{BX}$ шифратор блокирован и можно производить смену входного слова без появления на выходе ложных сигналов. В это же время сигналы $\bar{V}_{BX}$ и $\bar{A}$ также становятся единичными (в данном случае это пассивные сигналы).

При нулевом значении $\bar{V}_{BX}$ разрешается работа шифратора и снимается блокировка с элементов И-НЕ. Сигнал $\bar{V}_{ВЫХ}$ играет роль стробирующего для следующей за данной группой разрядов группы младших разрядов данного слова. Только при условии нулевых значений всех разрядов данного слова и $\bar{V}_{BX}$ на выходе $\bar{V}_{ВЫХ}$ появится нуль, разрешающий работу младшей группы, что и требуется по логике работы многоразрядного шифратора. Сигнал $A=1$ оповещает о наличии хотя бы одной единицы в анализируемом слове.

Основы элементной базы цифровых автоматов

Указатели старшей единицы с выходом в коде «один из N » можно получить путем дешифрации выхода шифратора приоритетов. Если позволяют требования к быстродействию, то эту же задачу можно решить проще — путем последовательного опроса разрядов в схеме на рисунке 3.13, где единичный сигнал опроса, подаваемый на схему со стороны старшего разряда, может распространяться от разряда к разряду (вправо) только до первого разряда, содержащего единицу.

Если в данном разряде нуль, то сигнал опроса пропускается дальше, а на выходе данного разряда остается нулевой сигнал. Если же в данном разряде единица, то на его выходе конъюнктор оказывается блокированным нулевым значением инвертированной переменной и дальнейшее распространение сигнала опроса прекращается. Одновременно на выходе данного разряда возникает единичный сигнал.

Максимальное время, необходимое для опроса всех разрядов слова, пропорционально числу разрядов слова и равно nt_k , где t_k — задержка конъюнктора.

Эта же схема может вместе с двоичным шифратором, подключенным к ее выходу, давать номер разряда, содержащего старшую единицу.

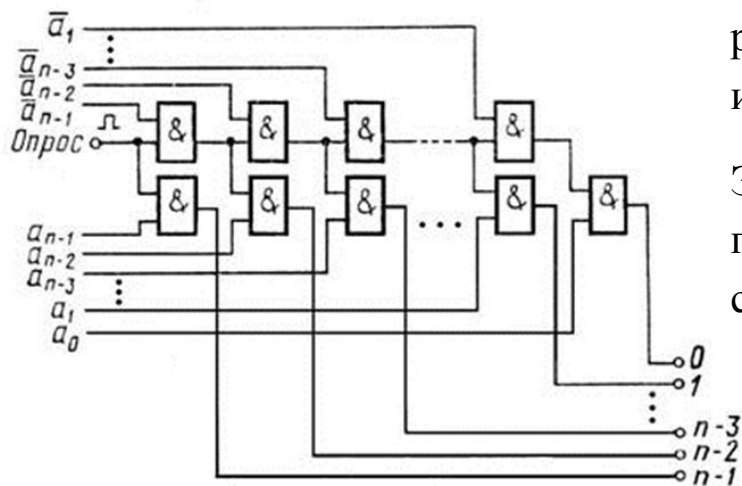


Рисунок 3.13 – Схема указателя старшей единицы с последовательным опросом разрядов

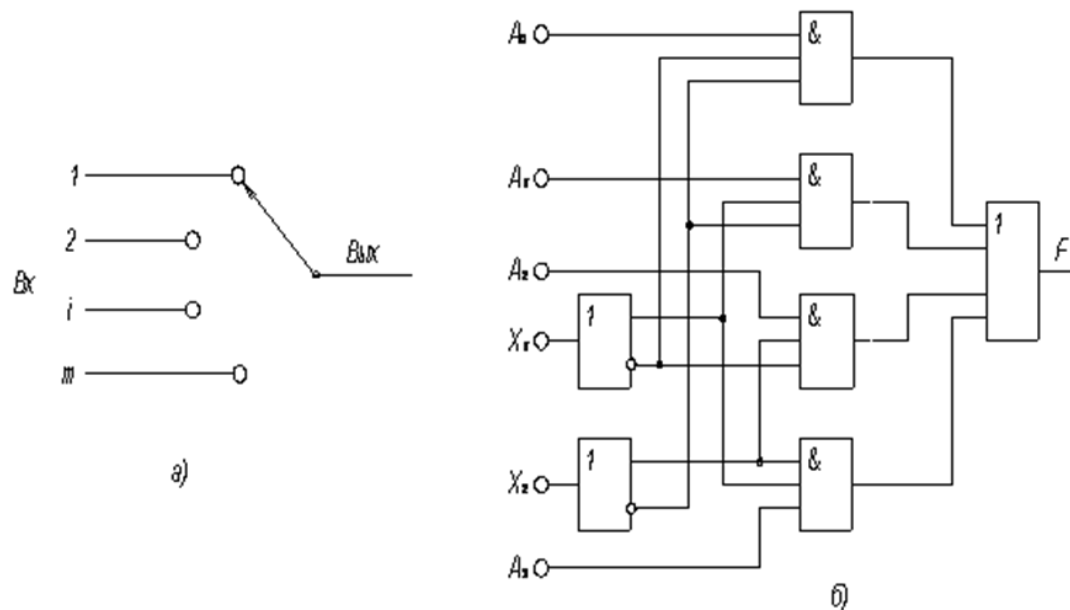
3.3 Мультиплексоры – демультиплексоры

3.3.1 Мультиплексоры

Мультиплексор – коммутатор логических сигналов, обеспечивающий передачу информации, поступающей по нескольким входным линиям связи, на одну выходную линию (рисунок 3.14, *а*). Выбор входной линии A_i осуществляется в соответствии с поступающим адресным кодом. При наличии m адресных входов можно реализовать $M=2^m$ комбинаций адресных сигналов, каждая из которых обеспечивает выбор одной из M вводных линий. Мультиплексор состоит из дешифратора адреса входной линии, схем И и схемы объединения ИЛИ. Функциональная схема мультиплексора приведена на рисунке 3.14, *б*. Двоичный код, воздействующий на адресные входы, откроет одну из схем И, которая соединит с выходом соответствующую входную линию. При этом информация на выходе определяется состоянием выбранного входного канала и не зависит от состояния других каналов.

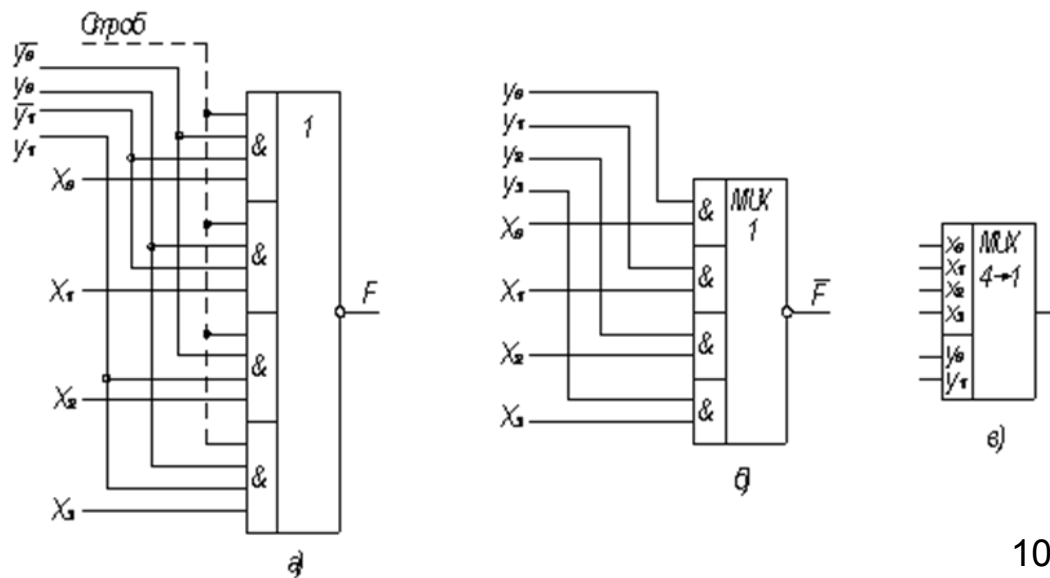
Мультиплексор «4>1», выполненный на элементах И-ИЛИ-НЕ, показан на рисунке 3.15, *а*. В условных графических обозначениях функция мультиплексирования именуется MUX (от слова *multiplexor*). Пример обозначения для мультиплексора «4>1» показан на рисунке 3.15, *в*. Управление мультиплексором может производиться не только с помощью двоичного кода, но и кодом «1 из N». В этом случае число управляющих входов увеличивается становится равным числу информационных входов (рисунок 3.15, *б*). Такой режим мультиплексора используется, в частности, в межразрядных цепях реверсивных счетчиков и регистров.

Основы элементной базы цифровых автоматов



3.14 – Принцип работы мультимплексора (а), принцип реализации (б)

Рисунок 3.15 – Схема мультимплексора «4>1» на элементах И-ИЛИ-НЕ (а), схема управления кодом «1 из N» (б), пример обозначения (в)



Основы элементной базы цифровых автоматов

В сериях микросхем встречаются мультиплексоры «4>1», «8>1», «16>1» Мультиплексоры на большее число входов, как правило, приходится строить из мультиплексоров меньшей размерности. Если необходим мультиплексор «N>1», а имеются ИМС с числом входов N_1 , то потребуются L ИМС, где $L = \lceil N/N_1 \rceil$, которые совместно обеспечат нужное число входов. Для каждой ИМС разрядность управляющего кода составит $n_1 = \log_2 N_1$, тогда как разрядность управляющего кода всей схемы в целом равна $n = \lceil \log_2 N \rceil$. Число разрядов, равное разности $n - n_1$, используется для организации поочередной передачи выходов отдельных ИМС и общий выходной канал. При этом имеет значение тип выходного каскада ИМС. Если это каскады обычного типа, то потребуется дополнительно объединяющий мультиплексор на выходе схемы (рисунок 3.16).

Функционирование такой схемы покажем на конкретных примерах. Пусть, например, управляющий код равен 10101. Значит, на выходах мультиплексоров первого яруса будут сигналы с их пятых информационных входов ($y_2 y_1 y_0 = 101$). На выходной мультиплексор подается управляющий код 10, и на выход схемы попадает сигнал x_2 выходного мультиплексора, т. е. пятый выход третьего мультиплексора, номер которого равен 21, что и соответствует двоичному числу 10101. Если ИМС имеют выходы с тремя состояниями, то можно непосредственно объединять эти выходы, а поочередное подключение ИМС к выходной цепи осуществить с помощью дешифратора, управляющего стробирующими входами ИМС (рисунок 3.17). Недостаток такого способа наращивания схем – суммирование емкостей в выходном узле, что в ряде случаев (например, для схем на МОП-транзисторах) может существенно снизить быстродействие мультиплексора.

Мультиплексоры можно использовать для синтеза логических функций от нескольких переменных ($x_1, x_2, \dots, x_n$). Если число адресных входов мультиплексора $m_{адр}$, то из общего числа n переменных функции $m_{адр}$ можно подать на адресные входы. Тогда на информационные входы мультиплексора через дополнительную логическую схему подаются $n - m_{адр}$ переменных. Структуру такой логической схемы можно определить табличным методом или с помощью диаграмм Вейча

Основы элементной базы цифровых автоматов

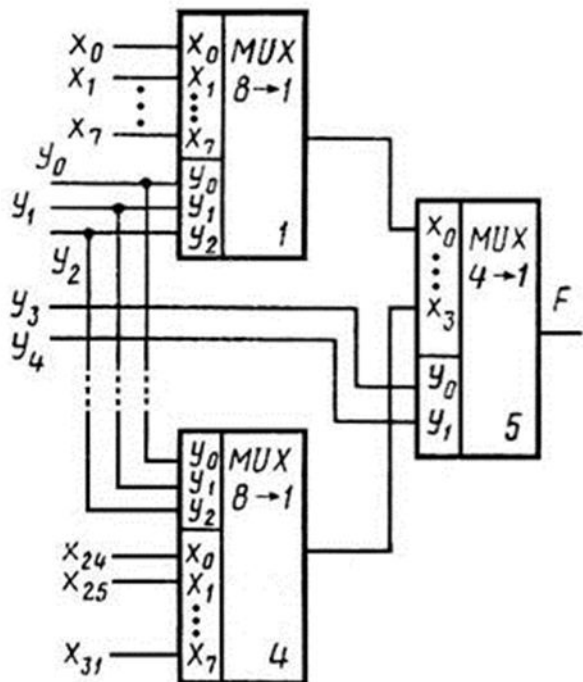


Рисунок 3.16 – Нарращивание размерности мультиплексора

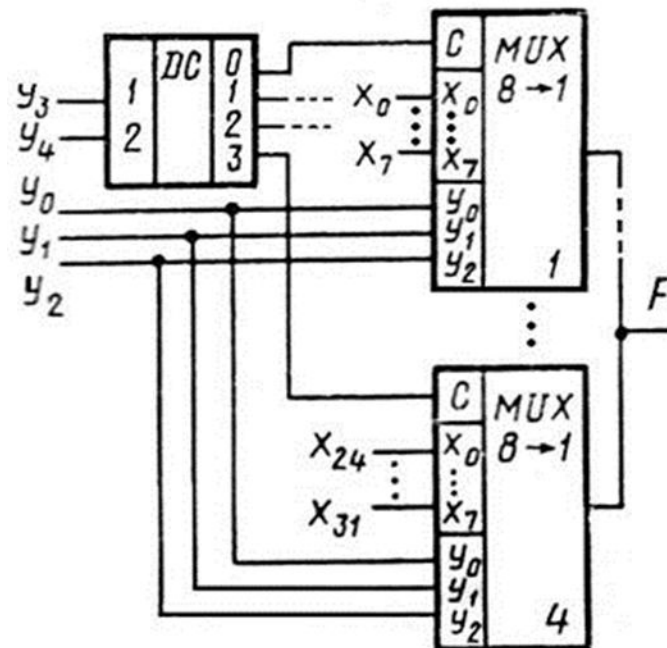


Рисунок 3.17 – Нарращивание размерности мультиплексора, имеющего выходные каскады с тремя состояниями

3.3.2 Демультимплексоры

Демультимплексор – коммутатор логических сигналов, обеспечивающий передачу информации, поступающей по одному входу, и в соответствии с адресом направляющий в одну из выходных линий. При передачах данных по общему каналу с разделением во времени нужны не только мультиплексоры, но и устройства обратного назначения, распределяющие данные из одного канала между несколькими приемниками информации. Эта задача реализуется демультимплексорами, функционирование которых можно пояснить с помощью рисунок 3.18, а. Демультимплексор имеет один информационный вход n адресующих (управляющих) входов и 2^n выходов. Построение демультимплексора «1>4» на элементах И показано на рисунке 3.18, б. Работа демультимплексора описывается логическими выражениями:

$$F_i = x m_i; \quad i = \overline{0, 2^n - 1} \quad \text{где } m_i - \text{минтермы } n \text{ адресующих переменных.}$$

В условных изображениях демультимплексор обозначается буквами ДМХ (рисунок 3.18, в). Применительно к мультиплексорам и демультимплексорам пользуются также термином «селекторы данных». Функционирование демультимплексора можно заменить таблицей. Например работу демультимплексора с четырьмя выходами (таблица 3.6). При большом числе входов, при необходимости, может быть построено демультимплексорное дерево (рисунок 3.19). Дешифраторы со стробированием (см. рисунок 3.5, а) можно использовать в качестве демультимплексоров. При этом стробирующий вход выполняет функции информационного входа.

Основы элементной базы цифровых автоматов

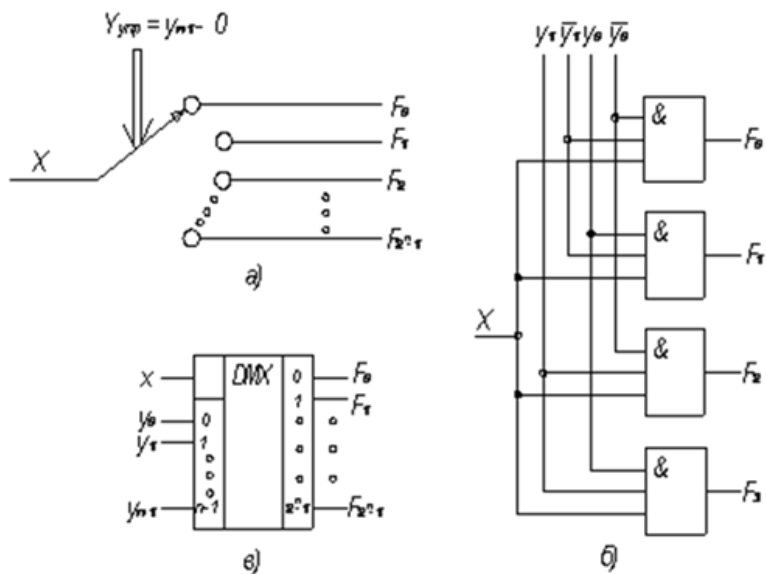


Рисунок 3.18 – Принцип работы (а), схемная реализация (б) и условное обозначение для мультиплексора (в)

Адресные входы		Выходы			
A_1	A_0	0	1	2	3
0	0	Д	0	0	0
0	1	0	Д	0	0
1	0	0	0	Д	0
1	1	0	0	0	Д

Таблица 3.6 –
Функционирование
демультиплексора

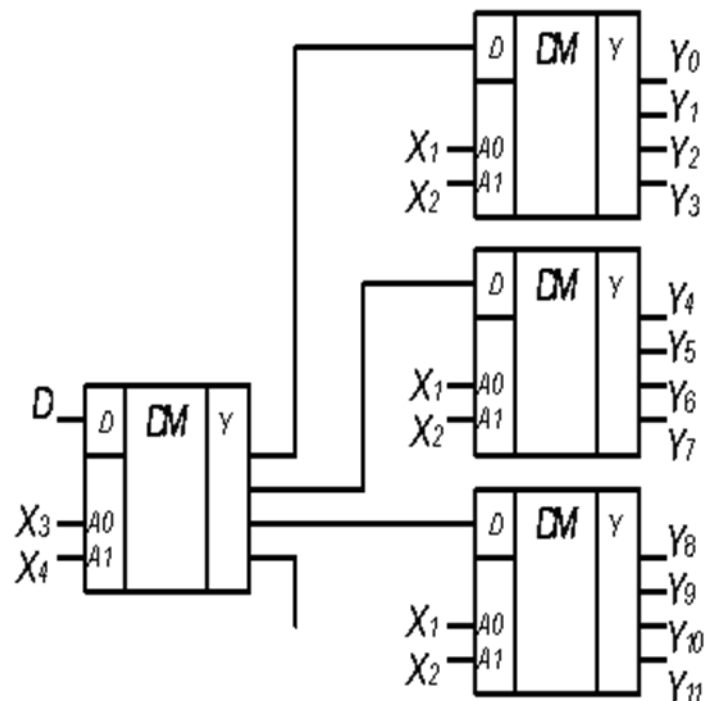


Рисунок 3.19 – Мультиплексорное дерево

В начале этого цикла лекций были рассмотрены принципы построения элементарных электронных устройств на р-п переходах – диодов транзисторов и логических схем на их основе.

На рис. 1 представлена последовательность формирования структуры с диэлектрической изоляцией. В исходной пластине кремния п-типа методом фотолитографии вытравливают участки окиси кремния, а затем и кремния по контуру будущих элементов.

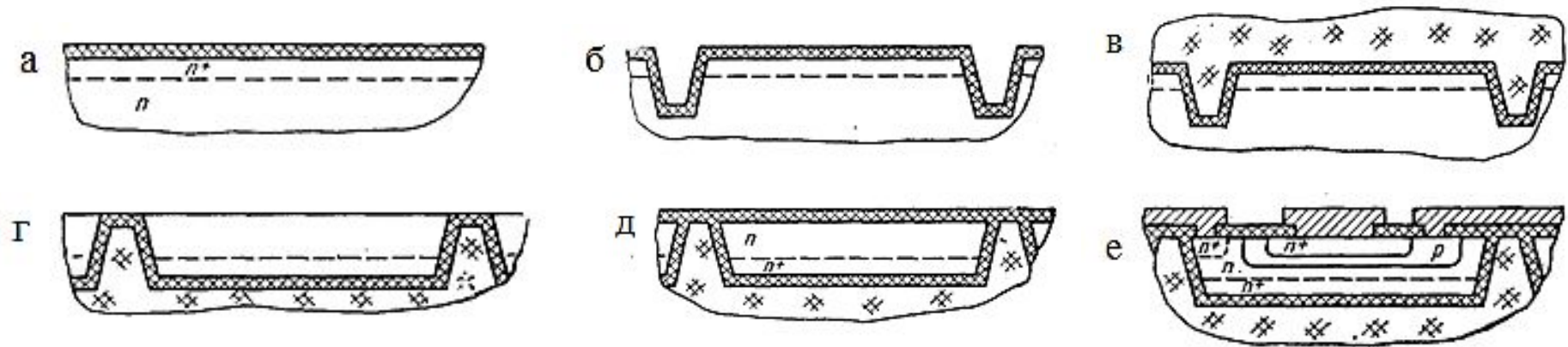


Рис. 1. Последовательность формирования изолированных областей в структуре с диэлектрической изоляцией:

а — исходная пластина; б — избирательное травление окисла, глубокое травление кремния, окисление поверхности; в — осаждение поликристаллического кремния; г — шлифование и полирование обратной стороны пластины; д — окисление поверхности; е — готовая структура после базовой и эмиттерной диффузии и получения межсоединений

Основы элементной базы цифровых автоматов

В результате образуются канавки по замкнутому контуру. Полученную рельефную поверхность окисляют.

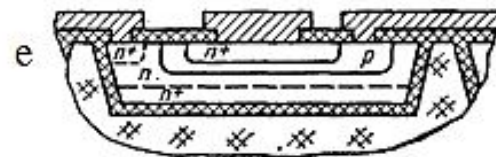
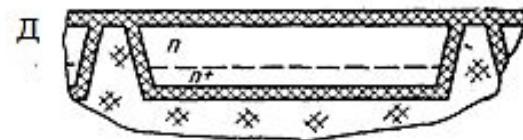
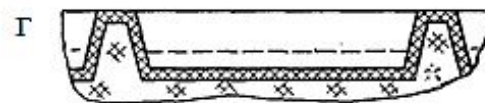
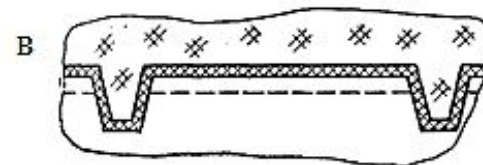
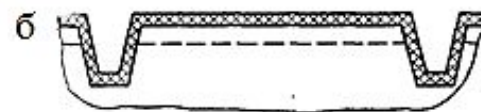
Далее эту поверхность покрывают толстым слоем кремния методом осаждения. Вследствие дезориентирующего влияния окисного слоя осажденный кремний имеет поликристаллическую структуру и служит конструкционным основанием будущей ИМС.

Обратную сторону шлифуют, удаляя монокристаллический слой до вскрытия окиси кремния по границам областей, и производят доводку (для удаления нарушенного слоя).

После протравливания и отмывки поверхности ее окисляют.

Далее в образовавшихся изолированных областях монокристаллического кремния n -типа диффузионным методом формируют элементы (базовые области, резисторы, эмиттеры, области под контакты).

Обычным путем получают и межсоединения на поверхности пластины. Если исходная пластина содержит эпитаксиальный n^+ -слой, то транзисторы получаются со скрытым слоем.



Основы элементной базы цифровых автоматов

На рис. 2 представлена схема технологического процесса изготовления ИМС эпитаксиально-планарной структуры без скрытого слоя.

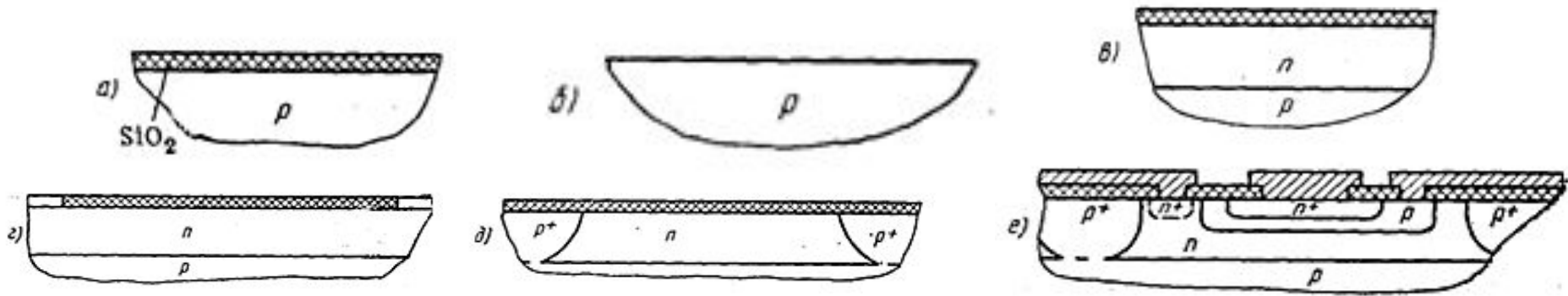


Рис. 2. Последовательность формирования эпитаксиально-планарной структуры:

а—исходная пластина; б—стравливание оксида, подготовка поверхности; в—эпитаксиальное наращивание n-слоя, окисление поверхности; г—вскрытие окон в окисле под изолирующую (разделительную) диффузию примеси; д — диффузия акцепторной примеси, окисление поверхности; е — готовая структура после формирования диффузионных базовых и эмиттерных областей, а также получения межсоединений

Чтобы получить простейшую эпитаксиально-планарную структуру, в качестве исходной заготовки используют монокристаллическую пластину кремния, равномерно легированную акцепторной примесью. Для нанесения эпитаксиального слоя на одну из сторон пластины ее освобождают от оксида и тщательно очищают (рис.2), после чего проводят осаждение монокристаллического слоя кремния n-типа. Далее поверхность пластины окисляют и методом фотолитографии вскрывают окна в виде узких замкнутых дорожек, соответствующих контуру коллекторных и изолирующих областей ПМС. Проводя через окна диффузию акцепторной примеси до смыкания ее с p-областью, получают таким образом изолированные друг от друга островки равномерно легированного эпитаксиального n-кремния. Рассмотренный процесс диффузии называют *изолирующей* или *разделительной диффузией*. В полученной на данной стадии заготовке (рис. 2,д) в дальнейшем формируют базовые и эмиттерные области (диффузионным методом), а также контакты и межсоединения.

Основы элементной базы цифровых автоматов

Основы элементной базы цифровых автоматов