



МИСиС

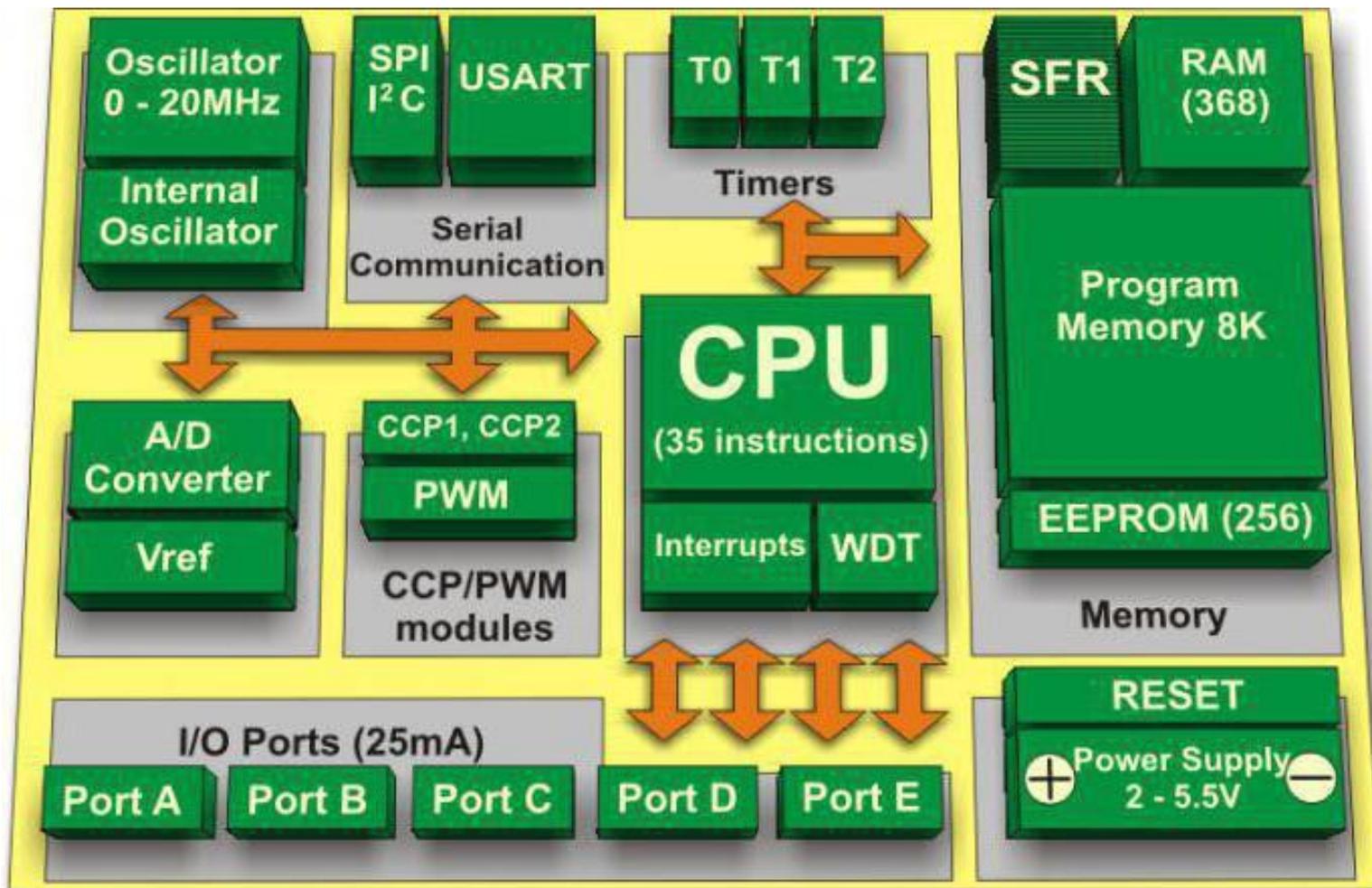
Лекции

Микроконтроллеры

Модули АЦП и ЦАП

2016

Состав микроконтроллера PIC16



Регистр конфигурации Config

CP1	CP0	DEBUG	-	WRT	CPD	LVP	BODEN	CP1	CP0	-PWRT	WDTE	FOSC1	FOSC0
Бит 13												Бит 0	

биты 13-10: **CP1:CP0**: Биты защита памяти программ ⁽²⁾
 биты 5-4

- 11 = защита памяти программ выключена
- 10 = защищена память программ с адресами 1F00h-1FFFh (PIC16F877/876)
- 10 = защищена память программ с адресами 0F00h-0FFFh (PIC16F874/873)
- 01 = защищена память программ с адресами 1000h-1FFFh (PIC16F877/876)
- 01 = защищена память программ с адресами 0800h-0FFFh (PIC16F874/873)
- 00 = защищена память программ с адресами 0000h-1FFFh (PIC16F877/876)
- 00 = защищена память программ с адресами 0000h-0FFFh (PIC16F874/873)

бит 11: **DEBUG**: Бит включения режима внутрисхемной отладки
 1 = внутрисхемная отладка выключена, выходы RB6 и RB7 работают как каналы вводы/вывода
 0 = внутрисхемная отладка включена, выходы RB6 и RB7 используются отладчиком

бит 10: **Не реализован**: читается как '1'

бит 9: **WRT**: Бит разрешения записи во FLASH память программ
 1 = разрешена запись во FLASH память программ через регистры управления EECN
 0 = запрещена запись во FLASH память программ через регистры управления EECN

бит 8: **CPD**: Бит защиты EEPROM памяти данных
 1 = защита памяти данных выключена
 0 = защита памяти данных включена

бит 7: **LVP**: Бит разрешения низковольтного программирования
 1 = вывод RB3/PGM работает как PGM, режим низковольтного программирования включен
 0 = вывод RB3/PGM работает как цифровой порт ввода/вывода, вывод HV используется для программирования микроконтроллера

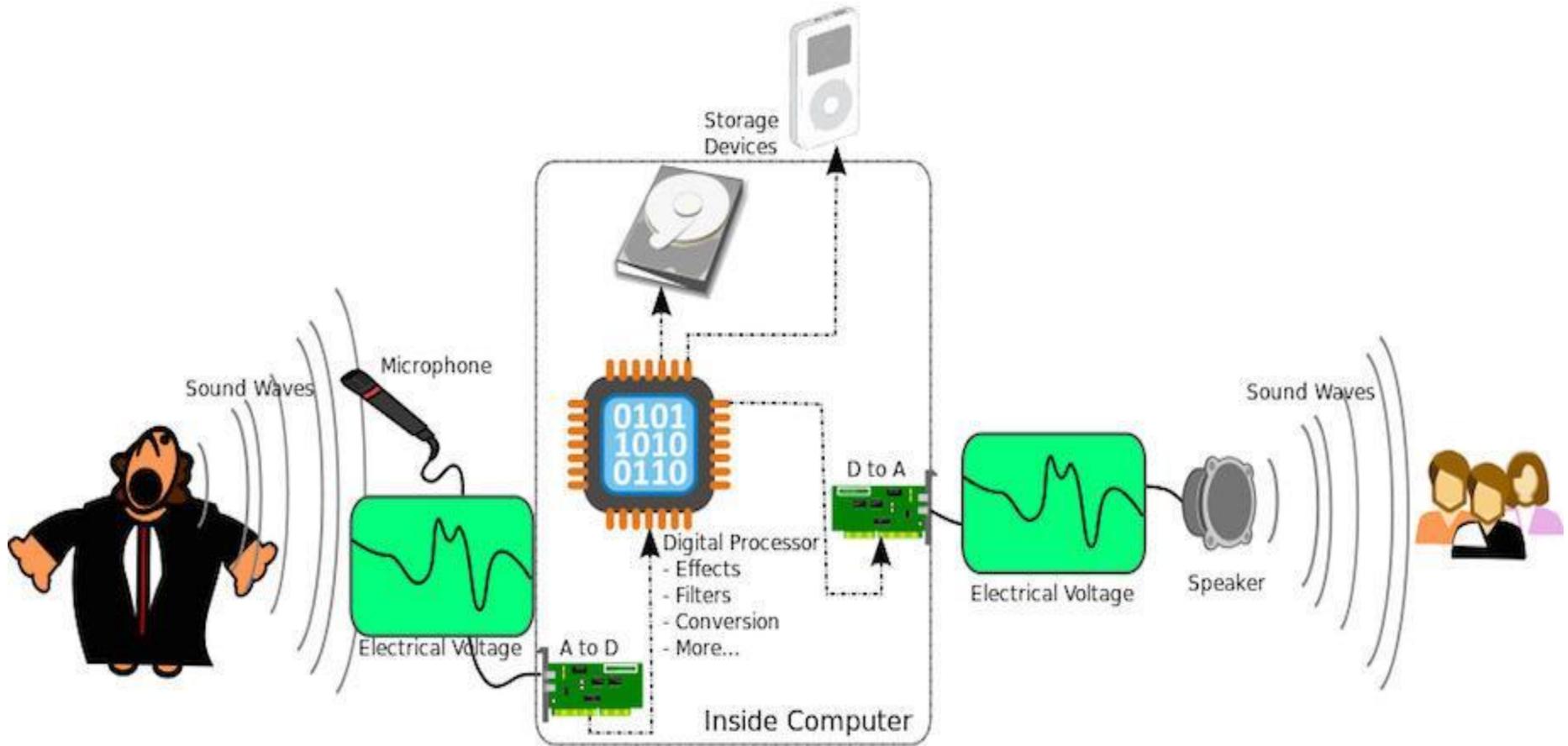
бит 6: **BODEN**: Бит разрешения сброса по снижению напряжения питания ⁽³⁾
 1 = разрешен сброс BOR
 0 = запрещен сброс BOR

бит 3: **-PWRT**: Бит разрешения работы таймера включения питания ⁽³⁾
 1 = PWRT выключен
 0 = PWRT включен

бит 2: **WDTE**: Бит разрешения работы сторожевого таймера
 1 = WDT включен
 0 = WDT выключен

биты 1-0: **FOSC1:FOSC0**: Биты выбора режима тактового генератора
 11 = RC генератор
 10 = HS генератор
 01 = XT генератор
 00 = LP генератор

АЦП и ЦАП

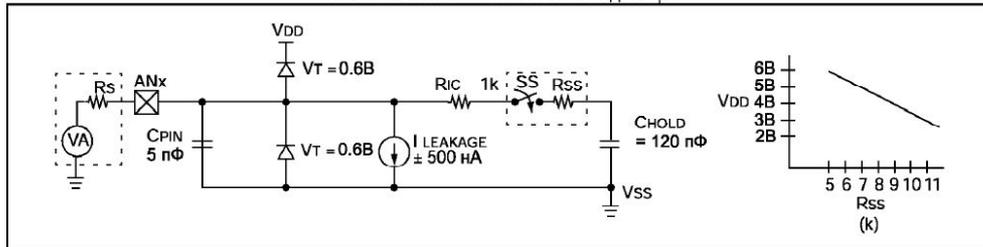


Что такое АЦП?

АЦП- аналогово → цифровой преобразователь

АЦП последовательного приближения

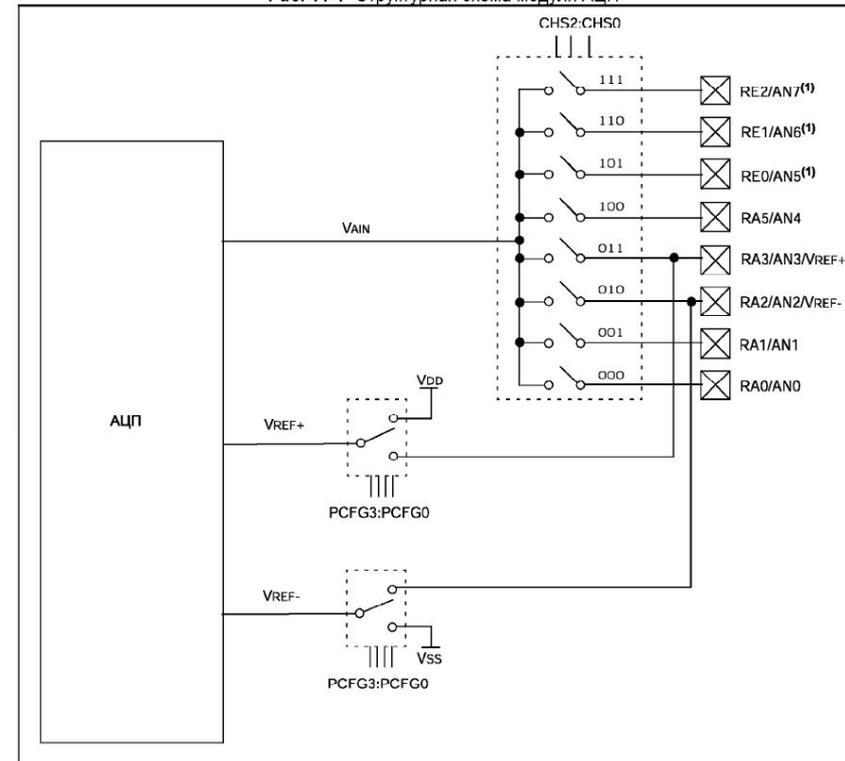
Рис. 11-2 Схема аналогового входа АЦП



Обозначения:

- C_{PIN} - входная емкость;
- V_T - пороговое напряжение;
- I_{LEAKAGE} - ток утечки вывода;
- R_{IC} - сопротивление соединения;
- SS - переключатель защелки;
- C_{HOLD} - конденсатор защелки.

Рис. 11-1 Структурная схема модуля АЦП



Что такое АЦП?

АЦП- аналогово → цифровой преобразователь

ADCON0 (адрес 1Fh)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0
ADCS1	ADCS0	CHS2	CHS1	CHS0	GO/DONE	-	ADON
Бит 7							Бит 0

R – чтение бита
 W – запись бита
 U – не реализовано, читается как 0
 -n – значение после POR
 -x – неизвестное значение после POR

биты 7-6: **ADCS1:ADCS0**: Выбор источника тактового сигнала

- 00 = $F_{osc}/2$
- 01 = $F_{osc}/8$
- 10 = $F_{osc}/32$
- 11 = F_{RC} (внутренний RC генератор модуля АЦП)

биты 5-3: **CHS2:CHS0**: Выбор аналогового канала

- 000 = канал 0, (RA0/AN0)
- 001 = канал 1, (RA1/AN1)
- 010 = канал 2, (RA2/AN2)
- 011 = канал 3, (RA3/AN3)
- 100 = канал 4, (RA5/AN4)
- 101 = канал 5, (RE0/AN5)⁽¹⁾
- 110 = канал 6, (RE1/AN6)⁽¹⁾
- 111 = канал 7, (RE2/AN7)⁽¹⁾

бит 2: **GO/DONE**: Бит статуса модуля АЦП

- Если ADON=1
- 1 = модуль АЦП выполняет преобразование (установка бита вызывает начало преобразования)
 - 0 = состояние ожидания (аппаратно сбрасывается по завершению преобразования)

бит 1: **Не используется**: читается как '0'

бит 0: **ADON**: Бит включения модуля АЦП

- 1 = модуль АЦП включен
- 0 = модуль АЦП выключен и не потребляет тока

ADCON1 (адрес 9Fh)

R/W-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
ADFM	-	-	-	PCFG3	PCFG2	PCFG1	PCFG0
Бит 7							Бит 0

бит 7: **ADFM**: Формат сохранения 10-разрядного результата

- 1 = правое выравнивание, 6 старших бит ADRESH читаются как '0'
- 0 = левое выравнивание, 6 младших бит ADRESL читаются как '0'

R – чтение бита
 W – запись бита
 U – не реализовано, читается как 0
 -n – значение после POI
 -x – неизвестное значение после POI

биты 6-4: **Не используются**: читаются как '0'

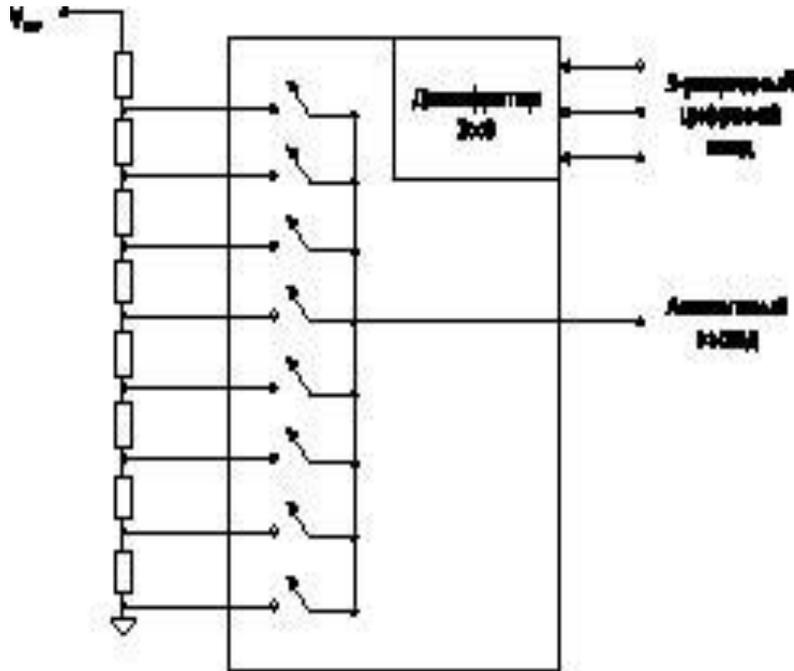
биты 3-0: **PCFG3:PCFG0**: Управляющие биты настройки каналов АЦП

PCFG3: PCFG0	AN7 ⁽¹⁾ RE2	AN6 ⁽¹⁾ RE1	AN5 ⁽¹⁾ RE0	AN4 RA5	AN3 RA3	AN2 RA2	AN1 RA1	AN0 RA0	VREF+	VREF-	Кан./ VREF ⁽²⁾
0000	A	A	A	A	A	A	A	A	V _{DD}	V _{SS}	8/0
0001	A	A	A	A	VREF+	A	A	A	RA3	V _{SS}	7/1
0010	D	D	D	A	A	A	A	A	V _{DD}	V _{SS}	5/0
0011	D	D	D	A	VREF+	A	A	A	RA3	V _{SS}	4/1
0100	D	D	D	D	A	D	A	A	V _{DD}	V _{SS}	3/0
0101	D	D	D	D	VREF+	D	A	A	RA3	V _{SS}	2/1
011x	D	D	D	D	D	D	D	D	V _{DD}	V _{SS}	0/0
1000	A	A	A	A	VREF+	VREF-	A	A	RA3	RA2	6/2
1001	D	D	A	A	A	A	A	A	V _{DD}	V _{SS}	6/0
1010	D	D	A	A	VREF+	A	A	A	RA3	V _{SS}	5/1
1011	D	D	A	A	VREF+	VREF-	A	A	RA3	RA2	4/2
1100	D	D	D	A	VREF+	VREF-	A	A	RA3	RA2	3/2
1101	D	D	D	D	VREF+	VREF-	A	A	RA3	RA2	2/2
1110	D	D	D	D	D	D	D	A	V _{DD}	V _{SS}	1/0
1111	D	D	D	D	VREF+	VREF-	D	A	RA3	RA2	1/2

A = аналоговый вход D = цифровой канал ввода/вывода

Что такое ЦАП?

ЦАП- цифро → аналоговый преобразователь



Наиболее важные характеристики ЦАП — это разрядность, шаг квантования (разрешающая способность) и точность преобразования.

Передаточная характеристика (ПХ) — зависимость выходного сигнала ЦАП от входных данных.

Разрядность (N) — количество бит во входном коде. Разрешение — это выходное напряжение, соответствующее 1 МЗР. Оно зависит от количества разрядов и определяет точность преобразования сигнала.

Частота дискретизации (частота Найквиста) — максимальная частота, на которой ЦАП может работать, выдавая на выходе корректный результат. В соответствии с теоремой Котельникова, для корректного воспроизведения аналогового сигнала из цифровой формы необходимо, чтобы частота дискретизации была не меньше удвоенной максимальной частоты в спектре сигнала.

