

ЛЕКЦИЯ № 6

Тема: Триггеры

Текст лекции по дисциплине «Цифровые устройства и микропроцессоры»

УЧЕБНЫЕ ВОПРОСЫ:

1. Схемы простейших триггеров.
2. Универсальные триггеры

ЛИТЕРАТУРА:

Основная

Л.1. А.К.Нарышкин «Цифровые устройств и микропроцессоры»: учеб. пособие для студ. Высш. Учебн. Заведений/ А. К. Нарышкин, 2 – е изд. - Издательский центр «Академия», 2008г. с. 150-179

Л.2. Ю.Ф. Опадчий, О.П. Глудкин, А.И. Гуров «Аналоговая и цифровая электроника», М.–Горячая линия- Телеком, 2000г. с. 553-572

Дополнительная литература

Л.5. Е.П. Угрюмов «Цифровая схемотехника», Санкт-Петербург, 2000г. с. 101-117

Л6. Ю.А. Браммер. И.Н.Пашук «Импульсные и цифровые устройства», М.- Высшая школа, 1999г. с. 227-238

Контрольные вопросы

Записать таблицу истинности (состояний), нарисовать условно-графическое обозначение логического элемента, реализующего логическую функцию.

1 вариант	2 вариант	3 вариант	4 вариант
ИЛИ-НЕ	И	И-НЕ	ИЛИ

1. Схемы простейших триггеров

Основные понятия и определения

Интегральный триггер - триггер, реализованный на основе интегральных микросхем (ИМС) или логических элементов (ЛЭ)

Классификация:

1. В зависимости от базового ЛЭ:

И-НЕ;

ИЛИ-НЕ

2. По способу записи сигналов

- синхронные(тактируемые). (Сигналы на информационных входах воздействуют на триггер только при наличии разрешающего сигнала на тактовом входе);
- асинхронные (нетактируемые) (Асинхронные - изменение состояния происходит непосредственно с приходом управляющих сигналов);
- универсальные.

Классификация триггеров

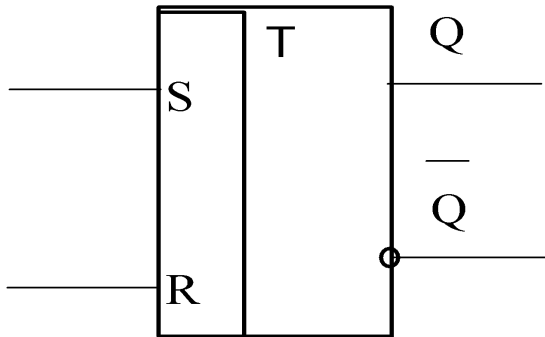
3. По функциональному признаку

- RS - триггеры;
- D - триггеры;
- JK - триггеры;
- T - триггеры.

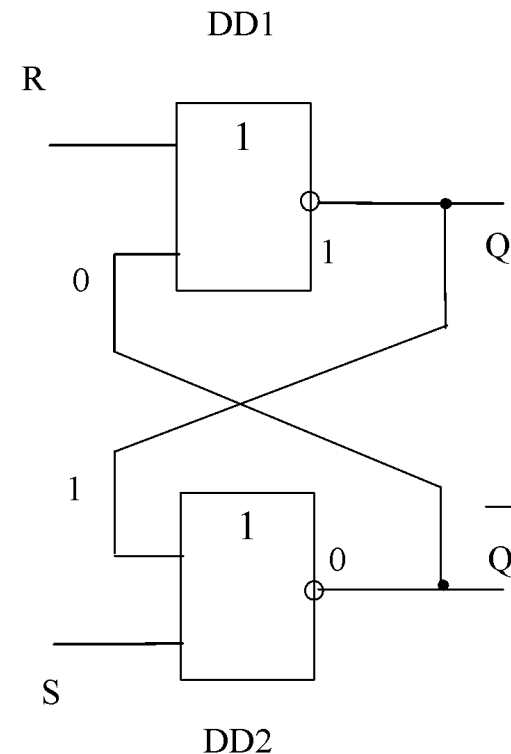
4. По способу управления:

- со статическим управлением (триггер воспринимает информацию в течении всего времени действия управляющего (информационного) сигнала);
- с динамическим управлением (триггер воспринимает информацию по перепаду уровня напряжения).

Асинхронный RS-триггер на элементах ИЛИ – НЕ

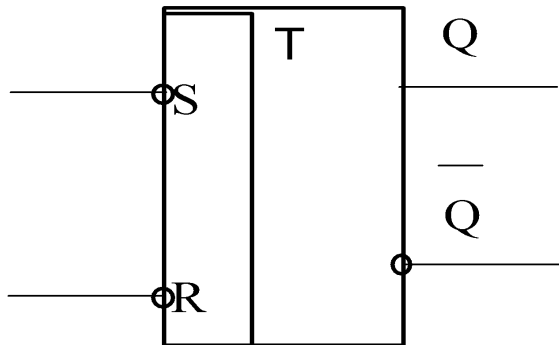


S^n	R^n	Q^n
0	0	Q^{n-1}
0	1	0
1	0	1
1	1	?



Сочетание $S=1$, $R=1$ запрещено, так как оба элемента устанавливаются в нулевое состояние и после снятия входного сигнала триггер может перейти в нулевое состояние.

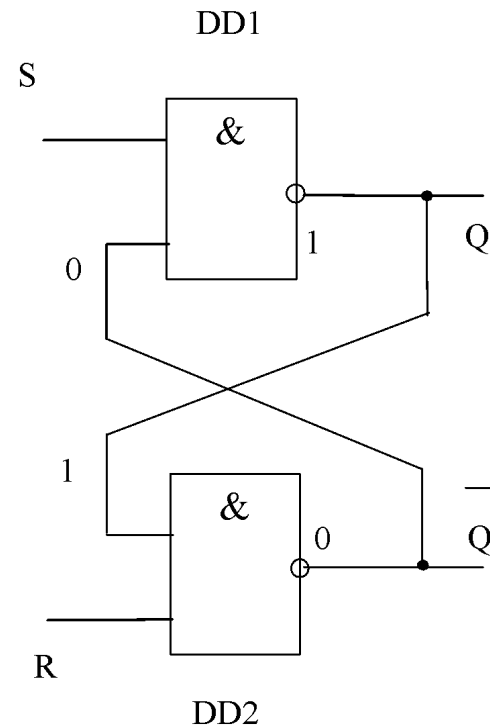
Асинхронный RS-триггер на элементах И – НЕ



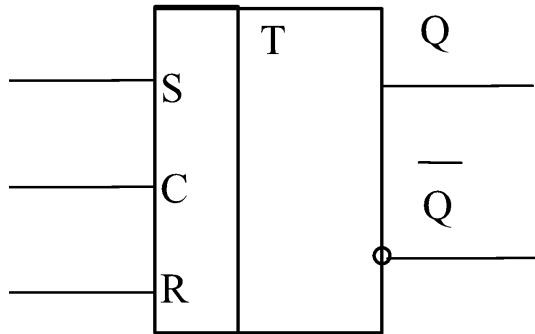
S^n	R^n	Q^n
0	0	?
0	1	1
1	0	0
1	1	Q^{n-1}

Недостатки:

1. Наличие запрещенной комбинации
2. Срабатывание RS - триггера от комбинаций с задержанными сигналами поступающими на вход
3. Незнание точного времени срабатывания триггера

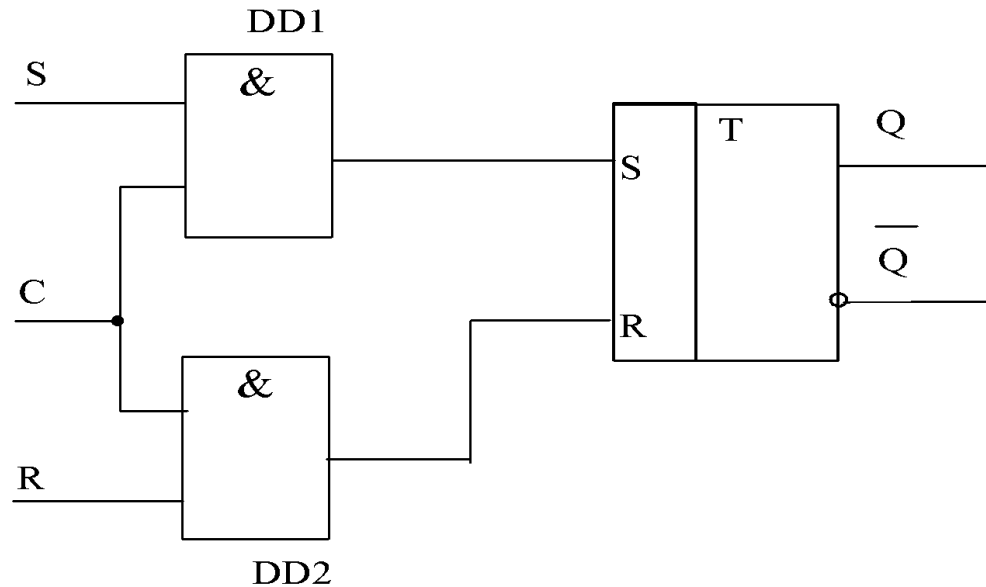


Синхронный RS-триггер



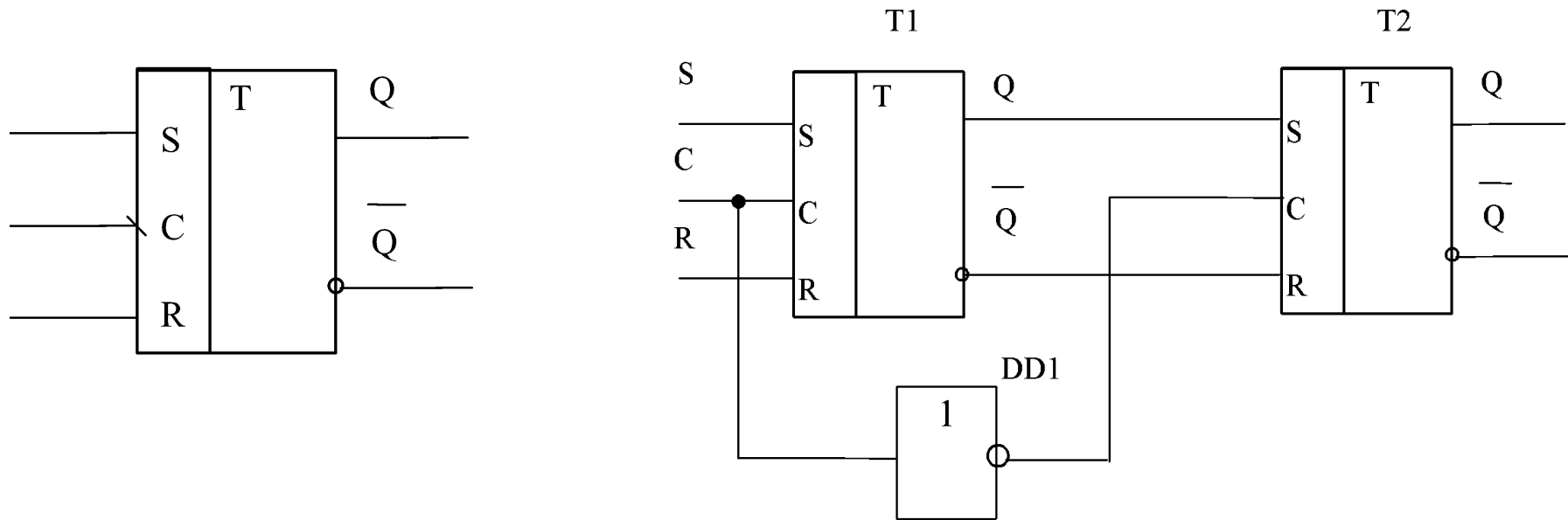
Для $C=1$

S^n	R^n	Q^n
0	0	Q^{n-1}
0	1	0
1	0	1
1	1	?



Синхронный RS-триггер предназначен для предотвращения срабатывания RS - триггера от комбинаций с задержанными сигналами поступающими на вход

Двухступенчатый синхронный RS-триггер



При $C = 1$ Т1 воспринимает информацию, поступившую по шинам S и R. Но за счет DD1 у триггера Т2 $C = 0$ и его состояние не меняется.

При $C = 0$ $U_{\text{вых DD1}} = 1$, которая разрешает перезапись в триггер Т2 информации из триггера Т1.

Таким образом, информация в триггере Т1 записывается по фронту синхроимпульса, а в триггере Т2 - по его срезу.

Вывод по 1 вопросу

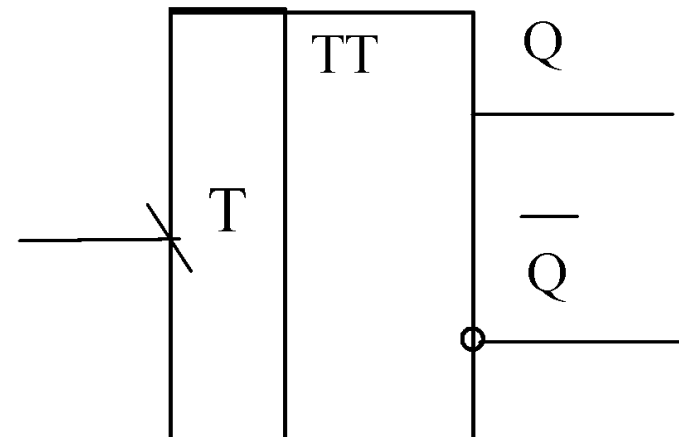
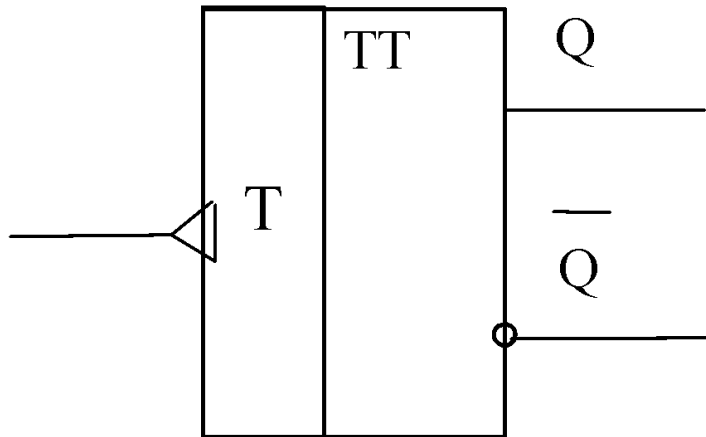
1. Триггер это цифровое устройство, имеющее два устойчивых состояния. Таким образом, RS триггеры это триггеры с раздельным запуском. Их недостаток – наличие запрещённых комбинаций сигналов подаваемых на входы этих устройств. Этого недостатка лишены Т-, D-, JK- триггеры

2. Универсальные триггеры

T-триггеры

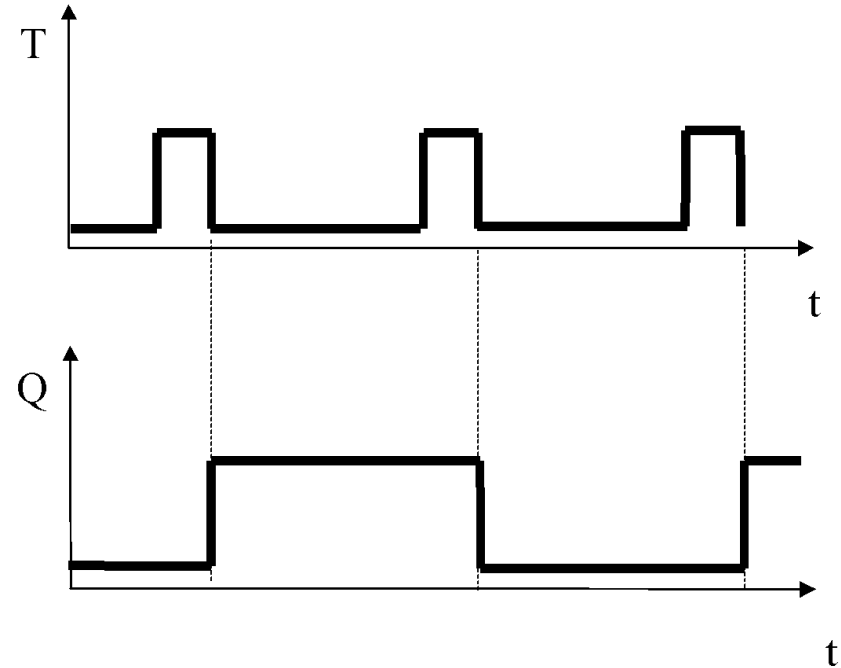
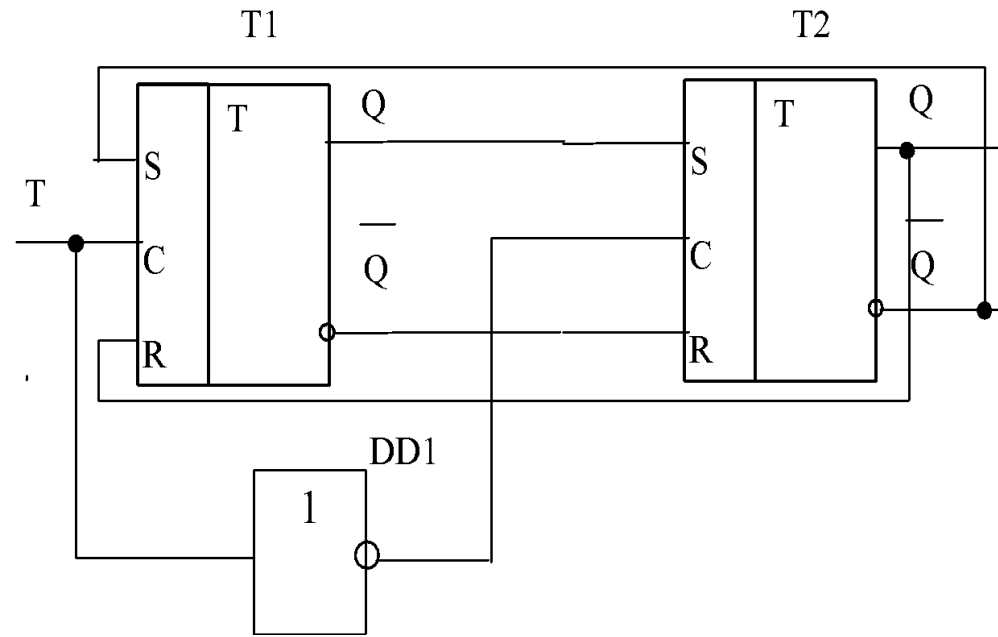
T-триггер - триггер, имеющий один информационный вход и изменяющий свое состояние всякий раз, когда на вход поступает управляющий сигнал.

T-триггер по другому называют триггером со счетным входом.



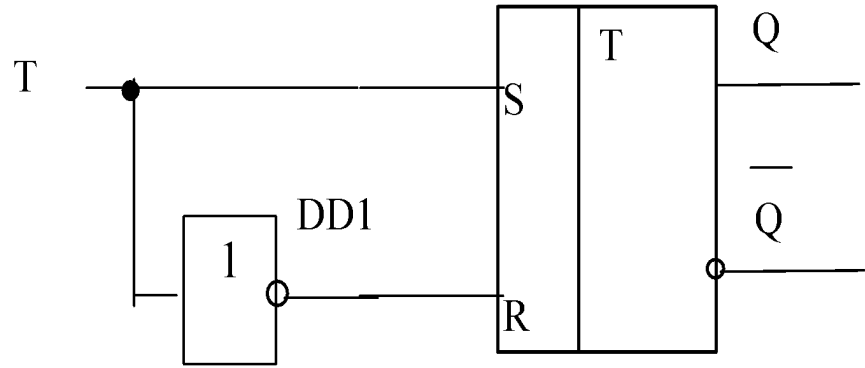
Число переключений T – триггера равно числу поступающих на его ВХОД импульсов

T-триггеры



Под действием каждого импульса состояние триггера изменяется, т. е. T-триггер должен переключаться каждым импульсом, поступающим на счетный вход триггера

T1



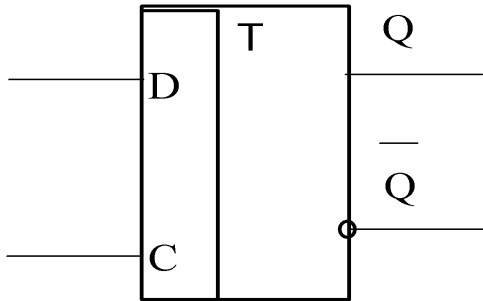
15

D-триггеры

Интегральным D-триггером называется триггер с одним сигнальным и одним тактовым входом.

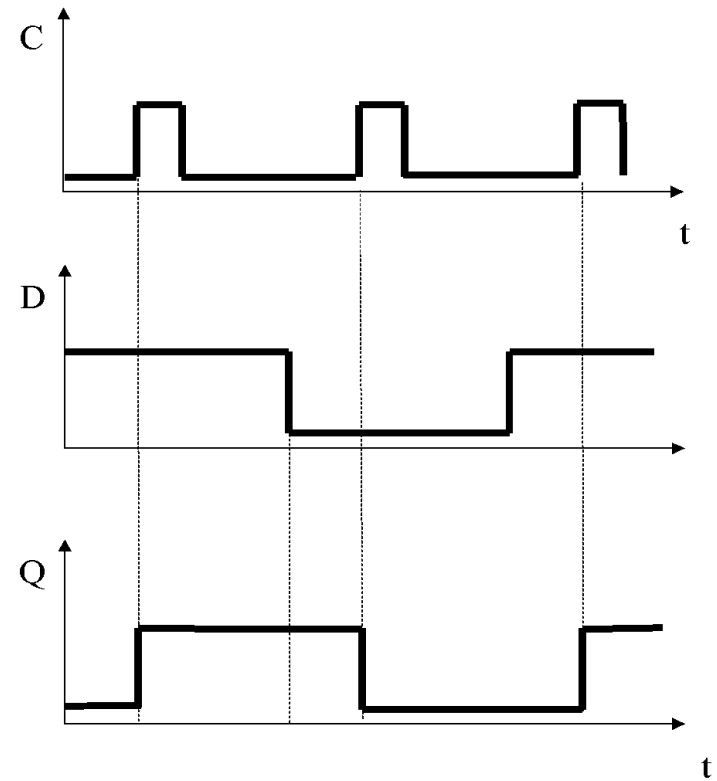
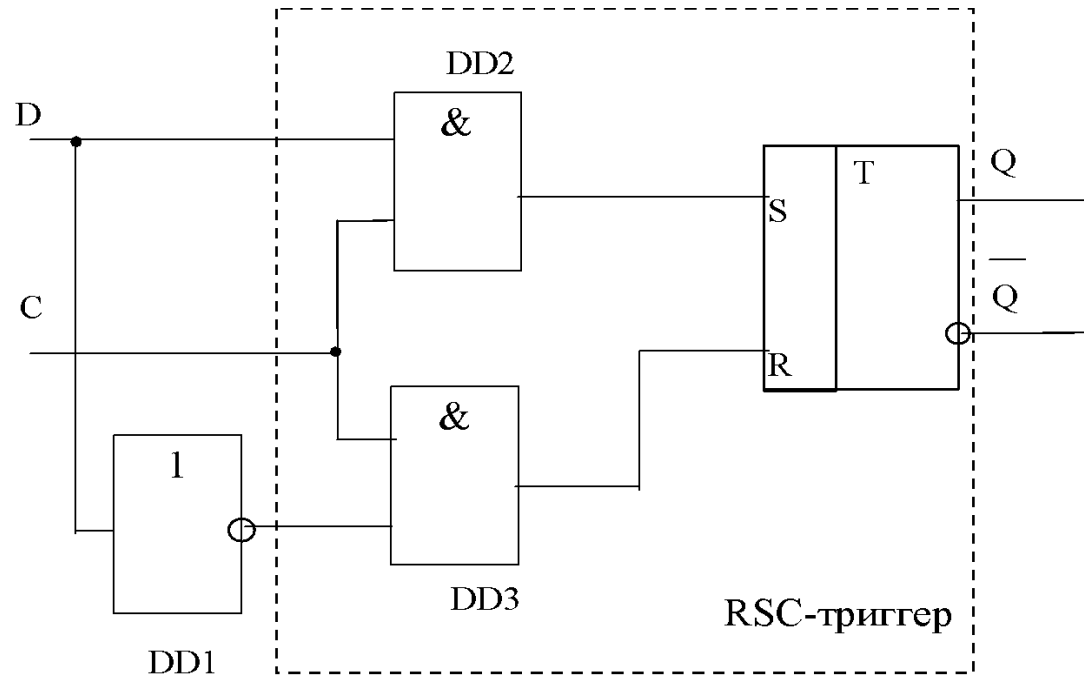
Такие триггеры носят другое название - триггер задержки. Название произошло от английского слова delay (задержка).

Однотактный D- Триггер



Любой сигнал на D входах создает на RS входах взаимно инвертированную комбинацию ($S=0, R=1$ или $R=0, S=1$).

Однотактный D-Триггер

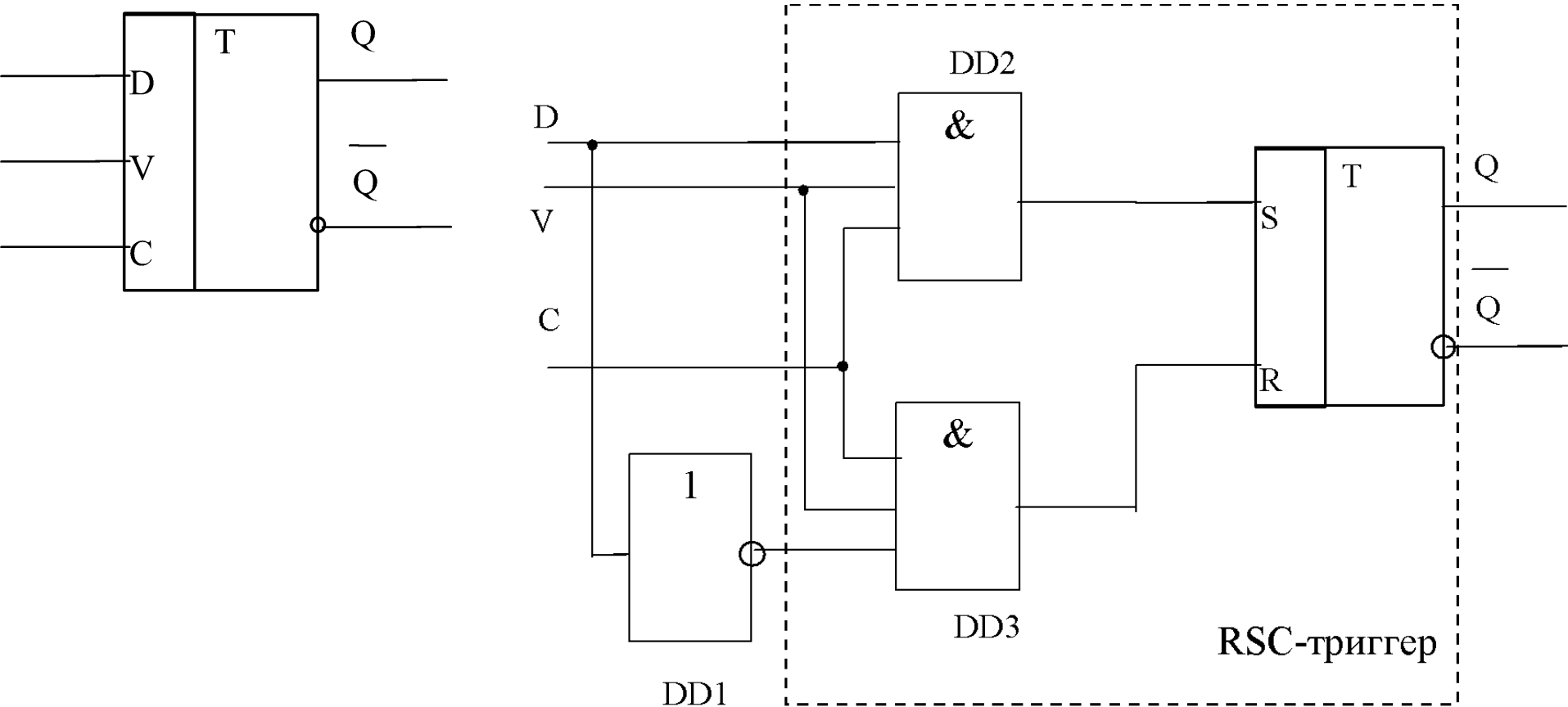


При подаче на вход C "1" значение сигнала, поступающего на D-вход через элемент DD2 подается на S вход триггера T1. В этом случае $S=D$.

При подаче на вход C "0" за счет элементов И DD2 и DD3 сигналы на входах S и R равны нулю.

DV- Триггер

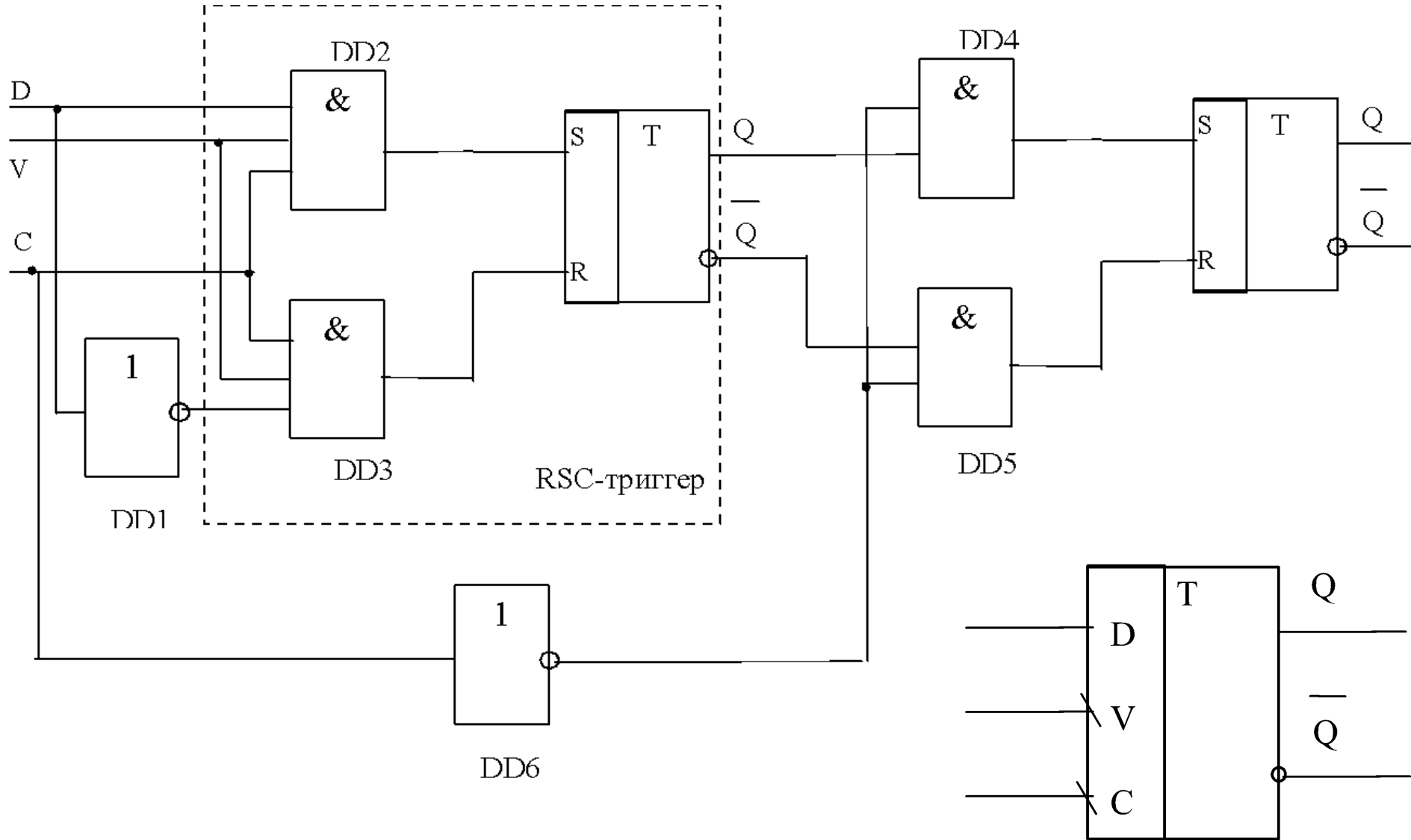
Дополнительный вход (valve – клапан) позволяет реализовать универсальный триггер DV – типа



При $V=1$ триггер функционирует, как D-триггер.

При $V=0$ на входах S и R присутствует логический ноль независимо от того какой сигнал поступает на входы D и C.

Двухступенчатый DV-триггер

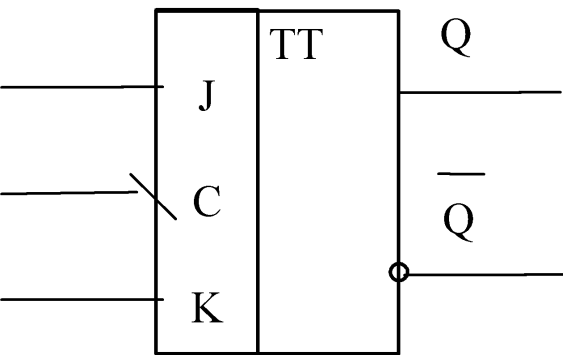


JK-триггеры

JK-триггер —это триггер с двумя сигнальными и одним синхронным входами.

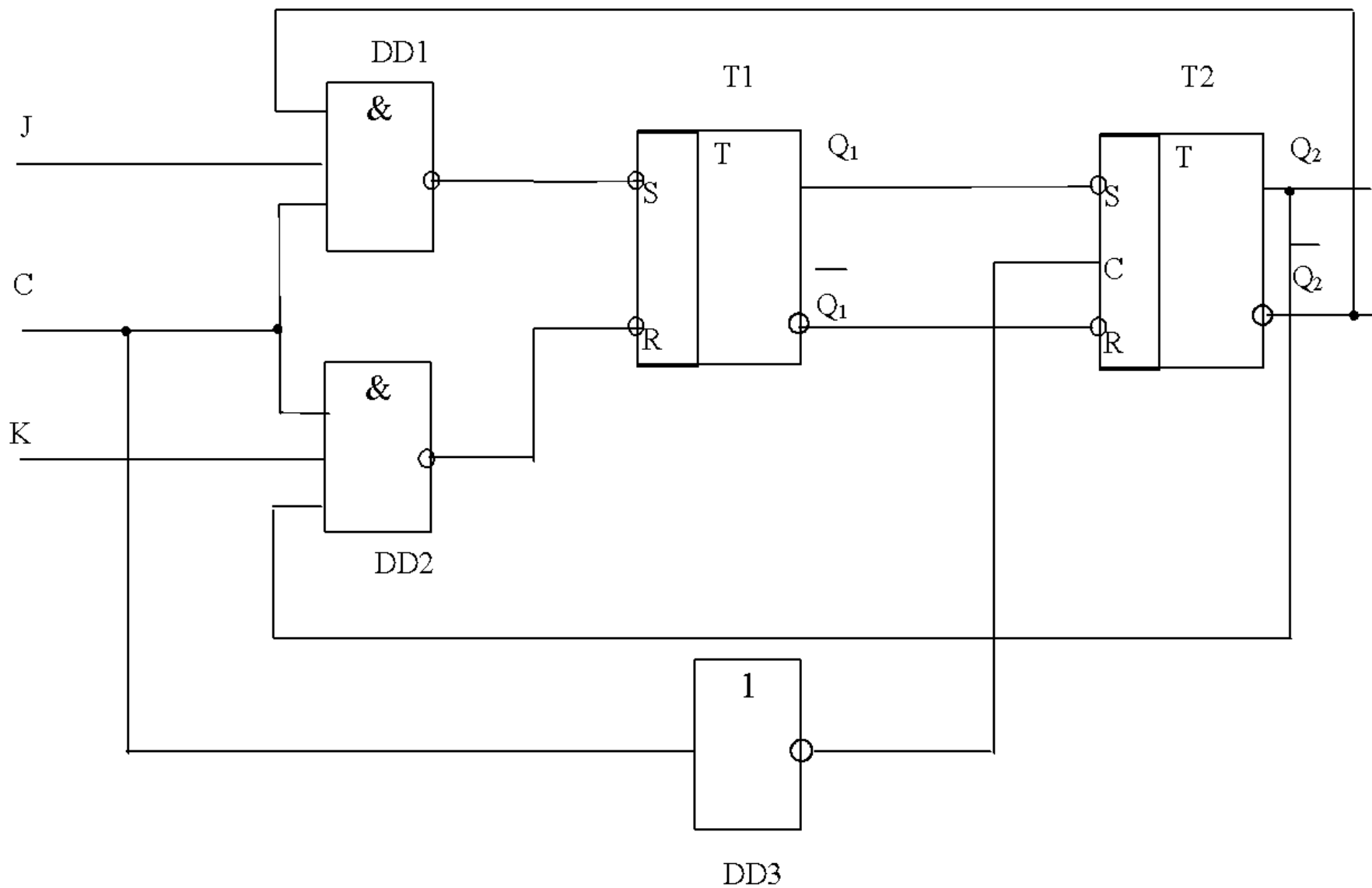
Такие триггеры часто называются универсальными, так как на их основе можно получить RS- и T-триггеры.

Название выводов у таких триггеров пошло от английских слов *jerh* -резкий толчок, *kill* - убить



Информационные входы J и K аналогичны входам S и R тактируемого RSC- триггера. Принцип действия JK-триггеров аналогичен RSC триггеру, но JK-триггеры не имеют запрещающей комбинации. Т.е. во время действия тактового импульса сигнал записывается в основной триггер, а в момент окончания сигнал считывается вспомогательным RS-триггером.

JK-триггеры



JK-триггеры

При $C=1$

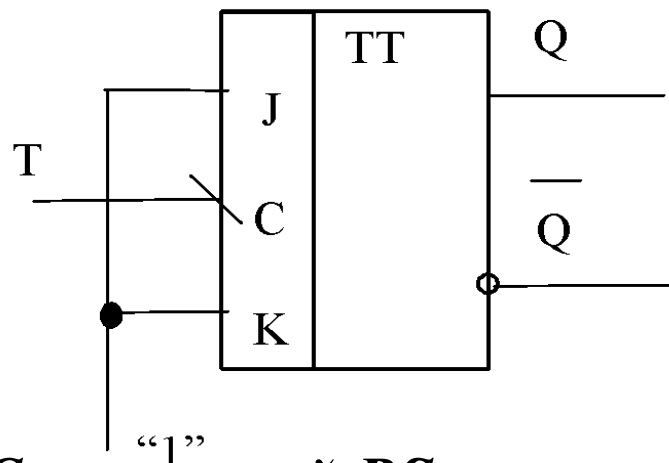
J^n	K^n	Q^{n+1}
0	0	Q^n
1	0	1
0	1	0
1	1	$\overline{Q^n}$

В отличие от RSC - триггеров $J=K=1$ не является запрещающей комбинацией. При этом JK - триггер работает в счетном режиме, т.е. переключается спадом каждого тактирующего импульса.

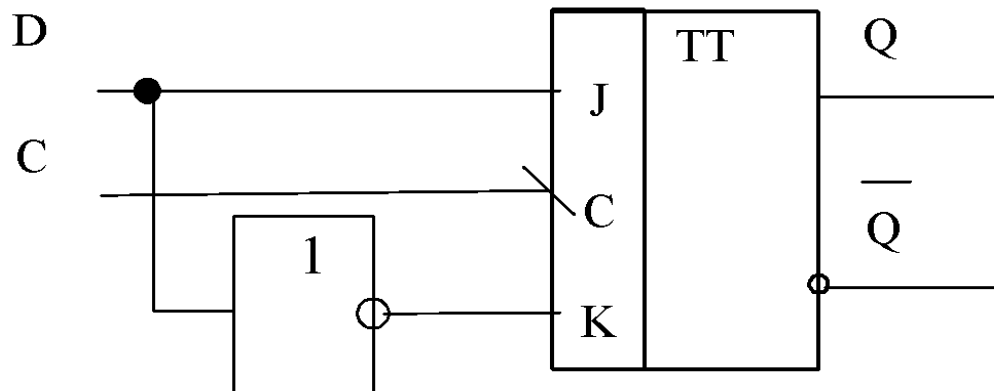
На базе JK - триггеров можно построить любой из ранее рассмотренных триггеров.

JK-триггеры

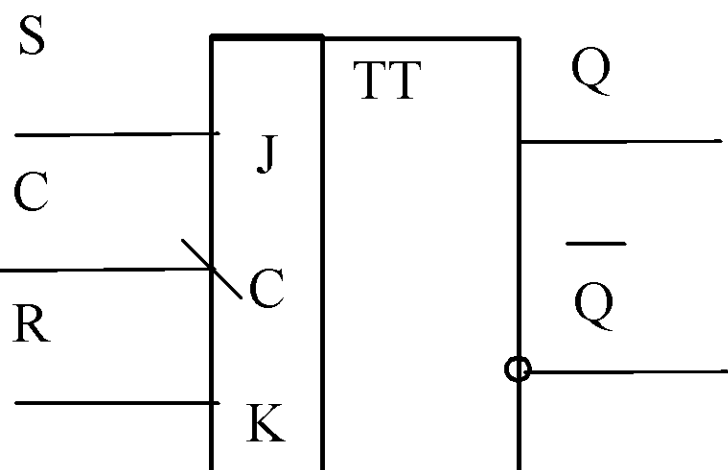
T-триггер.



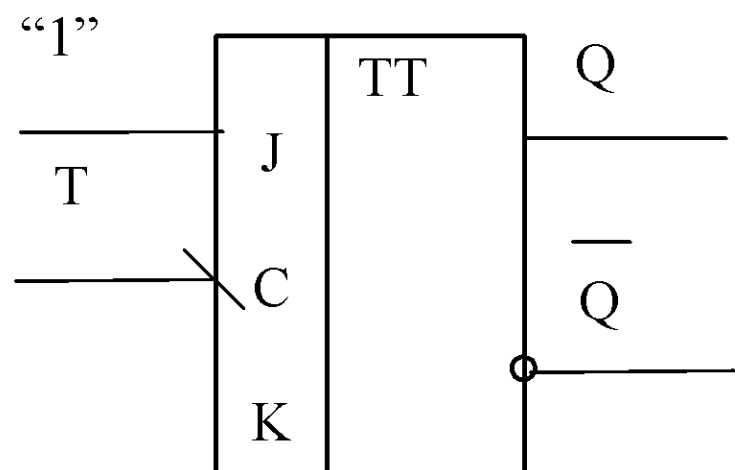
D-триггер.



Синхронный RS-триггер.



Асинхронный T-триггер.



Вывод по 2 вопросу

1. Наиболее удобным и универсальным в применении является ЖК-триггер

Заключение

1. Интегральные триггеры отличаются от триггеров на дискретных элементах компактностью и меньшим потреблением энергии. Параметры импульсов интегральных триггеров лучше (t_{ϕ} t_c).
2. Интегральные триггеры используются в цифровой технике как счетчики, делители частоты, ячейки памяти и т.д.
3. Основные типы цифровых устройств, как то счётчики, регистры, запоминающие устройства и т.д. в основе своей структуры имеют триггеры.
4. Наиболее удобным и универсальным в применении является JK-триггер