

ТСИС

(Технические средства информационных систем)

Программное обеспечение информационных систем (1-40 01 73)

Гр. 6 0 3 2 5, 6 0 3 2 6

Структура процессора. Архитектуры CISC и RISC. Архитектура процессора Intel .

Лекция 5

(По материалам Мухаметова В.Н.)

Ковалевский Вячеслав Викторович

Ковалевский Вячеслав Викторович

4096tb@gmail.com

Тема письма:
БГУИР.



Лекция 5. Структура процессора. Архитектуры CISC и RISC.

Архитектура процессора Intel .

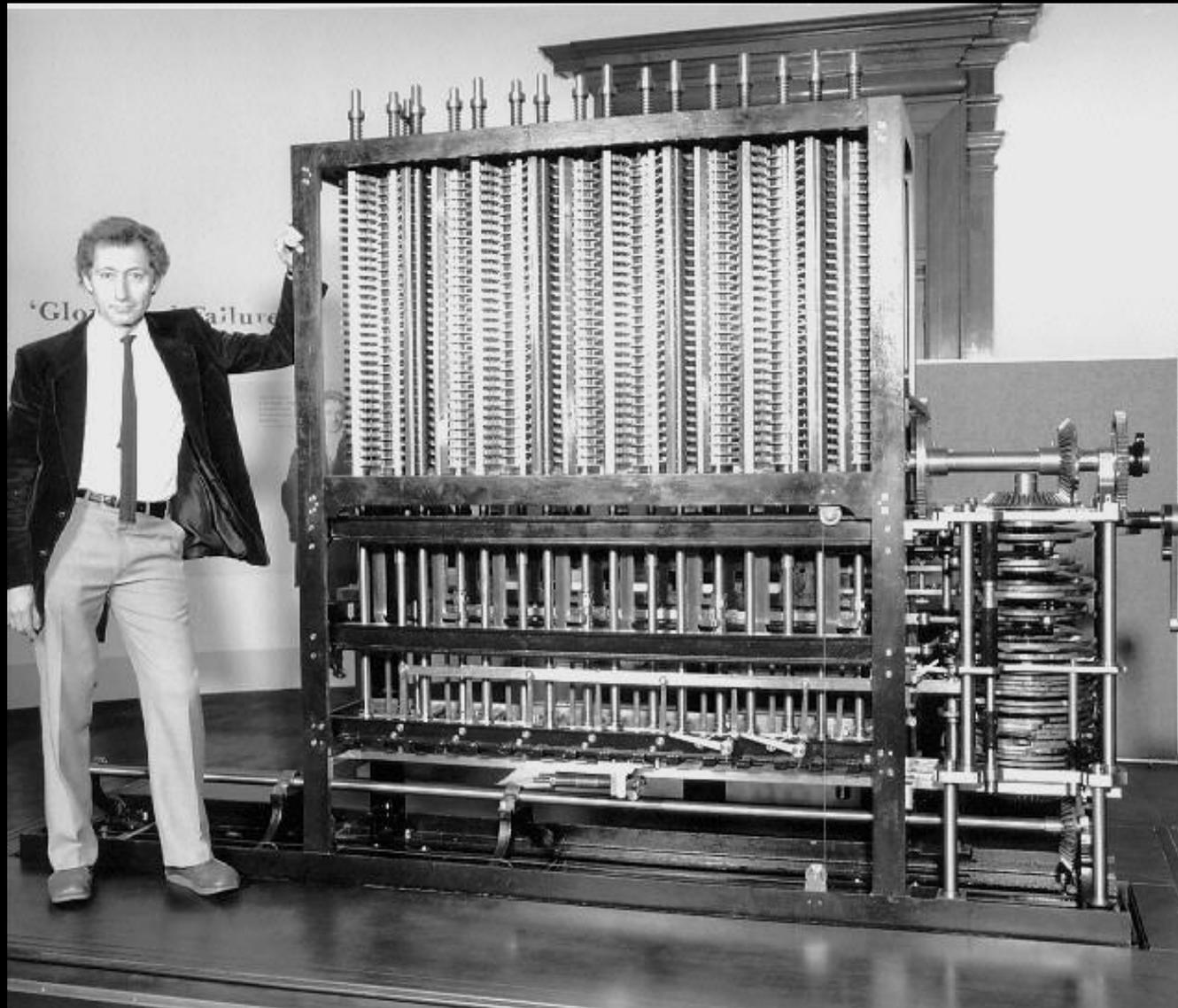
План лекции:

- Структура процессора. Шинная организация.
- Архитектуры CISC и RISC. Архитектура IA-32. Регистры процессора.
- Формат команды. Классификация команд. Особенности состава команд Intel.
- Взаимодействие с памятью и вводом-выводом. Цикл шины. Ввод-вывод: программный, по прерываниям и ПДП.

Экзаменационные вопросы:

- Буферные элементы. Шинная организация современного компьютера.
- Понятие архитектуры компьютера. Структура компьютера. Понятие о CISC и RISC.
- Регистры общего назначения и их особенности у Intel.
- Команда. Формат команды. Классификация команд. Особенности состава команд Intel.

Историческая справка.



Разностная машина

В 1822 году Чарльз Бэббидж создал разностную машину. Устройство предназначалось для повышения точности расчетов при производстве арифметических таблиц. Машина Бэббиджа обрабатывала расчеты по так, что ему оставалось вычитать числа, чтобы завершить это расчёты. Рабочая модель разностной машины Бэббиджа находится в британском музее.

Аналитическая машина Бэббиджа

К 1830 году Бэббидж придумал как разработать машину, которая могла использовать перфокарты для выполнения арифметических операций.

Предполагалось, что машина должна хранить числа в блоках памяти и содержать форму последовательного управления.

Это означает, что операции должны проводиться последовательно таким образом, чтобы машина возвращала ответ в виде удачи или неудачи.

Эта машина стала известной как «аналитическая машина», которая стала первым прототипом современного компьютера.

Частичное испытание «Аналитической машины Бэббиджа», прошло гораздо позже - 21 января 1888, ее построил его сын. На этом устройстве было успешно вычислено число π с точностью до 29 знаков.

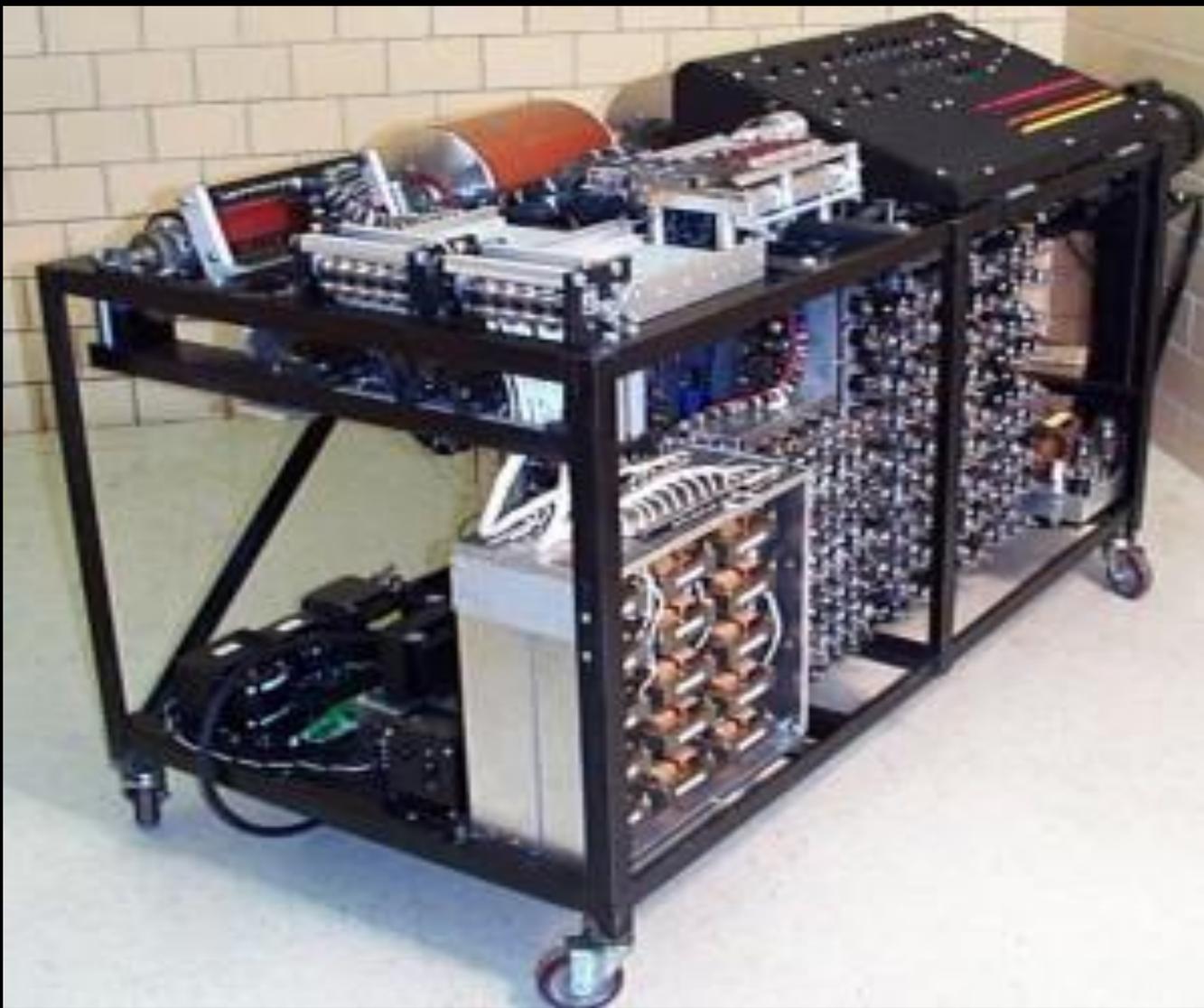
Ада Лавлейс

Ада Лавлейс (дочь Байрона) является пионером компьютерного программирования. Лавлейс начала работать у Чарльза Бэббиджа в качестве помощницы, в то время как Бэббидж работал над «Аналитической машиной». За время работы с Бэббиджем Ада Лавлейс стала разработчиком первого компьютерного алгоритма, который мог вычислить числа Бернулли.

$$\sum_{n=1}^{N-1} n^k = \frac{1}{k+1} \sum_{s=0}^k C_{k+1}^s B_s N^{k+1-s}$$

Кроме того, результатом её работы с Бэббиджем было предсказание того, что компьютеры будут не только выполнять математические расчеты, но и манипулировать различными символами, не только математическими.

Она не могла видеть результаты своей работы, так как «аналитическая машина» не была создана при её жизни, но начиная с 1940-х годов, её усилия не остались незамеченными



ABC (Atanasoff-Berry Computer)

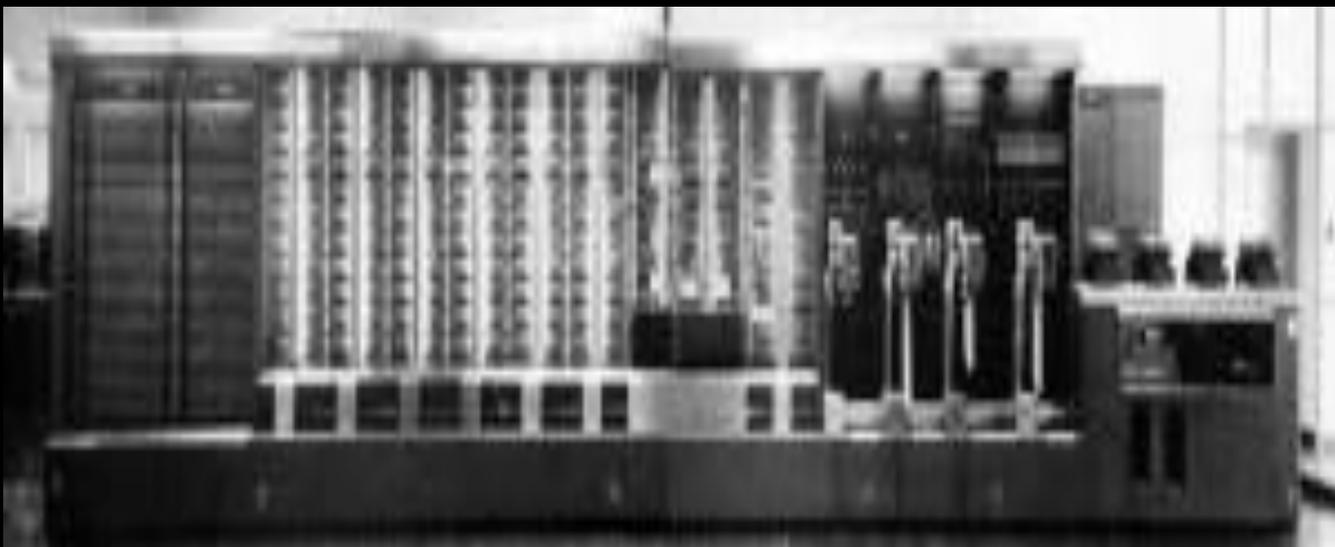
1939 год ознаменовал новую эру для вычислений, когда физик Джон Винсент Атанасов разработал первый электронный цифровой компьютер. Эта машина была результатом совместных усилий Атанасова и его помощника Клиффорд Берри, и они назвали свою машину ABC (Atanasoff-Berry Computer).

Компьютер Айкена

Реально идеи и концепции Ч. Бэббиджа смогли осуществиться только через 80 лет после разработки. И человека, который практически воплотил эти идеи, звали Говард Хетауэй Айкен. Правда, следует уточнить, что с проектом Бэббиджа Айкен познакомился только через три года после начала работ по созданию своего первого детища и был поражен настолько, что воскликнул:

“Живи Бэббидж на 75 лет позже, я остался бы безработным”.

В 1944 году Говард Айкен из США изобрёл первую полностью автоматическую машину для вычислений. Его устройство, известное как Марк-1, состояло из более чем 750 000 частей и издавало звук, как будто в комнате множество женщин занимаются вязанием.



Компьютер

Айкена

1944г «Марк- I»

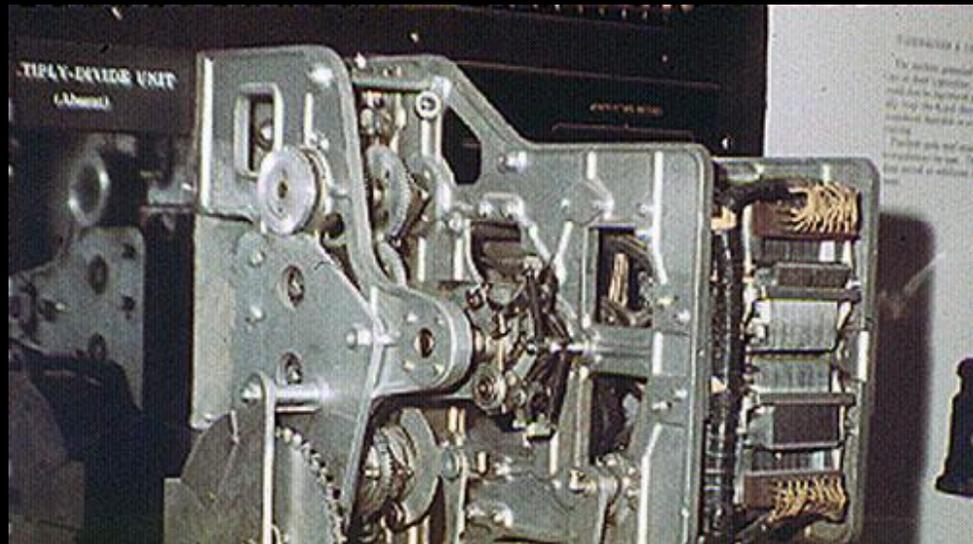
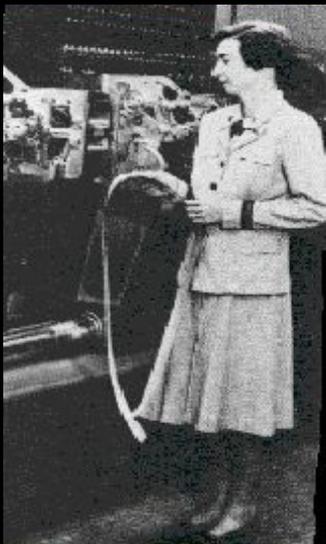
765 тысяч деталей

почти 17 м,

в высоту — более 2,5 м
весил 4,5 тонны.

Общая протяжённость
соединительных проводов
составляла почти 800 км.

Основные вычислительные
модули синхронизировались
механически при помощи 15-
метрового вала,
приводившегося в движение
электрическим двигателем
мощностью в 4 кВт.



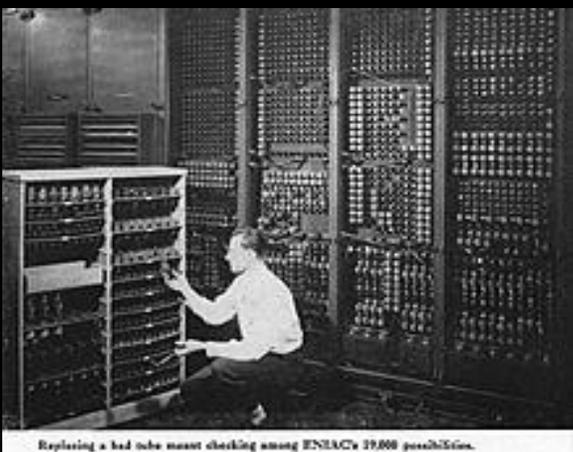
Bug



9 сентября 1945 года моль влетела в одно из реле и застопорила его. Согрешившая моль была засушена в журнале учета рядом с официальной записью, которая начиналась словами: «Первый действительный случай найденного насекомого (bug)».

Сейчас стало общепринятой широко распространенной версией, что обнаружила проштрафившееся насекомое легендарная Грейс Мюррей Хоппер, американский офицер ВМФ США и математик.

Грейс начинала как программист на электромеханическом Mark-1, была первопроходцем в области обработки данных и разработчиком первого компилятора, программы, что транслирует с языка высокого уровня (удобного для восприятия человеком) в машинный язык, понимаемый компьютером. В 1983 году Грейс стала первой женщиной, получившей звание контр-адмирала в Военно-Морском флоте США).

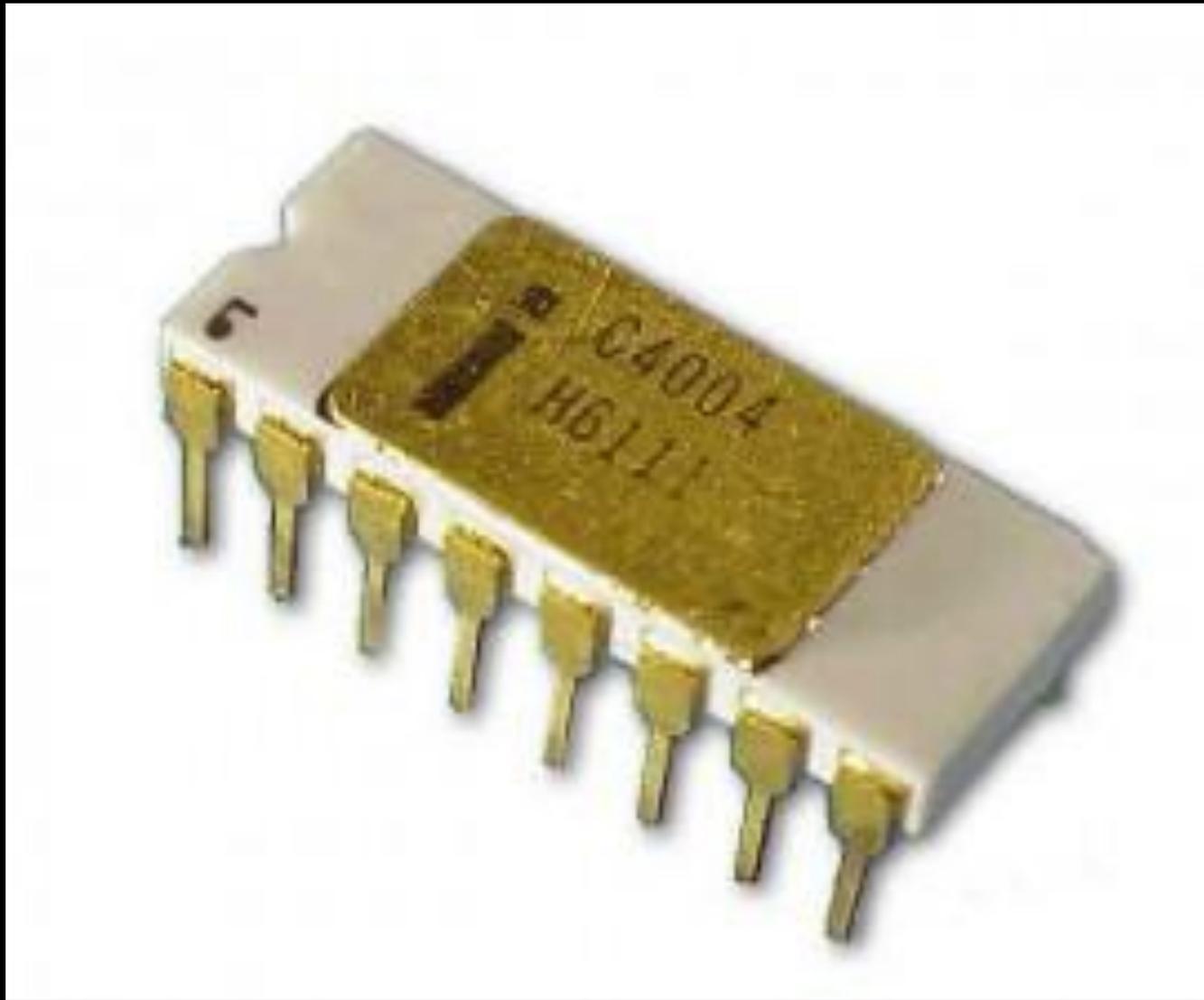


Replacing a bad tube meant checking among ENIAC's 31,000 possibilities.



ENIAC

В 1946 году ENIAC (Electronic Numerical Integrator and Calculator -электронный цифровой интегратор и калькулятор) был создан Джоном Преспером Эккертом и Джоном Мочли. Содержал 20 000 вакуумных ламп и использовал десятичную систему исчисления



Первый микропроцессор

Центральный процессор Intel
4004 в керамическом корпусе

Произв.: 15 ноября 1971

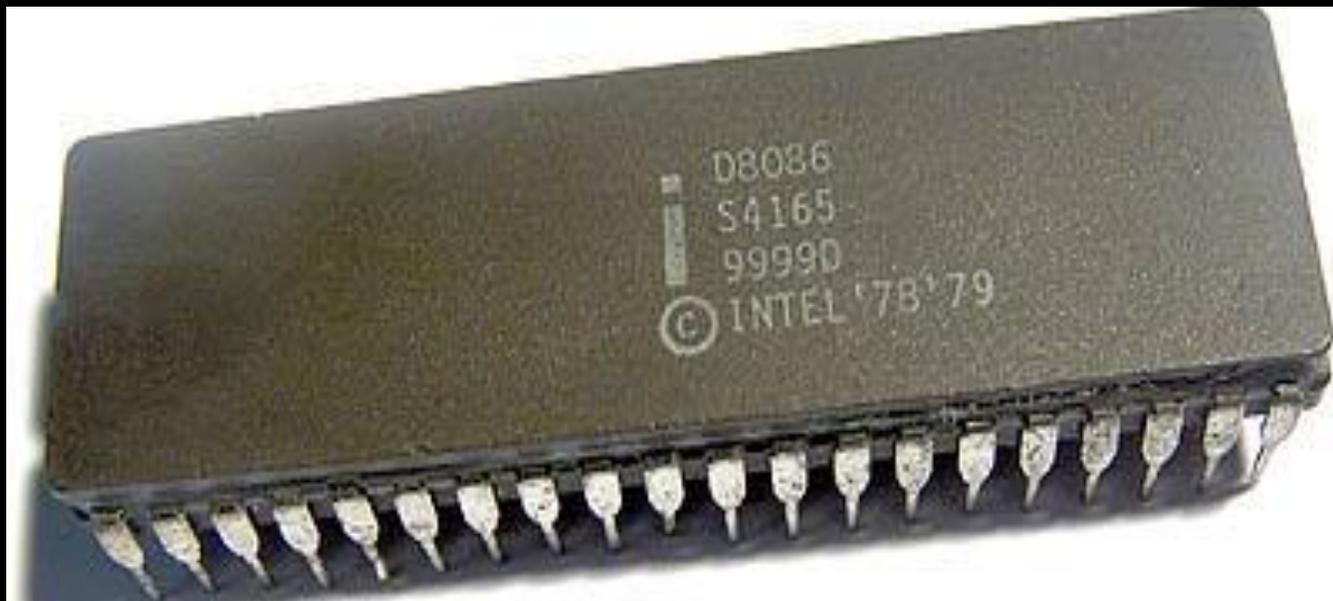
Частота ЦП: 92,6—200 кГц

Технология произв.: 10 мкм

Наборы инструкций: 46 инс.

Разъём: DIP16

2250 транзисторов



Микропроцессор Intel 8086 (8088)

Микропроцессор Intel 8086, вышедший за год до выхода Intel 8088, был полностью 16-разрядным и для его работы требовался новый набор 16-разрядных микросхем поддержки (например, микросхемы памяти), которые тогда ещё стоили слишком дорого.

Поэтому многие производители отказывались использовать Intel 8086 в новых системах и продолжали использовать 8-разрядные микропроцессоры Intel 8080/Intel 8085. Тогда Intel решает выпустить модифицированную версию процессора Intel 8086, обладающего 8-разрядной шиной данных, который мог работать со старыми (и дешевыми), 8-битными, микросхемами поддержки. Процессор был, своего рода, переходным звеном между 16- и 8-битными микропроцессорами, и предназначался для перевода аппаратных конфигураций на базе микропроцессоров Intel 8080/8085 на программную среду микропроцессора Intel 8086 с целью повышения производительности этих 8-битных систем.



Микропроцессор Intel 80386 (IA-32)

1985 год.

Уже 275.000 транзисторов.

Это 32-разрядный
"многозадачный" процессор с
возможностью
одновременного выполнения
нескольких программ.

Преодолено ограничение на длину непрерывного сегмента памяти – 64 Кбайт. В защищенном режиме 32-разрядных процессоров оно отодвинулось до 4 Гбайт – предела физически адресуемой памяти. Поддержка виртуальной памяти объемом до 64 Тбайт, встроенный блок управления памятью поддерживает механизмы сегментации и страничной трансляции адресов (Paging). Процессоры обеспечивают четырехуровневую систему защиты пространств памяти и ввода/вывода, а также переключение задач. Система команд расширена при сохранении всех команд 8086, 80286.



Микропроцессор Intel Pentium 4

Одноядерный x86 процессор представленный в 2000 г. Первый, в основе которого лежала принципиально новая по сравнению с предшественниками архитектура 7 поколения (по классификации Intel) — NetBurst(P68)

Помимо различных вариантов Pentium 4, к архитектуре NetBurst относятся двухъядерные Pentium D, а также некоторые процессоры Xeon. часть процессоров Celeron для систем нижнего ценового уровня представляет собой Pentium 4 с частично отключённым кэшем второго уровня.

Характерными особенностями архитектуры являются: гиперконвейеризация (20), применение кэша последовательностей микроопераций вместо традиционного кэша инструкций. АЛУ процессоров архитектуры NetBurst также имеет существенные отличия от АЛУ процессоров других архитектур.



Микропроцессор Intel Core i7

Архитектура X86-64. Это первое семейство, в котором появилась микроархитектура Intel Nehalem. Является преемником Intel Core 2.

Не используют внешнюю шину QPI (Северный мост в процессоре, связан с ядрами по внутренней шине QPI на скорости 2,5 гигабайт в секунду).

Контроллер памяти в Core i7 9xx поддерживает до 3 каналов памяти, (1 или 2 блока памяти на каждом) MB s1366 - до 6 планок памяти, а не 4, как Core 2 (Контроллер памяти на сокете 1156 по-прежнему двухканальный).

Однокристальное устройство: все ядра, контроллер памяти (а в Core i7 8xx и контроллер PCI-E) и кэш находятся на одном кристалле.

Поддержка Hyper-threading, до 12 виртуальных ядер. Эта возможность была и в архитектуре NetBurst, но от неё отказались в Core.

8 (Или 12 в шестиядерных моделях) мегабайт кэша L3.

Поддержка Turbo Boost, (автоматически увеличивает производительность когда это необходимо).

Начиная с Sandy Bridge — поддержка DRM технологии «Intel Insider» для стриминга видео высокой четкости.

Общие сведения о микропроцессорах

ОБЩИЕ СВЕДЕНИЯ О МИКРОПРОЦЕССОРАХ

Основной элементной базой появления и развития ЭВМ четвертого поколения являются большие интегральные схемы.

Большая интегральная микросхема (БИС) - это сверхминиатюрная электронная схема (микросхема), оформленная на полупроводниковой пластинке площадью менее 1 см², содержащая сотни и тысячи элементов (транзисторов, диодов, резисторов, конденсаторов) и выполняющая определенные функции.

Микропроцессор - это программно-управляемое электронное цифровое устройство, предназначенное для обработки информации, представленной в цифровом виде и построенное на одной или нескольких БИС.

Процессор осуществляет выполнение программ, работающих на компьютере, и управляет работой всех устройств компьютера.

Та часть процессора, которая выполняет команды, называется арифметико-логическим устройством (АЛУ), а другая его часть, выполняющая функции управления устройствами, называется устройством управления (УУ).

В составе процессора находится еще несколько устройств, называемых регистрами.

Микропроцессоры различаются рядом важных характеристик:

*тактовой частотой обработки информации;
разрядностью;
адресным пространством*

Тактовая частота обработки информации

Тактом называют время между началом подачи двух последовательных импульсов электрического тока, синхронизирующих работу различных устройств компьютера. Специальные импульсы для отсчета времени для всех устройств вырабатывает тактовый генератор частоты, расположенный на системной плате.

Разрядность процессора

Разрядность процессора - это число битов, обрабатываемых процессором одновременно. Процессор может быть 8-, 16-, 32- и 64-разрядным.

Адресное пространство (адресация памяти)

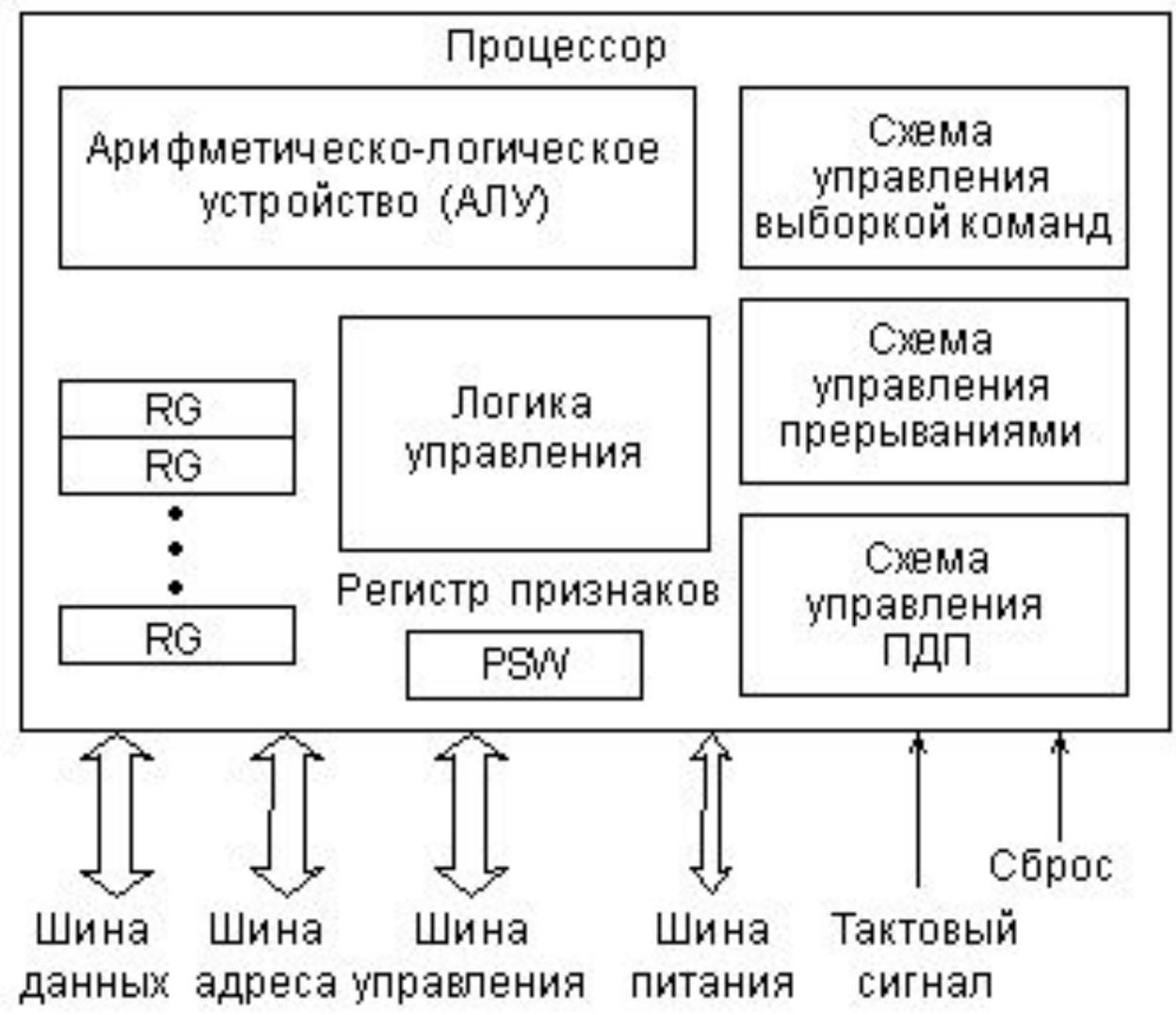
Объем физически адресуемой МП оперативной памяти называется его адресным пространством. Он определяется разрядностью внешней шины адреса. Поэтому разрядность процессора часто уточняют записывая, например, 32/32, это значит МП имеет 32х разрядную шину данных и 32х разрядную шину адреса, т.е. одновременно обрабатывается 32 бита информации, а объем адресного пространства МП составляет 4 Гбайта.

Типы процессоров

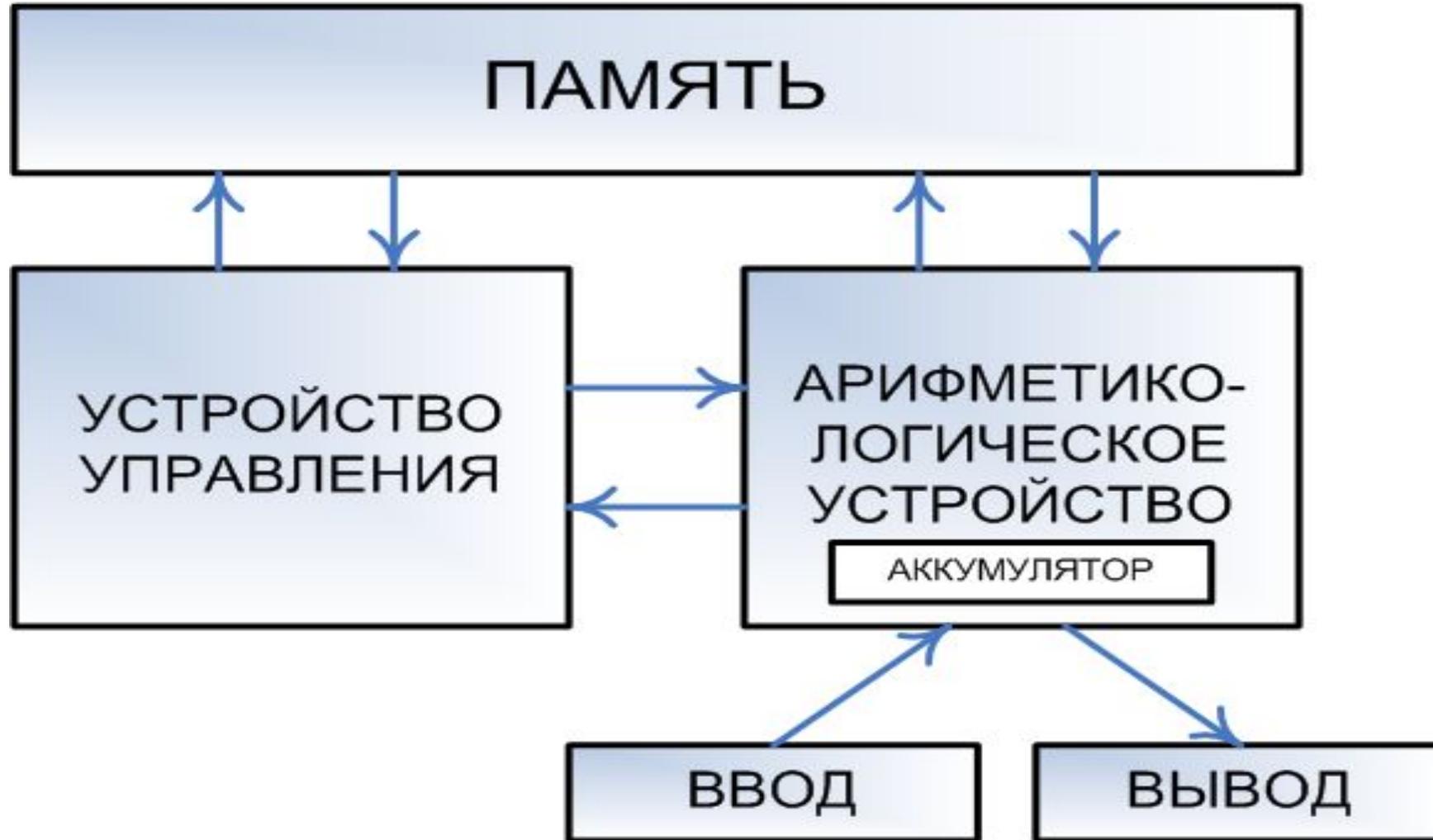
Модель	Тактовая частота, МГц	Внутренняя кэш-память, Кбайт	Разрядность	Год выпуска
8086	4-8	-	16	1978
80286	8-20	-	16	1982
80386	20-40	-	32	1985
80486	20-100	8-16	32	1989
Pentium	60-150	16	64	1993
Pentium Pro	100-200	16	64	1995
Pentium II	233-300	512	64	1997
Pentium III	450-500	512	64	1999

Структура процессора

Структура процессора



Архитектура фон Неймана.



Принципы архитектуры фон

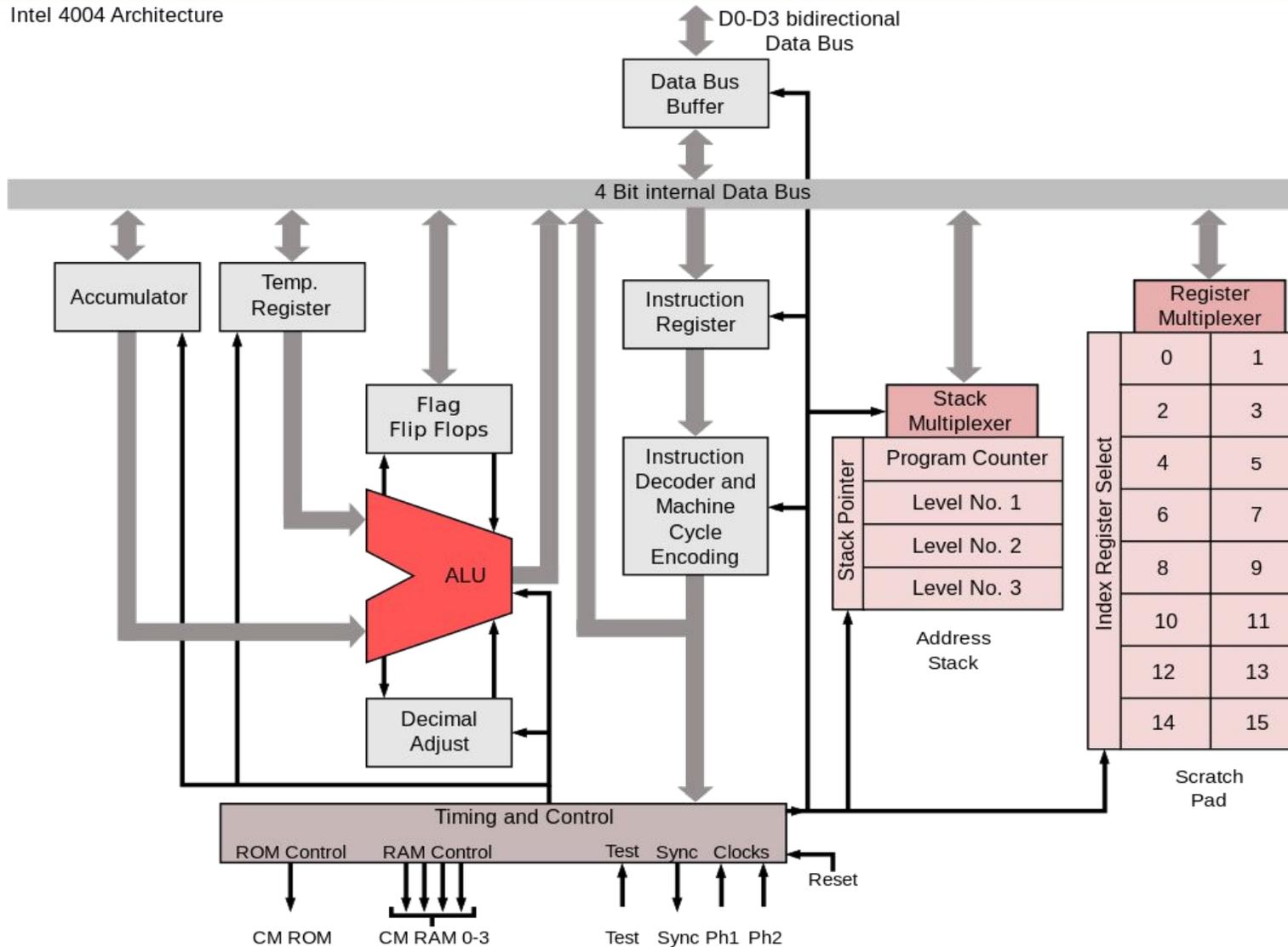
1. Принцип программного управления.

2. Принцип однородности памяти.

3. Принцип адресности.

4. Принцип двоичного кодирования.

Структура процессора Intel 4004



АРХИТЕКТУРА ПРОЦЕССОРА INTEL 8086

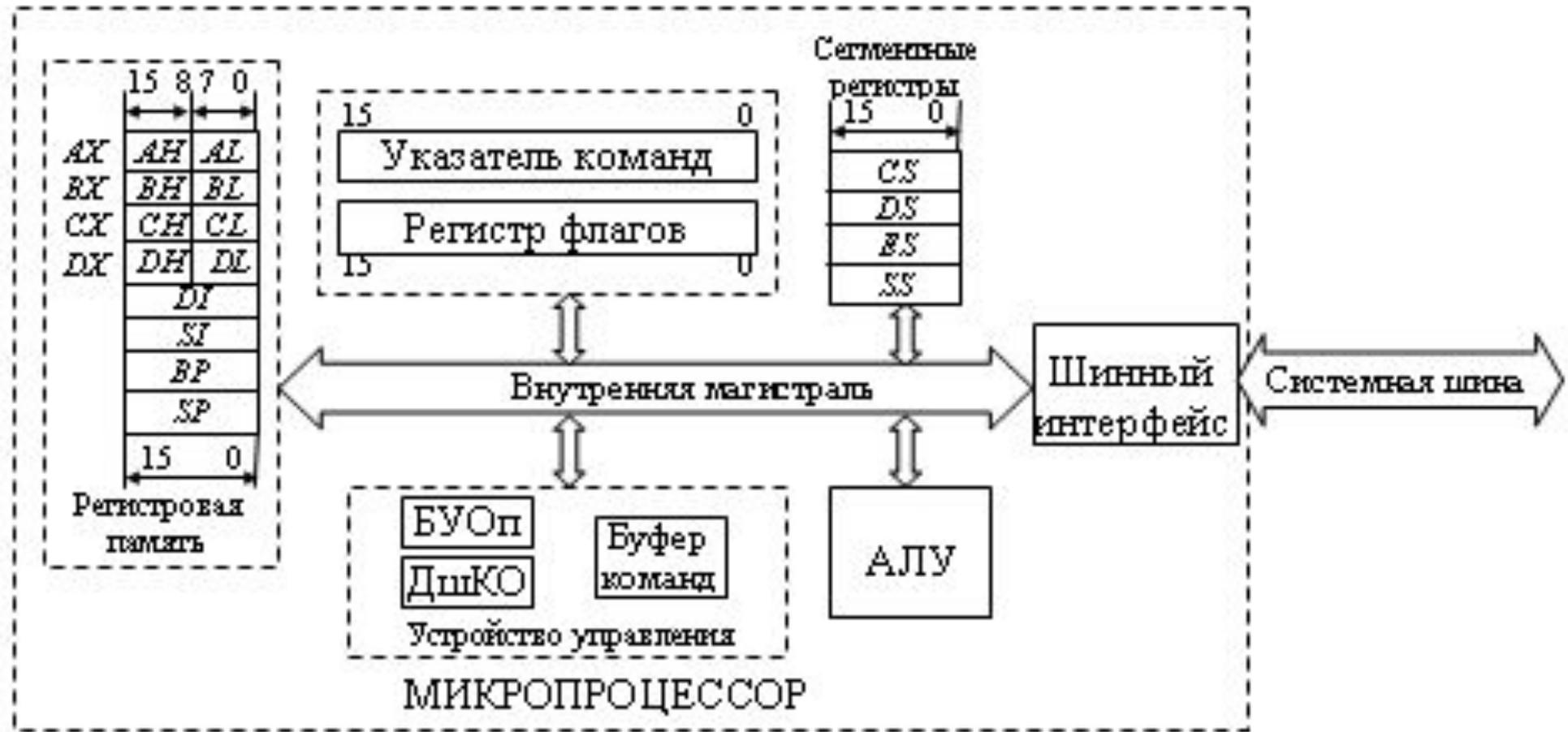
Микропроцессор Intel 8086 приспособлен для работы с несколькими процессорами в одной системе, причем возможно использование как независимых процессоров, так и сопроцессоров

Внешние шины адреса и данных в 8086 объединены, и поэтому наличие на шине в данный момент времени информации или адреса определяется порядковым номером такта внутри цикла. Процессор ориентирован на параллельное выполнение команды и выборки следующей команды

Микропроцессор i8086 состоит из трех основных частей: устройства сопряжения шины, устройства обработки и устройства управления и синхронизации

Устройство сопряжения шины состоит из шести 8-разрядных регистров очереди команд, четырех 16-разрядных регистров адреса команды, 16-разрядного регистра команды и 16-разрядного сумматора адреса.

Структура процессора Intel 8086



ПРОГРАММНАЯ МОДЕЛЬ ПРОЦЕССОРА

Программная модель процессора 8086 - это функциональная модель, используемая программистом при разработке программ в кодах ЭВМ или на языке ассемблера. В такой модели игнорируются многие аппаратные особенности в работе процессора. В процессоре 8086 имеется несколько быстрых элементов памяти, которые называются регистрами. Каждый из регистров имеет уникальную природу и предоставляет определенные возможности, которые другими регистрами или ячейками памяти не поддерживаются.

Регистры разбиваются на четыре категории: регистры общего назначения, регистр флагов, указатель команд и сегментные регистры. Все регистры 16-разрядные.

Регистры i8086 (все 16-ти разрядные)

Регистры общего назначения (AX, BX, CX, DX)

Сегментные регистры:

- CS – для кодового сегмента
- DS – регистр дополнительного сегмента
- SS – сегментный регистр сегмента стека
- IP – указатель на инструкцию

Регистры указатели и индексные регистры:

- SP – Stek pointer
- BP – Base pointer
- DI – destination index
- SI – source index

Флаговый регистр

Формат регистра флагов Intel 8086

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
flags	**	**	**	**	OF	DF	IF	TF	SF	ZF	**	ZF	**	PF	**	CF

OF - флаг переполнения;

DF - флаг направления;

IF - флаг прерывания;

TF - флаг трассировки;

SF - флаг знака;

ZF - флаг нуля;

AF - флаг дополнительного переноса;

PF - флаг четности;

CF - флаг переноса;

** - бит не используется, состояние не определено

ПРОГРАММНАЯ МОДЕЛЬ ПРОЦЕССОРА

Регистры общего назначения 8086

Восемь регистров общего назначения процессора 8086 (каждый разрядностью 16 бит) используются в операциях большинства инструкций в качестве источника или приемника при перемещении данных и вычислениях, указателей на ячейки памяти и счетчиков. Каждый регистр общего назначения может использоваться для хранения 16-битового значения, в арифметических и логических операциях, может выполняться обмен между регистром и памятью (запись из регистра в память и наоборот).

Регистр AX всегда используется в операциях умножения или деления и является также одним из тех регистров, который можно использовать для наиболее эффективных операций (арифметических, логических или операций перемещения данных).

Регистр BX может использоваться для ссылки на ячейку памяти (указатель), т.е. 16-битовое значение, записанное в BX, может использоваться в качестве части адреса ячейки памяти, к которой производится обращение.

Регистр CX - используется в качестве счетчика при выполнении циклов.

Регистр DX - это единственный регистр, которые может использоваться в качестве указателя адреса ввода-вывода в командах IN и OUT.

Регистр SI может использоваться, как указатель на ячейку памяти. Регистр DI его можно использовать в качестве указателя ячейки памяти. При использовании его в строковых командах регистр DI несколько отличается от регистра SI. В то время как SI всегда используется в строковых командах, как указатель на исходную ячейку памяти (источник), DI всегда служит указателем на целевую ячейку памяти (приемник).

Регистр SP называется также указателем стека. Стек - это область памяти, в которой можно

Сегментные регистры. Основной предпосылкой сегментации является следующее: процессор 8086 может адресоваться к 1 мегабайту памяти. Для адресации ко всем ячейкам адресного пространства в 1 мегабайт необходимы 20-разрядные сегментные регистры. Однако процессор 8086 использует только 16-разрядные указатели на ячейки памяти. Процессор 8086 использует двухступенчатую схему адресации. Каждый 16-разрядный указатель памяти или смещение комбинируется с содержимым 16-разрядного сегментного регистра для формирования 20-разрядного адреса памяти.

Аналогично регистрам общего назначения каждый сегментный регистр играет свою, конкретную роль. Регистр CS указывает на код программы, DS указывает на данные, SS - на стек. Сегментный регистр ES - это дополнительный сегмент, который может использоваться так, как это необходимо.

ПРОГРАММНАЯ МОДЕЛЬ ПРОЦЕССОРА 8086

	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
cs																
ds																
es																
ss																

ПРОГРАММНАЯ МОДЕЛЬ ПРОЦЕССОРА 8086

Указатель команд (регистр IP) всегда содержит смещение в памяти, по которому хранится следующая выполняемая команда. Когда выполняется одна команда, указатель команд перемещается таким образом, чтобы указывать на адрес памяти, по которому хранится следующая команда. Обычно следующей выполняемой командой является команда, хранимая по следующему адресу памяти, но некоторые команды, такие, как вызовы или переходы, могут привести к тому, что в указатель команд будет загружено новое значение.



ФОРМАТ КОМАНД МП 8086

Форматом команды называется распределение разрядов кода команды на группы. Число таких групп и их назначение зависит от типа микропроцессора. При любом формате команды обязательно наличие группы разрядов, называемой операционной частью команды или кодом операции (КОП).

Язык программирования наиболее полно учитывающий особенности "родного" микропроцессора и содержащий мнемонические обозначения машинных команд называется Ассемблером.

Текст программы на Ассемблере содержит:

- а) команды или инструкции,
- б) директивы или псевдооператоры,
- в) операторы,
- г) predetermined имена

ФОРМАТ КОМАНД МП 8086

Действия обусловленные операциями перечисленными в пп. **б,в,г** выполняются на этапе трансляции, т.е. являются командами Ассемблера. Операции, называемые командами или инструкциями выполняются во время выполнения программы, т.е. являются командами микропроцессору.

Инструкция записывается на отдельной строке и включает до четырех полей, необязательные из которых выделены []:

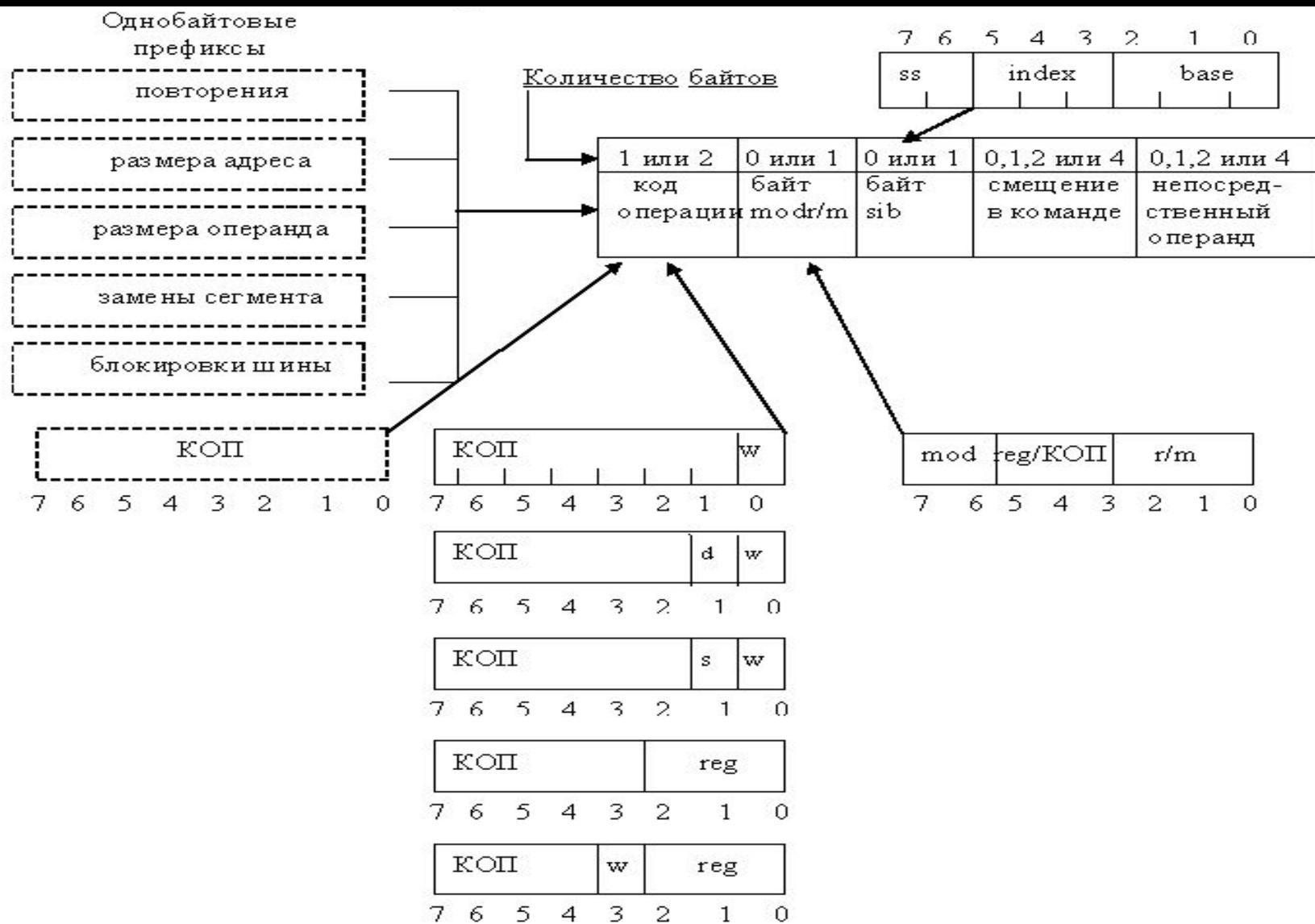
[метка:]	мнемоника_команды	[операнд(ы)]	[;комментарий]
----------	--------------------------	--------------	----------------

Метка или символический адрес содержит до 31 символа из букв цифр и знаков ? @ . _ \$. Причем цифра не должна стоять первой, а точка, если есть должна быть первой.

Мнемоника – сокращенное обозначение кода операции (КОП) команды, например мнемоника ADD обозначает сложение (addition).

Операндами могут быть явно или неявно задаваемые двоичные наборы, над которыми производятся операции

ФОРМАТ КОМАНД МП 8086



ФОРМАТ КОМАНД МП 8086

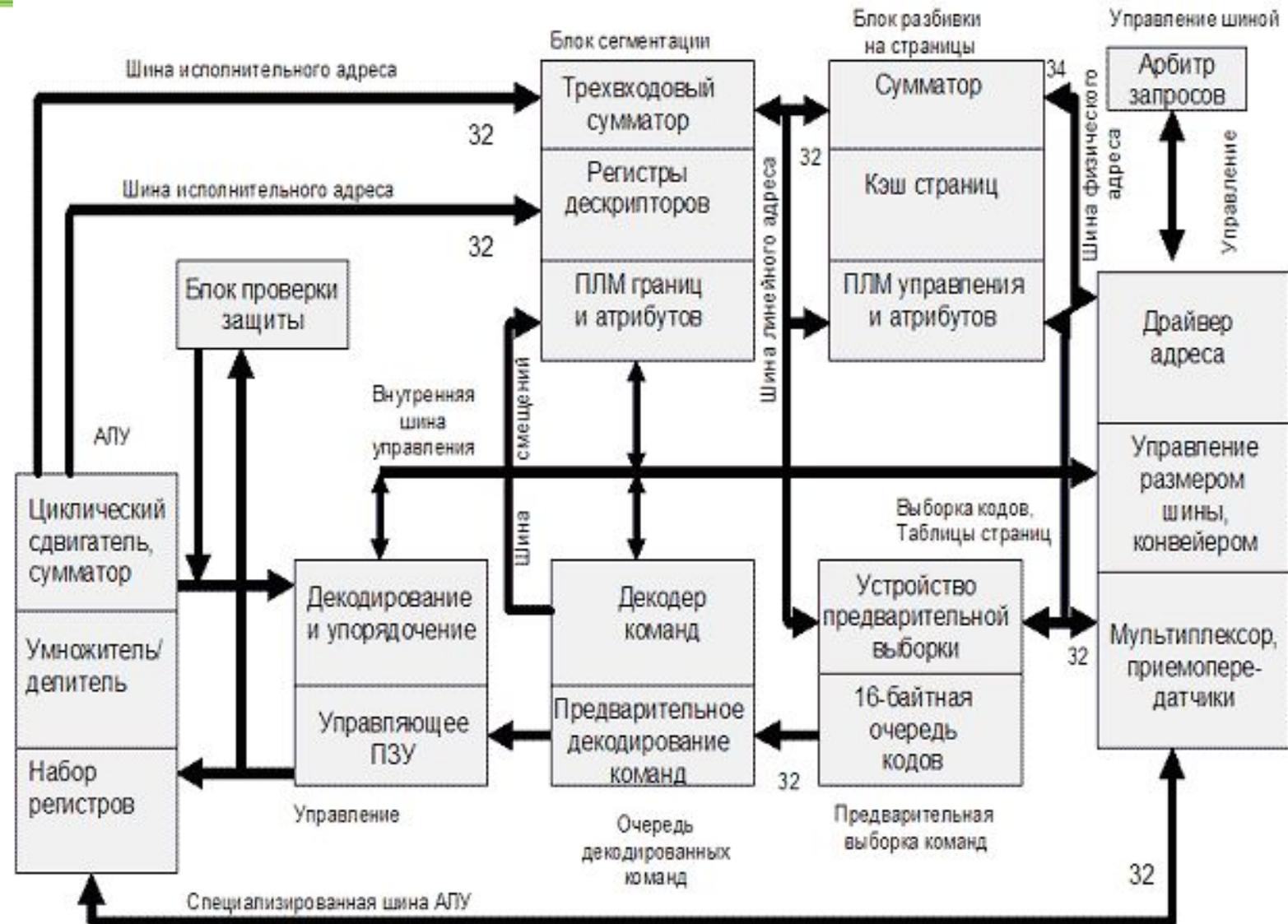
Форматом команды называется распределение разрядов кода команды на группы. Число таких групп и их назначение зависит от типа микропроцессора. При любом формате команды обязательно наличие группы разрядов, называемой операционной частью команды или кодом операции (КОП).

Язык программирования наиболее полно учитывающий особенности "родного" микропроцессора и содержащий мнемонические обозначения машинных команд называется Ассемблером.

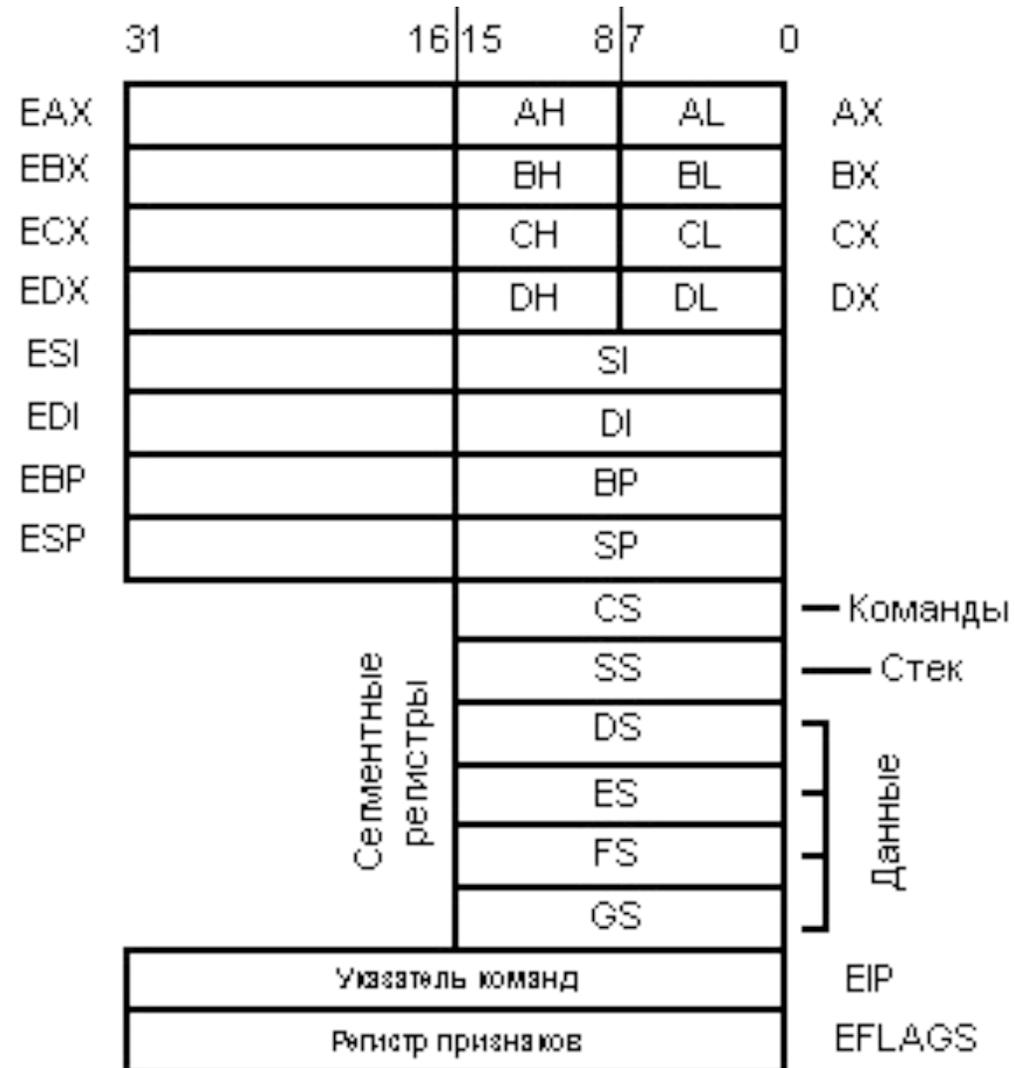
Текст программы на Ассемблере содержит:

- а) команды или инструкции,
- б) директивы или псевдооператоры,
- в) операторы,
- г) предопределенные имена

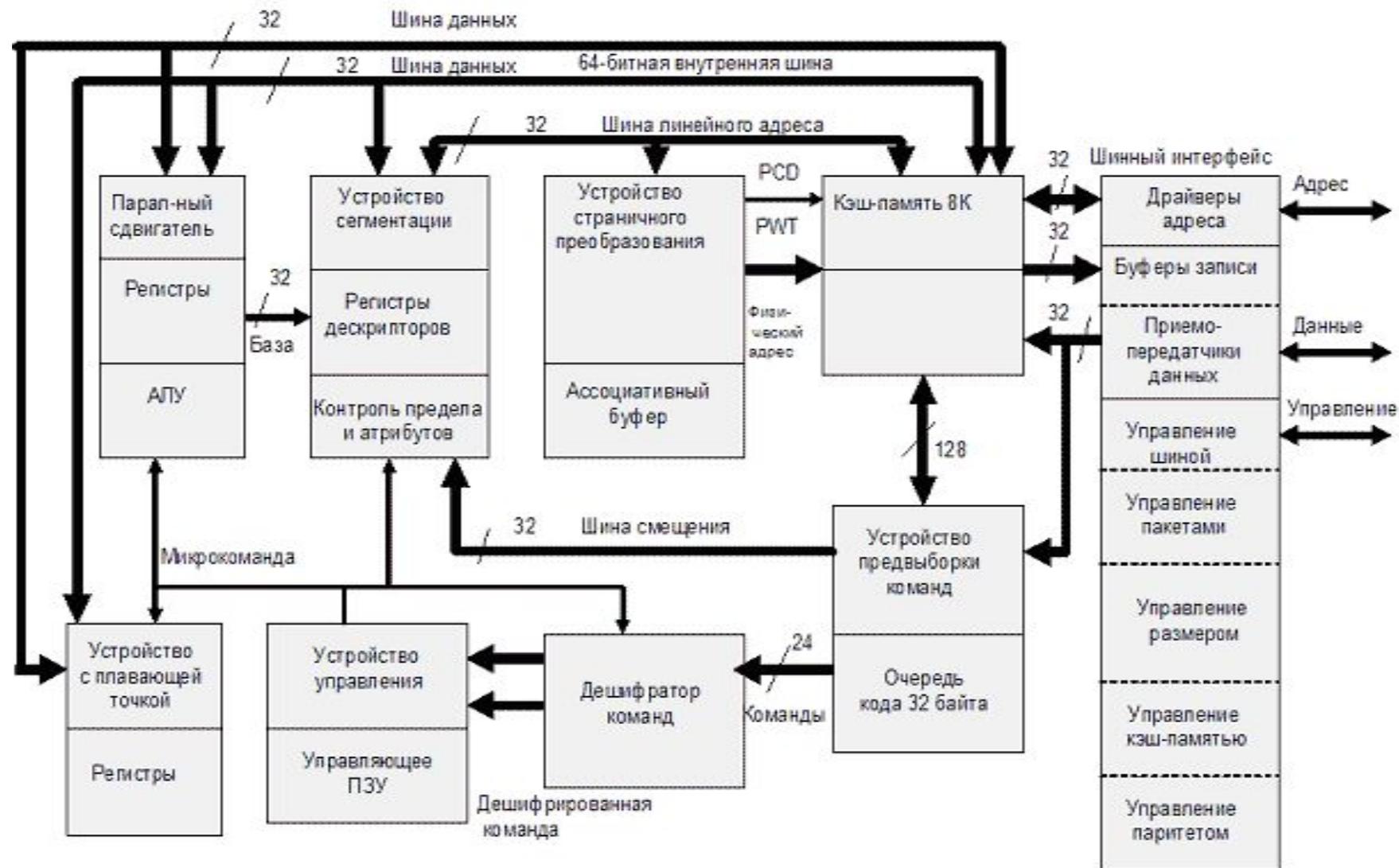
Структура процессора i386



Регистры процессора i386



Структура процессора Intel 80486

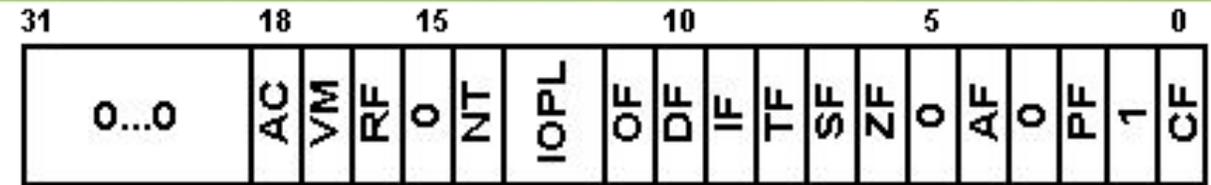


Структура процессора Intel 80486



Регистр признаков (PSW)

Слово состояния процессора (CCП)
англ. **PSW** — Processor Status Word

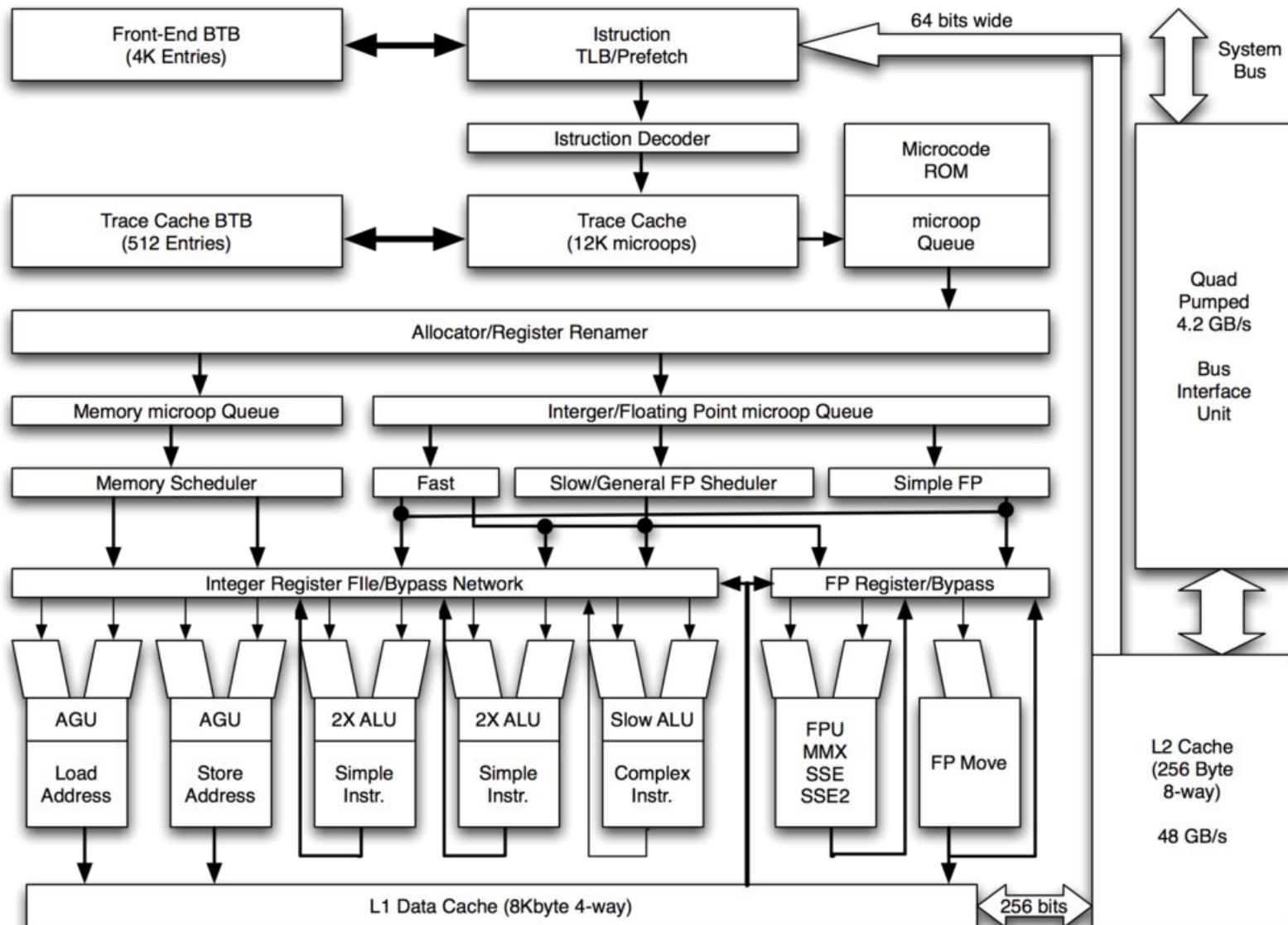


- X Проверка выравнивания
- X Режим виртуального МП 8086
- X Флаг возобновления
- X Флаг вложенной задачи
- X Уровень привилегий ввода-вывода
- C Флаг переполнения
- У Флаг направления
- X Разрешение прерываний
- X Флаг ловушки
- C Флаг знака
- C Флаг нуля
- C Флаг вспомогательного переноса
- C Флаг четности
- C Флаг переноса

X - Системный флаг
 C - Флаг состояния
 У - Управляющий флаг

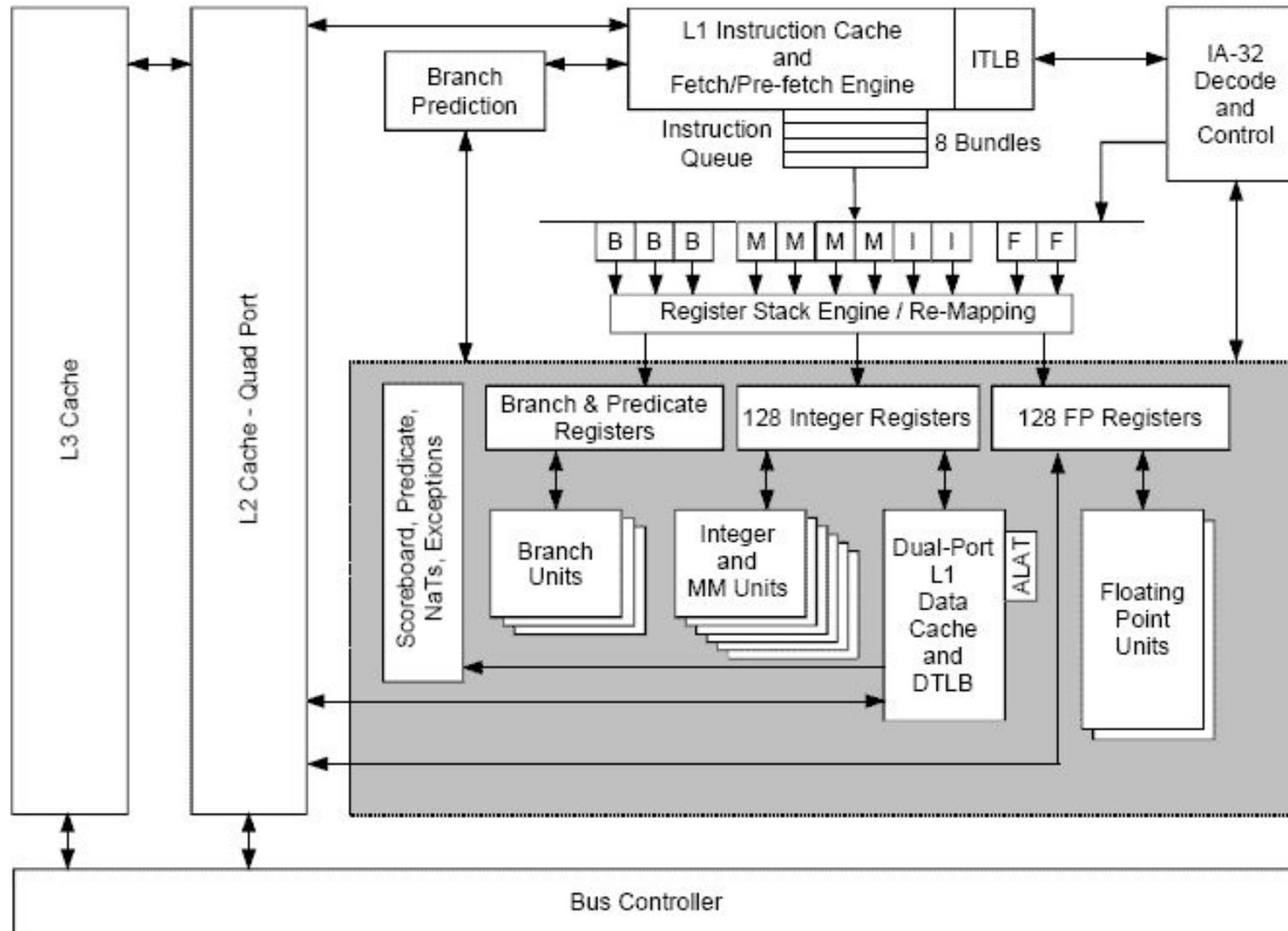
0 и 1 - постоянные значения битов регистра. Они зарезервированы фирмой Intel и не используются.

Структура процессора Intel Pentium 4



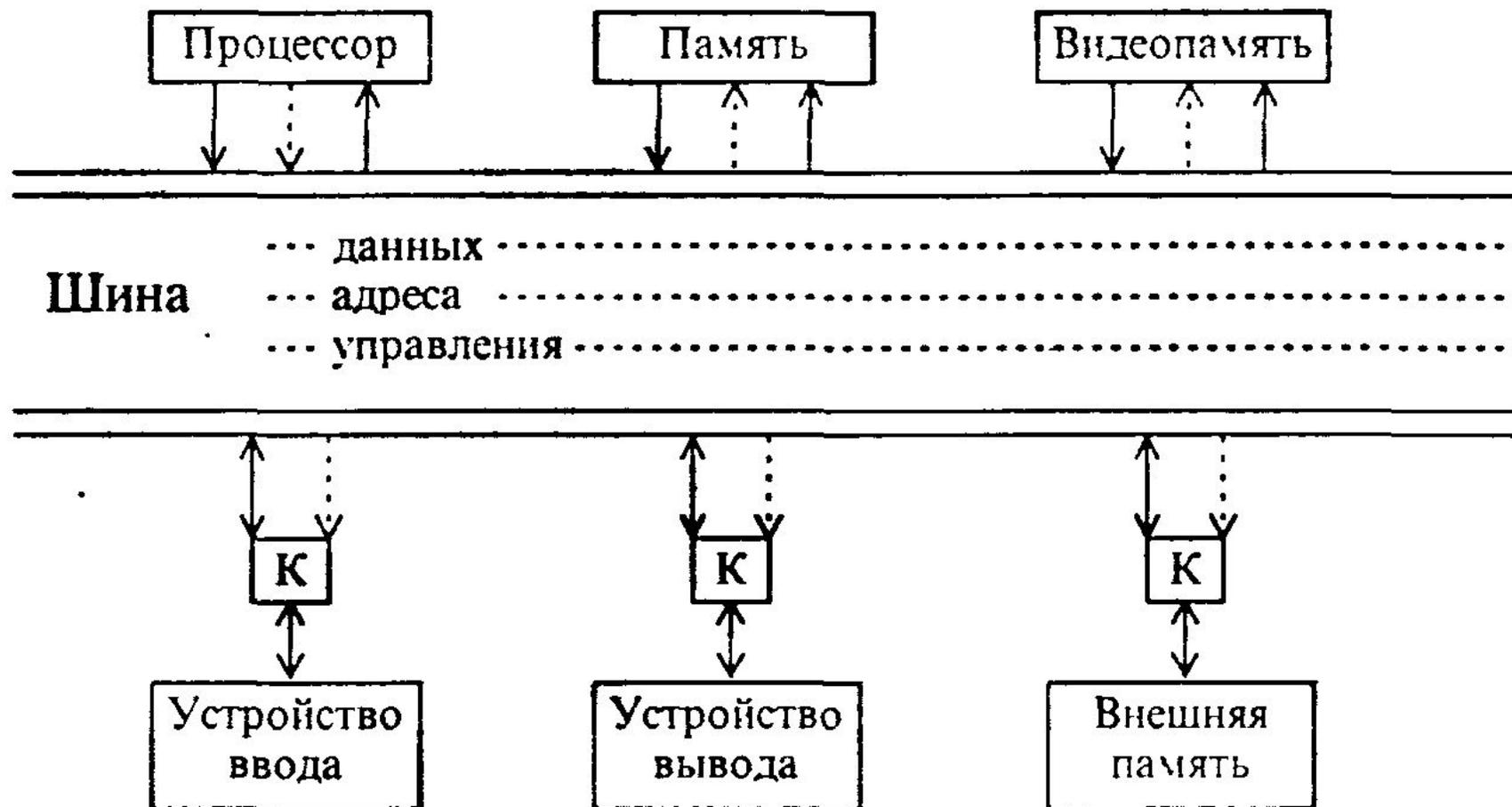
Структура процессора Intel Itanium

2



Шинная организация

Структура компьютера



Типы шины адреса и данных

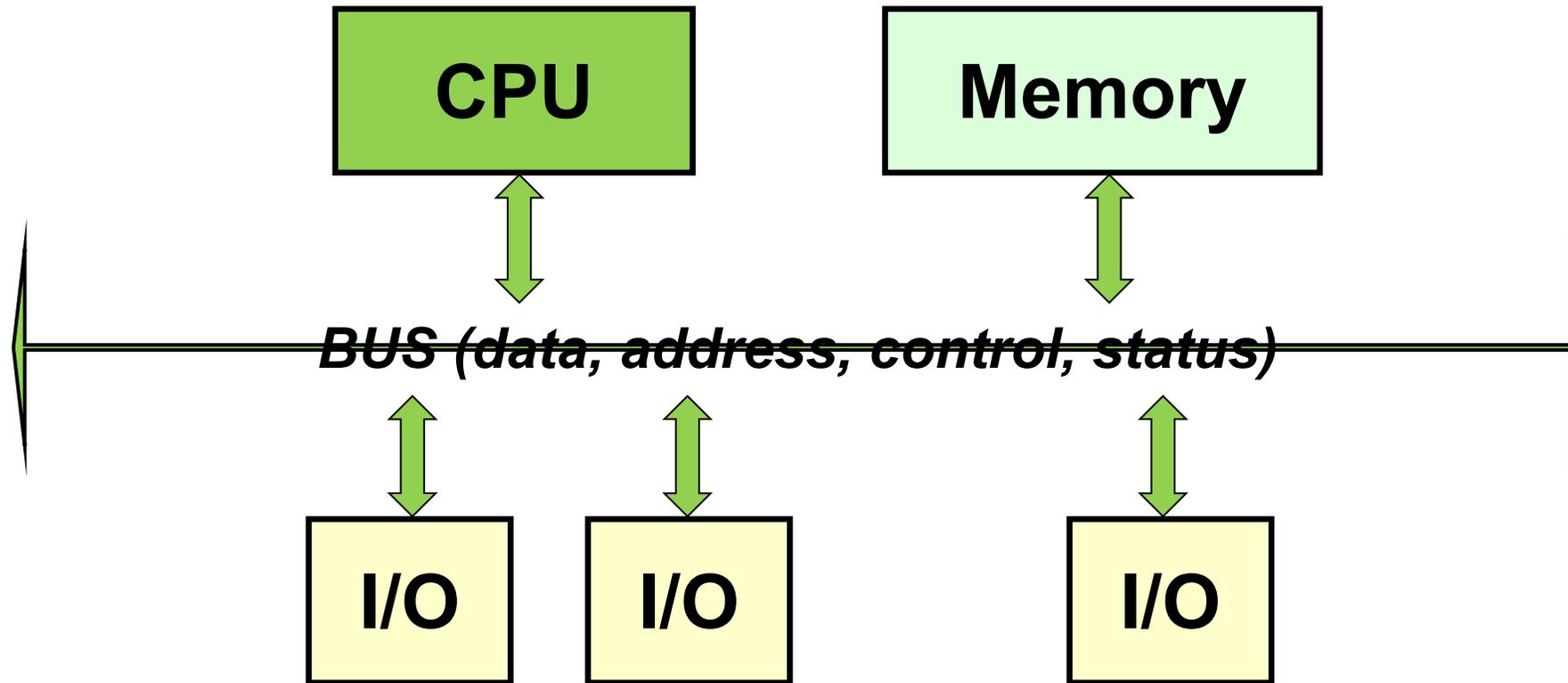


Немультиплексированные шины



Мультиплексированная шина

Структура компьютера



Цикл шины

Интервал времени, во время которого выполняется передача данных по интерфейсу посредством последовательности управляющих сигналов и определенного числа полных периодов синхронизирующих импульсов.

Архитектура CISC и RISC

CISC

CISC – Complex Instruction Set Computers

- Расширенный набор команд
- Время исполнения команд различное
- Программный код короче
- Команды плохо «конвейеризируются»
- Процессор сложнее
- DEC VAX, Intel, AMD, Motorola

RISC

RISC – Reduced Instruction Set Computers

- Сокращенный набор команд
- «Одна команда за такт!»
- Программный код длиннее
- Ориентирована на конвейеризацию
- Процессор проще
- SPARC, PowerPC, ARM, MIPS

RISC

Принцип «80/20» работает и здесь.

Исследования показали: 80-90% времени выполнения типовых программ приходится на относительно малую часть команд (10-20%).

К наиболее часто востребуемым действиям относятся пересылка данных, арифметические и логические операции

Программная модель микропроцессоров архитектуры IA-32

IA-32

Read Address Mode – режим реальной адресации, полностью совместимый с 8086, позволяющий адресовать до 1Мб физической памяти.

Protected Virtual Address Mode – защищенный режим виртуальной адресации, позволяет адресовать до 4 Гбайт физической памяти, через которые при использовании механизма страничной адресации могут отображаться до 64 Тбайт виртуальной памяти для каждой задачи.

Процессоры, начиная с Pentium и некоторых моделей 486, имеют особый режим системного управления System Management Mode (SMM), в котором процессор выходит в иное, изолированное от остальных режимов пространство памяти.

Этот режим используется в служебных и отладочных целях.

Формат команды микропроцессора IA-32

Инструкция микропроцессора может содержать следующие поля:

префикс	КОП	Mod R/M	SIB	смещение	Непосредств.
Операнд					
0/1 байт	1/2 байта	0/1 байт	0/1 байт	0/1/2/4 байта	0/1/2/4 байта

Эффективный адрес - EA

Смещение в сегменте (эффективный или исполнительный адрес - EA) может быть вычислено на основе значений регистров общего назначения и/или указанного в коде инструкции относительного смещения, при этом любой или даже несколько из указанных компонентов могут отсутствовать:

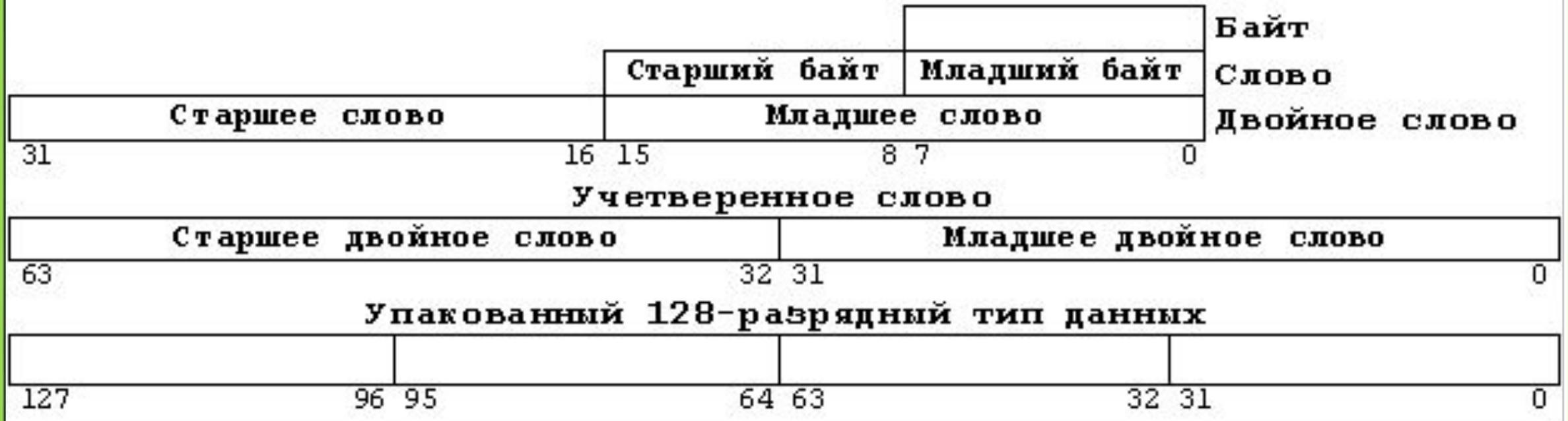
$$EA = BASE + (INDEX * SCALE) + DISPLACEMENT$$

Такая схема позволяет в языках высокого уровня и на языке Ассемблера легко реализовать работу с массивами.

Режимы адресации

Режим	Адрес
Прямая адресация (Direct mode)	$EA = \text{Displacement}$
Косвенная регистровая адресация (Register Indirect Mode)	$EA = \text{Base}$
Базовая адресация (Based Mode)	$EA = \text{Base} + \text{Displacement}$
Индексная адресация (Index Mode)	$EA = \text{Index} + \text{Displacement}$
Масштабированная индексная адресация (Scaled Index Mode)	$EA = \text{Scale} * \text{Index} + \text{Displacement}$
Базово-индексная адресация (Based Index Mode)	$EA = \text{Base} + \text{Index}$
Масштабированная базово-индексная адресация (Based Scaled Index Mode)	$EA = \text{Base} + \text{Scale} * \text{Index}$
Базово-индексная адресация со смещением (Based Index Mode with Displacement)	$EA = \text{Base} + \text{Index}$
Масштабированная базово-индексная адресация со смещением (Based Scaled Index Mode with Displacement)	$EA = \text{Base} + \text{Scale} * \text{Index} + \text{Displacement}$

Основные типы данных микропроцессора



Виды обмена данными

Виды обмена данными

- Программный обмен
- Прерывания
- Прямой доступ к памяти (ПДП)

- Poling (program)
- Interrupts
- Direct Memory Access (DMA)

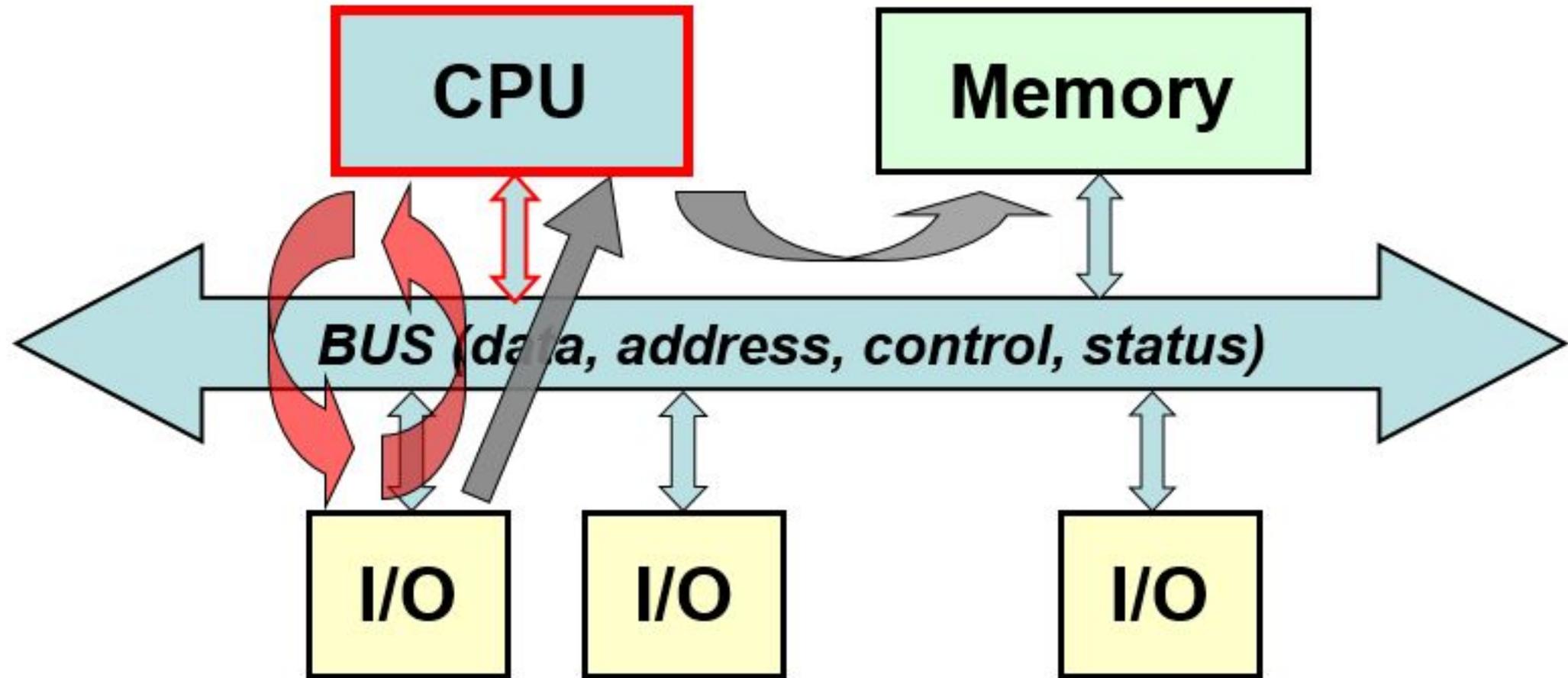
Программный обмен

Процессор выполняет все стадии обмена:

- опрос готовности устройства,
- собственно, передачу данных.

Производительность системы в целом падает из-за простоев (ожиданий) процессора.

Программный обмен



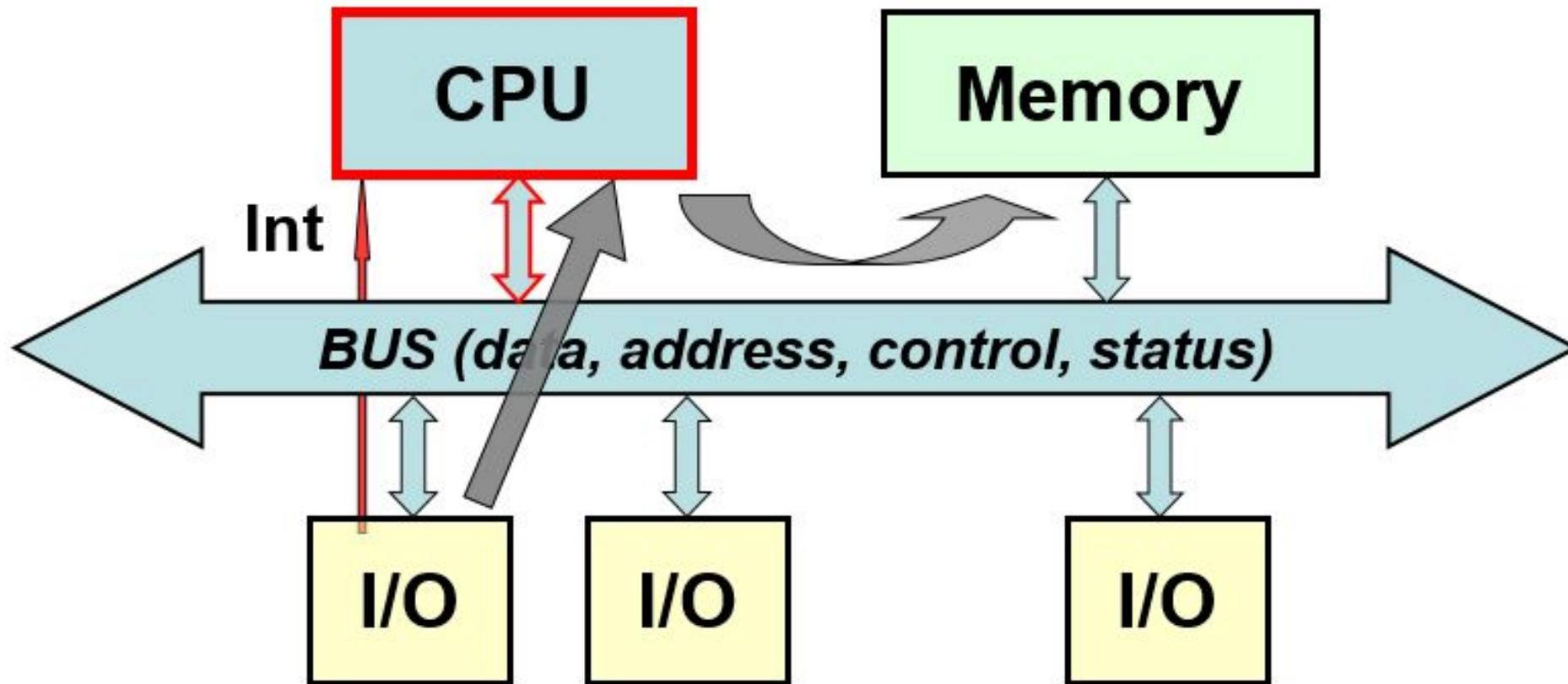
Прерывания

Процессор выполняет только передачу данных.

Опрос готовности устройства заменен системой прерываний, которая передает сигнал о готовности и помогает определить его источник.

Производительность системы в целом возрастает из-за отсутствия простоев (ожиданий) процессора.

Прерывания



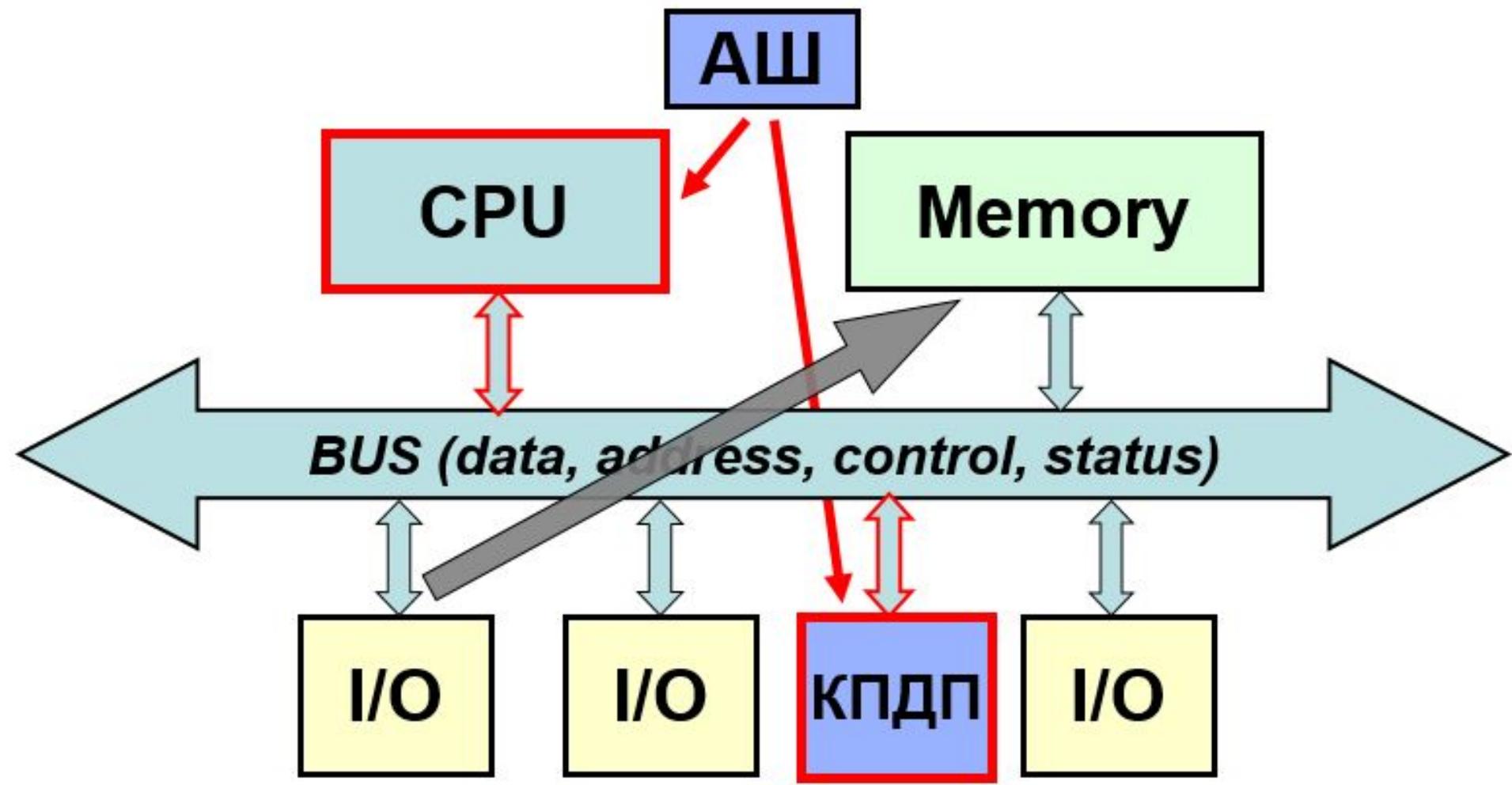
Прямой доступ к памяти

Процессор не выполняет передачу данных. Этим управляет контроллер ПДП, получив управление шиной.

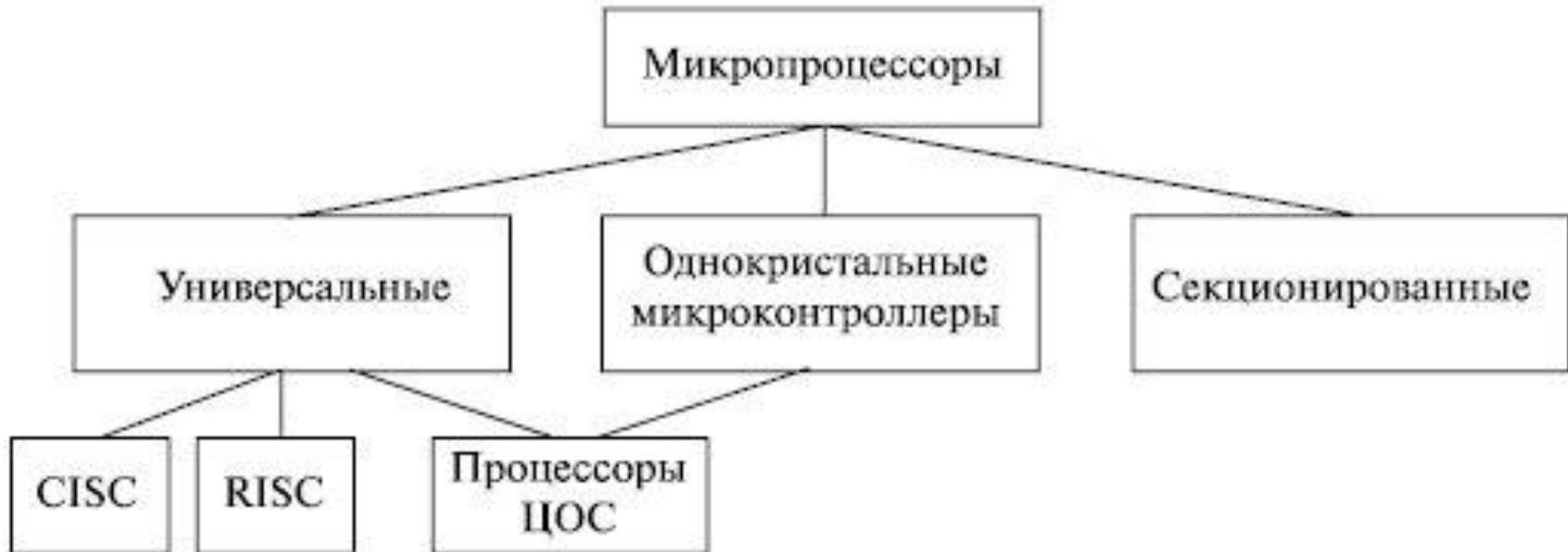
На управление шиной теперь претендуют два (или более) устройства. Над ними появляется Арбитр шины.

Производительность возрастает т.к. шина используется интенсивнее, обмен выполняется параллельно.

Прямой доступ к памяти



Классификация микропроцессоров



СИСТЕМНЫЙ ОТЛАДЧИК DEBUG

СИСТЕМНЫЙ ОТЛАДЧИК DEBUG

Программа DEBUG (отладчик) дает средство обнаружения ошибок при работе с программой, транслированной в машинный язык. Программа DEBUG обеспечивает возможность пошагово выполнять программу и следить за тем, что при этом происходит. Программа DEBUG - это еще одно программное средство, поставляемое как часть DOS. Вы загружаете ее так же, как и любую другую программу, и работаете в диалоге, используя клавиатуру и экран. Когда программа DEBUG ожидает каких-либо действий со стороны пользователя, то свой запрос она обозначает символом "-".

Команды программы Debug:

A (assemble) - [адрес]

C (compare) – диапазон адрес

D (dump) – диапазон. Вывод содержимого оперативной памяти.

E (enter) – адрес данные. Ввод данных в память, начиная с указанного адреса.

F (fill) – диапазон список. Заполнение специальных областей памяти.

СИСТЕМНЫЙ ОТЛАДЧИК DEBUG

G (go) – [=адрес][адреса]. Запуск выполняемых программ.

H (hex) – значение1 значение2

I (input) – порт. Чтение и вывод на дисплей 16 инф-ции из указанного порта.

L (load) – [адрес] [диск][первый сектор][число]

M (move) – диапазон адрес. Копирование указанного блока памяти в другой блок памяти.

N (name) – диск:\маршрут\имя. Задание имени выполняемого файла.

O (output) – порт байт. Запись байта в указанный выходной порт

P (proceed) – адрес номер. Организация выполнения циклов, повторяющихся команд и т.д

Q (quit) –выход

R (registers) – имя регистра. Вывод на дисплей содержимого регистра.

СИСТЕМНЫЙ ОТЛАДЧИК DEBUG

S (string) – диапазон данные. Организация поиска одного или несколько байтов.

T (trace) – адрес номер. Выполнение программы в режиме трассировки.

U (unassemble) – диапазон Дизассемблирование машинных кодов.

W (write) – адрес. Запись файла или указанного числа секторов из памяти.

XA [число страниц] – выделение памяти EMS

XD [дескриптор] – освобождение памяти EMS

XM [Lстраница] [Rстраница][дескриптор] – сопоставление страниц **EMS**

XS – вывод состояния памяти EMS.

ТСИС

(Технические средства информационных систем)

Программное обеспечение информационных систем (1-40 01 73)

- Лекция 5
Структура процессора. Архитектуры CISC и RISC.
Архитектура процессора Intel .

Ковалевский Вячеслав Викторович
4096tb@gmail.com

Тема письма:
БГУИР.



<https://www.dropbox.com/s/q8pkzresae3egb1/TCIC.Lec5.pps?dl=0>