

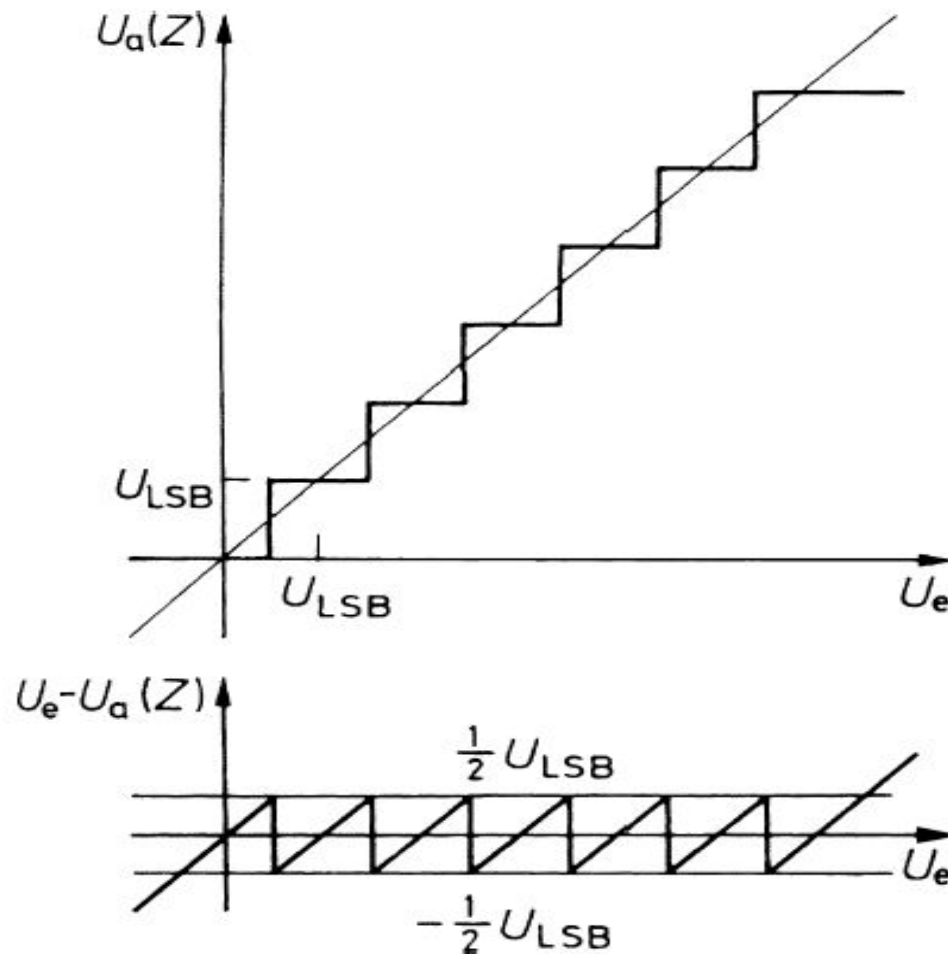
# Элементы аналогового интерфейса

АЦП, ЦАП

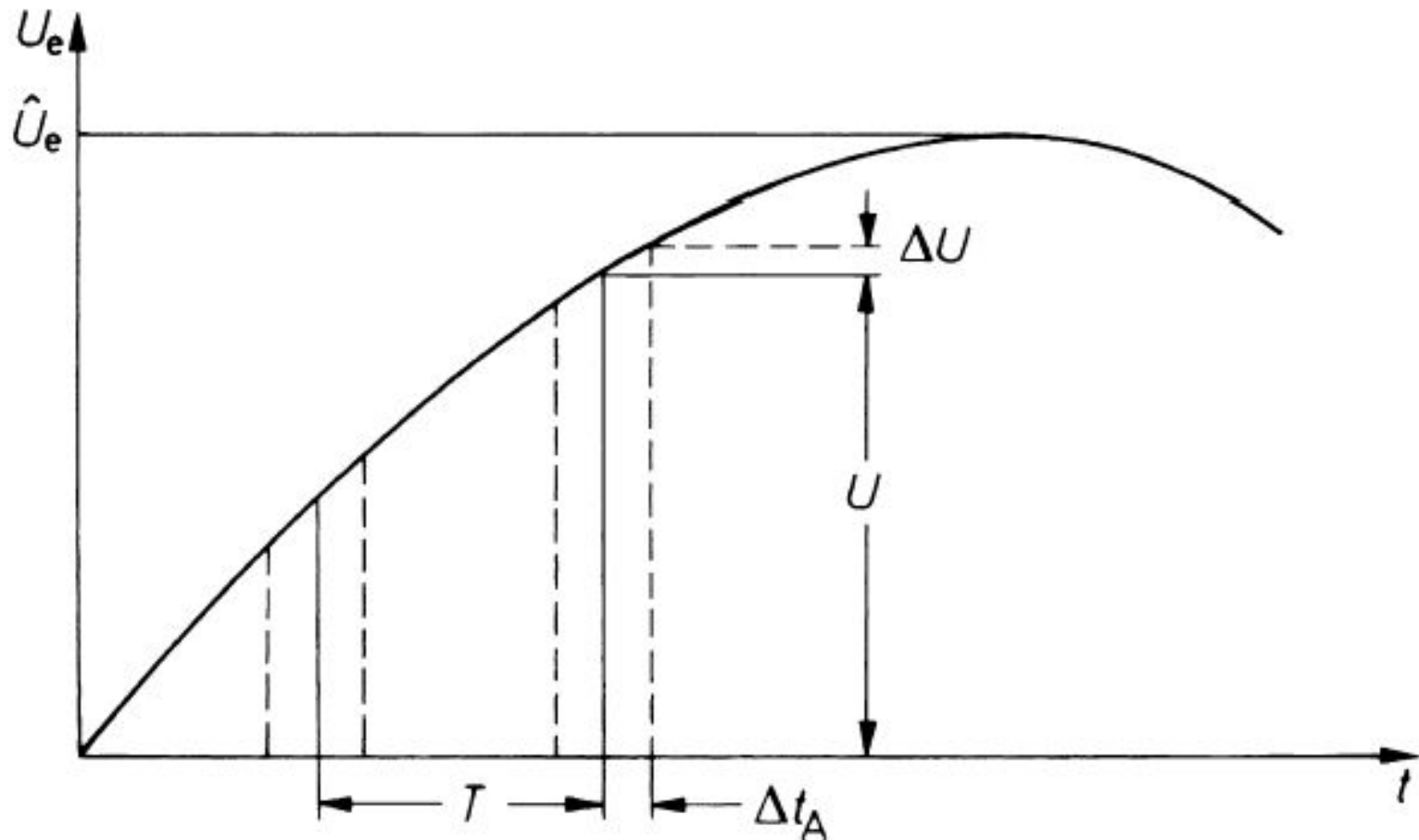
# Аналого-цифровой преобразователь

- (АЦП, англ. *Analog-to-digital converter, ADC*) — устройство, преобразующее входной аналоговый сигнал) — устройство, преобразующее входной аналоговый сигнал в дискретный код (цифровой сигнал) — устройство, преобразующее входной аналоговый сигнал в дискретный код (цифровой сигнал). Обратное преобразование осуществляется при помощи ЦАП (цифро-аналогового преобразователя, DAC).
- Как правило, АЦП — электронное Как правило, АЦП — электронное устройство, преобразующее напряжение Как правило, АЦП — электронное устройство, преобразующее напряжение в двоичный цифровой код. Тем не менее некоторые неэлектронные устройства с

# Статическая погрешность АЦ преобразования

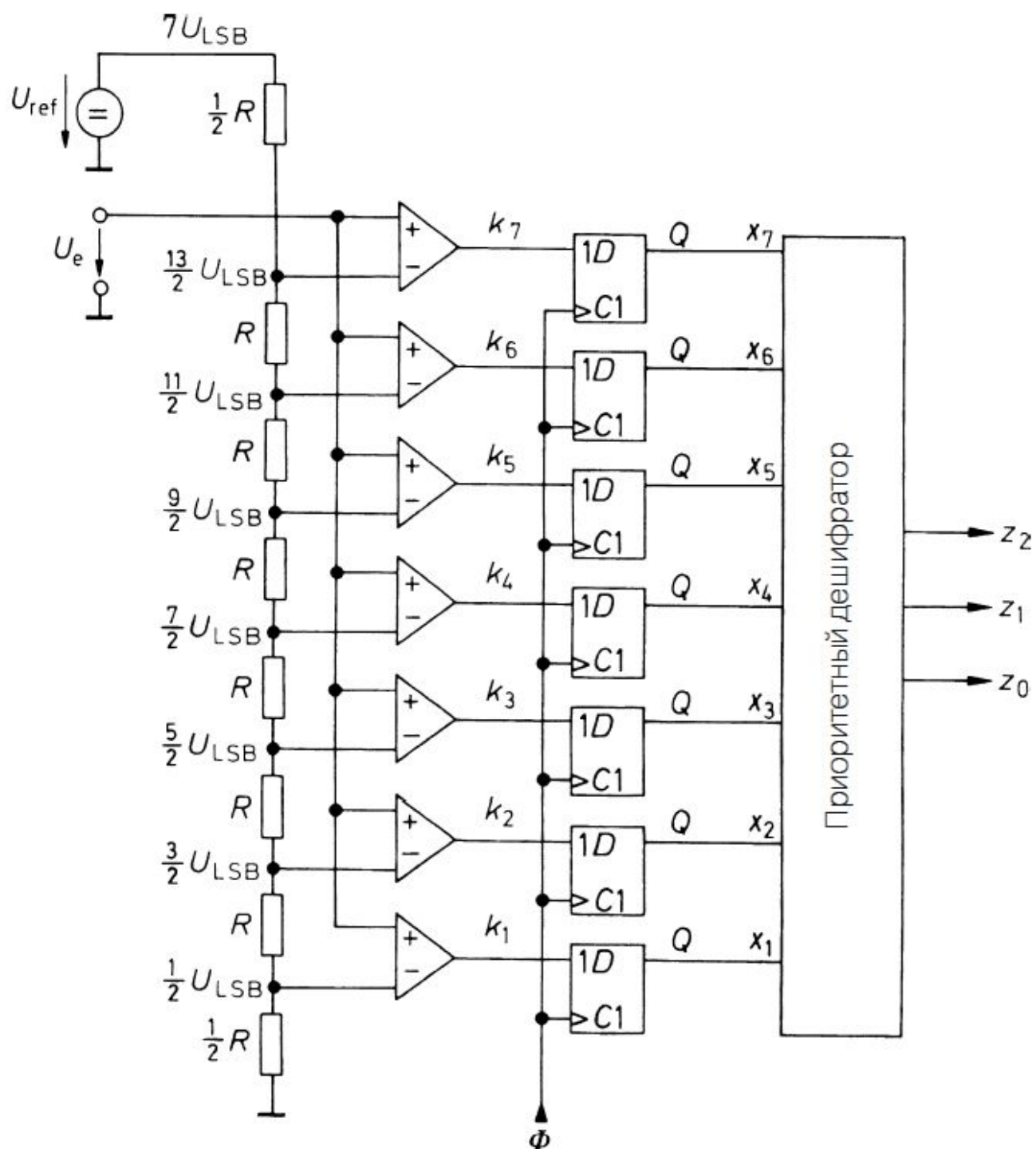


# Динамическая погрешность АЦ преобразования



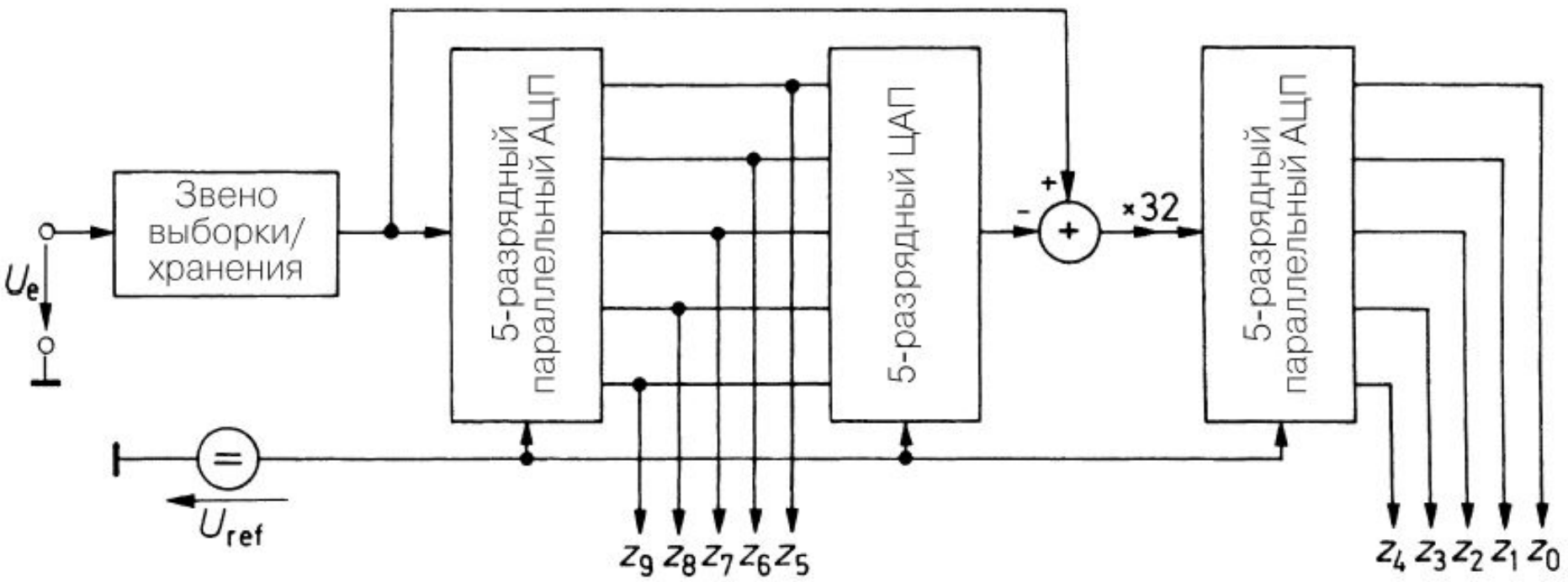
# Типы АЦП

- **АЦП прямого преобразования** или **параллельный АЦП**[1] содержит по одному компаратору[1] содержит по одному компаратору на каждый дискретный уровень входного сигнала. В любой момент времени только компараторы, соответствующие уровням ниже уровня входного сигнала, выдадут на своём выходе сигнал превышения. Сигналы со всех компараторов поступают на логическую схему[1] содержит по одному компаратору на каждый дискретный уровень входного сигнала. В любой момент времени только компараторы, соответствующие уровням ниже уровня входного сигнала, выдадут на своём выходе сигнал превышения. Сигналы со всех компараторов поступают на логическую схему, которая выдаёт цифровой код, зависящий от того, сколько и какие компараторы показали превышение. Параллельные АЦП очень быстры, но обычно имеют разрешение не более 8 б (256)



# Последовательно-параллельные АЦП

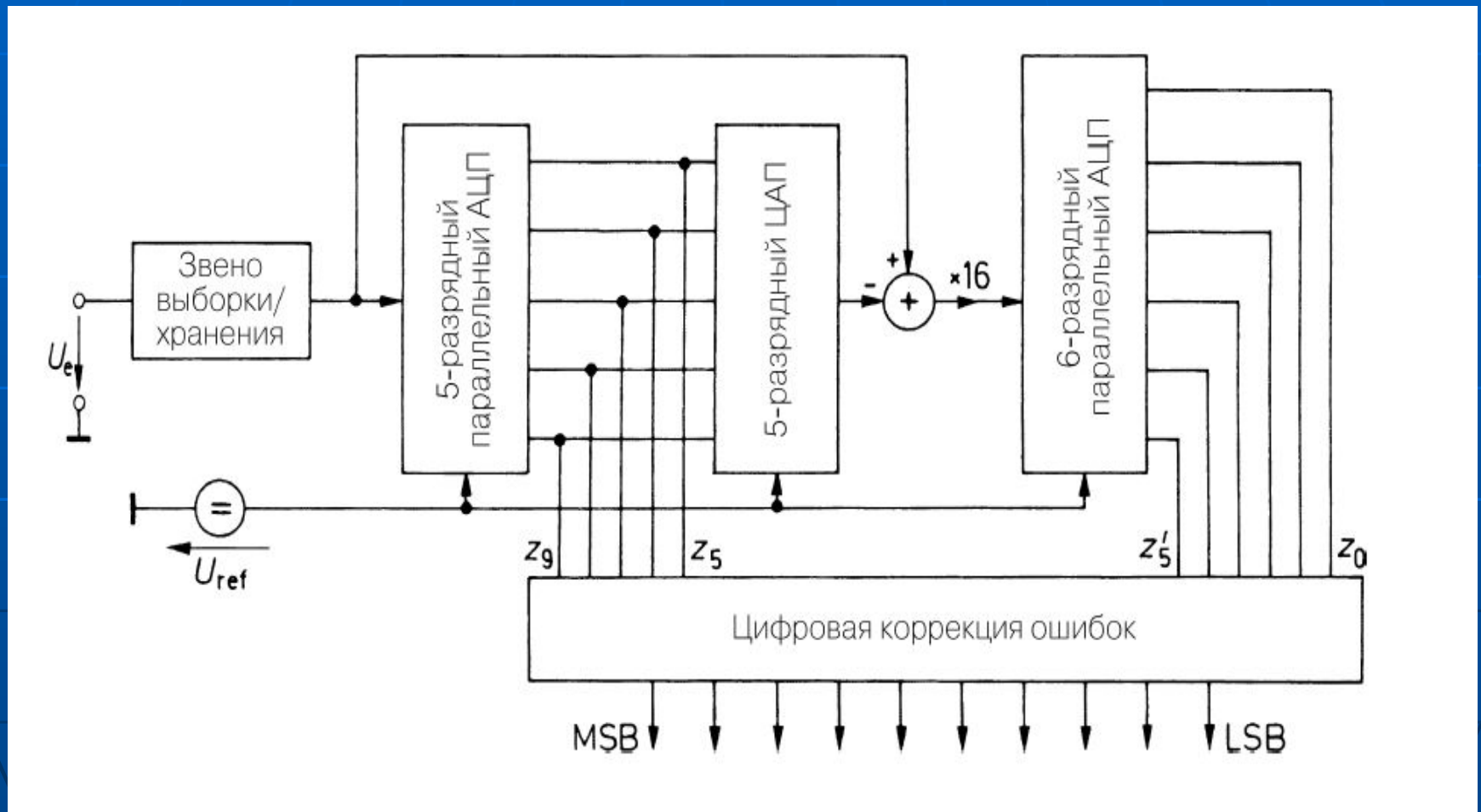
сохраняя высокое быстродействие позволяет значительно уменьшить количество компараторов, требующееся для преобразования аналогового сигнала в цифровой. Содержат в своем составе два — три параллельных АЦП. Второй АЦП служит для уменьшения ошибки квантования первого АЦП путем оцифровки этой ошибки. Для увеличения скорости выходного оцифрованного потока данных в последовательно-параллельных АЦП применяется конвейерная работа параллельных АЦП.



Принцип действия последовательно-параллельного преобразователя



# Последовательно-параллельный преобразователь с цифровой коррекцией погрешностей



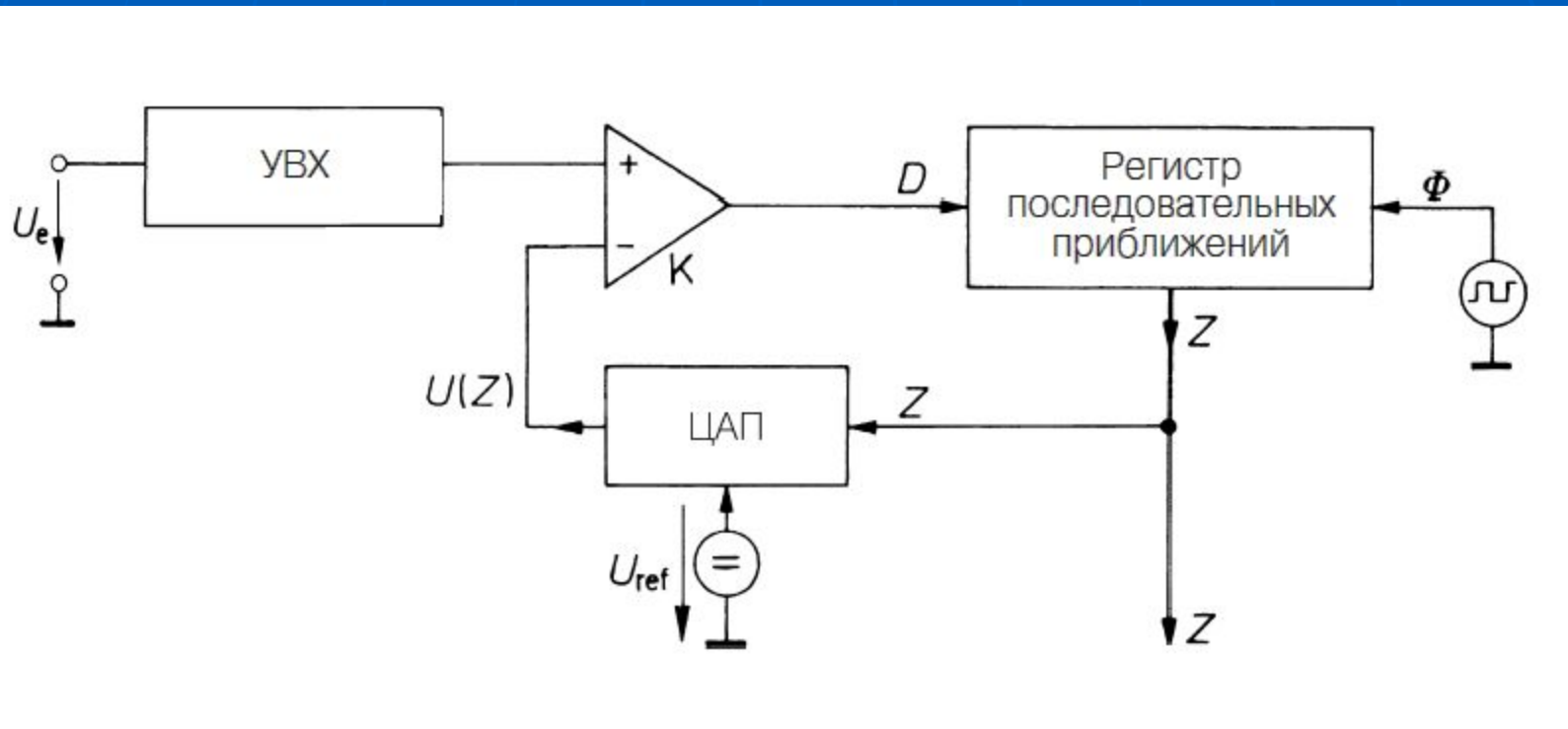
Последовательно-параллельный преобразователь с цифровой коррекцией погрешностей

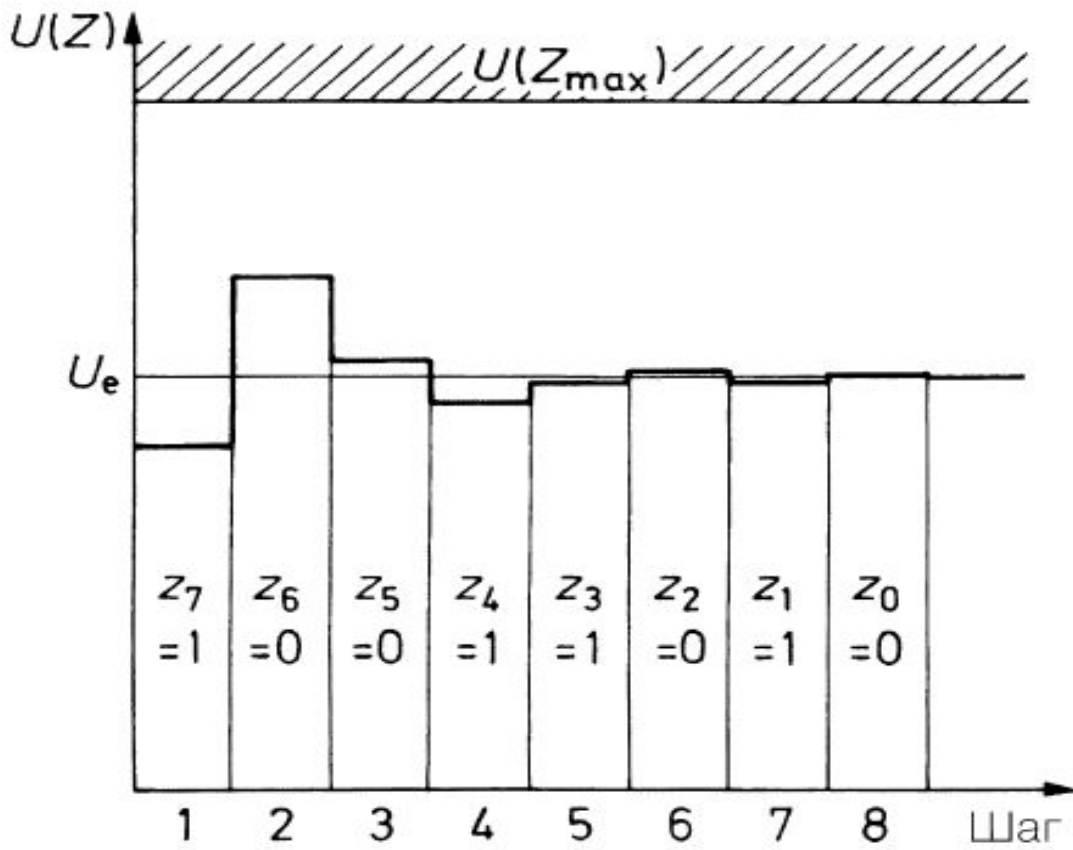
# АЦП последовательного приближения

или **АЦП с поразрядным уравниванием** содержит компаратор, вспомогательный ЦАП и регистр последовательного приближения.

- АЦП преобразует аналоговый сигнал в цифровой за  $N$  шагов, где  $N$  — разрядность АЦП. На каждом шаге определяется по одному биту искомого цифрового значения, начиная от СЗР и заканчивая МЗР.
- Последовательность действий: На вспомогательном ЦАП выставляется аналоговое значение, образованное из битов, уже определённых на предыдущих шагах; бит, который должен быть определён на этом шаге, выставляется в 1, более младшие биты установлены в 0. Полученное на вспомогательном ЦАП значение сравнивается с входным аналоговым значением. Если значение входного сигнала больше значения на вспомогательном ЦАП, то определяемый бит получает значение 1, в противном случае 0.

# АЦП последовательного приближения

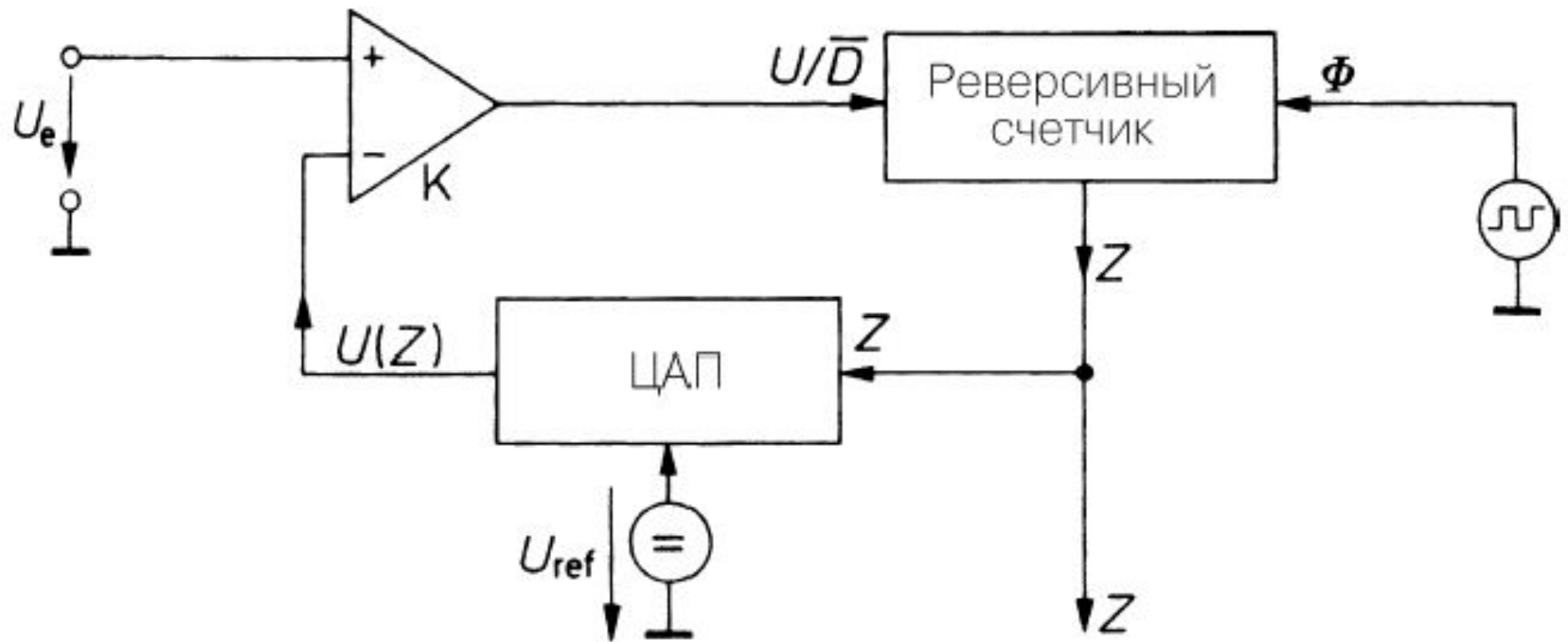




- определение итогового цифрового значения напоминает двоичный поиск. АЦП этого типа обладают одновременно высокой скоростью и хорошим разрешением. Однако при отсутствии устройства выборки хранения погрешность будет значительно больше (представьте, что после оцифровки самого большого разряда сигнал начал меняться).

# АЦП дифференциального кодирования

- (англ. ***delta-encoded ADC***) содержат реверсивный счётчик) содержат реверсивный счётчик, код с которого поступает на вспомогательный ЦАП. Входной сигнал и сигнал со вспомогательного ЦАП сравниваются на компараторе. Благодаря отрицательной обратной связи с компаратора на счётчик код на счётчике постоянно меняется так, чтобы сигнал со вспомогательного ЦАП как можно меньше отличался от входного сигнала. По прошествии некоторого времени разница сигналов становится меньше, чем МЗР, при этом код счётчика считывается как выходной цифровой сигнал АЦП.

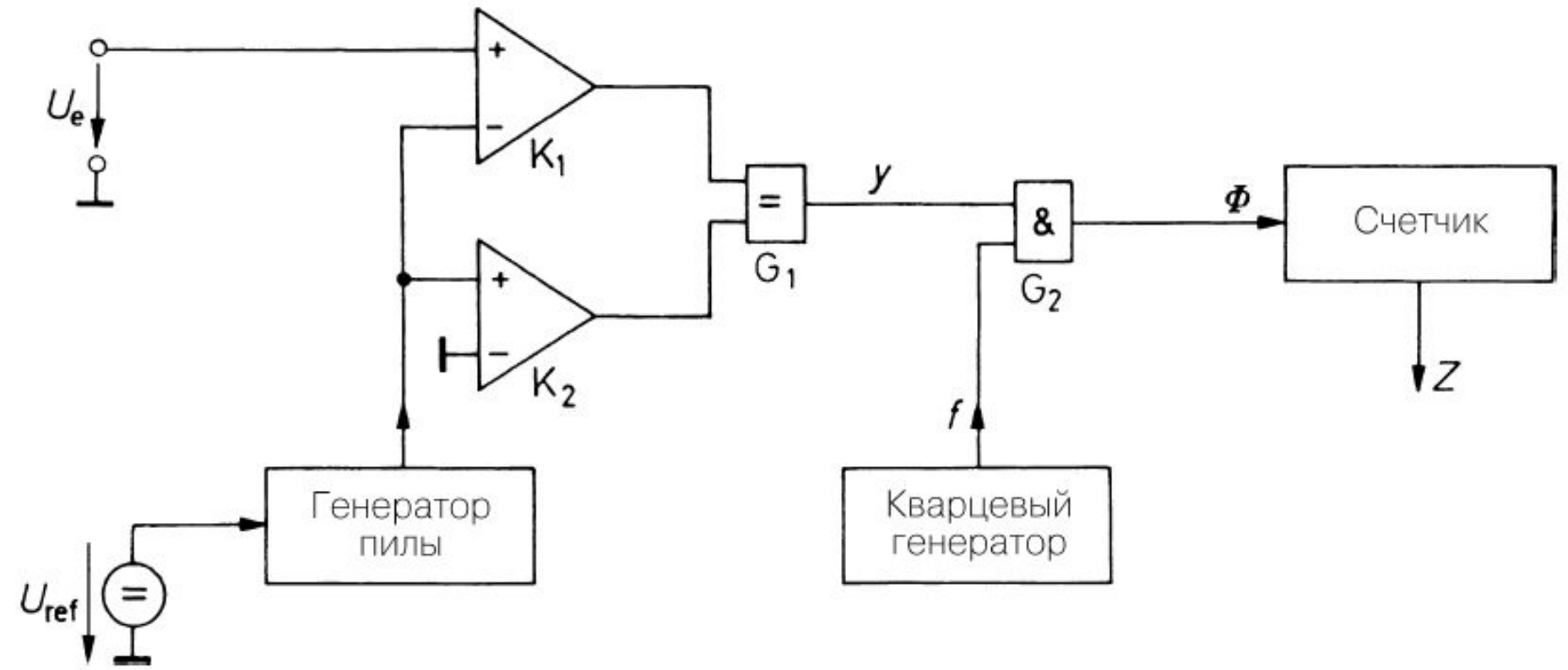


АЦП этого типа имеют очень большой диапазон входного сигнала и высокое разрешение, но время преобразования зависит от входного сигнала, хотя и ограничено сверху. В худшем случае время преобразования равно  $T_{max} = (2q)/f_c$ , где  $q$  — разрядность АЦП,  $f_c$  — частота тактового генератора счётчика. АЦП дифференциального кодирования обычно являются хорошим выбором для оцифровки сигналов реального мира, так как большинство сигналов в физических системах не склонны к скачкообразным изменениям. В некоторых АЦП применяется комбинированный подход: дифференциальное кодирование и последовательное приближение; это особенно хорошо работает в случаях, когда известно, что высокочастотные компоненты в сигнале относительно невелики.



# АЦП сравнения с пилообразным сигналом

- (некоторые АЦП этого типа называют **Интегрирующие АЦП**) содержат генератор пилообразного напряжения, компаратор и счётчик времени. Пилообразный сигнал линейно нарастает до некоторого уровня, затем быстро спадает до нуля. В момент начала нарастания запускается счётчик времени. Когда пилообразный сигнал достигает уровня входного сигнала, компаратор срабатывает и останавливает счётчик; значение считывается со счётчика и подаётся на выход АЦП.



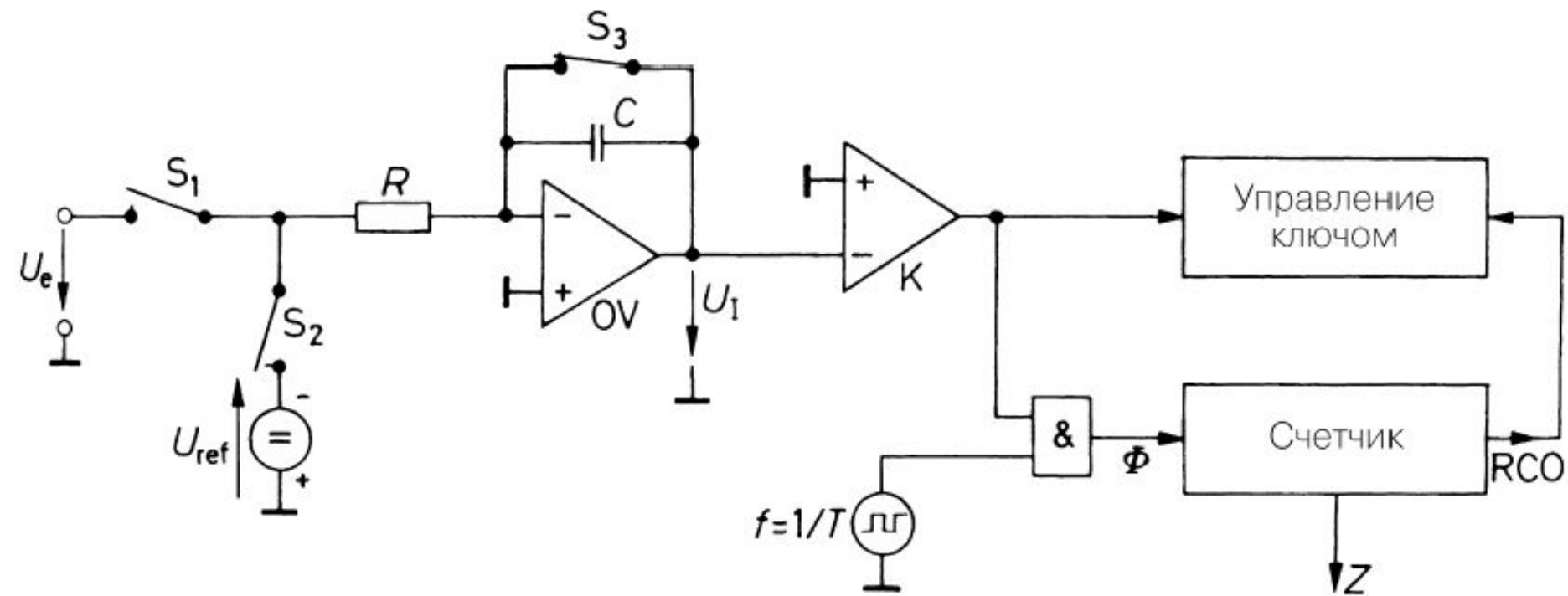
АЦП с использованием пилообразного напряжения

Данный тип АЦП является наиболее простым по структуре и содержит минимальное число элементов. Вместе с тем простейшие АЦП этого типа обладают довольно низкой точностью и чувствительны к температуре и другим внешним параметрам. Для увеличения точности генератор пилообразного сигнала может быть построен на основе счётчика и вспомогательного ЦАП, однако такая структура не имеет никаких преимуществ по сравнению с АЦП последовательного приближения и АЦП дифференциального кодирования.

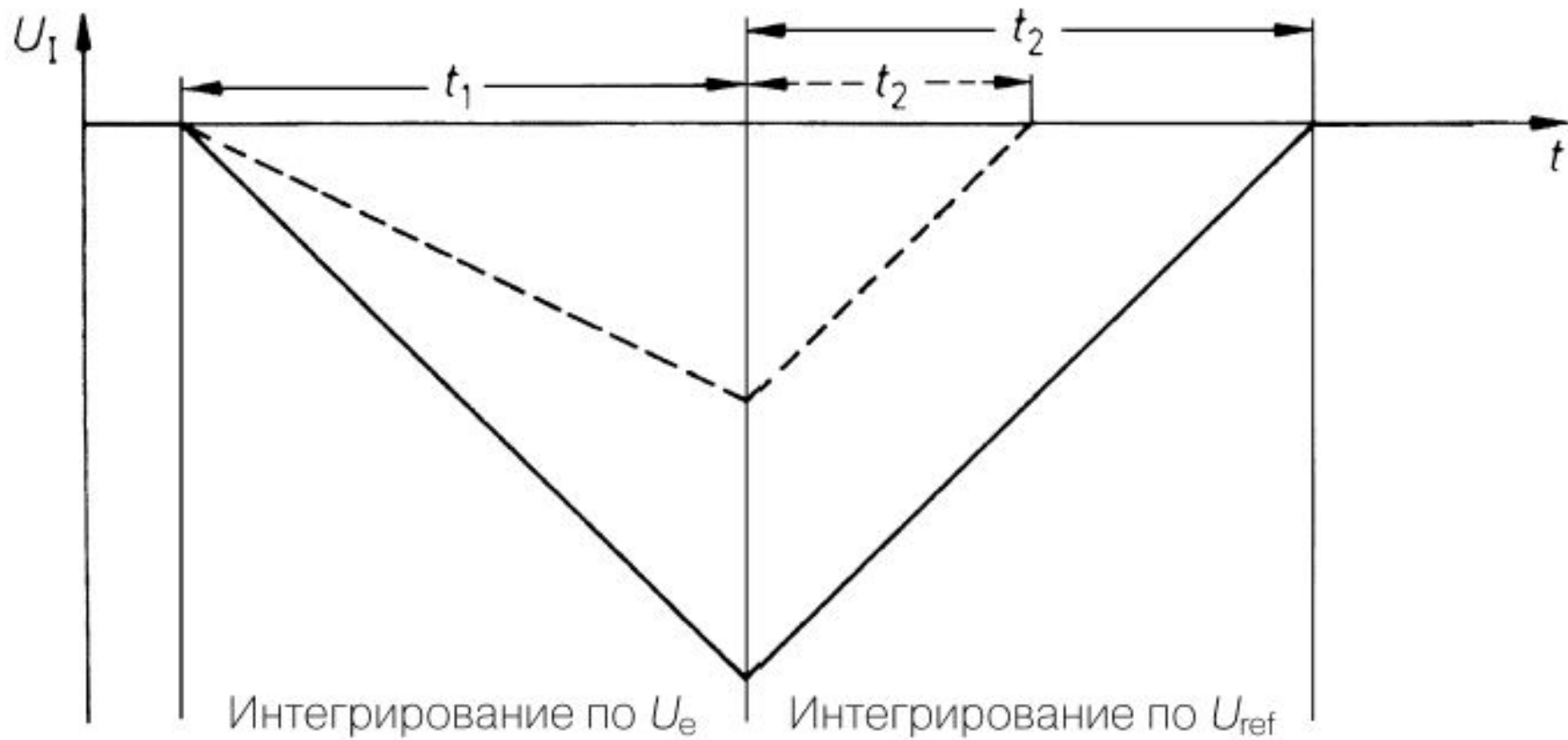
# АЦП с уравниванием заряда

- (к ним относятся АЦП с двухстадийным интегрированием, АЦП с многостадийным интегрированием и некоторые другие) содержат генератор стабильного тока (к ним относятся АЦП с двухстадийным интегрированием, АЦП с многостадийным интегрированием и некоторые другие) содержат генератор стабильного тока, компаратор (к ним относятся АЦП с двухстадийным интегрированием, АЦП с многостадийным интегрированием и некоторые другие) содержат генератор стабильного тока, компаратор, интегратор тока, тактовый генератор и счётчик импульсов. Преобразование происходит в два этапа (*двухстадийное интегрирование*). На первом этапе значение входного напряжения преобразуется в ток (пропорциональный

- По прошествии этого времени вход интегратора отключается от входа АЦП и подключается к генератору стабильного тока. Полярность генератора такова, что он уменьшает заряд, накопленный в интеграторе. Процесс разряда длится до тех пор, пока заряд в интеграторе не уменьшится до нуля. Время разряда измеряется путём счёта тактовых импульсов от момента начала разряда до достижения нулевого заряда на интеграторе. Посчитанное количество тактовых импульсов и будет выходным кодом АЦП. Можно показать, что количество импульсов  $n$ , посчитанное за время разряда, равно:  $n \sim U_{вх}$



АЦП с двойным интегрированием



Временная диаграмма выходного напряжения интегратора

# Конвейерные АЦП

используют два или более шага - поддиапазона. На первом шаге производится грубое преобразование (с низким разрешением). Далее определяется разница между входным сигналом и аналоговым сигналом, соответствующим результату грубого преобразования (со вспомогательного ЦАП, на который подаётся грубый код). На втором шаге найденная разница подвергается преобразованию, и полученный код объединяется с грубым кодом для получения полного выгодного цифрового значения. АЦП этого типа быстры, имеют высокое разрешение и небольшой размер корпуса.



# Сигма-дельта-АЦП

- (называемые также дельта-сигма АЦП) производит аналого-цифровое преобразование с частотой дискретизации, во много раз превышающей требуемую и путём фильтрации оставляет в сигнале только нужную спектральную полосу.
- При кодировании уровня аналогового сигнала При кодировании уровня аналогового сигнала требуется передавать несколько битов При кодировании уровня аналогового сигнала требуется передавать несколько битов, а если уровень сигнала изменяется плавно, то получается избыточность передаваемой информации. Поэтому плавно изменяющиеся сигналы можно кодировать и передавать только единичным изменением уровня сигнала: 0 — уменьшение, 1 — увеличение уровня сигнала. Если дискретизировать с очень большой частотой (в SACD — Super Audio CD — около 2,8 МГц) При кодировании уровня аналогового сигнала требуется передавать несколько битов, а если уровень сигнала изменяется плавно, то получается избыточность передаваемой информации. Поэтому плавно изменяющиеся сигналы можно кодировать и передавать только единичным изменением уровня сигнала: 0 — уменьшение, 1 — увеличение уровня сигнала. Если дискретизировать с очень большой частотой (в SACD — Super Audio CD — около 2,8 МГц), то качество модуляции будет сравнимо с качеством DVD-Audio, так как при этом

# Цифроаналоговые преобразователи

- Цифро-аналоговый преобразователь (ЦАП) предназначен для преобразования числа, определенного, как правило, в виде двоичного кода, в **постоянное** напряжение или ток, пропорциональные значению цифрового кода.

# Цифро-аналоговые преобразователи

Последовательные

ШИМ

На переключаемых конденсаторах

Параллельные

Суммирование напряжений

Суммирование зарядов

Суммирование токов

Многоканальные

На МОП-ключках

На источниках тока

Дифференциальные каскады

# Кроме этого

ИМС цифро-аналоговых преобразователей классифицируются по следующим признакам:

- По виду выходного сигнала: с токовым выходом и выходом в виде напряжения
- По типу цифрового интерфейса: с последовательным вводом и с параллельным вводом входного кода
- По числу ЦАП на кристалле: одноканальные и многоканальные
- По быстродействию: умеренного и высокого быстродействия

# Последовательные ЦАП

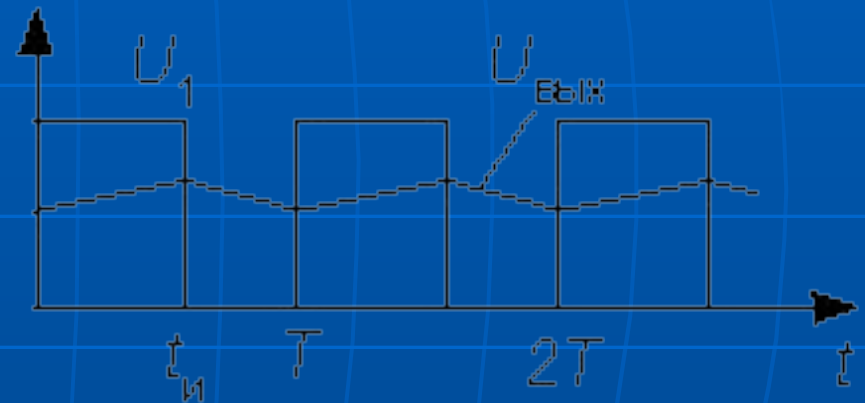
## ЦАП с широтно-импульсной модуляцией

- Очень часто ЦАП входит в состав микропроцессорных систем. В этом случае, если не требуется высокое быстродействие, цифро-аналоговое преобразование может быть очень просто осуществлено с помощью широтно-импульсной модуляции (ШИМ).

# ЦАП с широтно-импульсной модуляцией



а)



б)

# Последовательный ЦАП на переключаемых конденсаторах

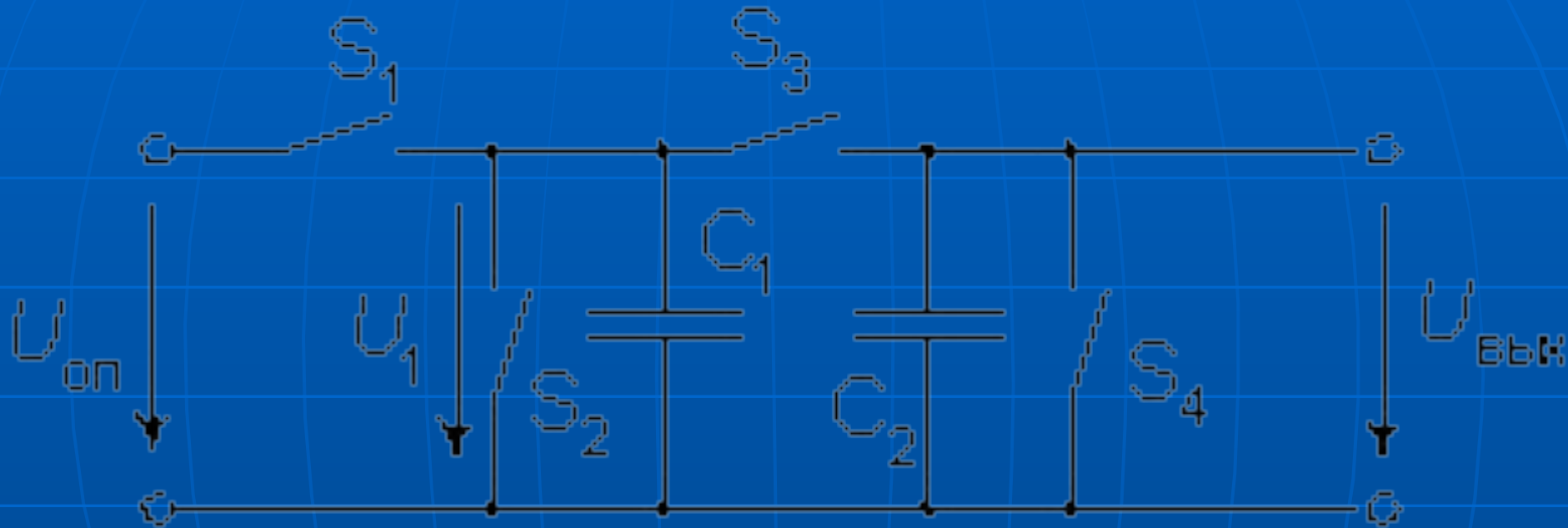


Рис. 2. Схема последовательного ЦАП на переключаемых конденсаторах

- В этой схеме  $C1 = C2$ . Перед началом цикла преобразования конденсатор  $C2$  разряжается ключом  $S4$ .
- Входное двоичное слово задается в виде последовательного кода. Его преобразование осуществляется последовательно, начиная с младшего разряда  $d0$ .
- Каждый такт преобразования состоит из двух полутактов. В первом полутакте конденсатор  $C1$  заряжается до опорного напряжения  $U_{оп}$  при  $d0=1$  посредством замыкания ключа  $S1$  и/или разряжается до нуля при  $d0=0$  путем замыкания ключа  $S2$ .
- Во втором полутакте при разомкнутых ключах  $S1$ ,  $S2$  и  $S4$  замыкается ключ  $S3$ , что вызывает деление заряда пополам между  $C1$  и  $C2$ . В результате получаем

$$U1(0) = U_{вых}(0) = (d0/2)U_{оп}$$

-



- Пока на конденсаторе  $C_2$  сохраняется заряд, процедура заряда конденсатора  $C_1$  должна быть повторена для следующего разряда  $d_1$  входного слова. После нового цикла перезарядки напряжение на конденсаторах будет

$$U_{\text{ВЫХ}}(1) = U_1(1) = \frac{(d_1 + d_0/2)U_{\text{вп}}}{2} = \frac{(2d_1 + d_0)U_{\text{вп}}}{4}$$

- Точно также выполняется преобразование для остальных разрядов слова. В результате для  $N$ -разрядного ЦАП выходное напряжение будет равно

$$U_{\text{ВЫХ}}(N-1) = U_1(N-1) = \frac{U_{\text{вп}}}{2^N} \sum_{k=0}^{N-1} d_k 2^k = \frac{U_{\text{вп}}}{2^N} D$$

# Параллельные ЦАП

- ЦАП с суммированием весовых токов
- Большинство схем параллельных ЦАП основано на суммировании токов, сила каждого из которых пропорциональна весу цифрового двоичного разряда, причем должны суммироваться только токи разрядов, значения которых равны 1.

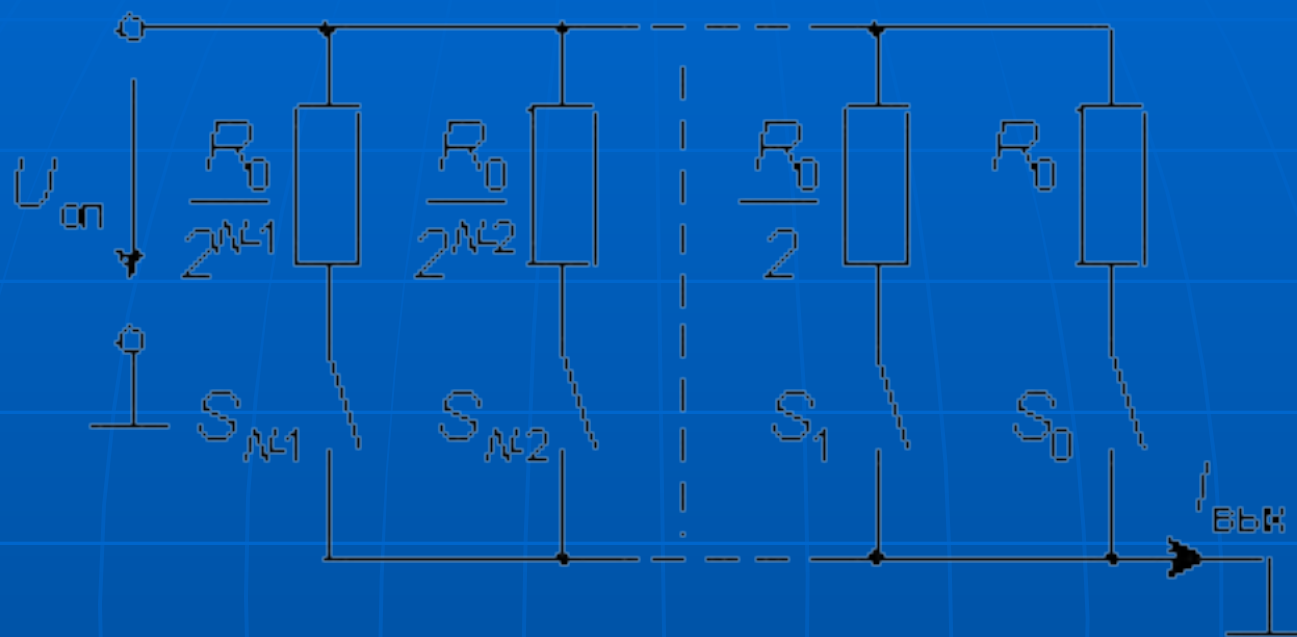


Рис. 3. Простейшая схема ЦАП с суммированием весовых токов

$$I_{\text{вых}} = \frac{U_{\text{оп}}}{R_0} \sum_{k=0}^{N-1} d_k 2^k = \frac{U_{\text{оп}}}{R_0} D$$

# Недостатки

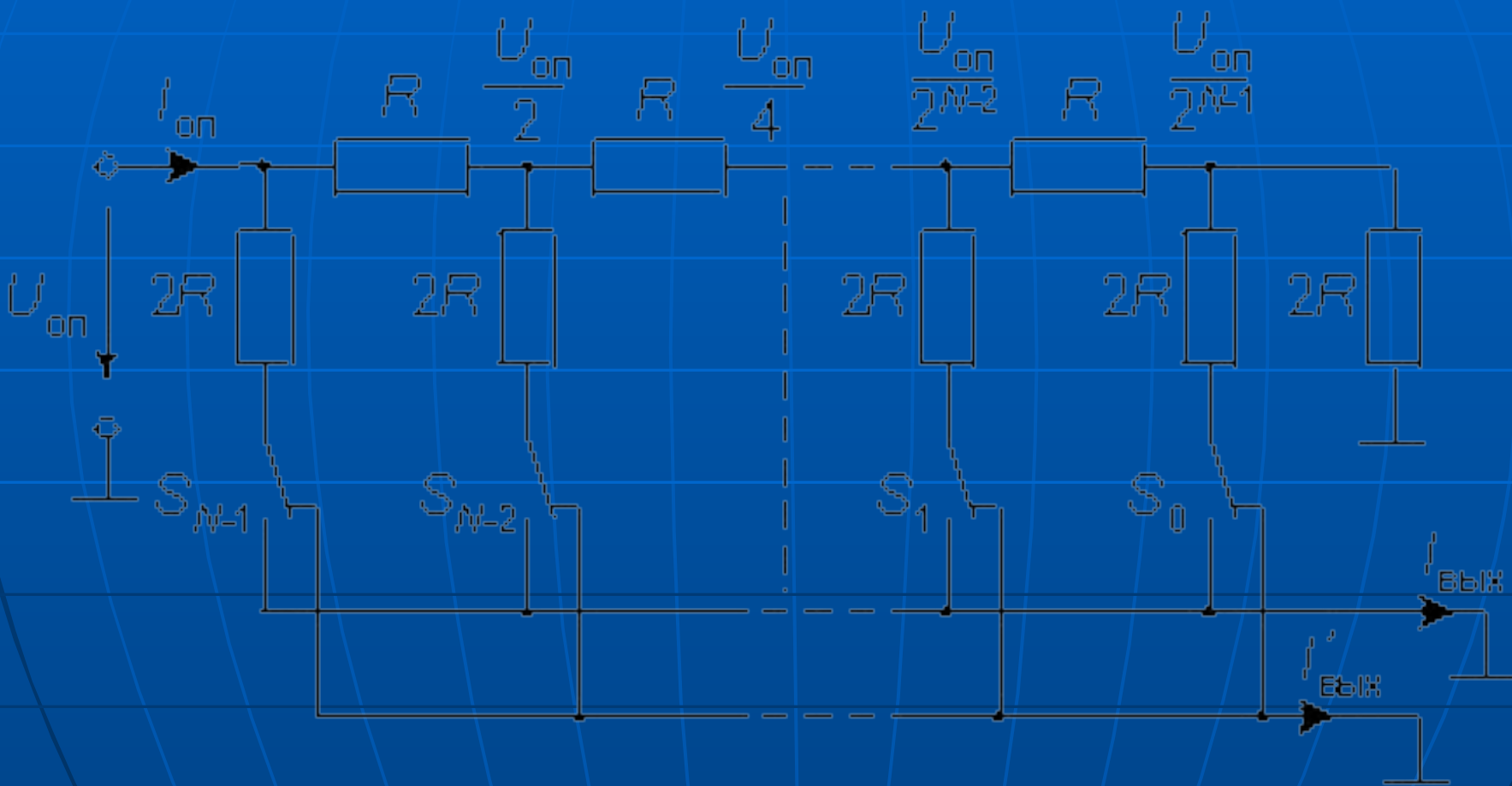
- При высокой разрядности ЦАП токозадающие резисторы должны быть согласованы с высокой точностью. Наиболее жесткие требования по точности предъявляются к резисторам старших разрядов, поскольку разброс токов в них не должен превышать тока младшего разряда. Поэтому разброс сопротивления в  $k$ -м разряде должен быть меньше, чем

$$\Delta R / R = 2^k$$

- Из этого условия следует, что разброс сопротивления резистора, например, в четвертом разряде не должен превышать 3%, а в 10-м разряде — 0,05% и т.д.

- При различных входных кодах ток, потребляемый от источника опорного напряжения (ИОН), будет различным, а это повлияет на величину выходного напряжения ИОН.
- Значения сопротивлений весовых резисторов могут различаться в тысячи раз, а это делает весьма затруднительной реализацию этих резисторов в полупроводниковых ИМС. Кроме того, сопротивление резисторов старших разрядов в многоразрядных ЦАП может быть соизмеримым с сопротивлением замкнутого ключа, а это приведет к погрешности преобразования.
- В этой схеме к разомкнутым ключам прикладывается значительное напряжение, что усложняет их построение.

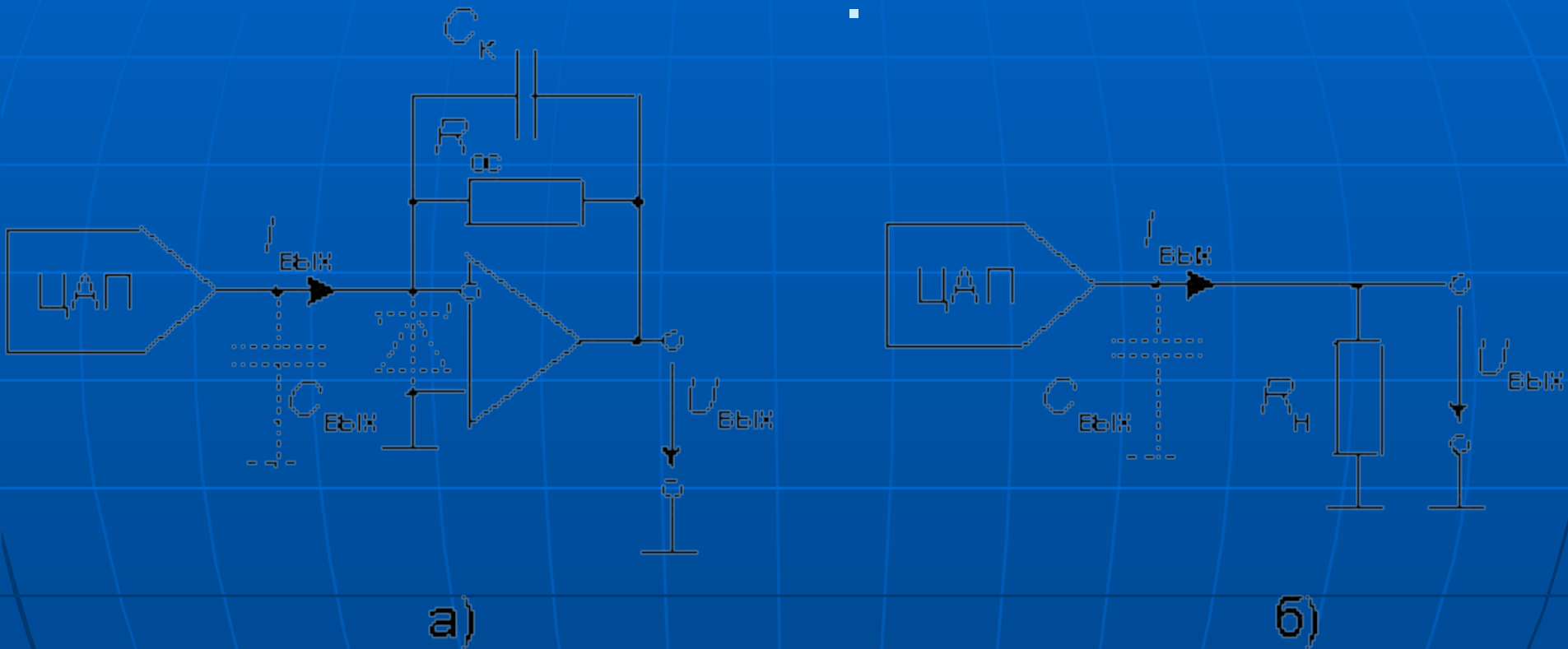
# Схема ЦАП AD7520 (отечественный аналог 572ПА1)



$$I_{\text{ВЫХ}} = \frac{U_{\text{оп}}}{R \cdot 2^N} \sum_{t=0}^{N-1} d_t 2^t = \frac{U_{\text{оп}}}{R \cdot 2^N} D$$

Поскольку выходной ток ЦАП зависит от  $U_{\text{оп}}$  линейно, преобразователи такого типа можно использовать для умножения аналогового сигнала (подавая его на вход опорного напряжения) на цифровой код. Такие ЦАП называют *перемножающими* (MDAC).

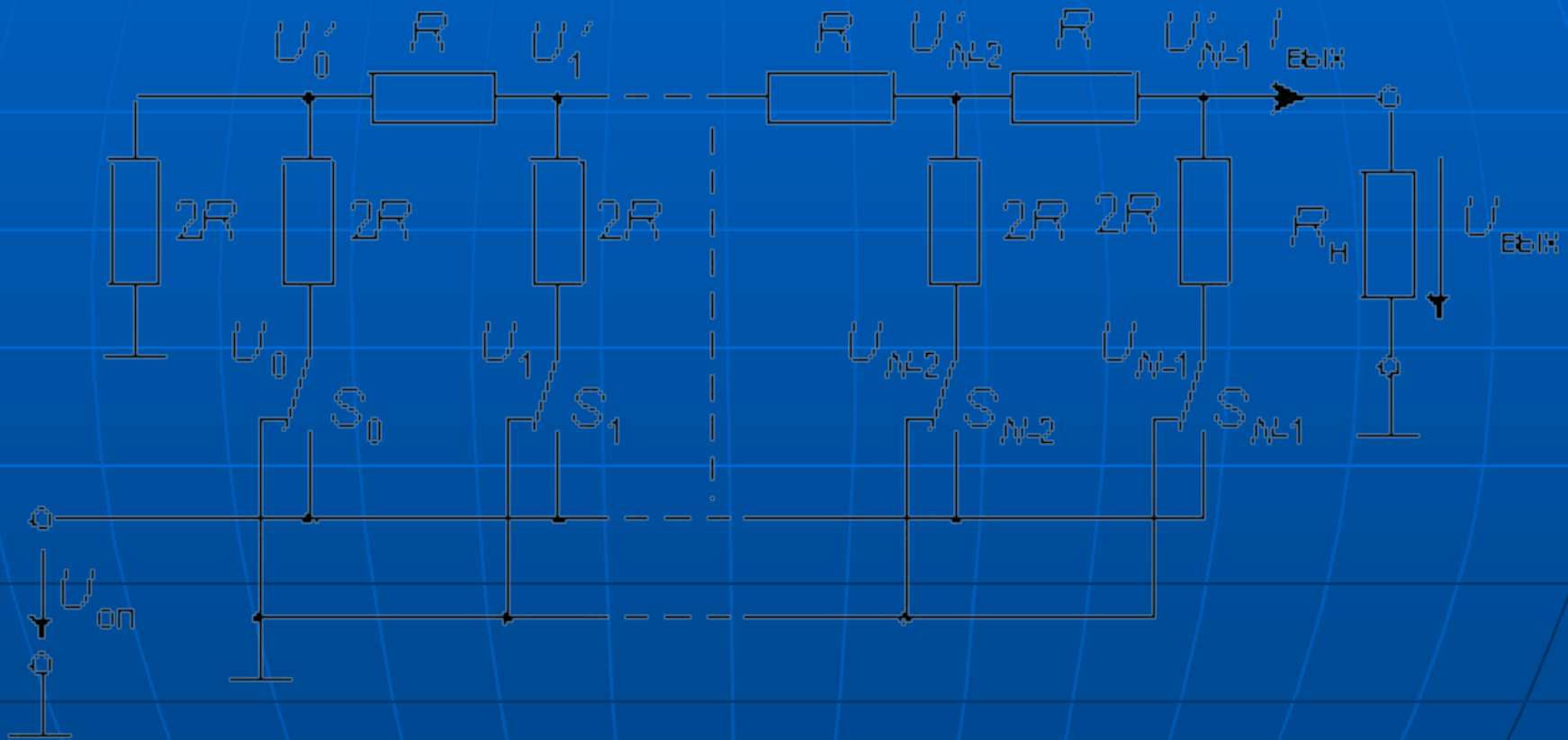
# Формирование выходного сигнала в виде напряжения



$$U_{\text{ВЫХ}} = -R_{\text{OC}} I_{\text{ВЫХ}} = -\frac{R_{\text{OC}}}{R \cdot 2^N} U_{\text{ОП}} D$$

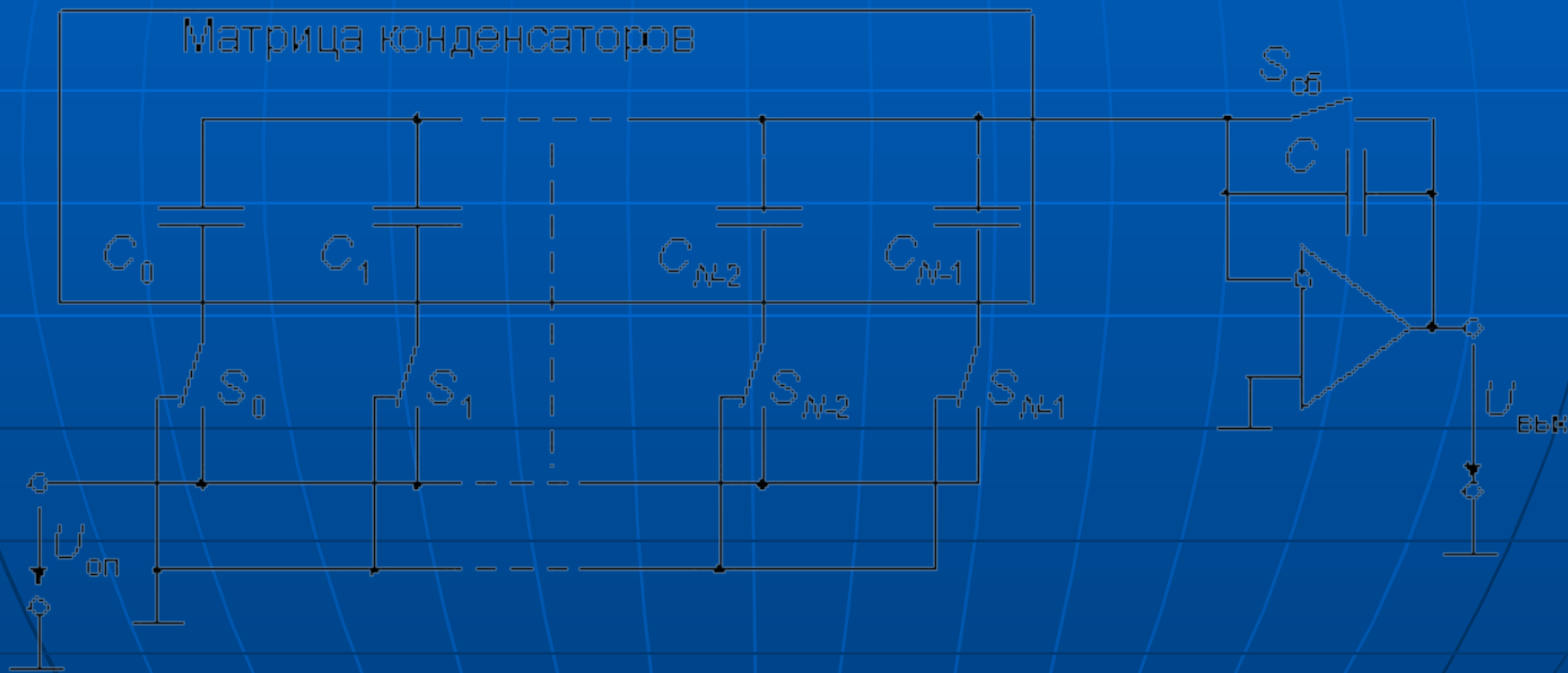


# Инверсное включение ЦАП с МОП-ключами



# Параллельный ЦАП на переключаемых конденсаторах

$$C_k = 2^k C_0$$



- Цикл преобразования состоит из двух фаз. В первой фазе ключи  $S_0 \dots S_{N-1}$  находятся в левой позиции. Ключ сброса  $S_{cb}$  замкнут. При этом все конденсаторы разряжены. Во второй фазе ключ сброса  $S_{cb}$  размыкается. Если  $k$ -й бит входного  $N$ -разрядного слова  $d_k=1$ , то соответствующий ключ  $S_k$  переключается в правую позицию, подключая нижнюю обкладку конденсатора к источнику опорного напряжения, или остается в левой позиции, если  $d_k=0$ . Суммарный заряд конденсаторов матрицы с учетом (17) составит

$$q = U_{\text{оп}} \sum_{k=0}^{N-1} C_k d_k = U_{\text{оп}} C_0 \sum_{k=0}^{N-1} 2^k d_k = U_{\text{оп}} C_0 D$$

- Равный заряд получает и конденсатор  $C$  в обратной связи ОУ. При этом выходное напряжение ОУ составит

$$U_{\text{ВЫХ}} = -q/C.$$

# ЦАП с суммированием напряжений



Рис. 12. Блок-схема ЦАП с суммированием напряжений

- Достоинством данной схемы является малая дифференциальная нелинейность и гарантированная монотонность характеристики преобразования. Ее можно использовать в качестве резистора, подстраиваемого цифровым кодом. Выпускается несколько моделей таких ЦАП. Например, микросхема AD8403 содержит четыре восьмиразрядных ЦАП