

# Лекция 13

## Таймер T1

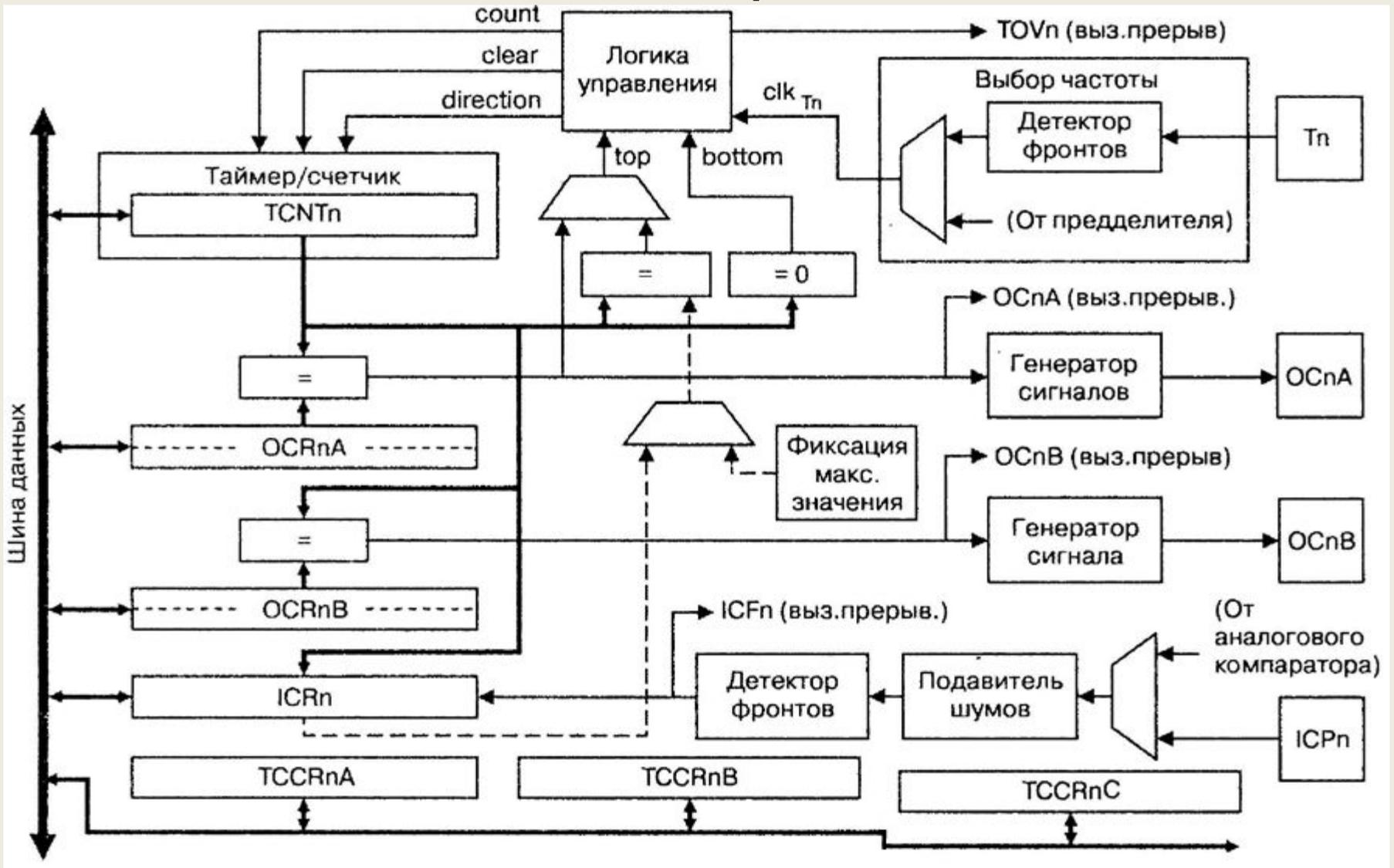


Рис. 1 – Функциональная схема таймера T1

# Таймер T1

Таймер T1 может использовать следующие выводы МК:

PD5 (T1) – вход внешнего тактового сигнала для таймера T1

PB3 (OC1A) – выход канала совпадения A таймера T1

PB4 (OC1B) – выход канала совпадения B таймера T1

Таймер T1 может формировать запросы на

следующие прерывания:

TIMER1 CAPT – захват таймера T1

TIMER1 OVF – переполнение таймера T1

TIMER1 COMPA – совпадение канала A таймера T1

TIMER1 COMPB – совпадение канала B таймера T1

Таймер T1 содержит следующие регистры ввода/вывода:

TCTN1H:TCTN1L – счетный регистр таймера T1 (16 разрядный)

OCR1AH:OCR1AL – регистр совпадения канала A таймера T1 (16 разрядный)

OCR1BH:OCR1BL – регистр совпадения канала B таймера T1 (16 разрядный)

ICR1H:ICR1L – регистр захвата таймера T1 (16 разрядный)

TCCR1A, TCCR1B, TCCR1C – регистры управления таймером T1

TIMSK – регистр маски прерываний таймеров T0 и T1

# Таймер T1

Номер бита	7	6	5	4	3	2	1	0	
	TOIE1	OCIE1A	OCIE1B	—	ICIE1	OCIE0B	TOIE0	OCIE0A	TIMSK
Чтение(R)/Запись(W)	R/W	R/W	R/W	R	R/W	R/W	R/W	R/W	
Начальное значение	0	0	0	0	0	0	0	0	

**БИТ 7 — TOIE1:** Разрешение прерываний по переполнению. Прерывания по переполнению таймера/счетчика 1 разрешены, когда значение этого бита равно единице, а также установлен флаг I регистра состояния (глобальное разрешение прерываний). Если при этом установлен флаг TOV1 регистра TIFR, вызывается процедура обработки прерывания по соответствующему вектору.

**Бит 6 — OCIE1A:** Разрешение прерывания по совпадению (канал A). Прерывания по совпадению в канале A таймера/счетчика 1 разрешены, когда значение этого бита равно единице, а также установлен флаг I регистра состояния (глобальное разрешение прерываний). Если при этом установлен флаг OCF1A регистра TIFR, вызывается процедура обработки прерывания по соответствующему вектору.

**Бит 5 — OCIE1B:** Разрешение прерывания по совпадению (канал B). Прерывания по совпадению в канале B таймера/счетчика 1 разрешены, когда значение этого бита равно единице, а также установлен флаг I регистра состояния (глобальное разрешение прерываний). Если при этом установлен флаг OCF1B регистра TIFR, вызывается процедура обработки прерывания по соответствующему вектору.

**Бит 3 — ICIE1:** Разрешение прерываний по захвату таймера/счетчика 1. Прерывания по захвату таймера/счетчика 1 разрешены, когда значение этого бита равно единице, и флаг I регистра состояния (глобальное разрешение прерываний) также установлен. Если при этом установлен флаг ICF1 регистра TIFR, вызывается процедура обработки прерывания по соответствующему вектору.

Рис. 2 – Описание регистра TIMSK

# Таймер T1

Номер бита	7	6	5	4	3	2	1	0	
	TOV1	OCF1A	OCF1B	—	ICF1	OCF0B	TOV0	OCF0A	TIFR
Чтение(R)/Запись(W)	R/W	R/W	R/W	R	R/W	R/W	R/W	R/W	
Начальное значение	0	0	0	0	0	0	0	0	

**Бит 7 — TOV1:** Флаг переполнения таймера/счетчика 1. Поведение этого флага зависит от состояния разрядов WGM13:0. В режимах Normal и CTC флаг TOV1 устанавливается в том случае, если таймер переполняется. В момент вызова процедуры обработки прерывания по переполнению таймера/счетчика 1 флаг TOV1 автоматически сбрасывается. Флаг TOV1 может быть сброшен программно путем записи в этот разряд логической единицы.

**Бит 6 — OCF1A:** Флаг совпадения канала A таймера/счетчика 1. Этот флаг устанавливается в следующем тактовом цикле таймера после совпадения содержимого счетного регистра (TCNT1) и регистра (OCR1A). Строб принудительной установки сигнала совпадения (FOC1A) не устанавливает флаг OCF1A. Флаг OCF1A очищается автоматически в момент запуска процедуры обработки прерывания. Флаг OCF1A может быть сброшен программно путем записи в этот разряд логической единицы.

**Бит 5 — OCF1B:** Флаг совпадения канала B таймера/счетчика 1. Этот флаг устанавливается в следующем тактовом цикле таймера после совпадения содержимого счетного регистра (TCNT1) и регистра совпадения (OCR1B). Строб принудительной установки сигнала совпадения (FOC1B) не устанавливает флаг OCF1B. Флаг OCF1B очищается автоматически в момент запуска процедуры обработки прерывания. Флаг OCF1B может быть сброшен программно путем записи в этот разряд логической единицы.

**Бит 3 — ICF1:** Флаг захвата таймера/счетчика 1. Этот флаг устанавливается в том случае, если на вход ICP1 поступает сигнал захвата. В том случае, если регистр захвата (ICR1) используется для хранения значения TOP, флаг ICF1 устанавливается в момент достижения счетчиком значения TOP. Флаг ICF1 очищается автоматически в момент запуска процедуры обработки прерывания. Флаг ICF1 может быть сброшен программно путем записи в этот разряд логической единицы.

Рис. 3 – Описание регистра TIFR

# Таймер T1

Номер бита	7	6	5	4	3	2	1	0	
	COM1A1	COM1A0	COM1B1	COM1B0	—	—	WGM11	WGM10	TCCR1A
Чтение(R)/Запись(W)	R/W	R/W	R/W	R/W	R	R	R/W	R/W	
Начальное значение	0	0	0	0	0	0	0	0	

**Биты 7-4 — COM1nx:** Установка режима выходов совпадения каналов A и B.

**Биты 1-0 — WGM1x:** Установка режима работы таймера T1.

Рис. 4 – Описание регистра TCCR1A

Номер бита	7	6	5	4	3	2	1	0	
	ICNC1	ICES1	—	WGM13	WGM12	CS12	CS11	CS10	TCCR1B
Чтение(R)/Запись(W)	R/W	R/W	R	R/W	R/W	R/W	R/W	R/W	
Начальное значение	0	0	0	0	0	0	0	0	

**Бит 7 — ICNC1:** Разрешение работы шумоподавителя на входе захвата.

**Бит 6 — ICES1:** Выбор активного фронта сигнала захвата.

**Бит 4-3 — WGM1x:** Выбор режима работы таймера T1.

**Биты 2:0 — CS12:0:** Выбор режима тактового генератора.

Рис. 5 – Описание регистра TCCR1B

Номер бита	7	6	5	4	3	2	1	0	
	FOC1A	FOC1B	—	—	—	—	—	—	TCCR1C
Чтение(R)/Запись(W)	W	W	R	R	R	R	R	R	
Начальное значение	0	0	0	0	0	0	0	0	

**Бит 7 — FOC1A:** Принудительная установка выхода совпадения (канал A).

**Бит 6 — FOC1B:** Принудительная установка выхода совпадения (канал B).

Рис. 6 – Описание регистра TCCR1C

# Таймер T1

CS12	CS11	CS10	Описание
0	0	0	Нет источника сигнала (таймер/счетчик остановлен)
0	0	1	$c1k_{I/O}/1$ (Нет предварительного деления)
0	1	0	$c1k_{I/O}/8$ (деление на 8)
0	1	1	$c1k_{I/O}/64$ (деление на 64)
1	0	0	$c1k_{I/O}/256$ (деление на 256)
1	0	1	$c1k_{I/O}/1024$ (деление на 1024)
1	1	0	Внешний источник сигнала на входе T1, Синхронизация по заднему фронту
1	1	1	Внешний источник сигнала на входе T1. Синхронизация по переднему фронту

Рис. 7 – Выбор тактовой частоты при помощи регистра TCCR1B

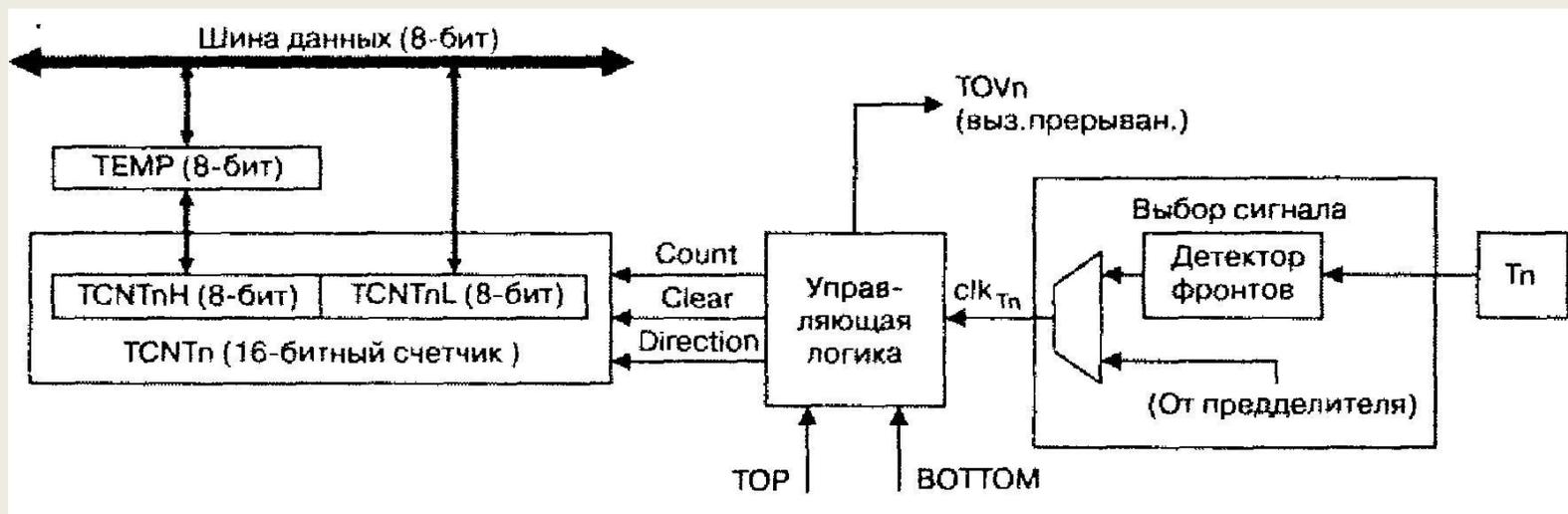


Рис. 8 – Счетный модуль таймера T1

# Таймер Т1

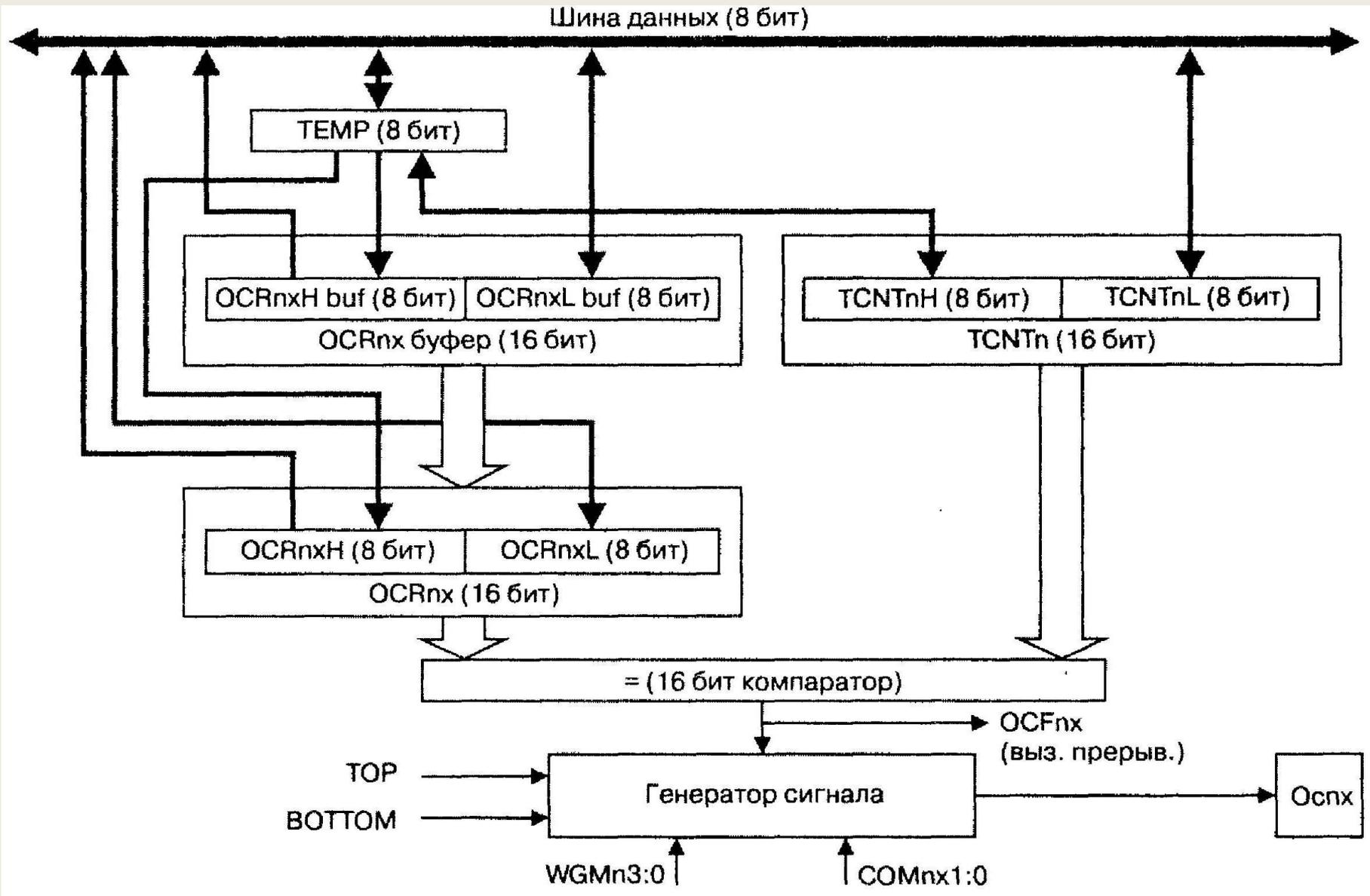


Рис. 9 – Модуль совпадения таймера Т1

# Таймер T1

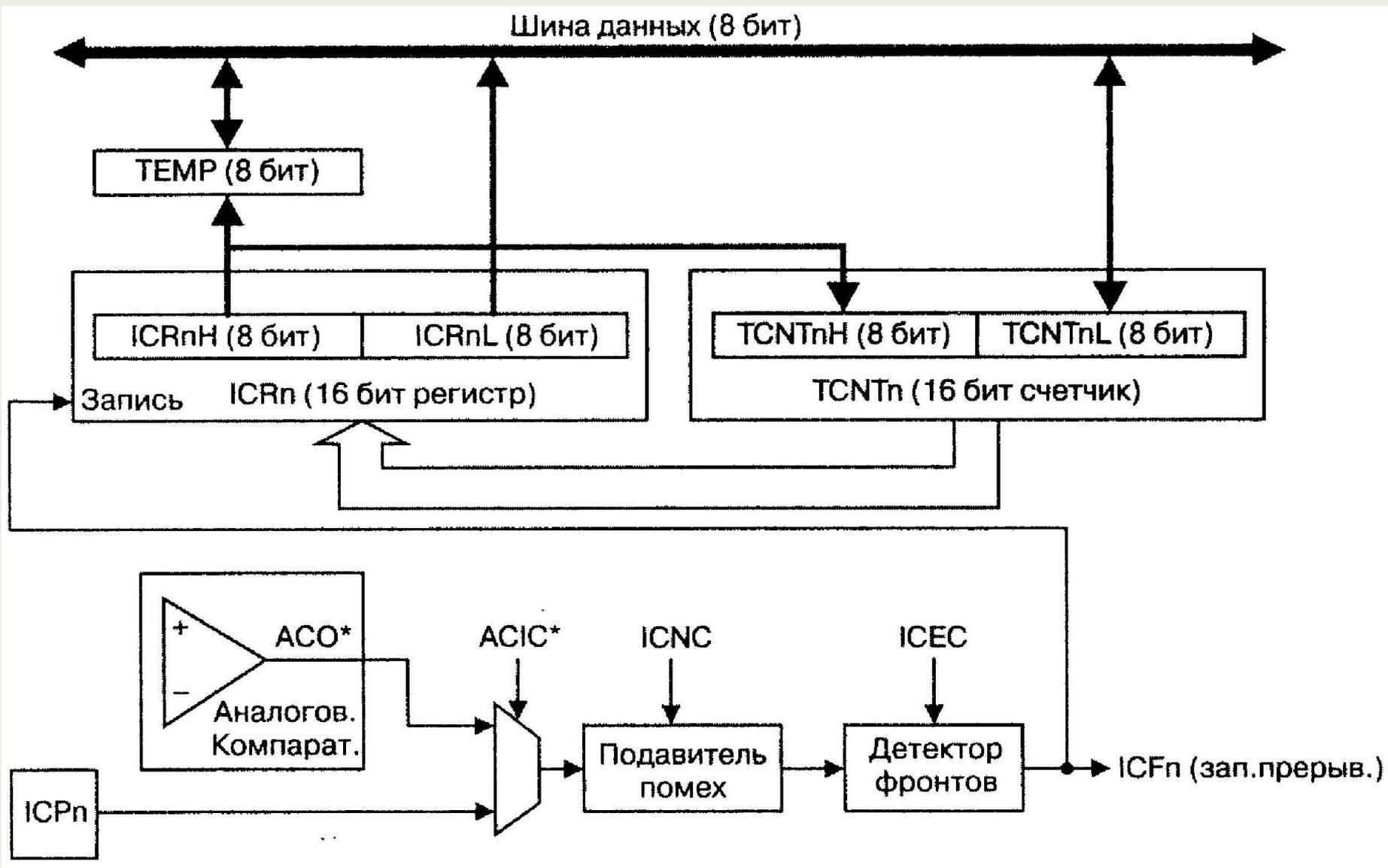


Рис. 10 – Модуль захвата таймера T1

# Таймер T1

Режимы работы таймера T1:

- 1) Normal mode – обычный счетный режим;
- 2) CTC (Clear Timer on Compare) – сброс при совпадении;
- 3) Fast PWM mode – режим быстрой ШИМ;
- 4) Phase Correct PWM mode – режим ШИМ, корректной по фазе
- 5) Phase and Frequency Correct PWM mode – режим ШИМ, корректной по фазе и частоте

Mode	WGM 13	WGM 12	WGM 11	WGM10	Режим работы таймера/ счетчика	TOP	Флаг TOV1 устанавли вается по
0	0	0	0	0	Normal	0xFFFF	MAX
1	0	0	0	1	PWM, Phase Correct, 8-бит	0x00FF	BOTTOM
2	0	0	1	0	PWM, Phase Correct, 9-бит	0x01FF	BOTTOM
3	0	0	1	1	PWM, Phase Correct, 10-бит	0x03FF	BOTTOM
4	0	1	0	0	CTC	OCR1A	MAX
5	0	1	0	1	Fast PWM, 8-бит	0x00FF	TOP
6	0	1	1	0	Fast PWM, 9. Бит	0x01FF	TOP
7	0	1	1	1	Fast PWM, 10. Бит	0x03FF	TOP
8	1	0	0	0	PWM, Phase and Frequency Correct	ICR1	BOTTOM
9	1	0	0	1	PWM, Phase and Frequency Correct	OCR1A	BOTTOM
10	1	0	1	0	PWM, Phase Correct	ICR1	BOTTOM
11	1	0	1	1	PWM, Phase Correct	OCR1A	BOTTOM
12	1	1	0	0	CTC	ICR1	MAX
13	1	1	0	1	(Зарезервировано)	-	-
14	1	1	1	0	Fast PWM	ICR1	TOP
15	1	1	1	1	Fast PWM	OCR1A	TOP

Рис. 11 – Выбор режима работы таймера при помощи регистров TCCR0A и

# Таймер T1 в режиме Phase Correct PWM

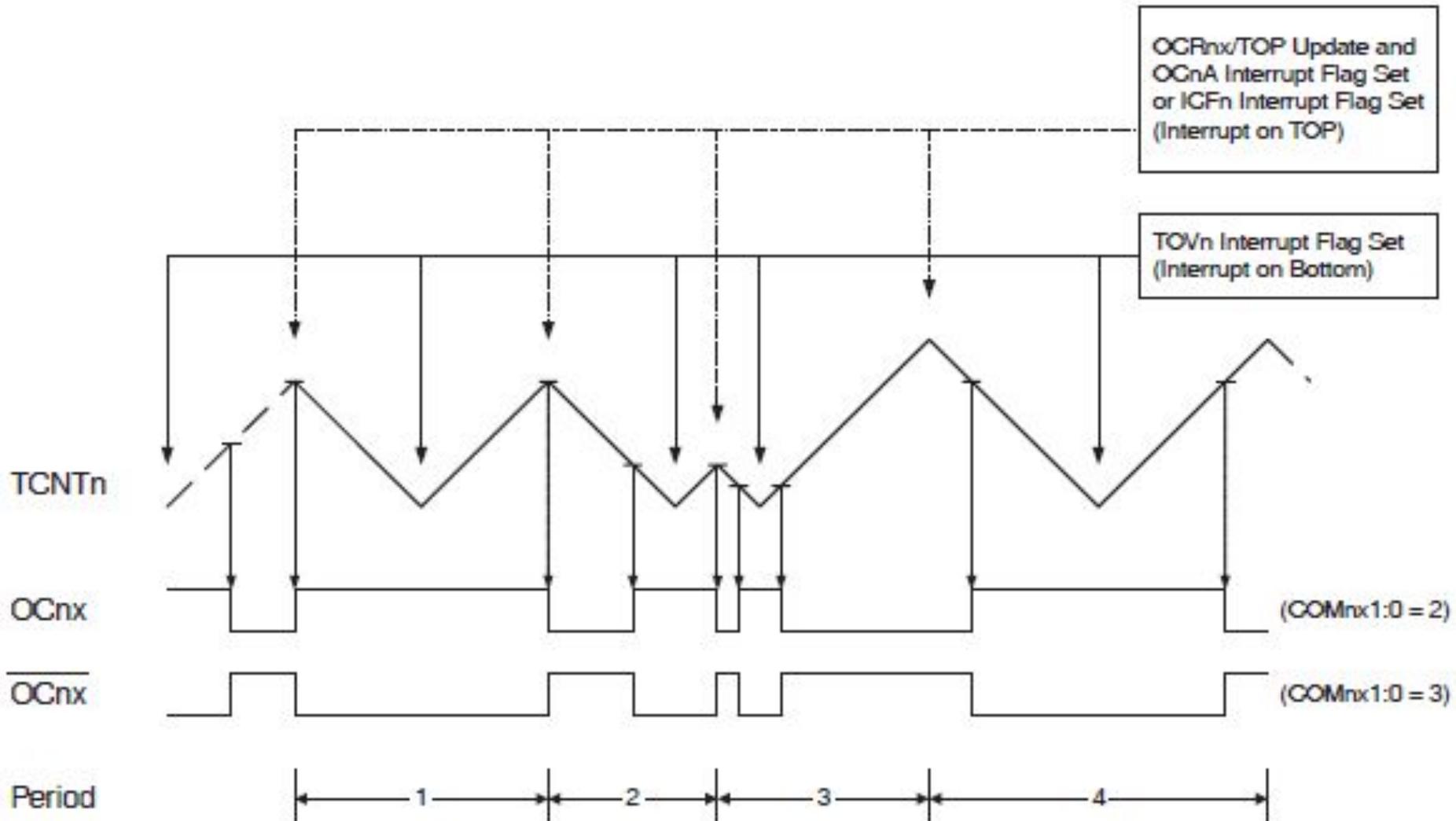


Рис. 12 – Работа таймера T1 в режиме Phase Correct PWM

# Таймер T1 в режиме Phase and Freq. Correct PWM

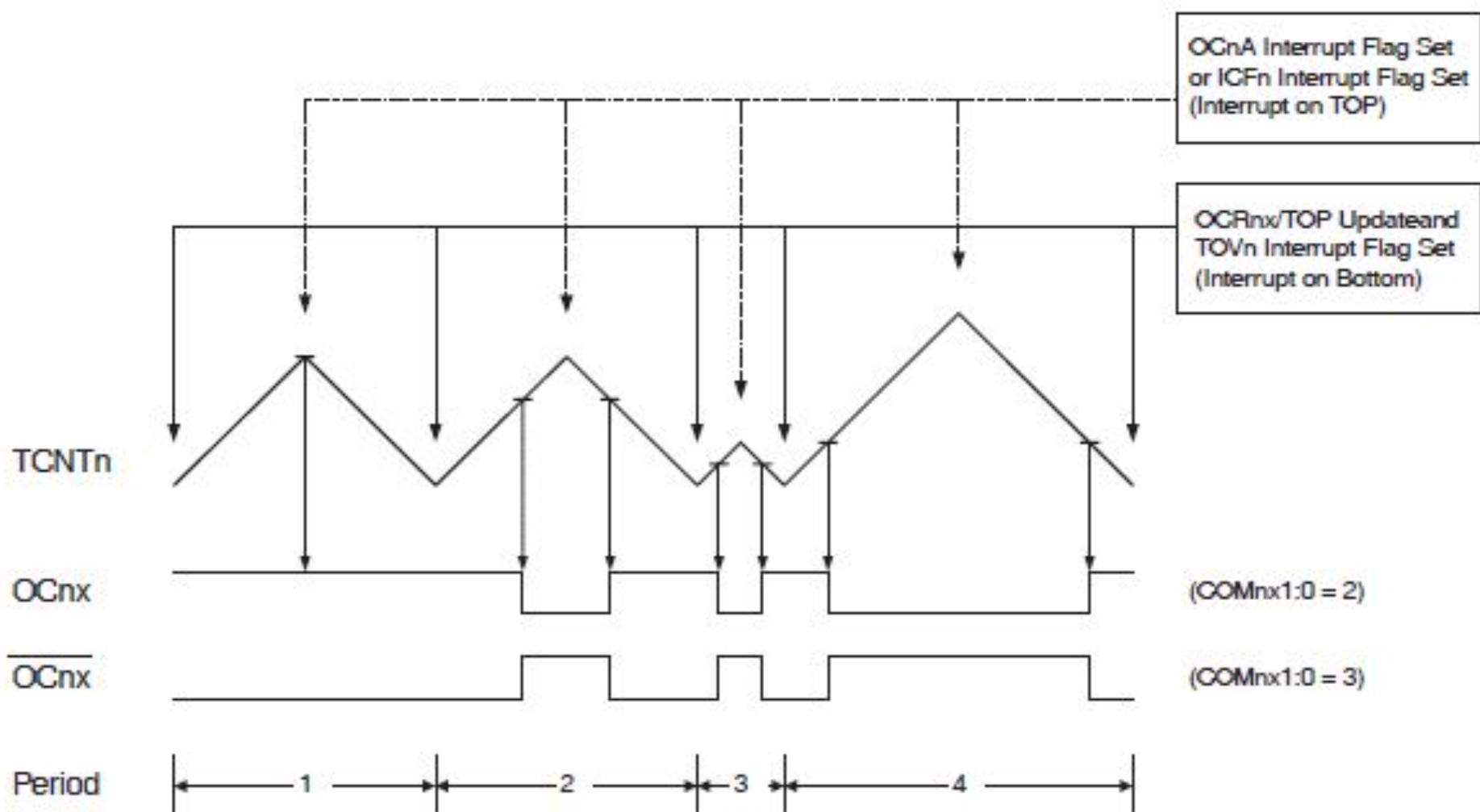


Рис. 13 – Работа таймера T1 в режиме Phase and Freq. Correct PWM

# Таймер Т1 в режиме Phase Correct PWM

COM1A1/ COM1B1	COM1A0/ COM1B0	Описание
0	0	Обычные операции с портом. Сигналы OC1A/OC1B Отключены
0	1	WGM13=0: Обычные операции с портом, Сигналы OC1A/OC1B отключены. WGM13=1: Переключение OC1A в момент совпадения. Для выхода OC1B этот режим зарезервирован
1	0	Очистка OC1A/OC1B в момент совпадения при прямом счете. Сброс OC1A/OC1B в момент совпадения при обратном счете
1	1	Установка OC1A/OC1B в момент совпадения при прямом счете. Сброс OC1A/OC1B в момент совпадения при обратном счете

Рис. 14 – Работа таймера Т1 в режимах Phase Correct PWM, Phase and Freq. Correct PWM