

**Київський національний університет
імені Тараса Шевченка**

Факультет військової підготовки

**Кафедра військово-технічної
підготовки**

2016 р.

Устрій та бойове застосування КЗА 86Ж6

Тема №7 : Апаратура обчислювальних засобів

Заняття № 10 Робота вузлів пристрою управління каналом (ПК)

Навчальна мета: вивчити принципи побудови і функціонування пристрою управління каналом (ПК)

Час: 2 години.

Місце: спецклас.

Вид заняття: групове.

Навчальні питання

1. Регістри **ПК**, їх взаємодія з процесорами
2. Синхронізатор **ПК**
3. Апаратний контроль функціонування **ПК**

1. Регістри ПК, їх взаємодія з процесорами

Регістри ПК (РПК) являють собою набір спеціальних регістрів зі схемою управління ПК (УПК) і комутатором ПК (КПК).

Усі регістри ПК мають програмний доступ, який здійснюється за допомогою команд звертання до нульового модуля ЗП (далі – звертання до УК). Запис інформації з ОбчП в ПК здійснюється через молодший байт МА, а читання – через молодший байт МЧт. Звертання до ПК сприймається як команда, у якої 20...23 розряди є кодом операції ПК (КОП ПК), а 24...31 розряди – інформацією, що підлягає запису в ПК.

Записом і читанням безпосередньо керує схема УПК, яка при звертанні до ПК дешифрує КОП ПК, видаючи керуючі сигнали на запис або читання у відношенні визначеного регістра.

Схема УПК видає відповідному нульовому модулю ЗП сигнали $\overline{ЗАН0}$ і $\overline{ГОТ0}$, що надходять в ППО. Читання з ПК у МЧТ здійснюється через комутатор ПК.

Інформація в МЧТ подається з контрольним кодом, що формується схемою згортки по mod2, яка розташована на виході УПК. При записі в ПК у МЧТ подається нульова інформація також з контрольним кодом, тому що ОбчП сприймає інформацію з магістралі МЧТ тільки із контрольним кодом.

До складу власних регістрів ПК входять:

- регістр заявок РЗ;
- регістр масок РМ;
- регістр підміни РП;
- регістр зсуву РТА-РСд1;
- регістр буферний РТА-РБф

Обмін з регістрами однобайтний. По звертанню *реєстри заявок і масок* розділені на дві однобайтні частини (з молодшими і старшими байтами).

Ці регістри входять до складу схеми переривання **ПК СхПр**, що являє собою другий рівень системи переривань **СО** і розрахована на 16 каналів переривання. Схема призначена для реєстрації зовнішнього сигналу переривання на час його обробки, вироблення сигналу узагальненої заявки **“ЗАПРОС ПЕРЕРИВАННЯ” (ЗПр ПК)**, а також для маскуванню сигналів переривання. Сигнал **ЗПр ПК** надходить у схему переривання **ОбчП**.

Доступ по входу до даних регістрів необхідний для програмного моделювання заявки, для її збору, а також для формування маски на переривання.

Регістр підміни РП призначений для керування конфігураторами звертання і зайнятості. З **МА** і **МЧт** він має зв'язок по вісьмом молодшим і одному контрольному розряду.

Регістри зсуву РТА (РСД1) і буферний РТА (РБф) входять до складу адаптера і служать для перетворення 5-розрядного телеграфного коду при запису в **РТА** і читанню з **РТА** інформації через магістраль **МЧт**.

Під звертанням до **ПК** варто розуміти виконання операцій над регістрами **ПК** із боку **ОБЧП**, яке здійснюється будь-якою командою **ОбчП** зі звертанням до нульового модуля **ЗП** (у режимі читання). Виконавча адреса **A2** (*2 молодших байти*), яка видається **ОбчП** в **МА**, сприймається в **ПК** як команда, у якій код операції **ПК** (**КОП ПК**) міститься в *20...23 розрядах*, а інформація для запису в регістри – *24...31 розрядах*.

КОП ПК задає інформацію про вигляд операцій у відношенні визначеного регістра.

Всі операції поділяються на 5 видів:

- запис,
- читання,
- установка,
- виключення,
- масковане читання.

Останні три види операцій здійснюються у відношенні регістрів заявок і масок.

У відношенні регістра зсуву **РТА** здійснюється тільки запис, а у відношенні буферного регістра **РТА** – тільки читання. Виконанням операцій **ПК** керує схема **УПК**, що розшифровує **КОП ПК** за допомогою дешифраторів, що входять до складу **УПК**.

Звертання до **РЗ** використовується для розпізнавання зареєстрованих на ньому заявок. Якщо попередньо схема переривання **СхПрУК** скинута, то з приходом заявки по одному з каналів переривання **ПК** формується сигнал **ЗПр ПК**, який надходить на 15-й канал переривання **ОбчП** (передбачається, що дана заявка не замаскована). У результаті спрацьовує схема переривання **ОбчП**, відбувається дешифрація заявки, а потім – перехід на програму аналізу **РЗ ПК** для того, щоб визначити номер даної заявки. Для цієї мети виробляється звертання до **ПК** з операцією читання **РЗ** молодшого або старшого байта. Після розпізнавання, а потім і обробки заявки відбувається скидання **СхПрУК**.

Якщо на **РЗ ПК** мається кілька заявок, то відбувається послідовна обробка них.

2. Синхронізатор ПК

Синхронізатор призначений для синхронізації роботи пристроїв **СО: ПК, ОбчП і ПО.**

Він складається з:

- задаючого генератора (**Г**);
- лічильника (**Сч8**);
- дешифратора основних серій (**ДШ1**);
- дешифратора зсунутих серій (**ДШ2**);
- зборки основних серій (**Сб1**);
- зборки зсунутих серій (**Сб2**).

Синхронізатор видає 16 серій імпульсів з періодом 1333 нс, тривалістю 167 нс і зсунутих одна відносно іншої на 83 нс, а також 8 серій імпульсів з періодом 667 нс, тривалістю 167 нс і зсунутих одна відносно іншої на 83 нс. Зазначені серії умовно поділяються на основні серії (**С1...С8**), (**СИ1...СИ4**) і зрушені серії (**СС1...СС8**), (**СИС1...СИС4**)

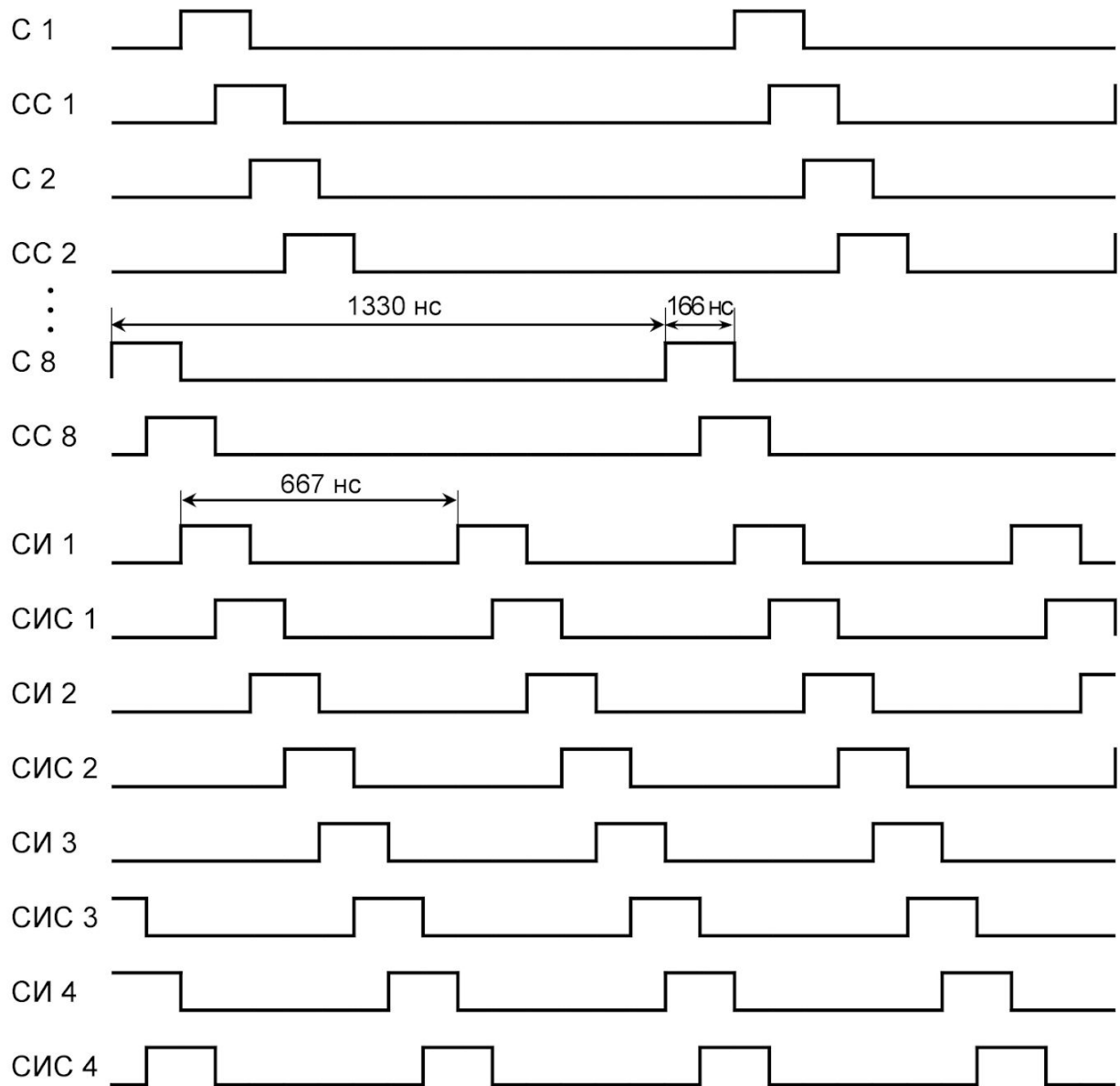


Рис 10.1. Часові діаграми роботи синхронізатора

3. Апаратний контроль функціонування ПК

ПК видає процесорові сигнал збою (**СБУК**), що являє собою результат зборки сигналів: збій зайнятості **ЗП** (**СБ ЗАН**) і збій регістра підміни (**СБ РП**).

Сигнали збоїв виробляють:

схема контролю зайнятості **ЗП**;

вихідна згортка по $\text{mod}2$ у комутаторі ПК.

*Схема контролю зайнятості **ЗП*** складається з 16 схем контролю зайнятості. Вона видає сигнал збій зайнятості (**СБ ЗАН**), якщо хоча б в одному модулі час зайнятості перевищує контрольний час (4 мкс). Час зайнятості модуля визначається трирозрядним контрольним лічильником, що працює від **СИ**. Сигнал **СБ ЗАН** використовується також для «сталкивання» команди **ОбчП** зі стану «зависання» по зайнятості.

Схема згортки по mod2 використовується для одержання контрольного коду при видачі інформації в **МЧТ** і для контролю регістра підміни. Контроль **РП** здійснюється при **ЗАН0=0**, тобто коли немає звертання до **ПК**, з частотою основної серії **СИ**.

Сигнал збою регістра підміни **СБ РП** є результатом згортки по mod2 змісту **РП** із його контрольним кодом.

Література:

- **СВ-1. ДЗУ-Э-8К-М. Техническое описание и инструкция по эксплуатации. ЭПЗ.061.146 ТО**
- **СВ-1. Система тестового контроля. ЭП1.321.017. ТО1**
- **СВ-1. Техническое описание. Часть 1. ЭП1.321.020. ТО**
- **СВ-1. Инструкция по включению тестов. ЭП1.321.017 ИО**

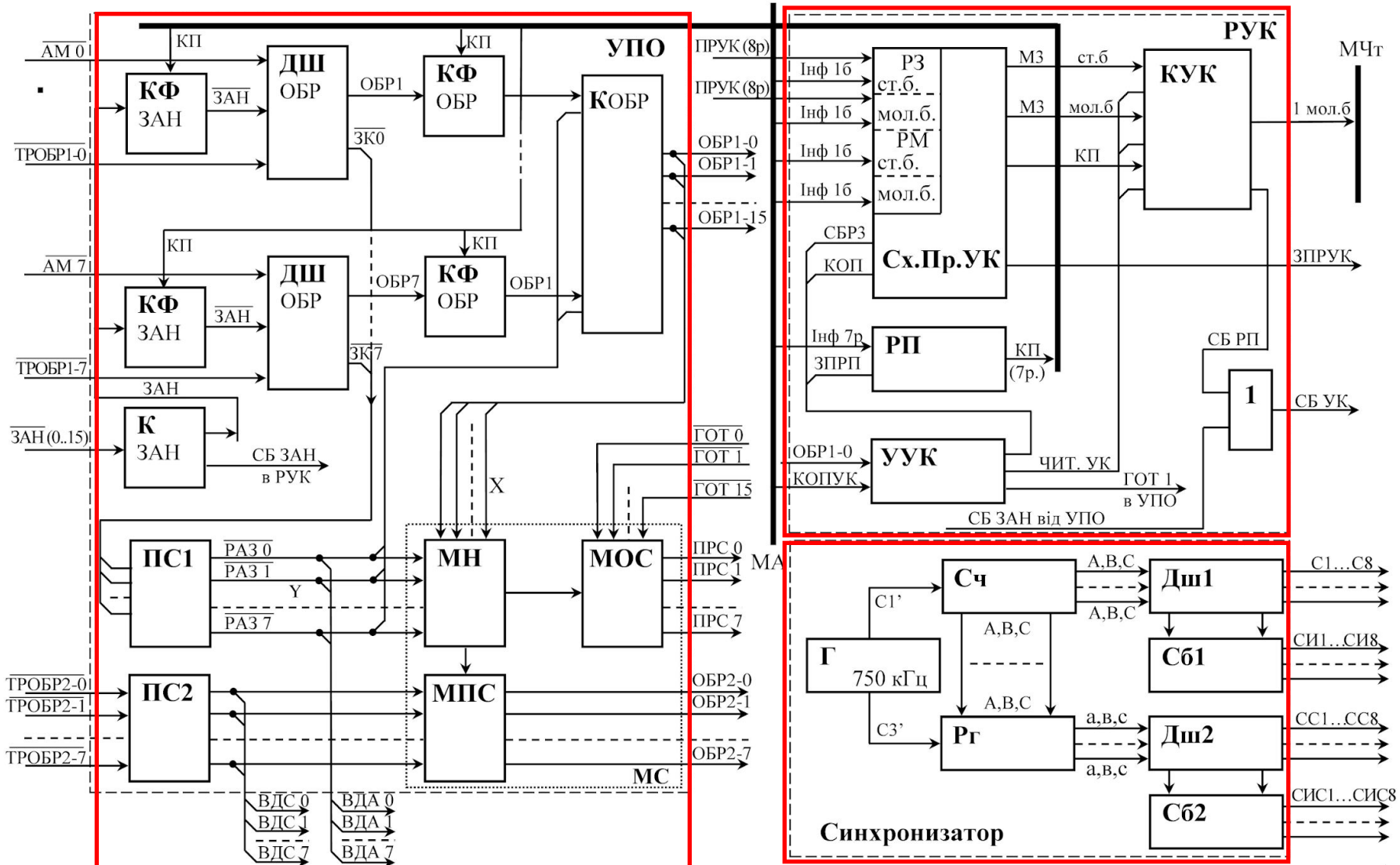


Рис. 9.1 Структурна схема УК

УКУ складається з підсистем: **УПО** (Control and Protection), **РУК** (Control and Protection) і **Синхронизатор** (Synchronizer).

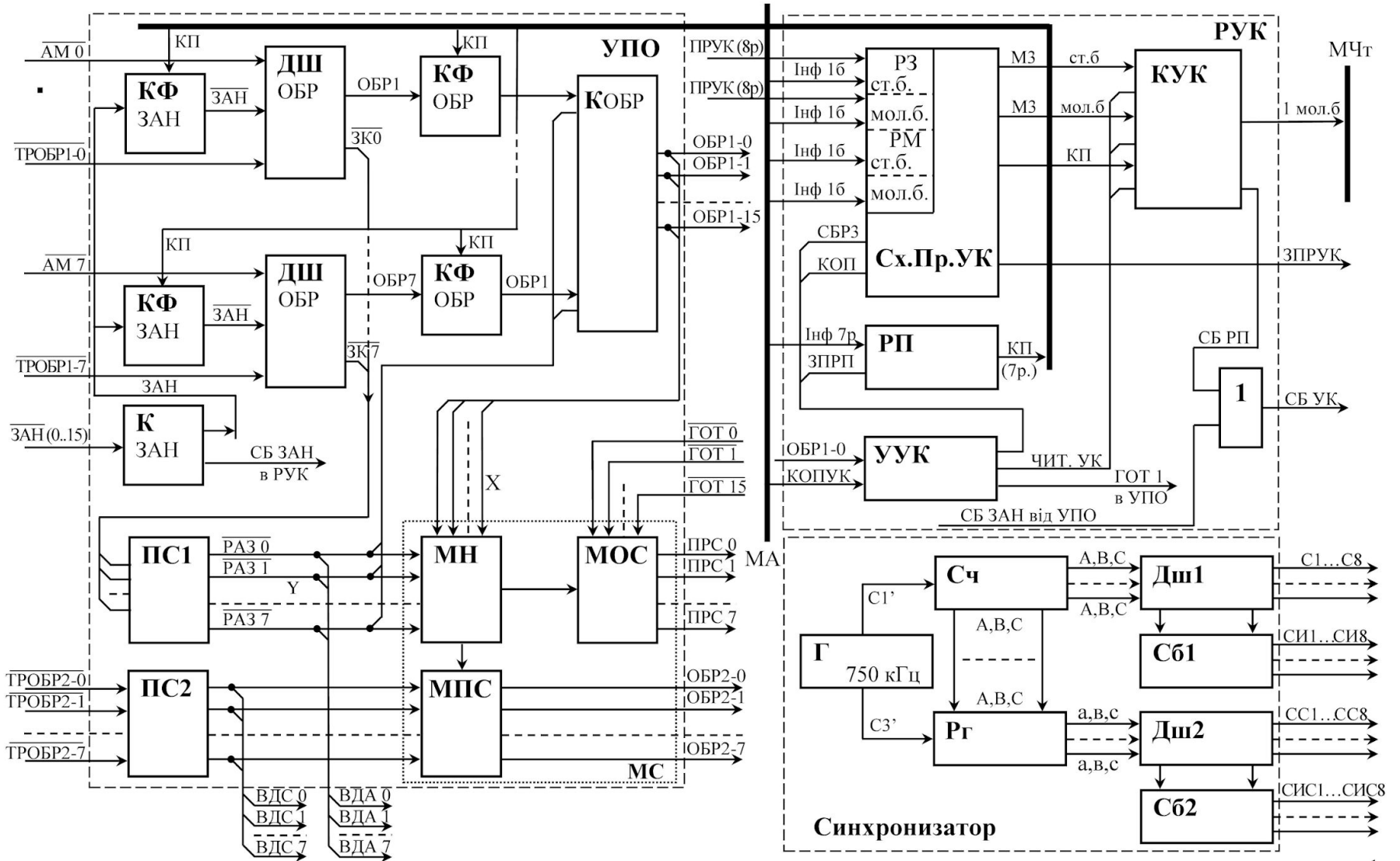


Рис. 9.1 Структурна схема УК