

Курсовой проект «Проектирование процессора ЭВМ»

Студент гр. К6-122 Кулич П.
Руководитель Ядыкин И.М.

Техническое задание №136

- ОП — 16×8 ячеек. РП — 8×4 ячеек.
- Целые числа с фиксированной запятой.
Дополнительный код.

Форматы команд:

- Команды двухадресные.
- Команда сдвига, команда умножения:
 - Первый операнд в ОП. Адресация – прямая.
 - Второй операнд хранится в зависимости от признака П2 либо в РП(прямая адресация) либо в ОП(косвенная автоинкрементная адресация).
- Результат записывается по адресу 2-го операнда.

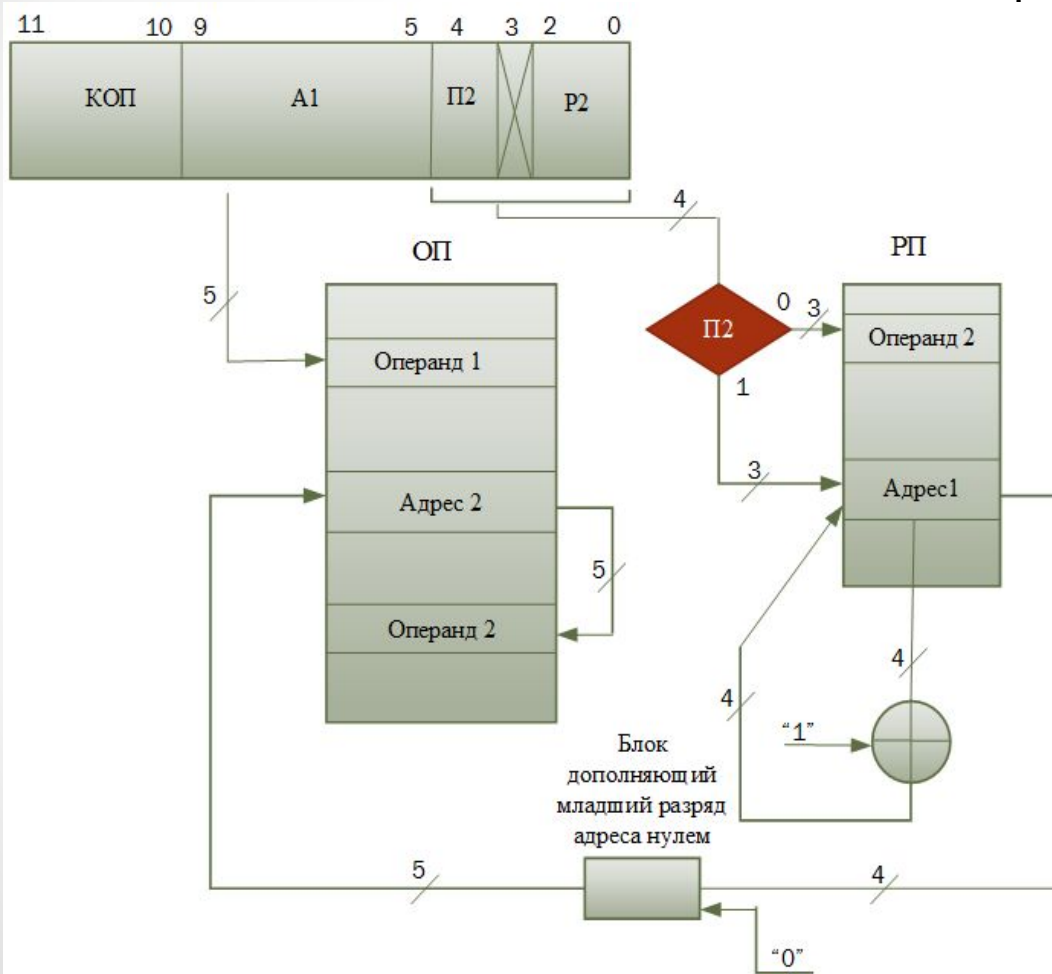
Техническое задание №136

Операции:

- Умножение – со старших разрядов множителя и со сдвигом суммы частичных произведений влево с коррекцией результата без пропуска такта суммирования. Результат записывается по адресу 2-го операнда
- Сдвиг вправо кода. Адрес первого операнда не является адресом, два его младших разряда указывают количество разрядов на которые производится сдвиг. Выдвигаемый бит устанавливает флаги CF и ZF.
- Условный переход осуществляется при $CF = 1$.
- Безусловный переход

Способы адресации и форматы команд

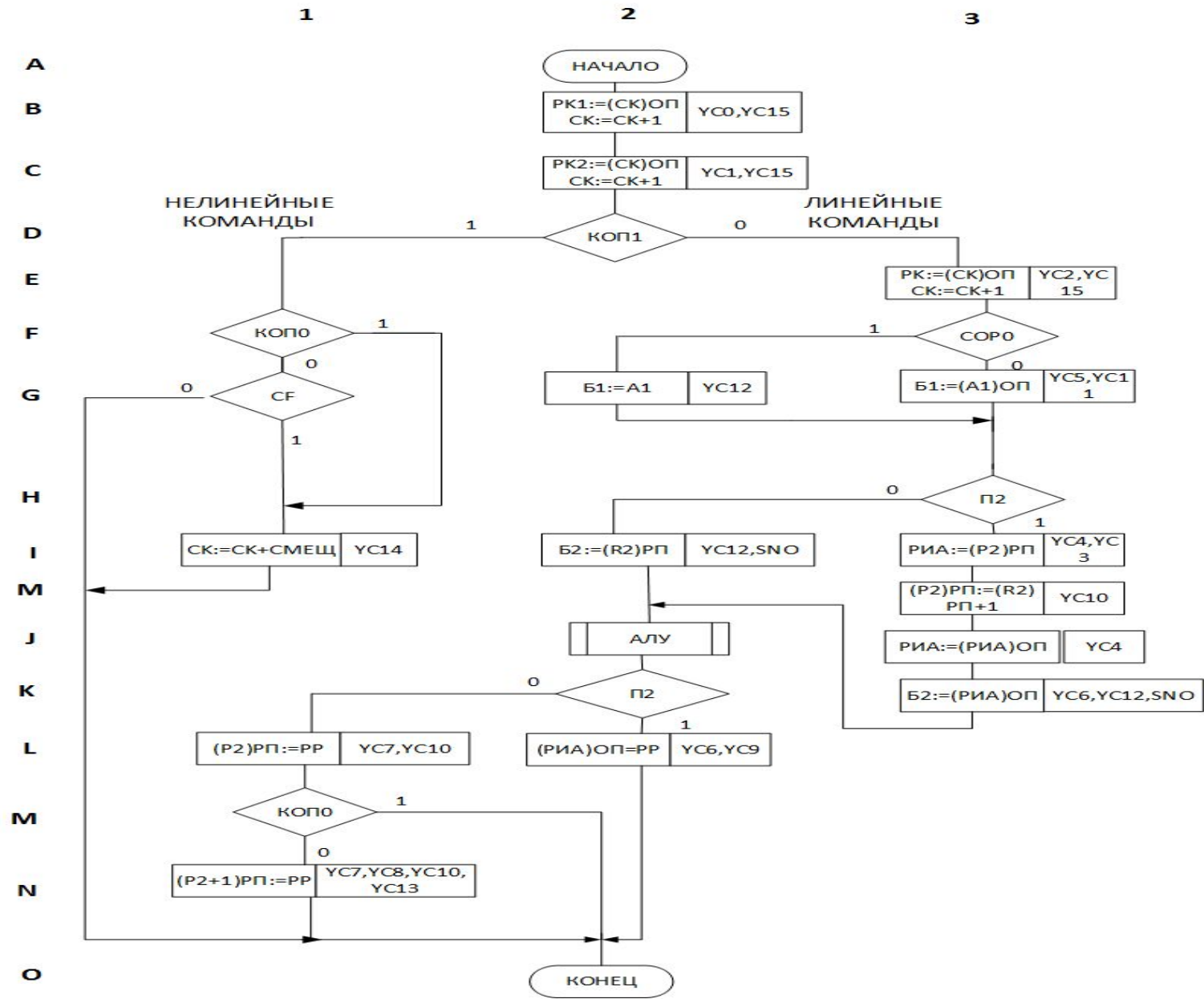
Умножение/Сдвиг



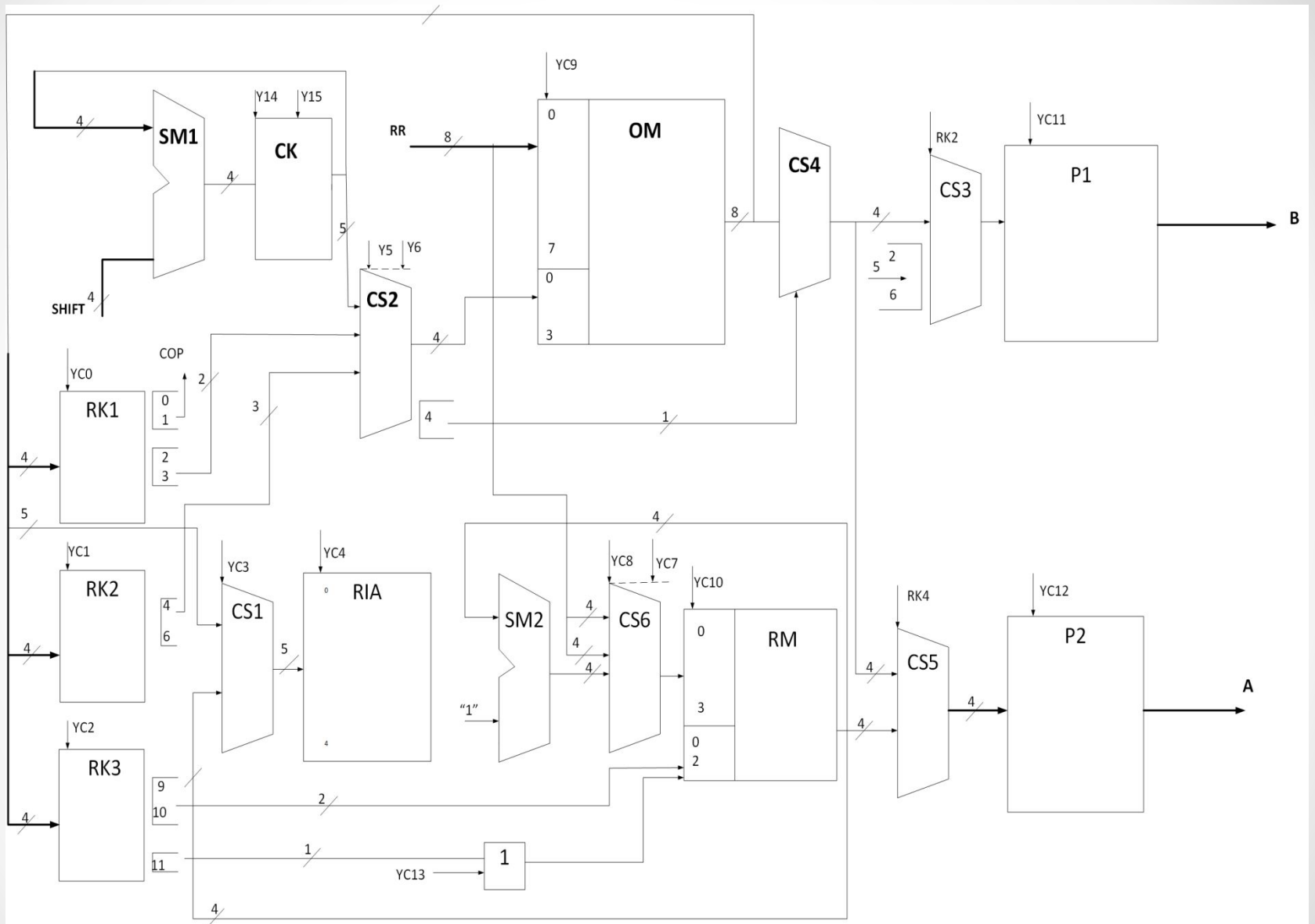
Условный переход/Безусловный переход



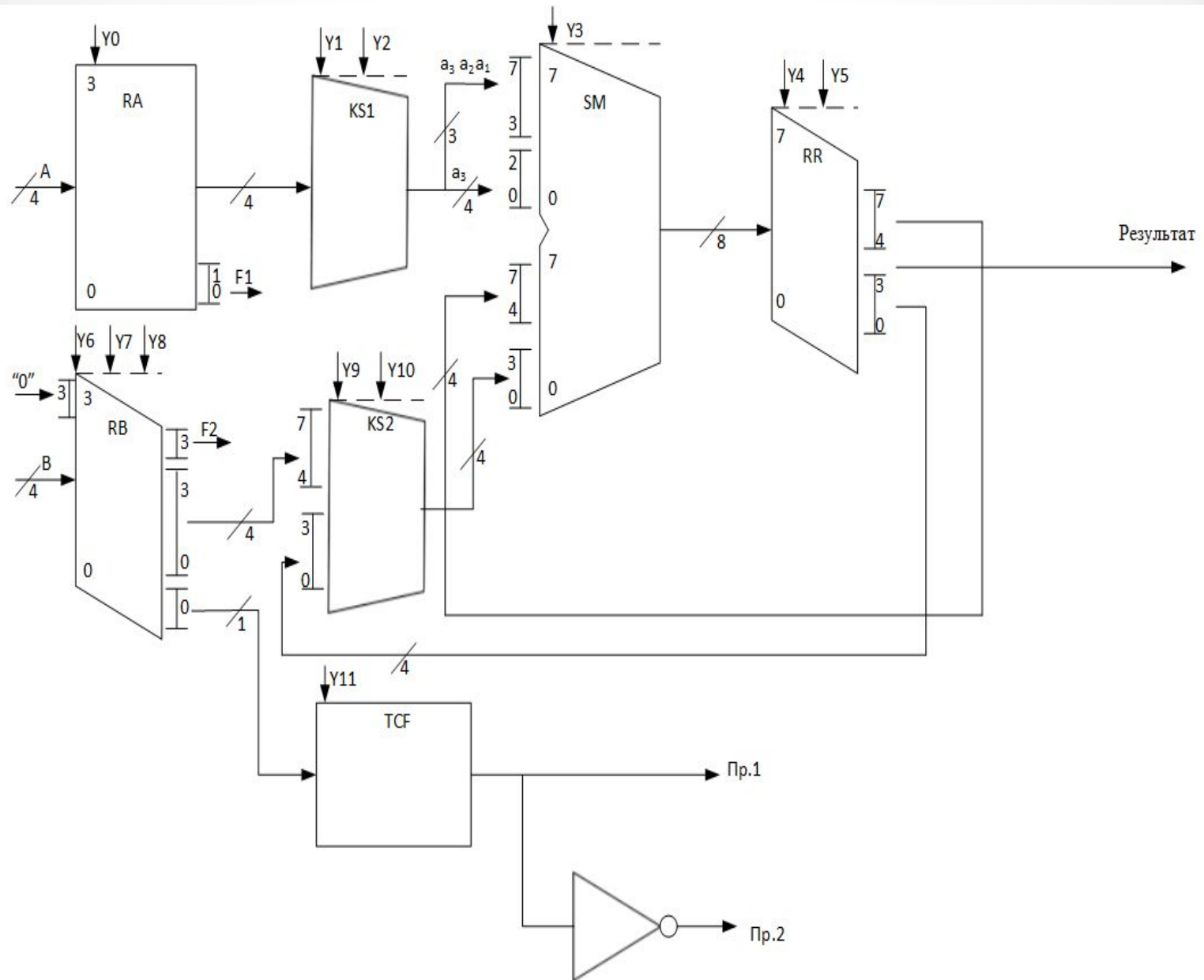
Блок-схема алгоритма выполнения команд



Функциональная схема блока управления командами

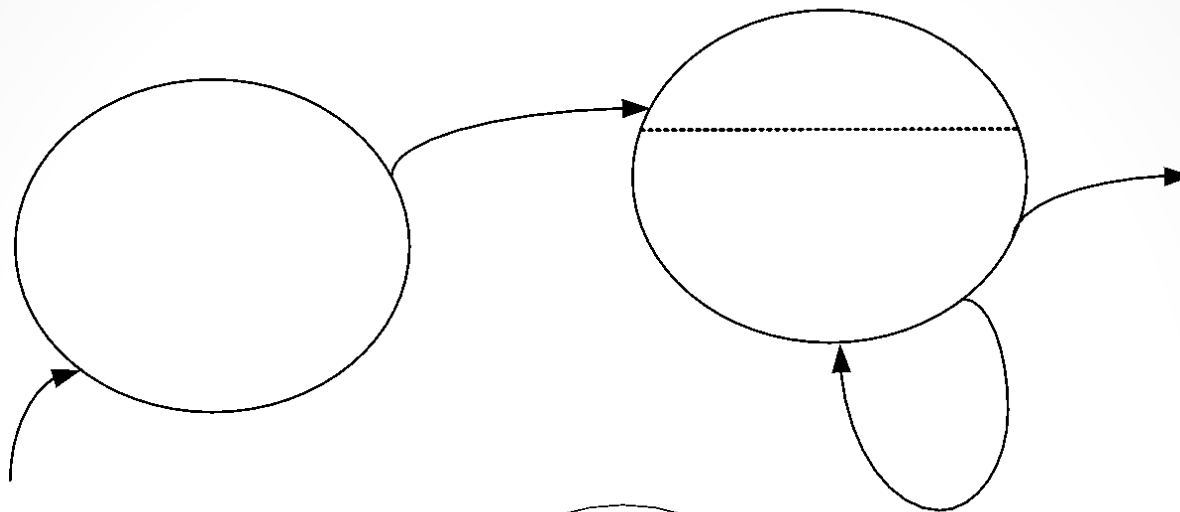


Функциональная схема блока операций

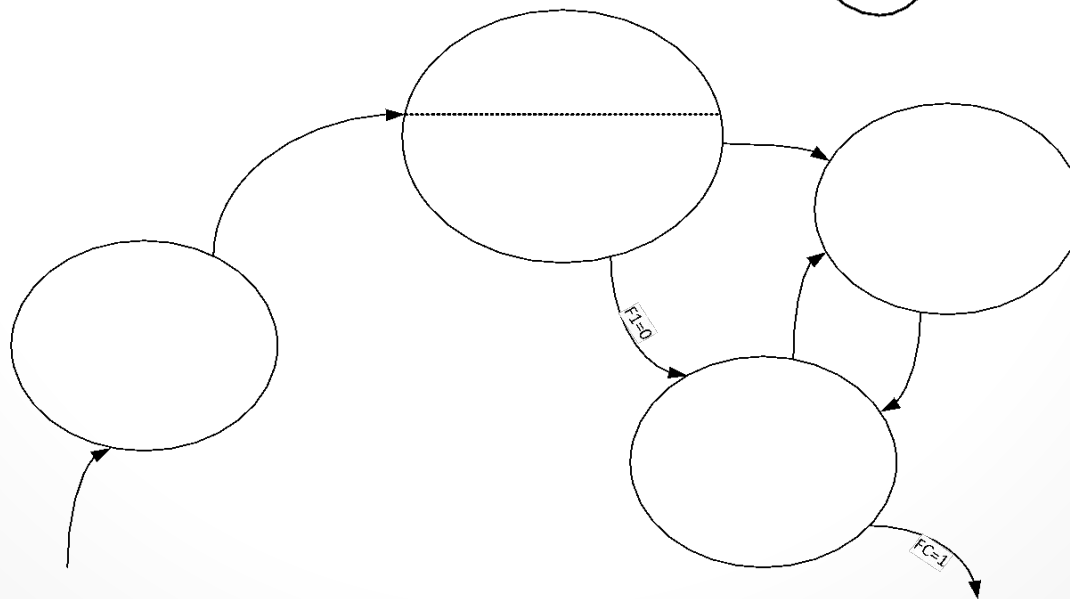


Граф переходов распределителя сигналов МУУ

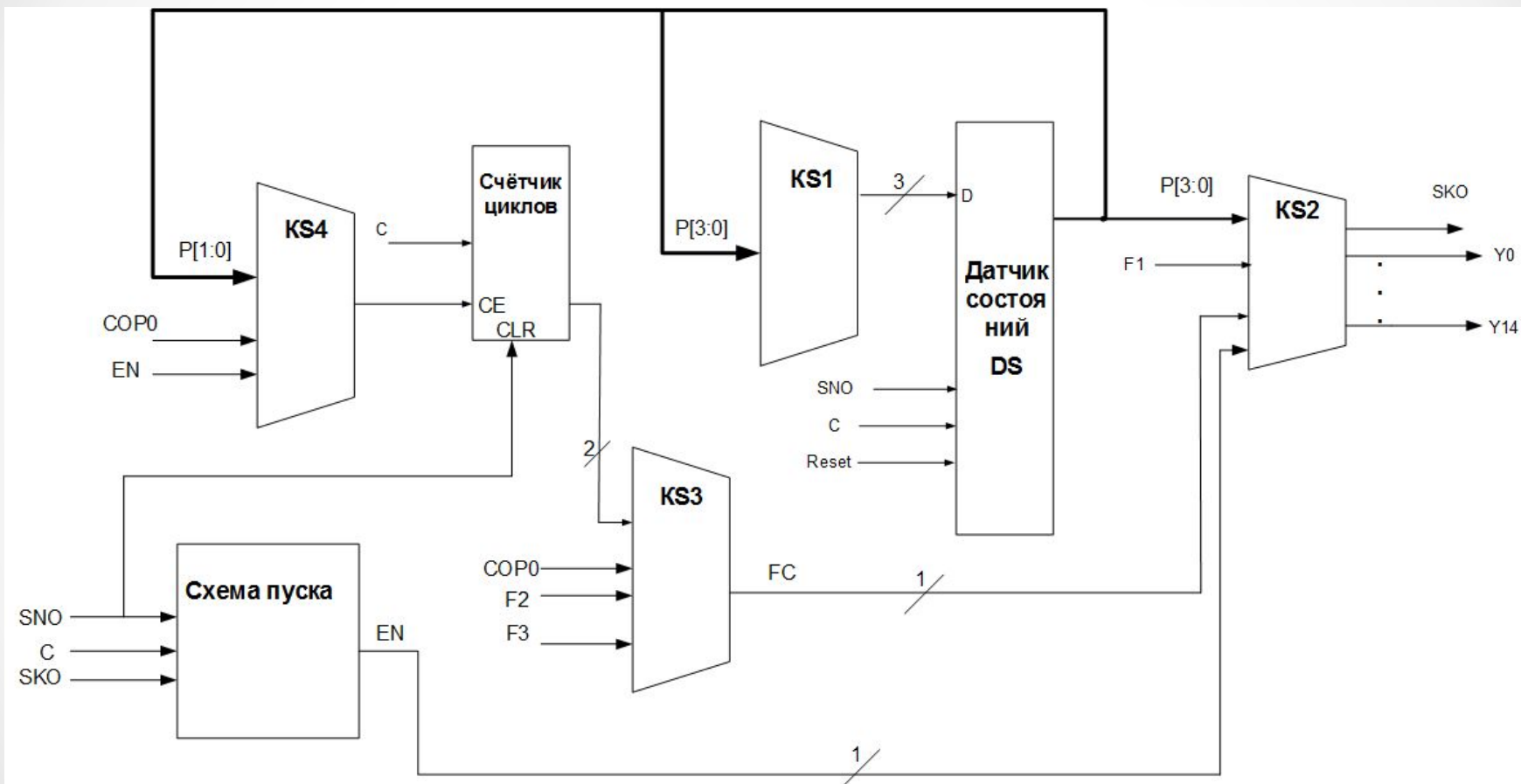
Сдвиг



Умножение



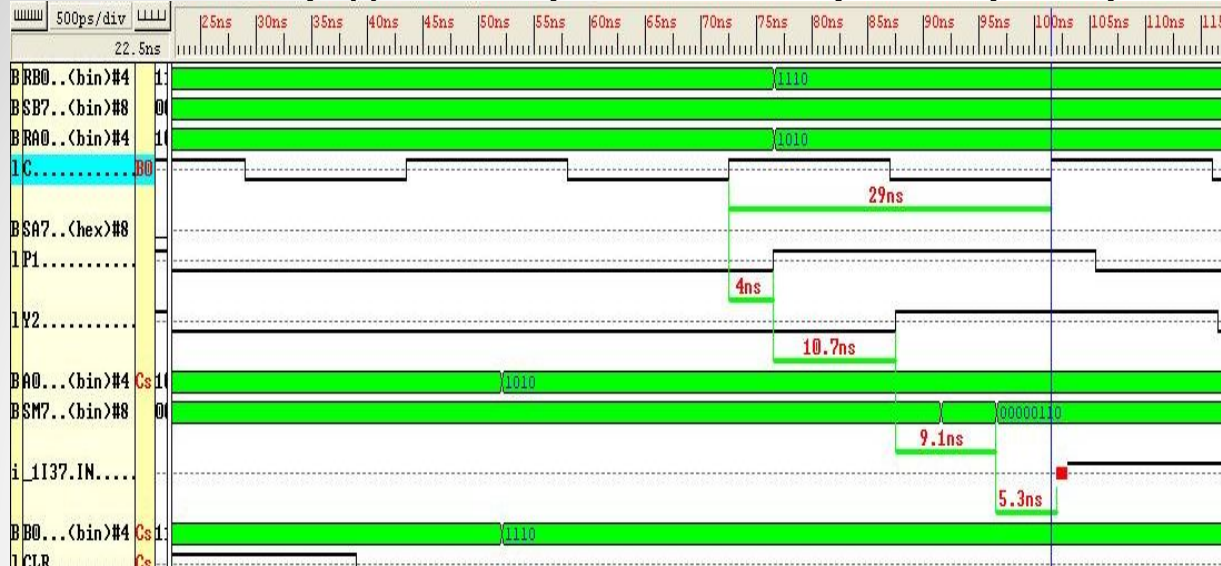
Функциональная схема МУУ



$$T_{\min} = 30 \text{ нс}$$

$$F_{\max} = 33.333 \text{ МГц}$$

Определение критического пути и параметров синхронизации АЛУ

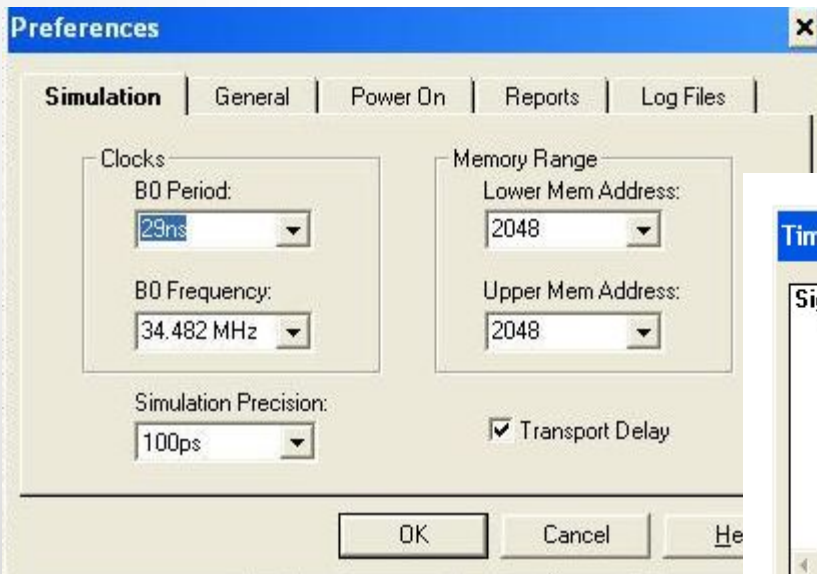


Микрооперация в которой происходит ошибка: загрузка в регистр результата.

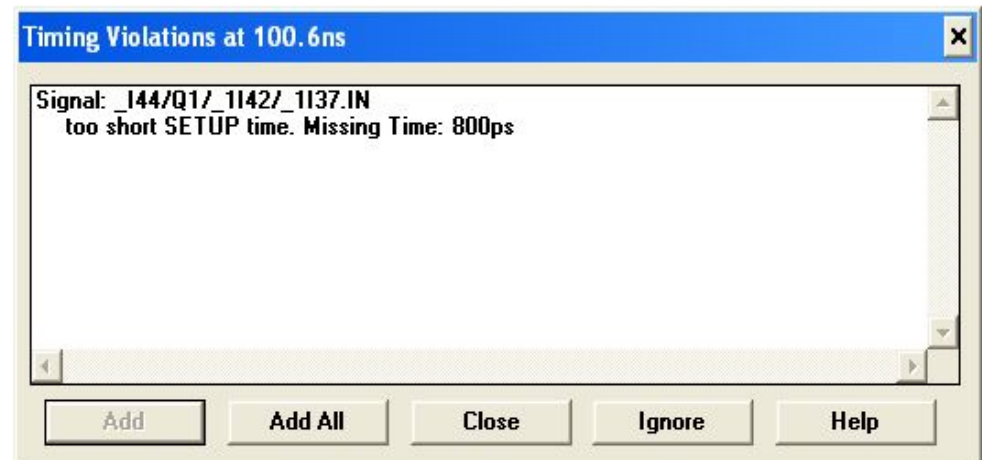
$C \rightarrow DS \rightarrow Y2 \rightarrow SM \rightarrow t_{уст}$

$$T_{\min} = 30 \text{ нс}$$

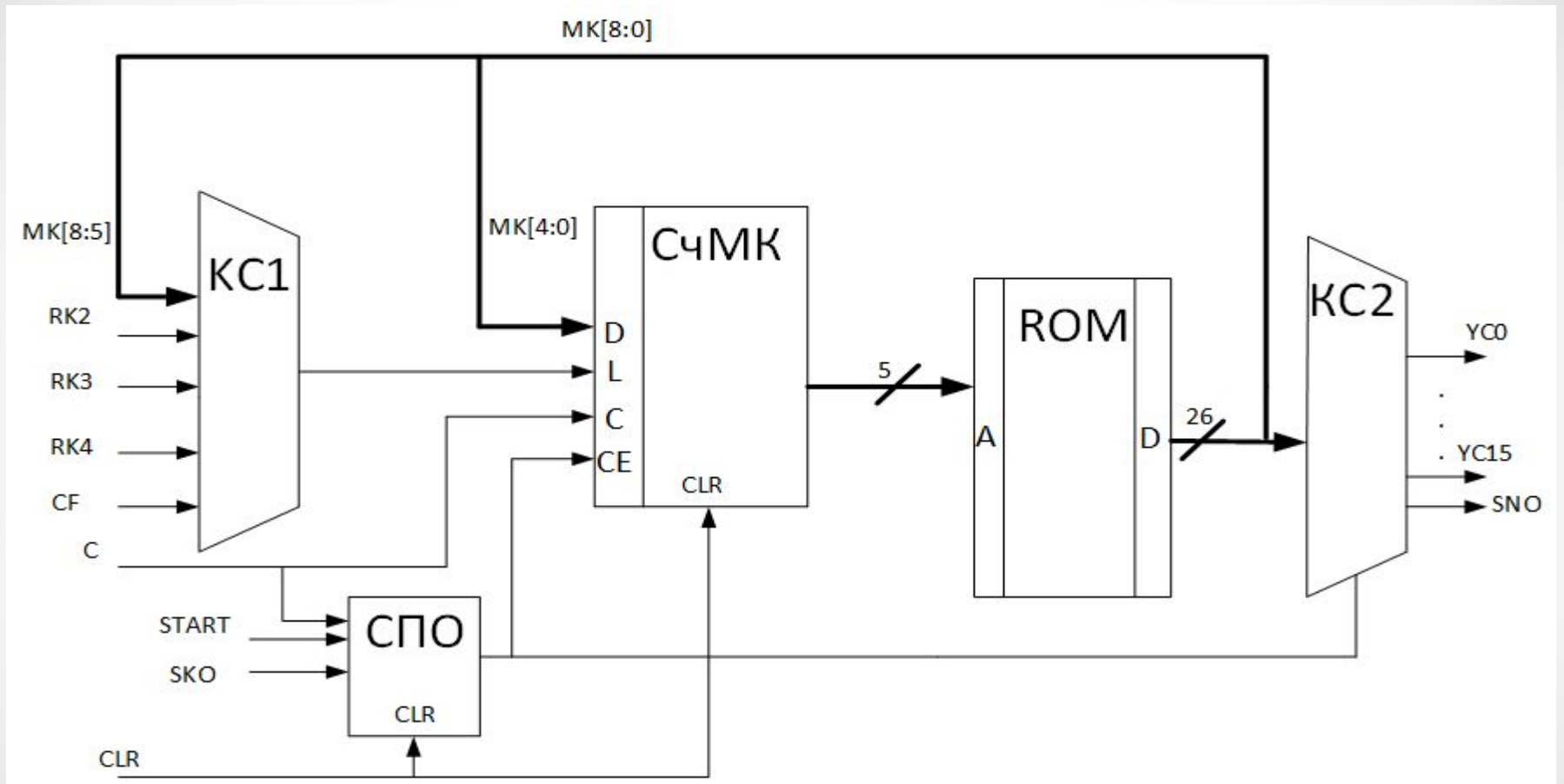
$$F_{\min} = 33.333 \text{ МГц}$$



T умножения (8 тактов) 240,0 нс.
 T сдвига (5 тактов) 150,0 нс.



Функциональная схема МПУУ и формат команды



Тестовая программа процессора

I

0 ОП 1

0	COP	X	SGN	SHIFT
1				
2	COP		A1	PR2
3		R2	COP	
4		A1	PR2	R2
5	COP	X	SGN	SHIFT
6				
7	COP		A1	PR2
8		R2	COP	
9		A1	PR2	R2
10		М/Условный переход		Условный переход
11				
12				АДРЕС Т
13		Результат Т_{младш}/Т		Результат Т_{старш}
14				
15				

РП

У/Результат умноженияЗ
Результат умноженияЗ
D
АДРЕС1
ТО/К/ Результат К_{млад}
Результат К_{старш}

II

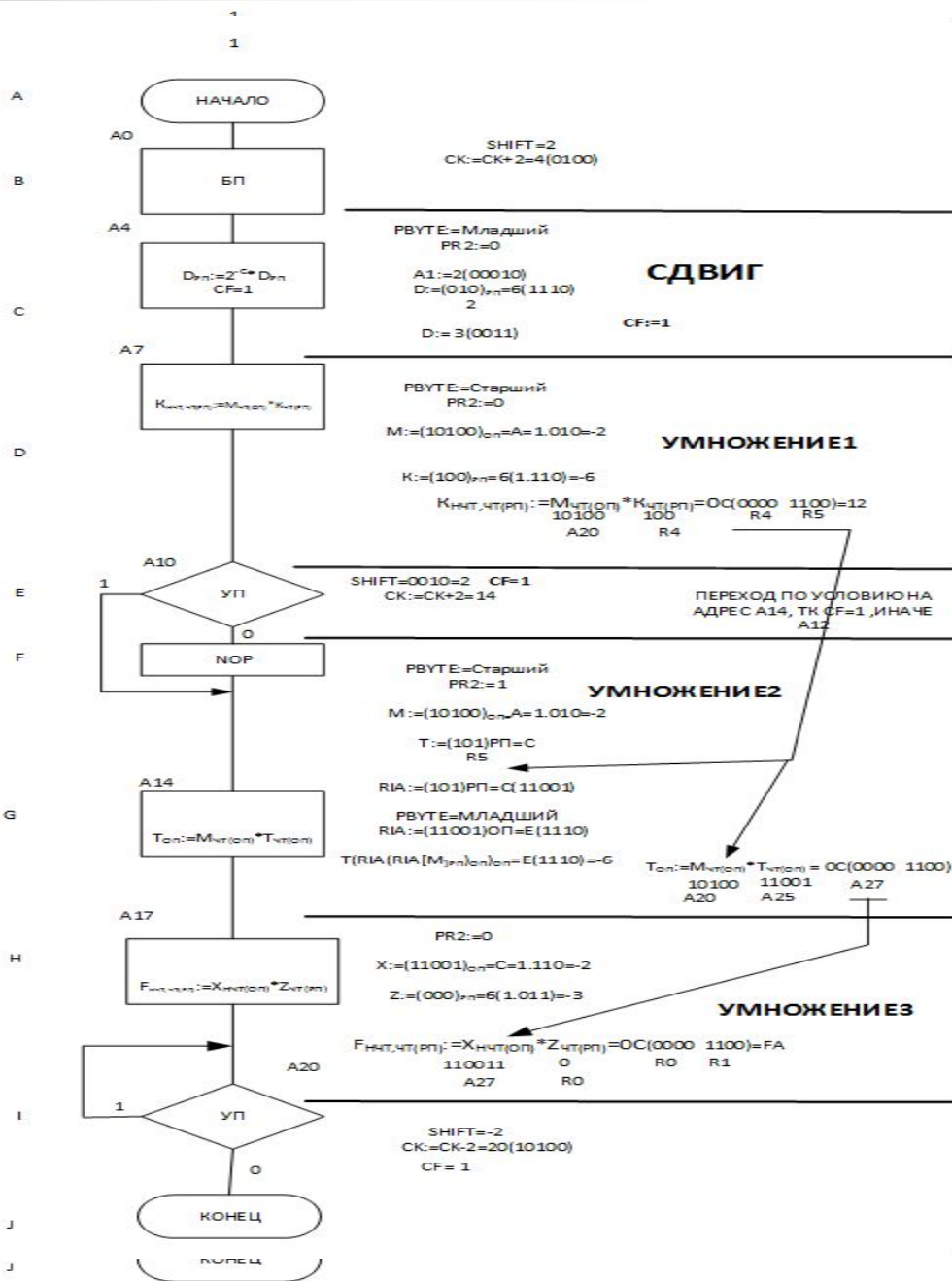
ОП

	COP	A1	PR2
	R2	COP	SGN
	SHIFT		
	Результат К_{старш}		К/Результат К_{младш}

РП

L

Тестовые программы процессора(1)



Тестовая программа обеспечивает проверку:

1. Проход по всем операторным блокам алгоритма выполнения команд

2. Запись результата умножения в оперативную память и регистровую. Второй операнд умножения 2 – результат умножения 1. Результат записанный в умножении два является адресом второго операнда в регистровой памяти.

3. Расположение команд, начало которых в четной и нечетной ячейке памяти

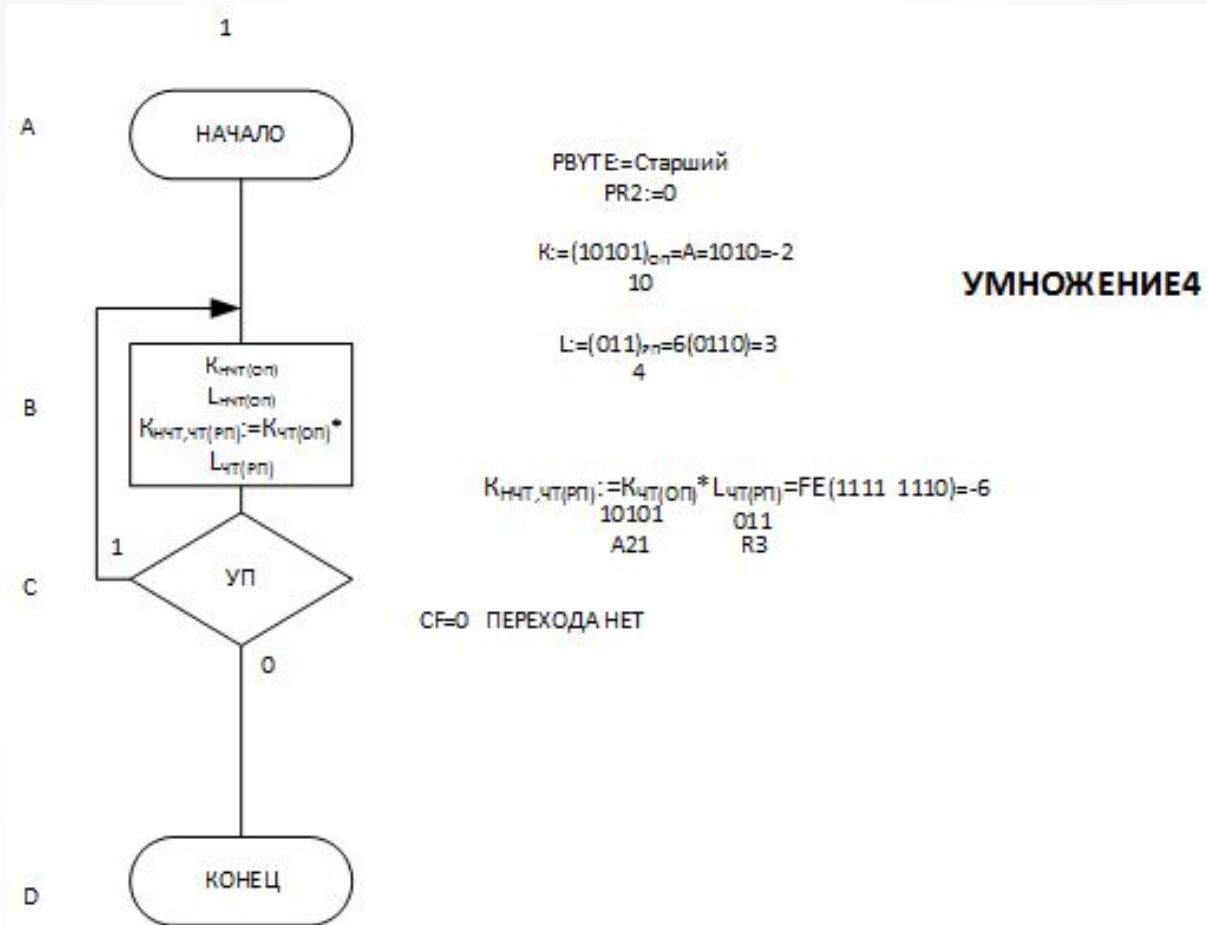
В первой тестовой программе первый операнд обеих команд находится в четном ячейке, во второй в нечетной.

4. Переходы при положительном и отрицательном смещении

В1, E1- переход при положительном смещении
I1- при отрицательном

5. Выполнение и невыполнение условного перехода.

Тестовые программы процессора(2)



Спасибо за внимание