

# 3 ИНТЕГРАЛЬНЫЕ ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ

## 3.1 Рабочие характеристики логических вентиляей

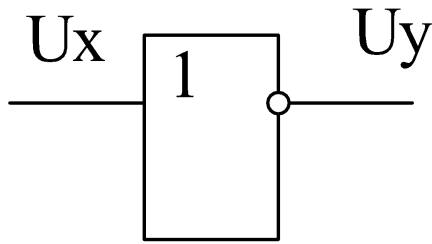


Рисунок 66 – Логический вентиль

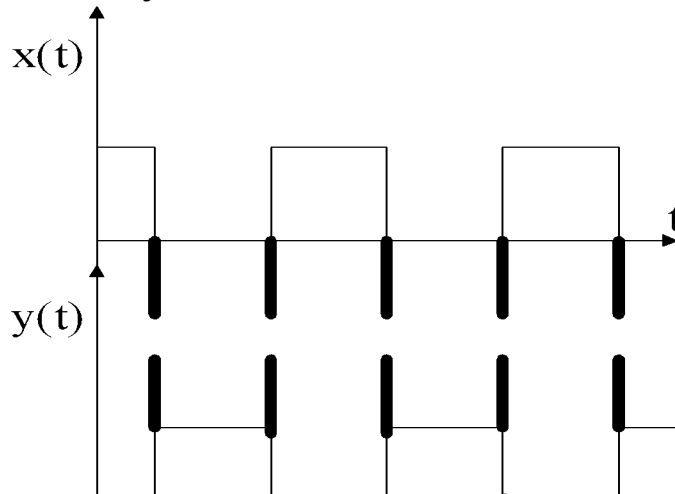


Рисунок 67 – Идеальные рабочие характеристики логического вентиля

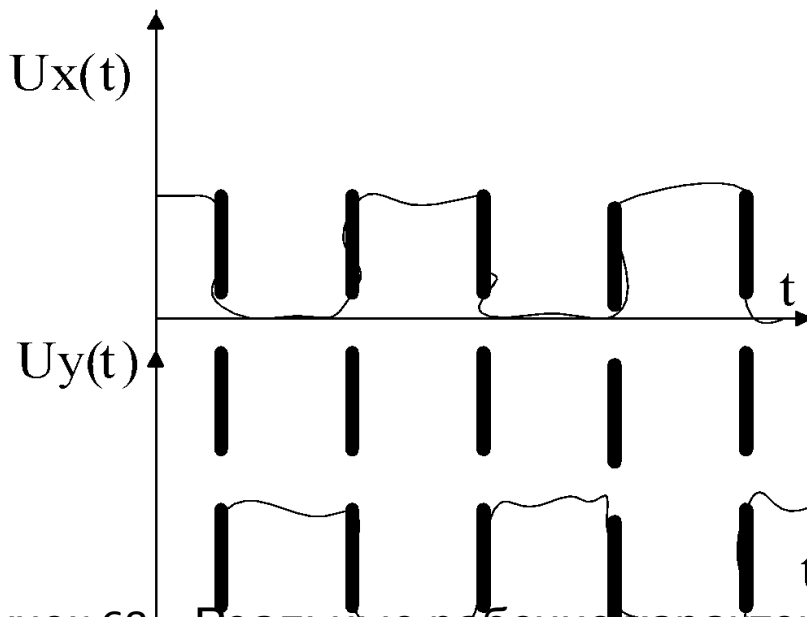


Рисунок 68 – Реальные рабочие характеристики логического вентиля

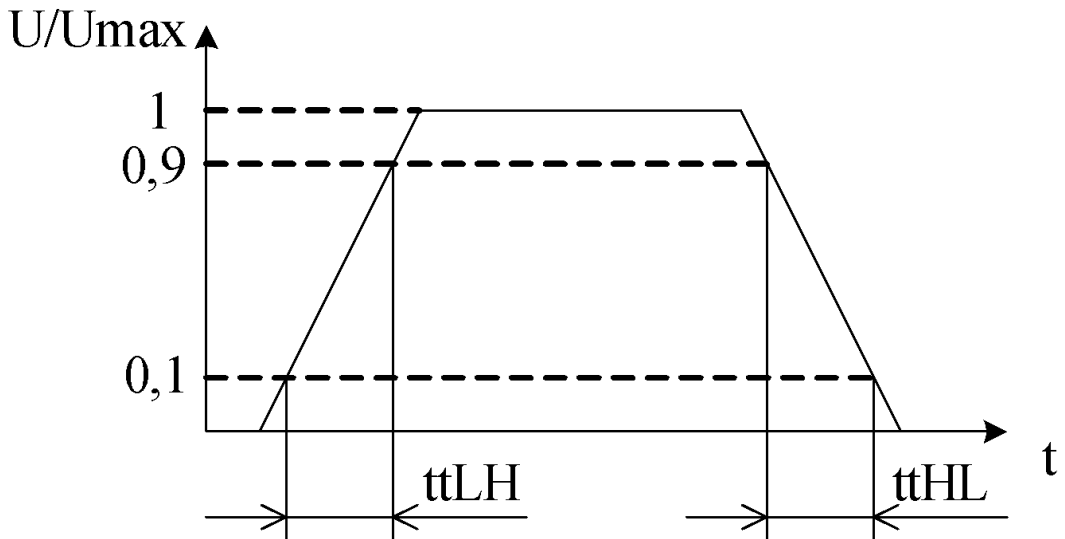


Рисунок 69 – Диаграмма определения времени нарастания и времени спада

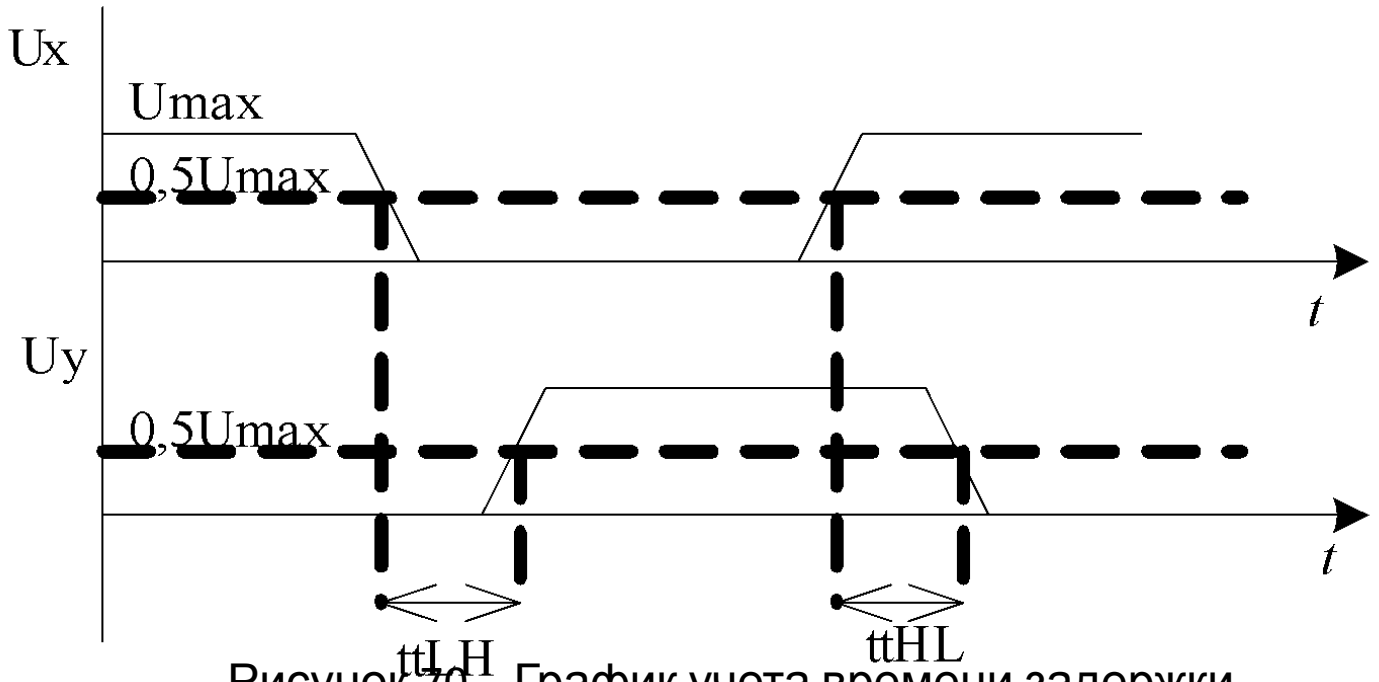


Рисунок 70 – График учета времени задержки

Среднее время задержки

$$t_p = (t_{pHL} + t_{pLH}) / 2$$

Существуют следующие рабочие характеристики:

### 1 Передаточная характеристика

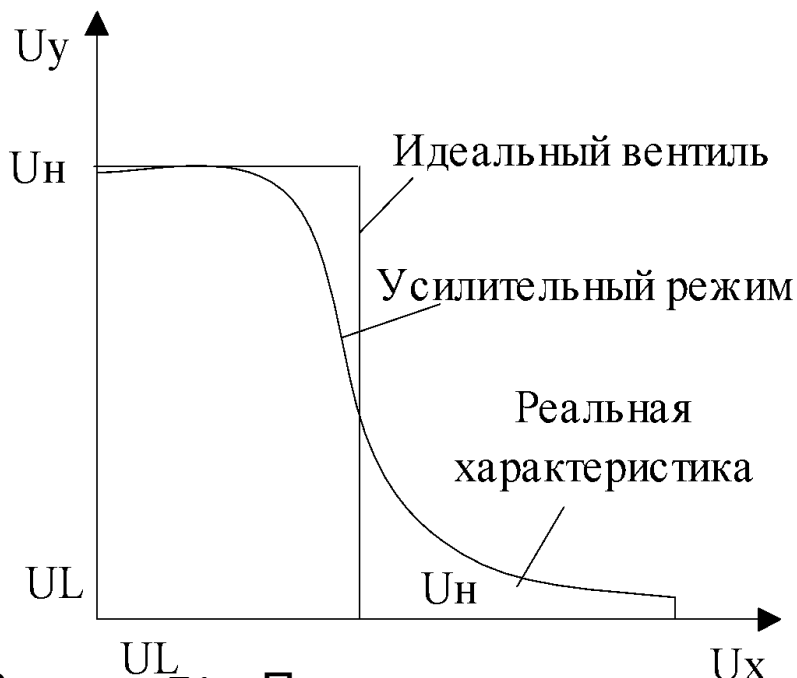


Рисунок 71 – Передаточная характеристика

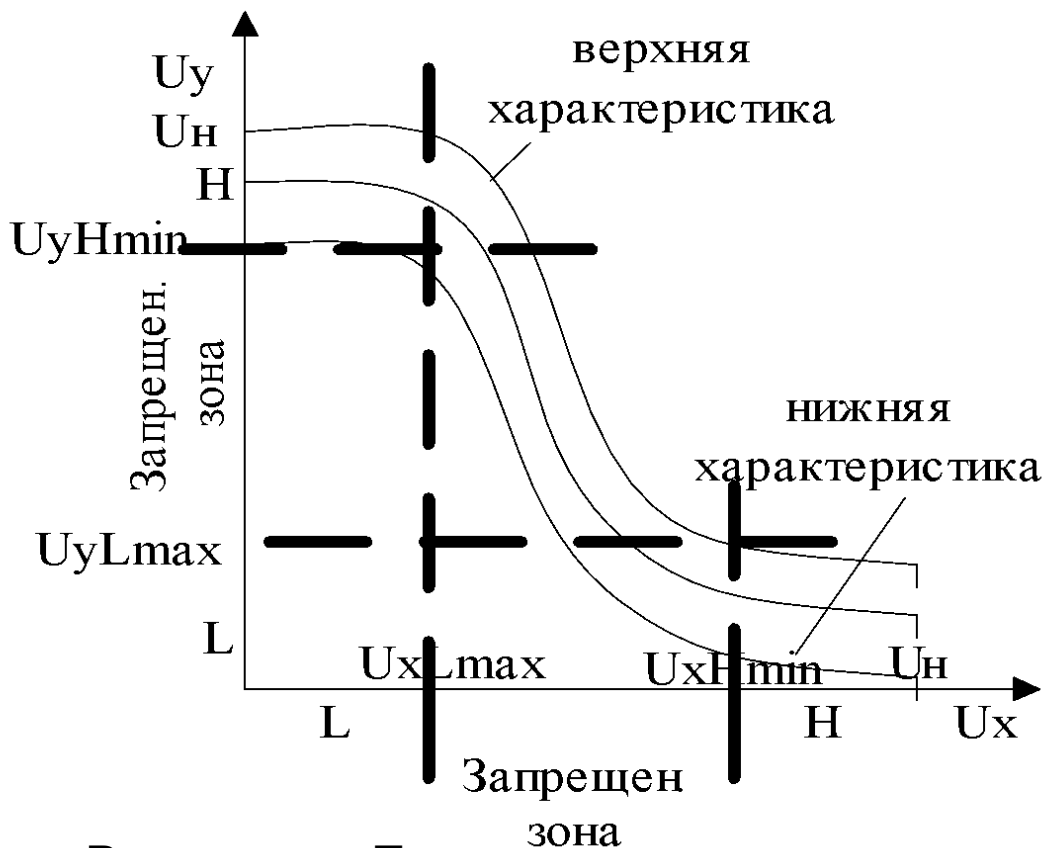


Рисунок 72 – Передаточные характеристики

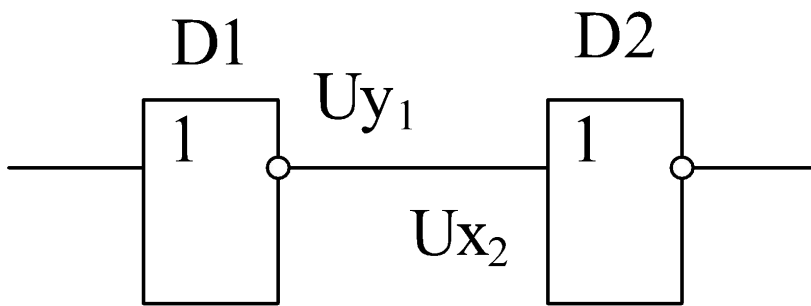


Рисунок 73

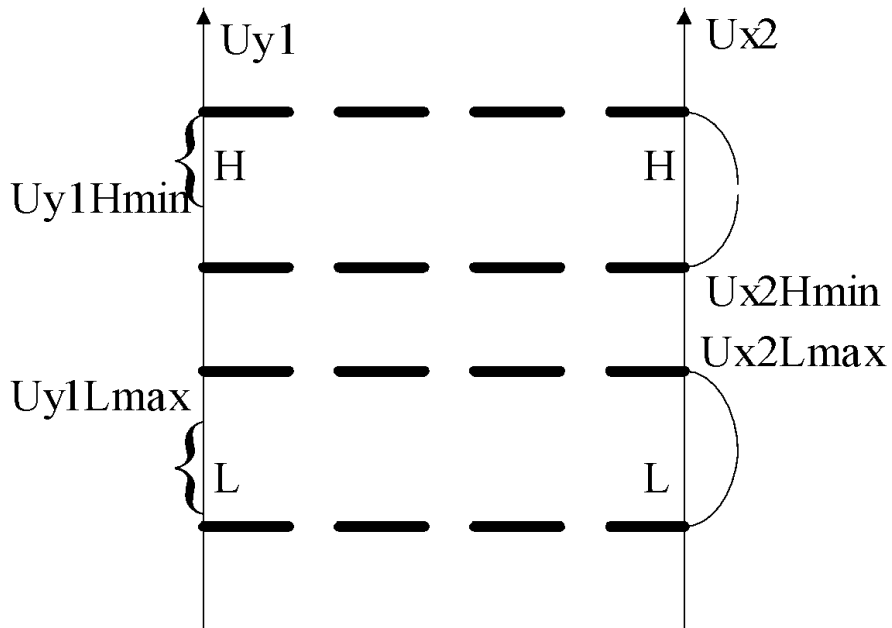


Рисунок 74 – График запаса помехоустойчивости  
Понятия о запасе помехоустойчивости

$$UnH = U_{y1H \min} - U_{x2H \min}$$

$$UnL = U_{x1H \max} - U_{y2H \max}$$

## 2 Потребляемая мощность

В современной микросхемотехнике существует две цепи развития элементной базы:

- 1) Обеспечение высоких скоростей.
- 2) Низкие энергетические затраты.

Средняя потребляемая мощность, необходимая для производства и хранения одного бита информации.

$$P_{cp} = \frac{P_{ст}^1 + P_{ст}^0 + P_q^{1-0} + P_q^{0-1}}{2}$$

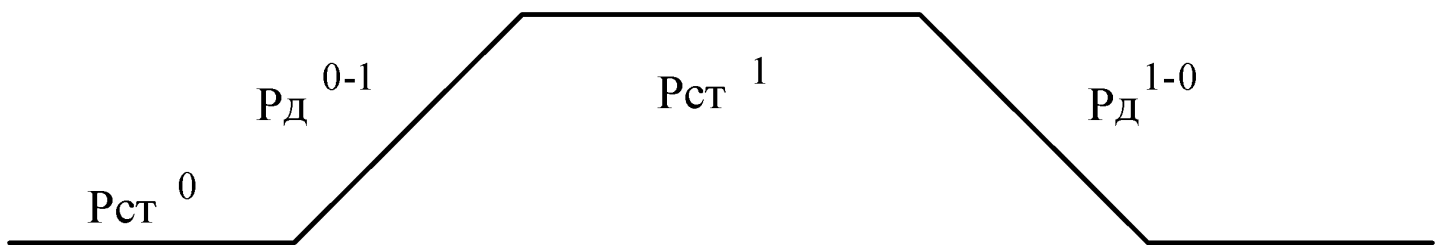


Рисунок 76 – Графики статической и динамической составляющих мощности

### 3 Нагрузочная способность

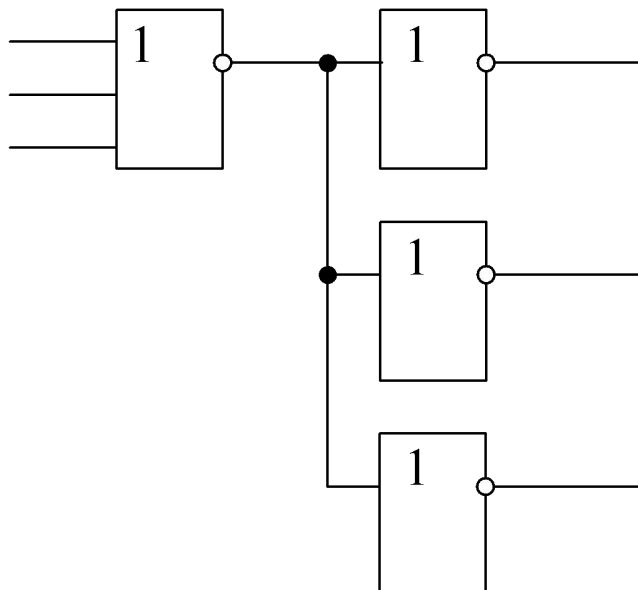


Рисунок 77

$$n = \frac{I_{ввх}}{I_{вх}}$$

### 4 Коэффициент объединения по входу

## 3.2 Схемотехника логических элементов

Существует много разновидностей логики:

- 1) РТЛ – резисторно-транзисторная логика;
- 2) ДДЛ – диодно-диодная логика;
- 3) ДТЛ – диодно-транзисторная логика;
- 4) ТТЛ – транзисторно-транзисторная логика;
- 5) ТТЛ Ш – транзисторно-транзисторная логика с диодами Шоттки;
- 6) ЭСЛ – эмиттерно-связанная логика;
- 7) N-МОП – логика на полевых транзисторах N-типа,  
P-МОП – логика на полевых транзисторах P-типа;
- 8) КМОП – логика на полевых МОП-транзисторах,  
состоящая из комплиментарных пар.

# Простейшие схемы логических элементов:

1) ДДЛ

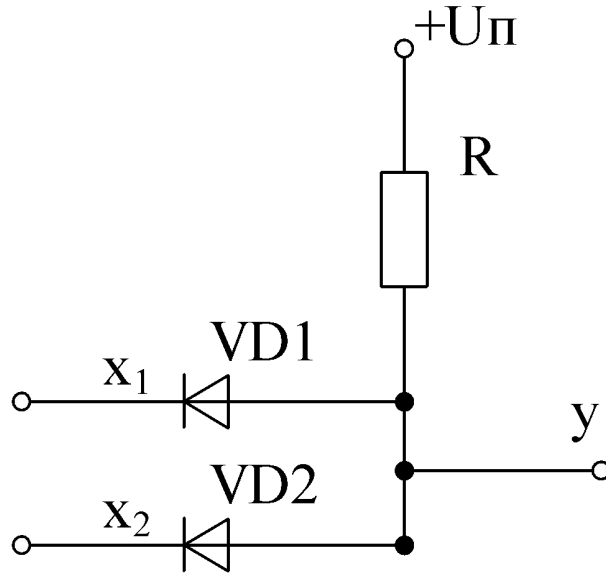


Рисунок 78 – Элемент «И»

2) ДДЛ

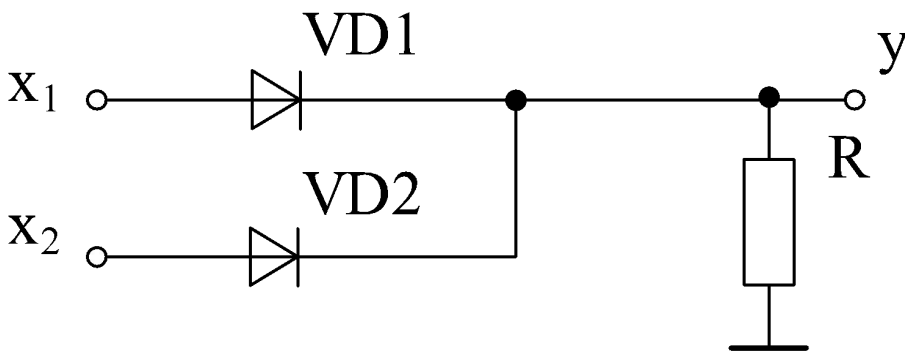


Рисунок 79 – Элемент «ИЛИ»

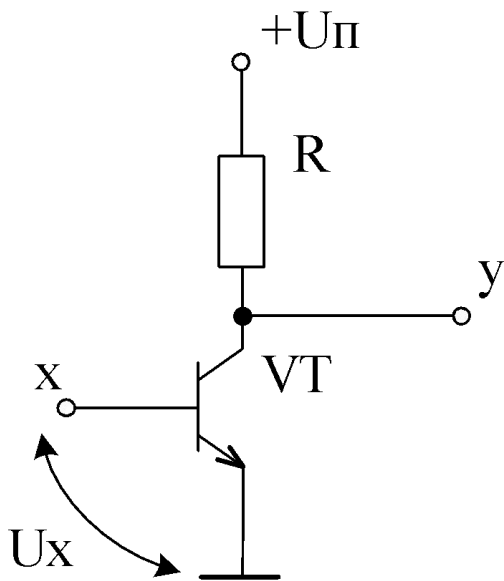
Таблица 15 – Таблица истинности элементов «И» и «ИЛИ»

$x_1$	$x_2$	$Y_{и}$	$Y_{или}$
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	1

$$U_y = I \cdot R.$$



### 3) РТЛ



$U_x < 0.6\text{В}$  -лог. «0»

$U_x > 3\text{В}$  -лог. «1»

Рисунок 80 – Элемент «НЕ»

Таблица 16 – Таблица истинности элемента «НЕ»

<b>x</b>	<b>y</b>
<b>0</b>	<b>1</b>
<b>1</b>	<b>0</b>

При  $x = "0"$

$$U_y = U_{п} - I \cdot R$$

При  $x = "1"$

$$U_y = U_{кэ.}$$

4) ДТЛ

Таблица 17 – Таблица истинности элемента «И-НЕ»

$x_1$	$x_2$	$y$
0	0	1
0	1	1
1	0	1
1	1	0

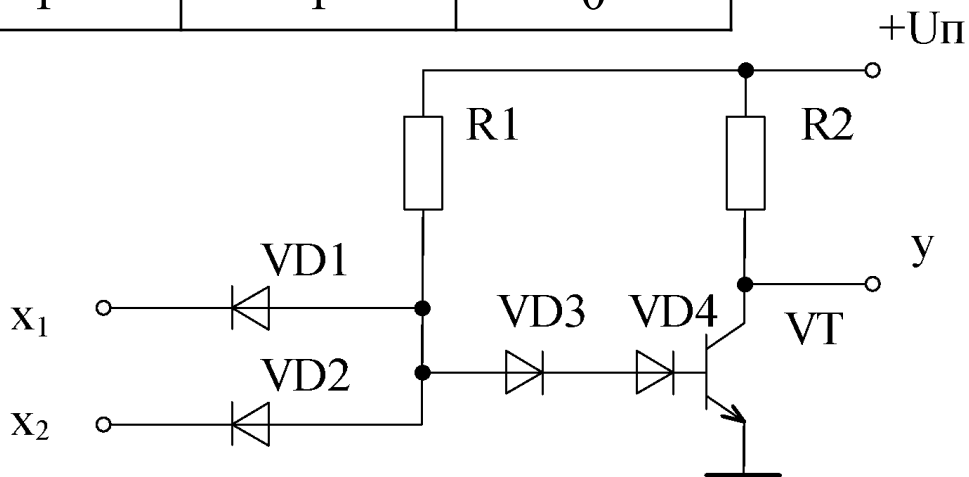


Рисунок 81 – Элемент “И-НЕ”

5) DCTL – direct coupled transistor logic

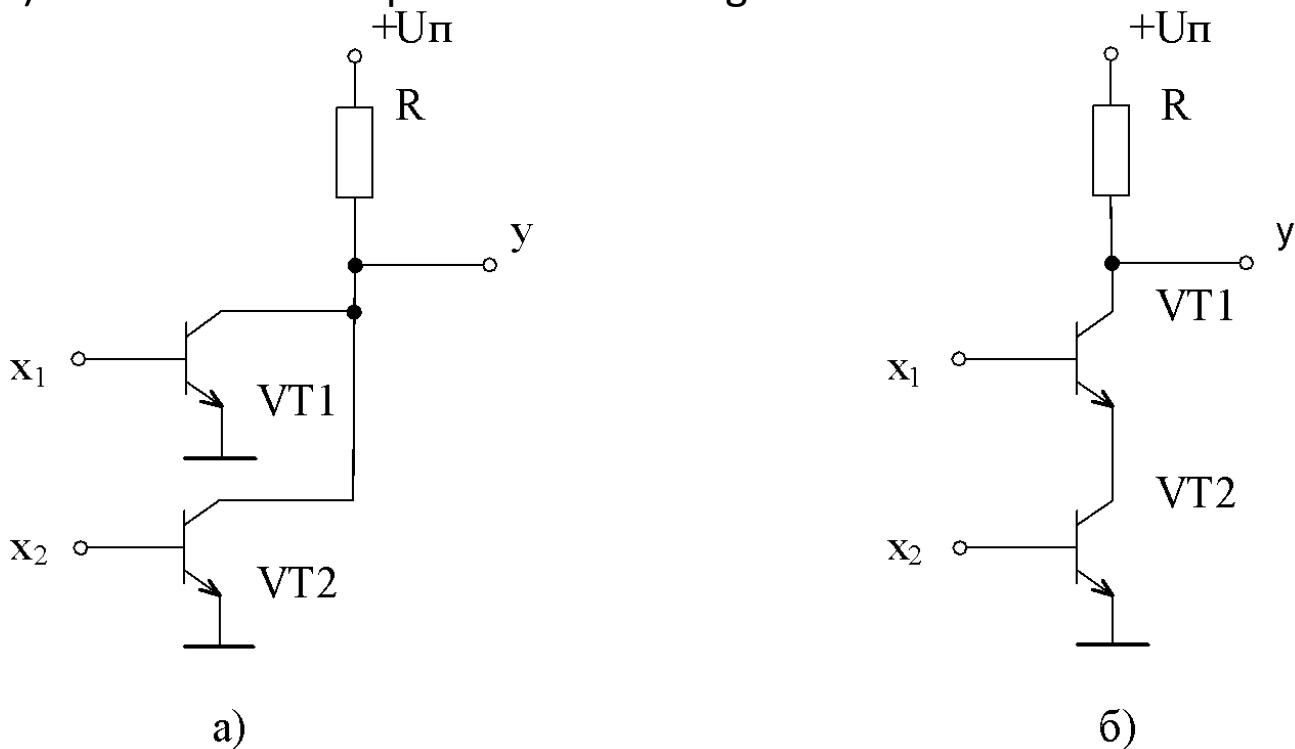


Рисунок 82 – Элементы «ИЛИ-НЕ» и «И-НЕ»

### 3.3 Транзисторно-транзисторная логика

#### 1) ТТЛ с простым инвертором

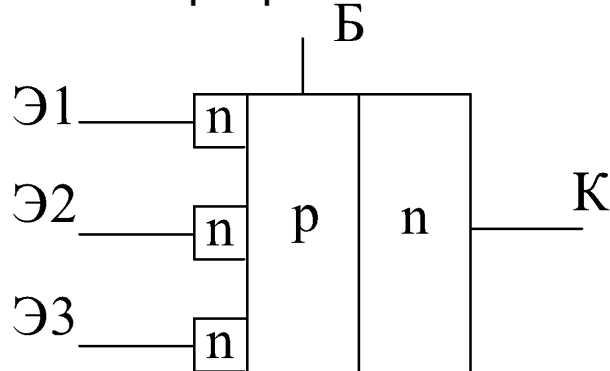


Рисунок 83

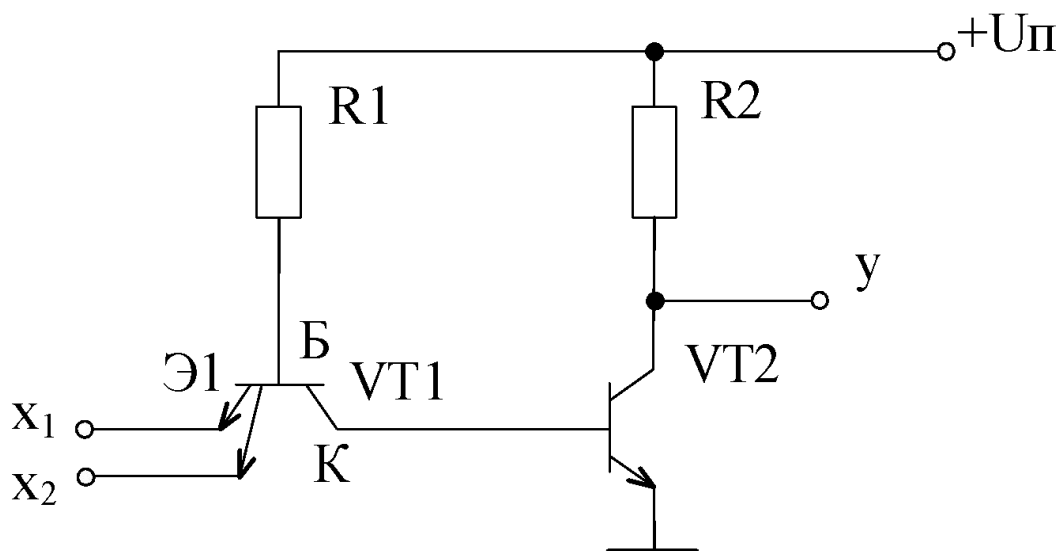


Рисунок 84 – Схема ТТЛ с простым инвертором

Таблица 18 – Таблица истинности ТТЛ с простым

$x_1$	$x_2$	$y$	VT1	VT2
0	0	1	Н	З
0	1	1	Н	З
1	0	1	Н	З
1	1	0	И	Н

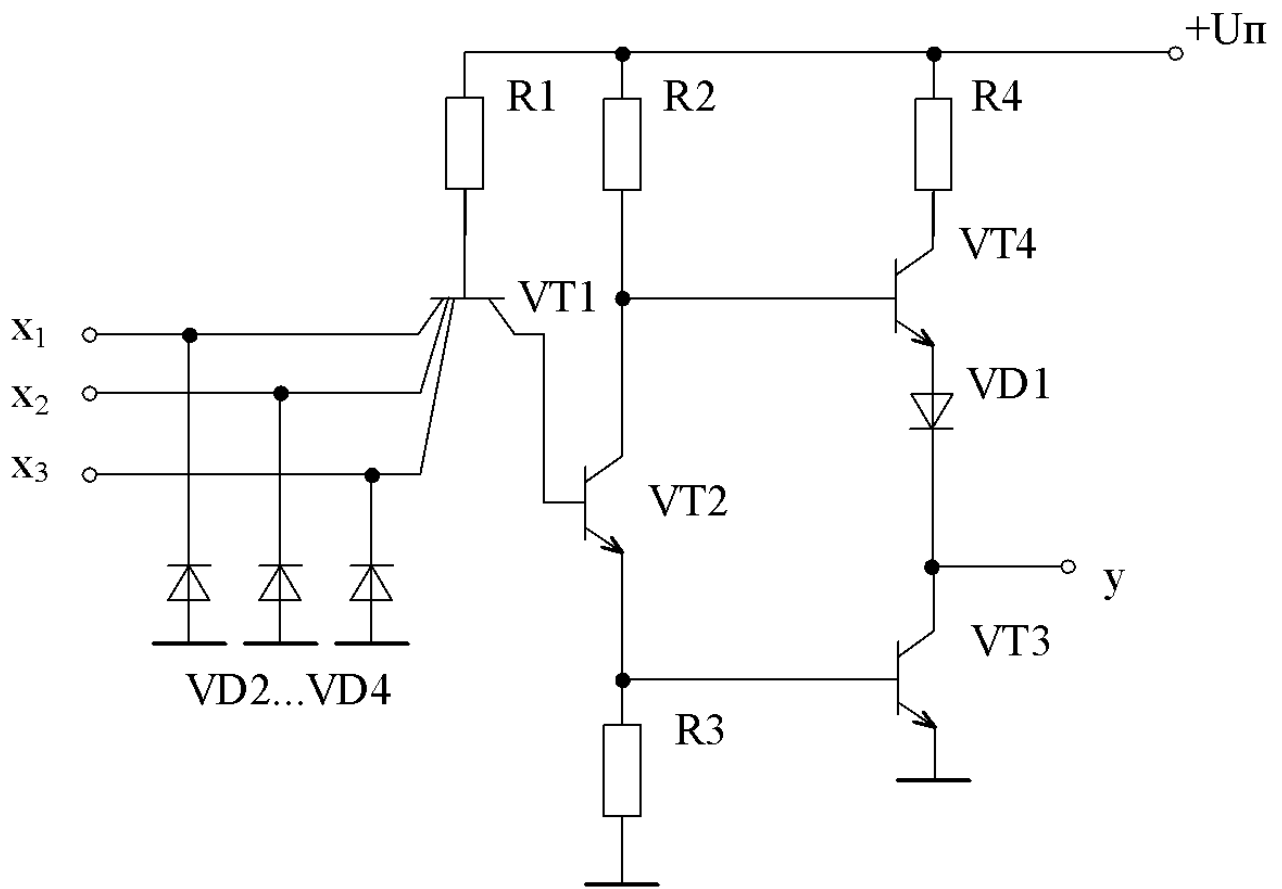


Рисунок 85 – Схема ТТЛ со сложным инвертором

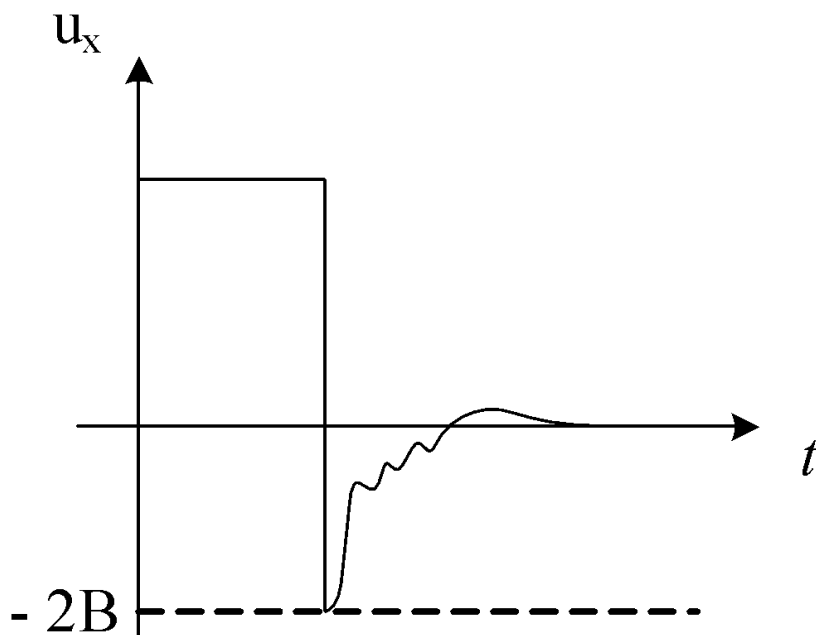


Рисунок 86 – Колебания напряжения

Достоинства:

1) Увеличенная нагрузочная способность из-за малого  $R4$ .

$$U = U_{\pi} - I \cdot R4 - U_{КЭ VT4} - U_{VD1}$$

2) Повышенное быстродействие.

3) Возможность принятия или отведения входного тока от нагрузочной схемы.

Недостатки:

1) Большая потребляемая мощность.

Увеличилось количество резисторов.

2) Большая площадь.

Когда необходима повышенная нагрузочная способность применяют составной транзистор Дарлингтона.

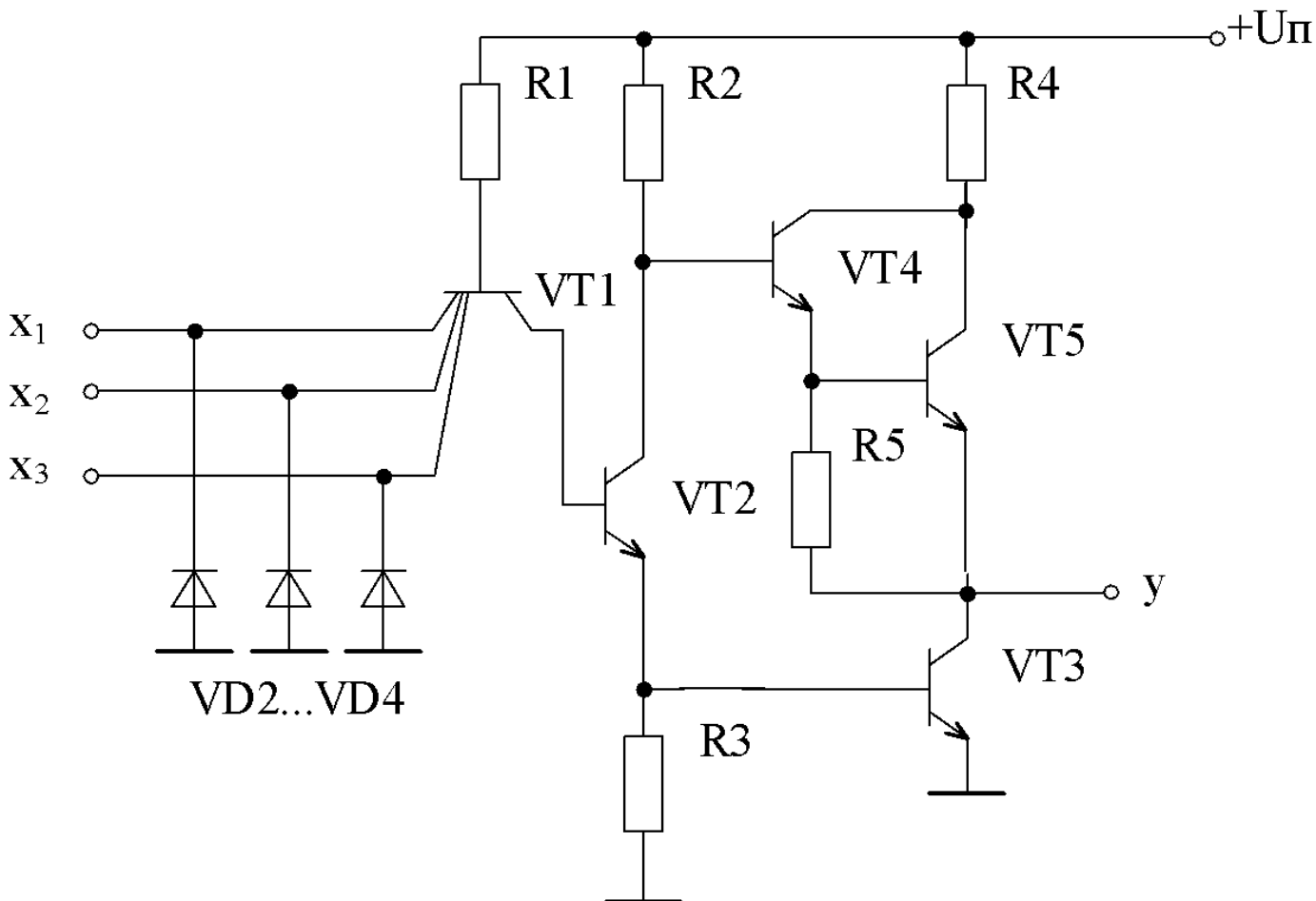


Рисунок 87 – Схема с составным транзистором Дарлингтона

## 2) ТТЛ с открытым коллектором

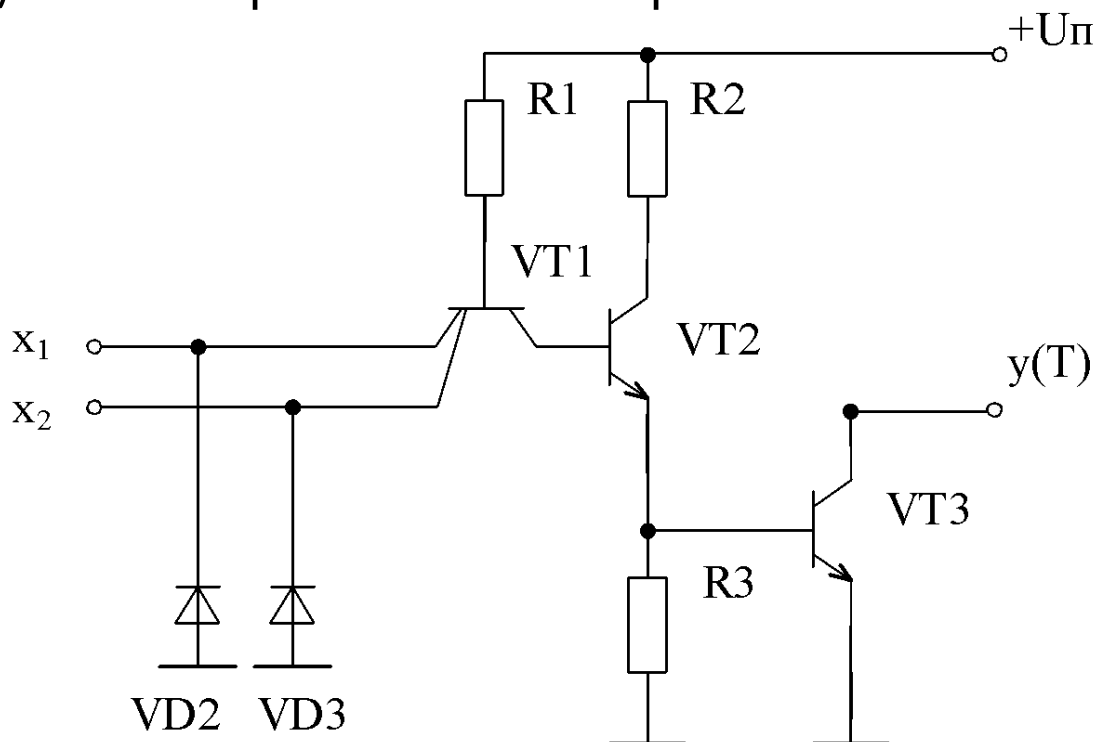


Рисунок 88 – Схема ТТЛ с открытым коллектором

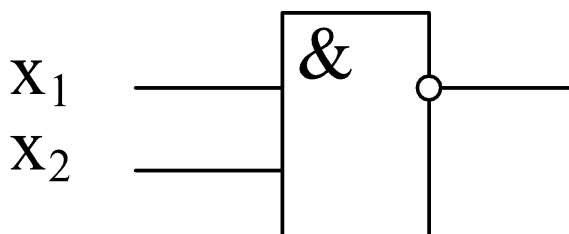


Рисунок 89 – Логический элемент «И-НЕ»

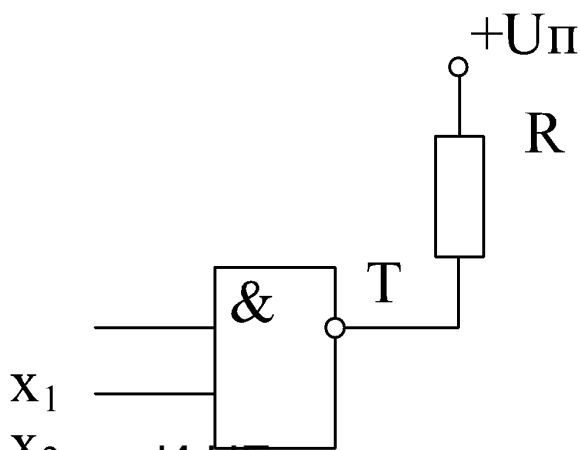


Рисунок 90 – Элемент «И-НЕ», подключенный к источнику питания

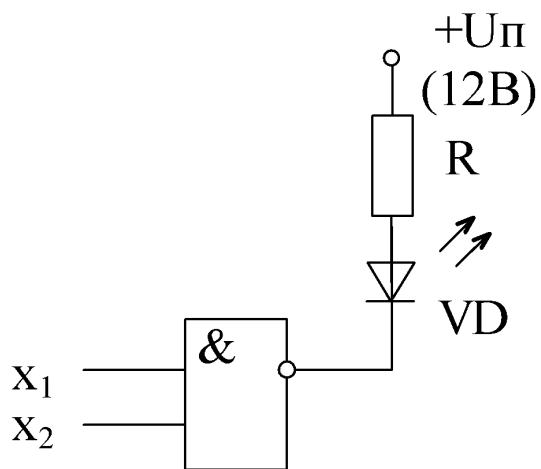


Рисунок 91 – Схема подключения элемента индикации

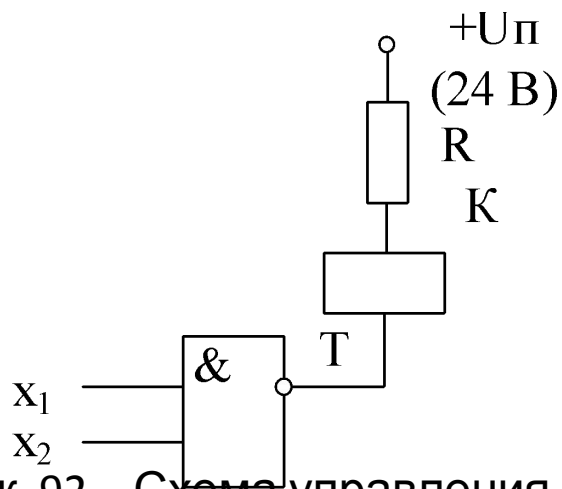


Рисунок 92 – Схема управления нагрузкой

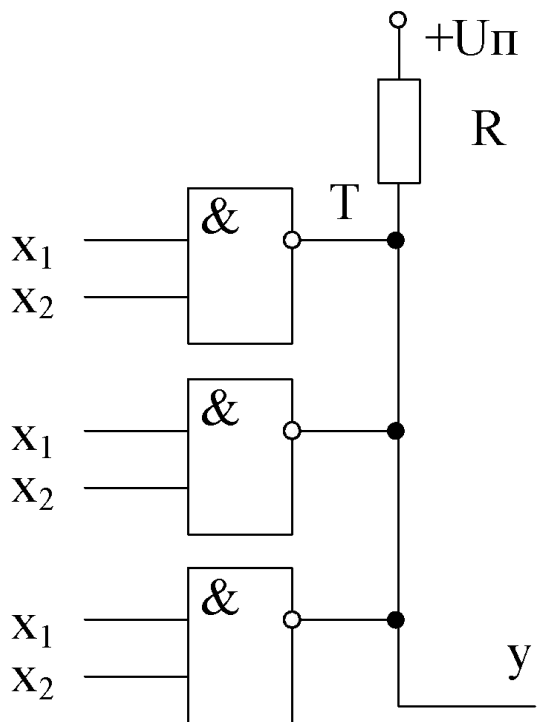


Рисунок 93 – Проводное «И»

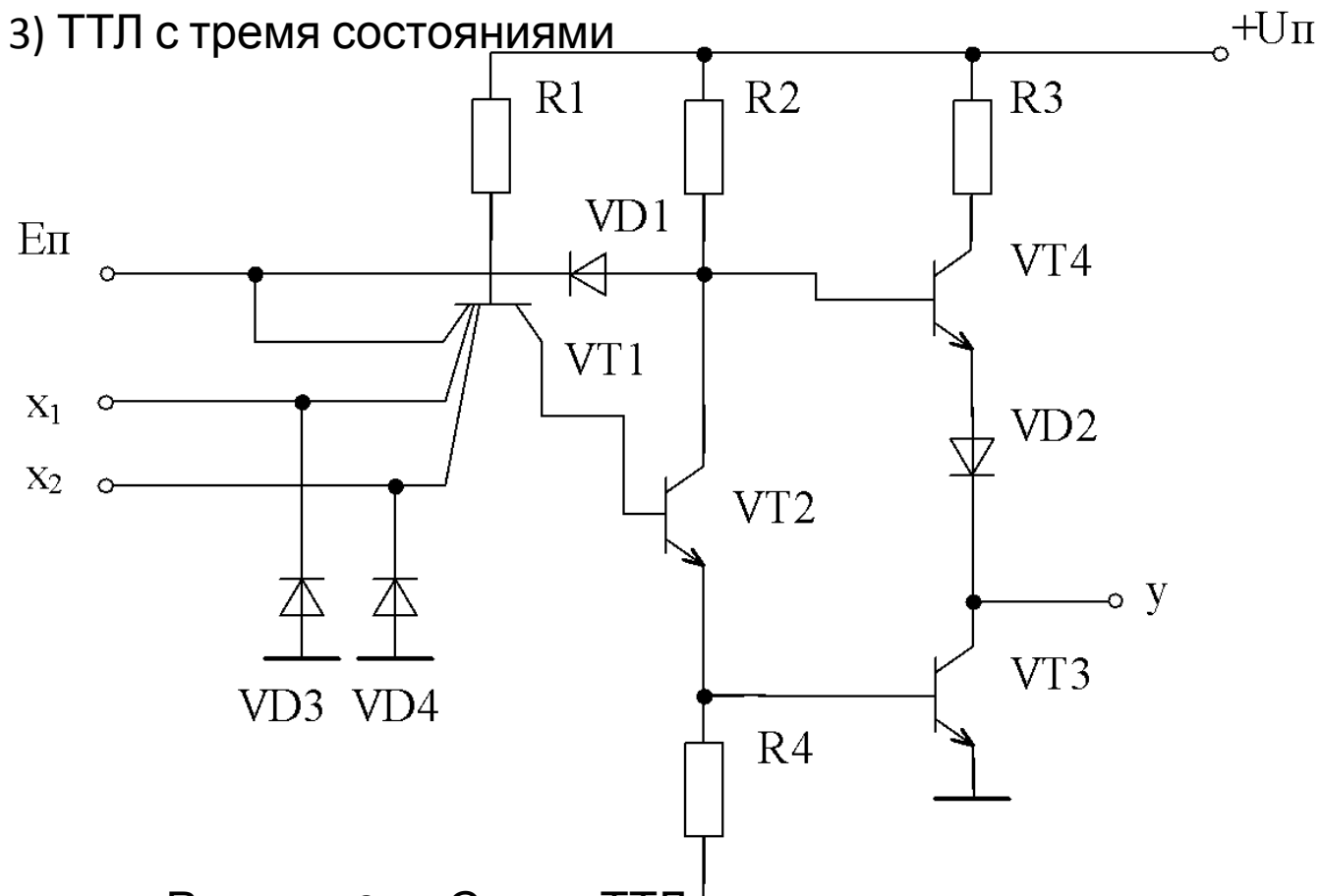


Рисунок 94 – Схема ТТЛ с тремя состояниями

Таблица 19 – Таблица истинности ТТЛ с тремя состояниями

$x_0$	$x_1$	$E_n$	$y$
0	0	1	1
0	1	1	1
1	0	1	1
1	1	1	0
d	d	0	z

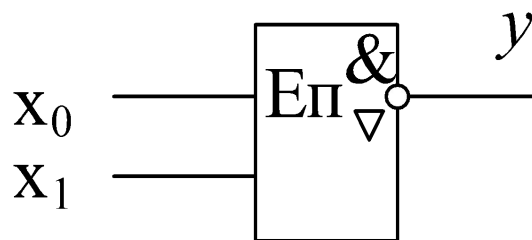


Рисунок 95 – Условное обозначение схемы ТТЛ с тремя состояниями



Пример – Имеется четырехразрядная шина данных.  
Необходимо переключить к ней передающее устройство.

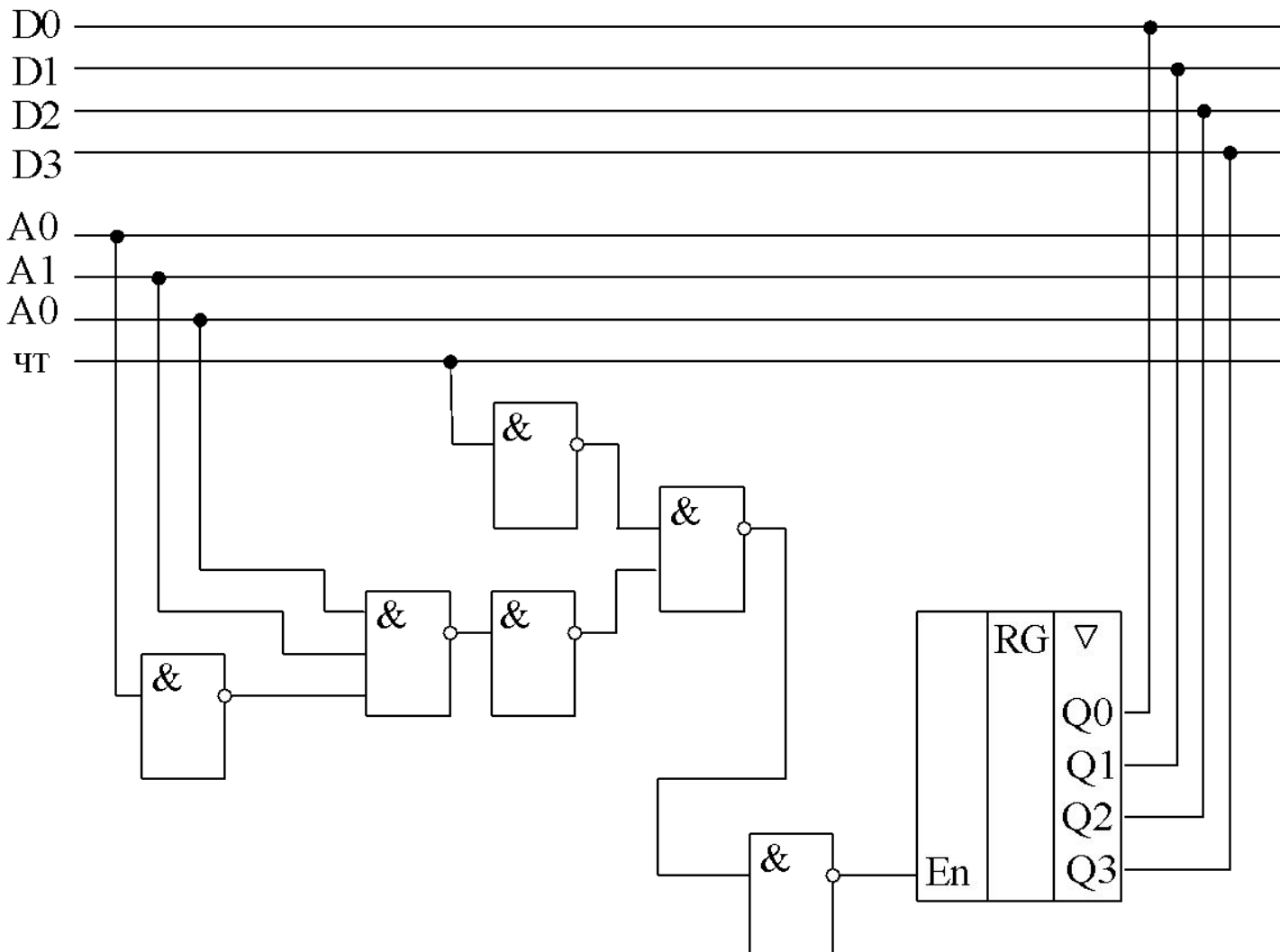


Рисунок 96 – Четырехразрядная шина данных с передающим устройством

4) ТТЛ с использованием транзисторов Шоттки

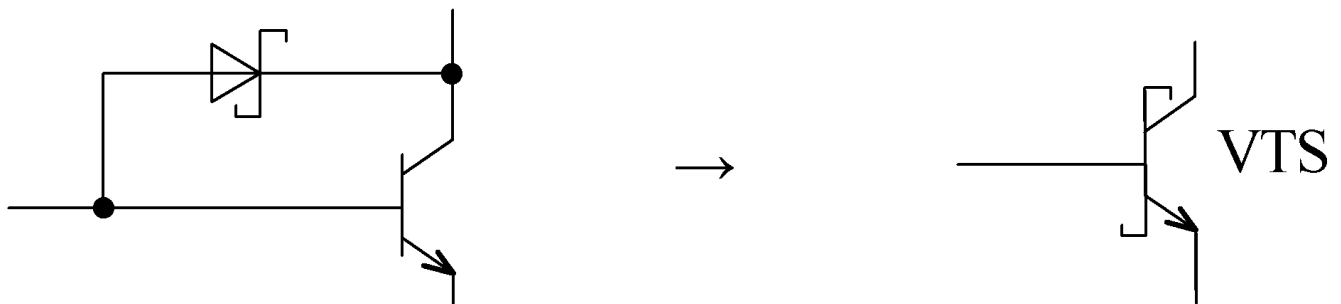


Рисунок 97 – Транзистор Шоттки

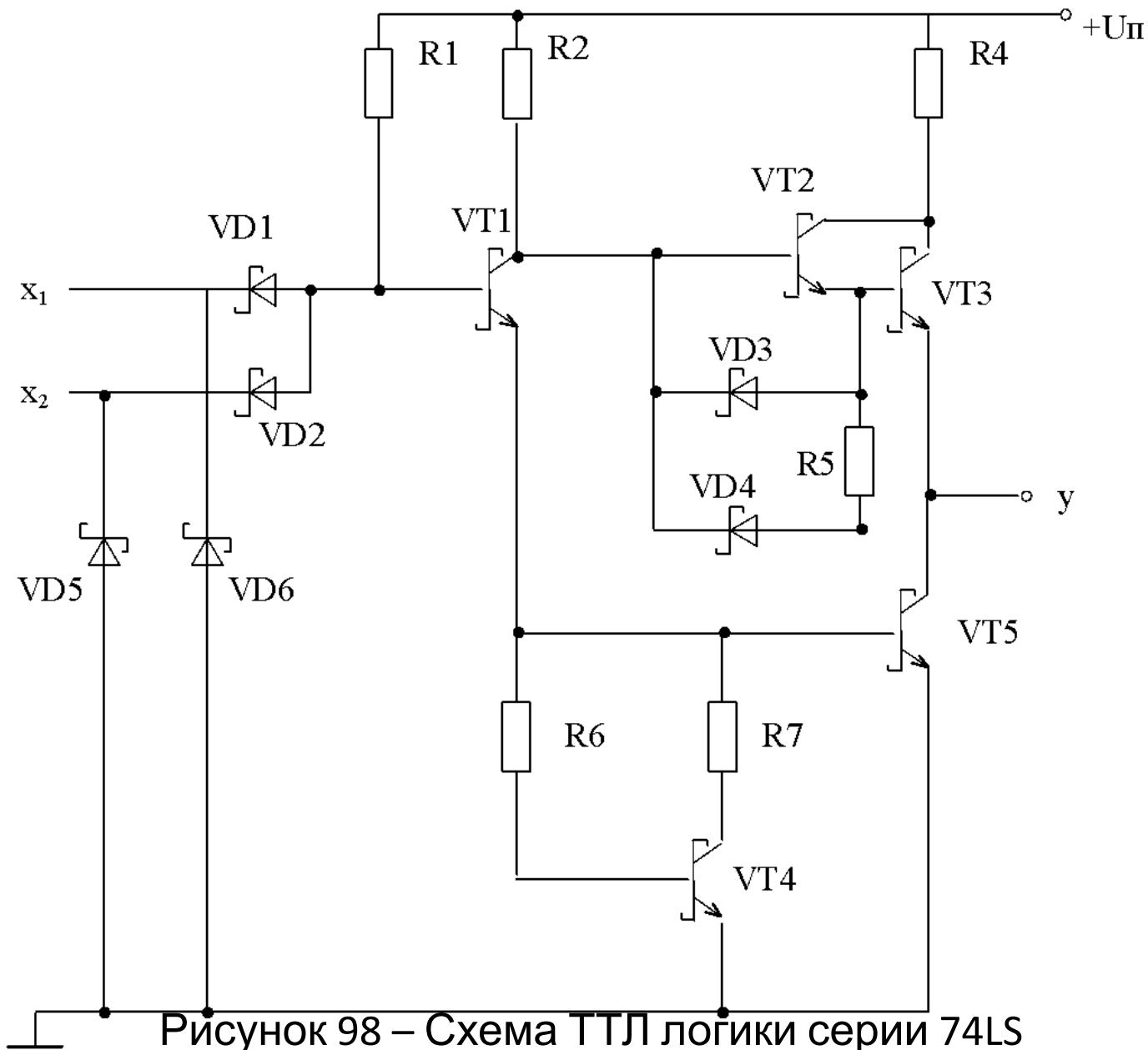


Рисунок 98 – Схема ТТЛ логіки серії 74LS

Таблица 20 – Сравнительная оценка транзисторов

Параметр	74	74L	74H	74S	74LS	74F	74AS	74ALS
Тр, мс	10	30	6	3	9	2	1,7	5
Рн, МВт	10	1	22	19	2	5.4	8	1.2
I <sub>ВХ</sub> max, мА	1.6	0.1	2	2	0.4	0.6	0.5	0.1
I <sub>ВЫХ</sub> max, мА	16	2	22	20	8	20	20	8
n, Н*с	10		10	10				
I <sub>ВЫХ</sub> , мА			40	60	12	64	48	48

$$n = I_{\text{ВЫХ}} / I_{\text{ВХ}}$$

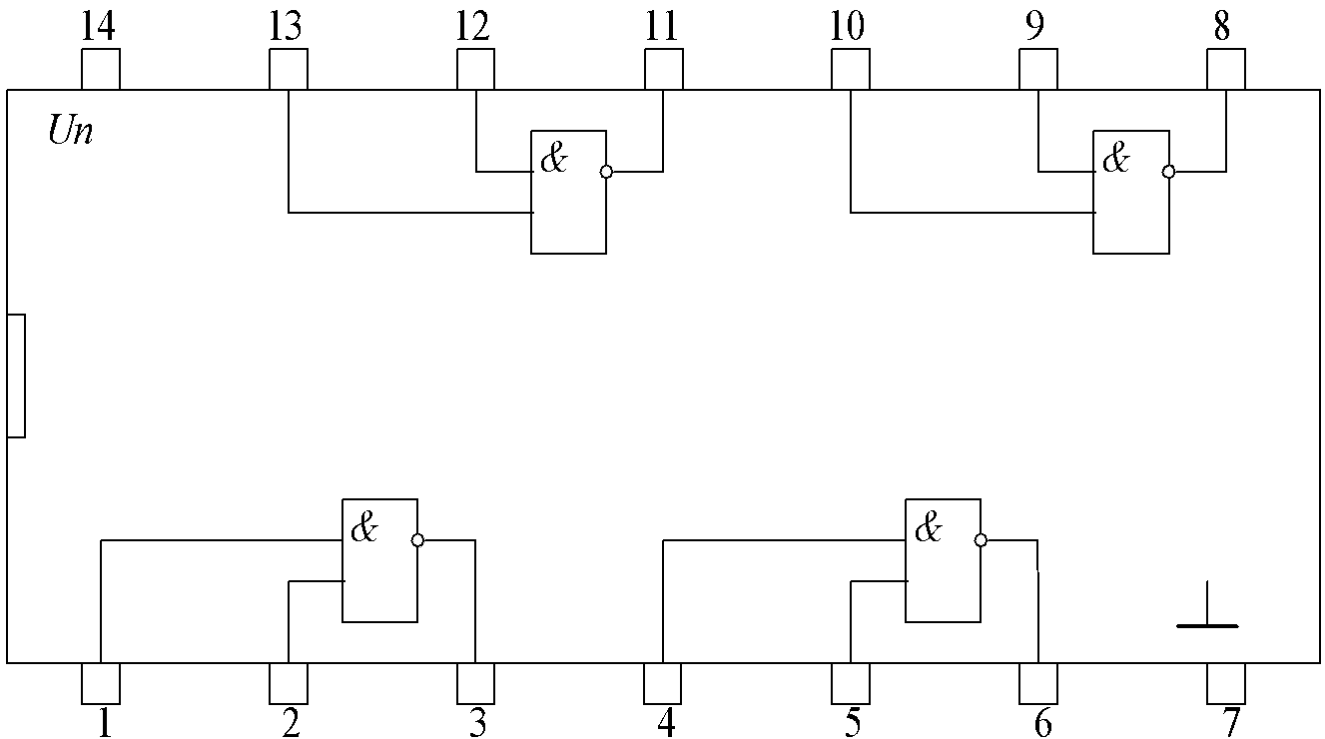


Рисунок 98 – Интегральная микросхема FLN – 101 – 7400

### 3.4 Логические элементы на полевых транзисторах

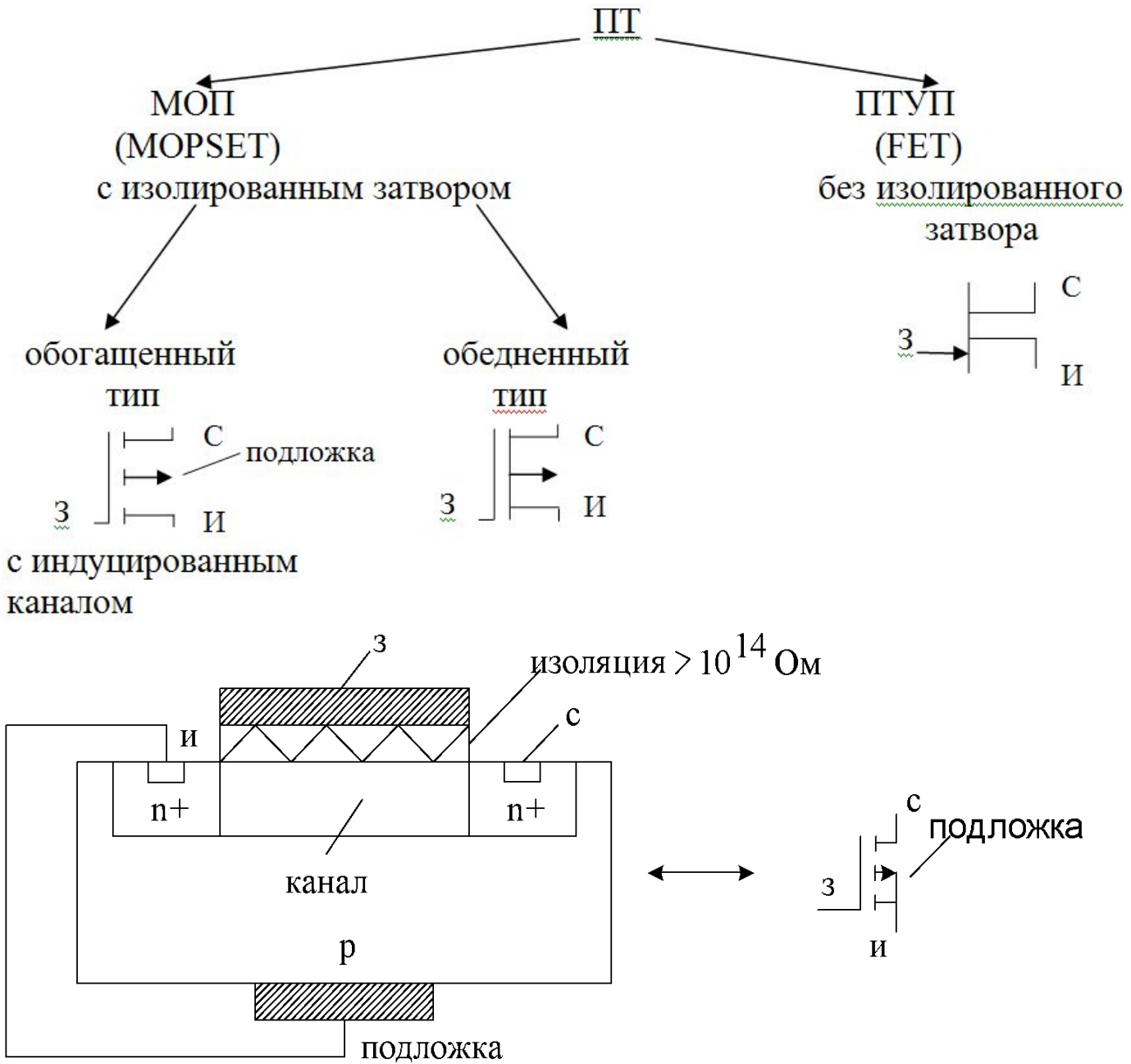


Рисунок 99 – Структура полевого транзистора

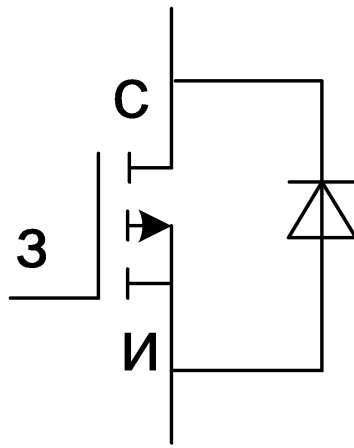


Рисунок 100 – Полевой транзистор обогащенного типа  
1) Элемент на основе МОП-транзистора

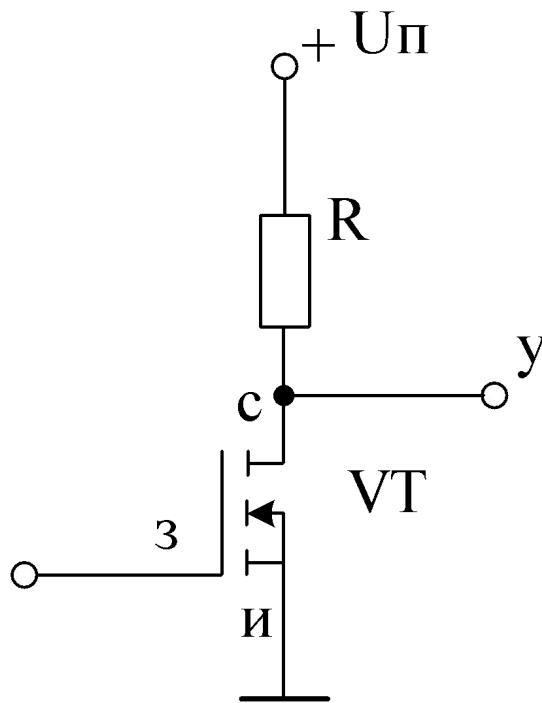


Рисунок 101 – Элемент на основе МОП-транзистора

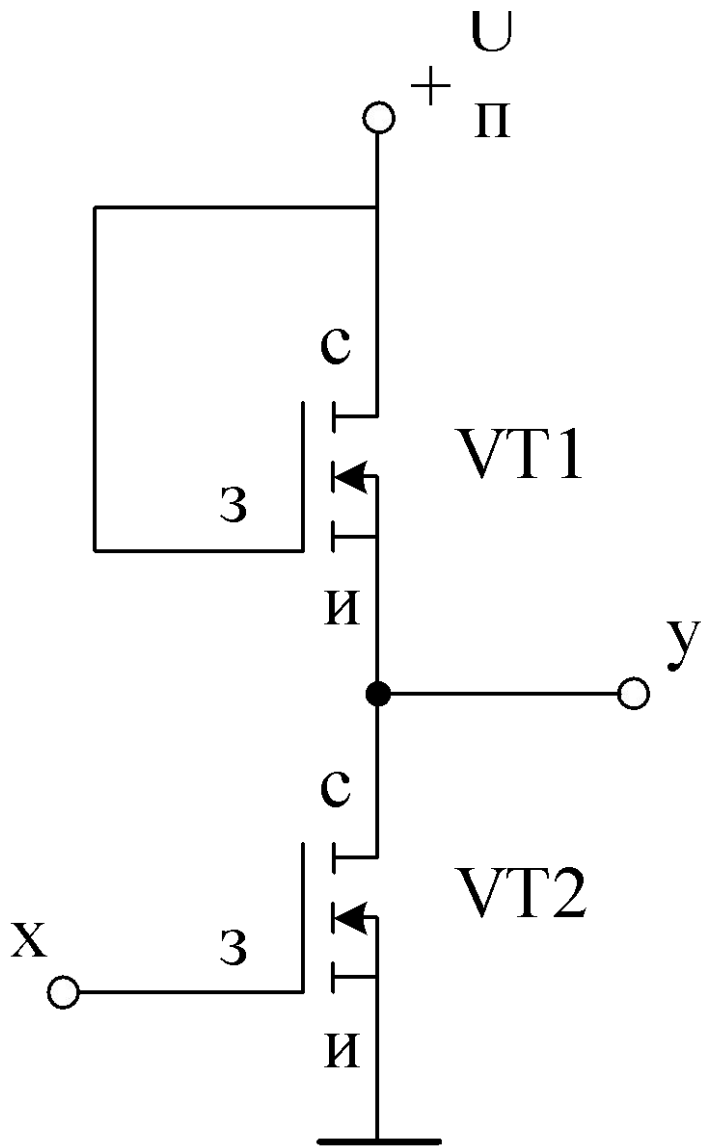


Рисунок 102

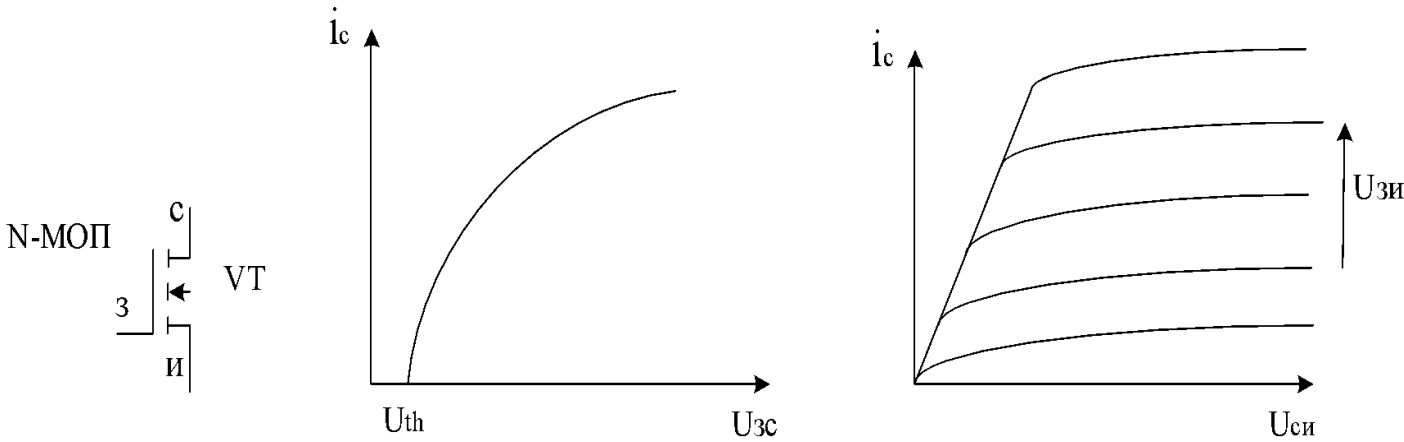


Рисунок 103 – Характеристики МОП-транзистора с каналом N-типа

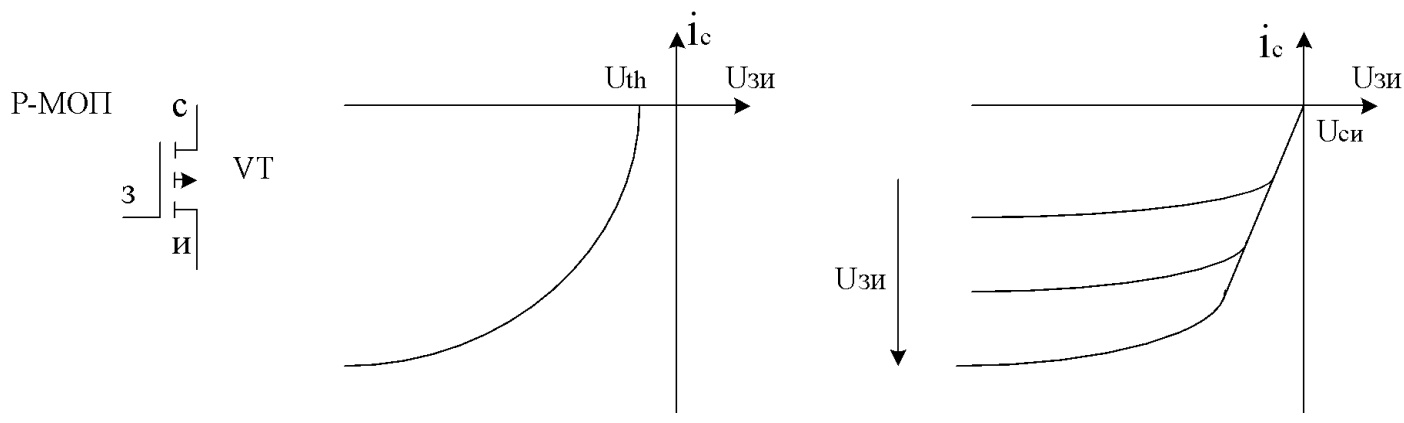


Рисунок 104 – Характеристики МОП-транзистора с каналом P-типа

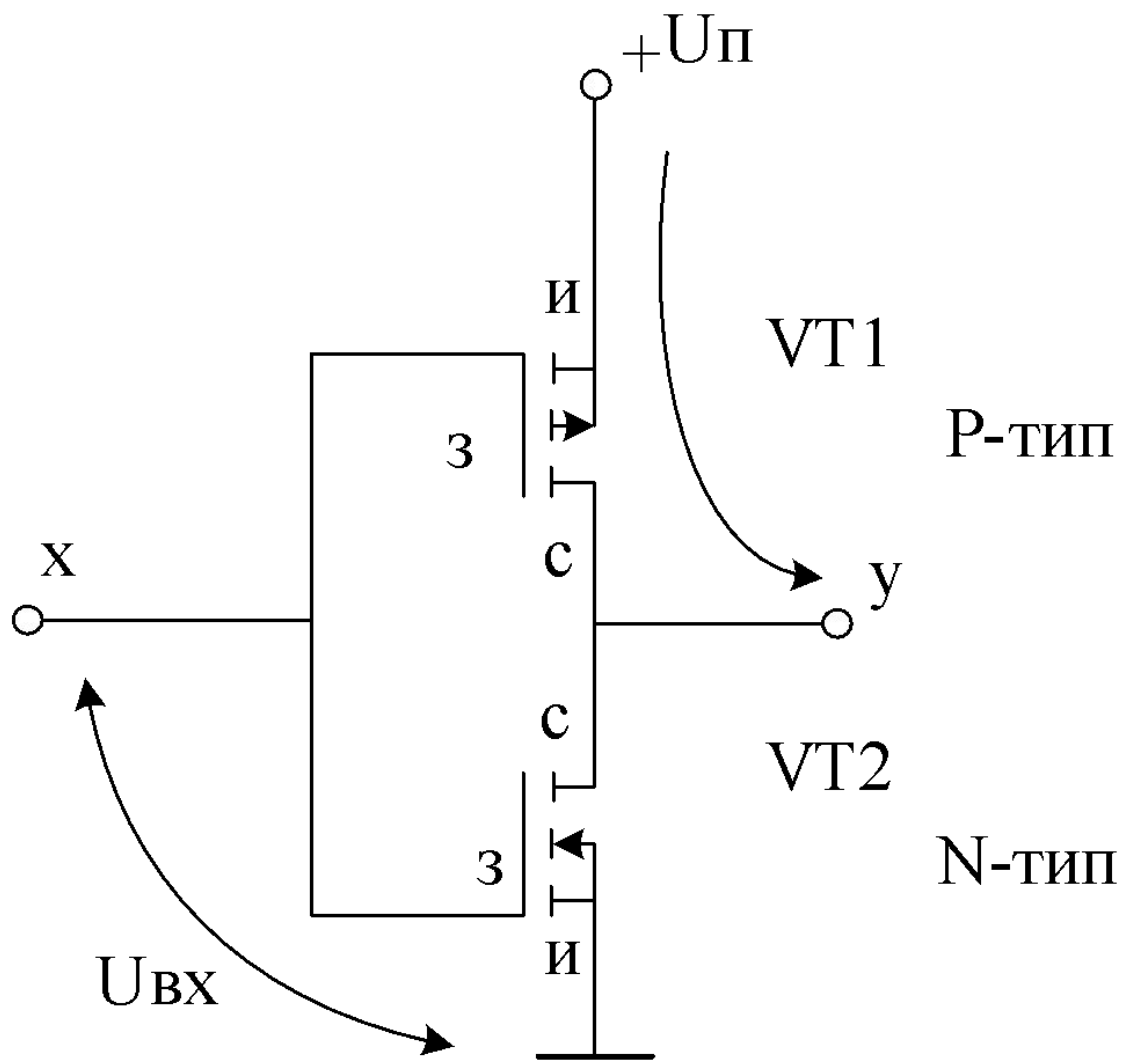


Рисунок 105 – Схема с объединенными стоками транзисторов различных типов проводимости



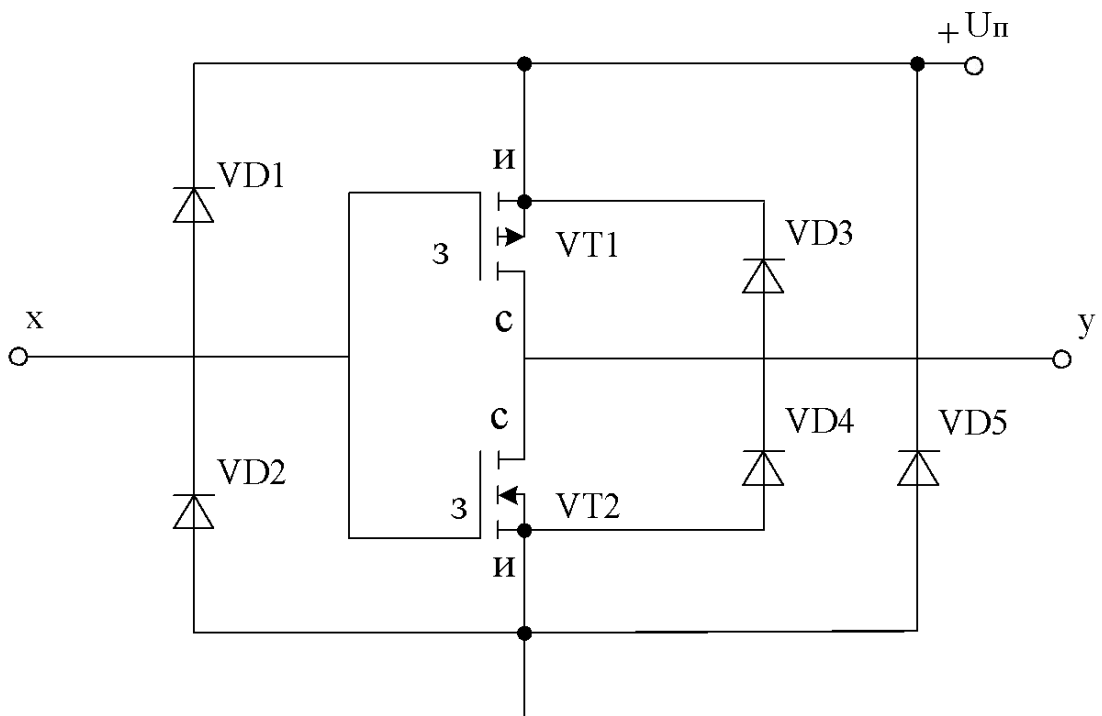


Рисунок 106

2) Передаточный элемент

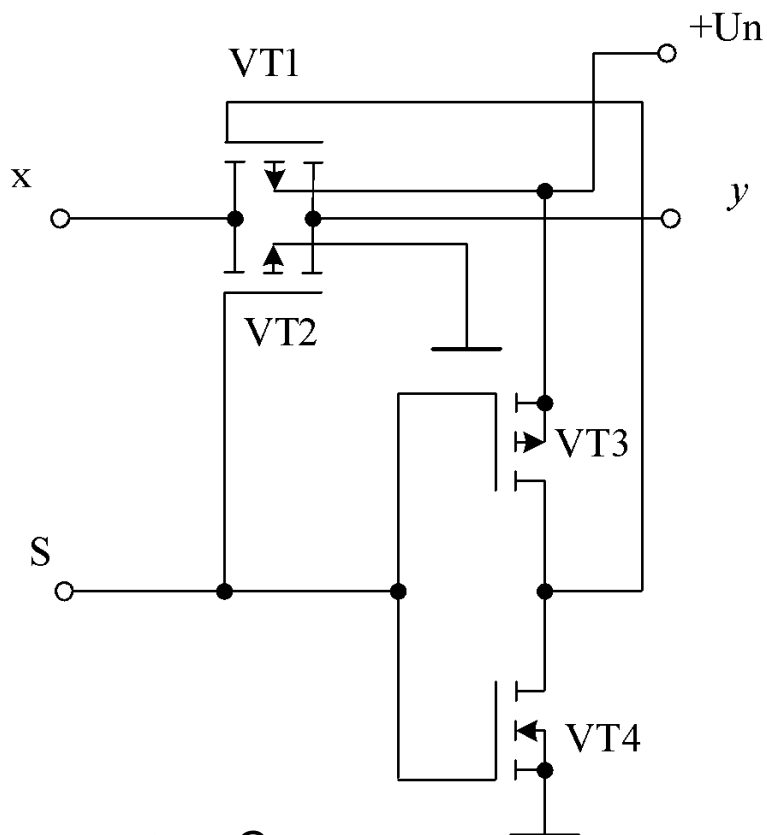


Рисунок 107 – Схема передаточного элемента

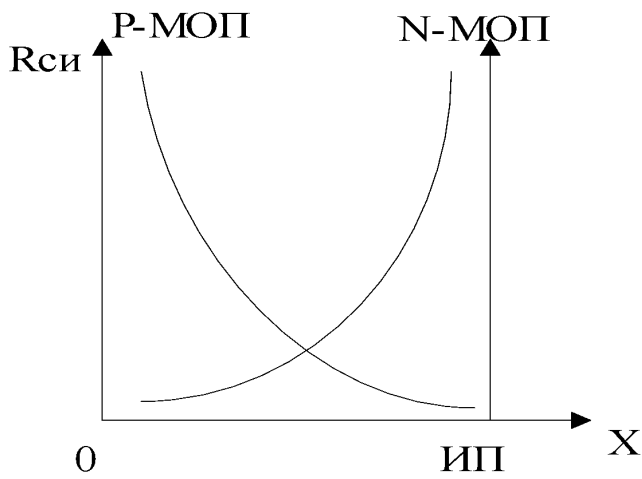


Рисунок 108 – График проводимости аналогового сигнала

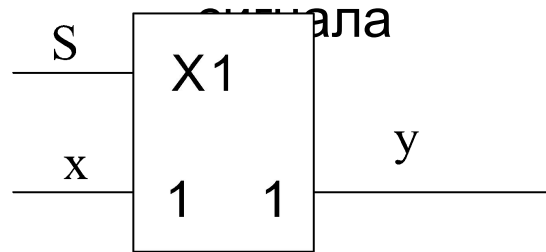
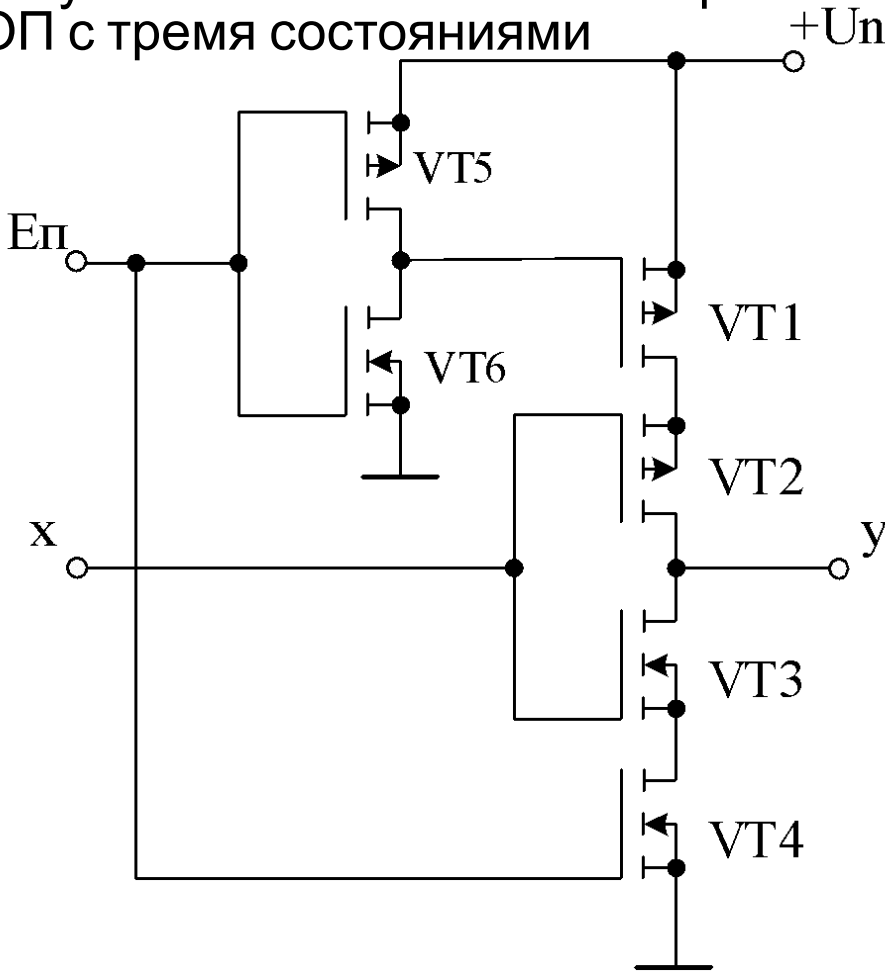


Рисунок 109 – Аналоговый переключатель  
3) К-МОП с тремя состояниями



### 3.5 ЭСЛ логика

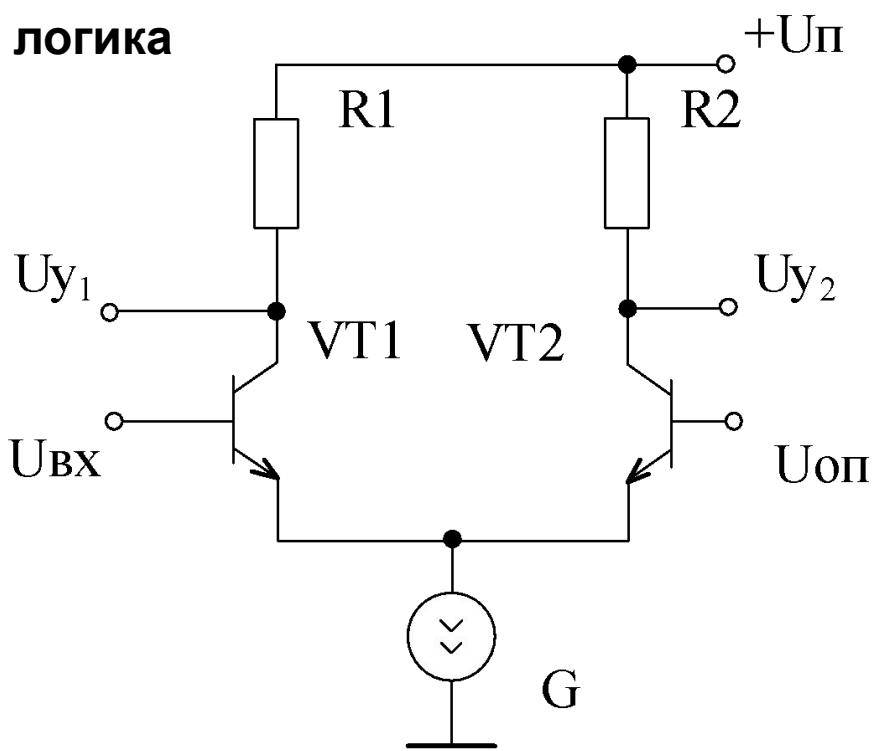


Рисунок 111 – Схема ЭСЛ логики

Таблица 21 – Таблица сигналов в схеме ЭСЛ логики

x	VT1	VT2	Uy1	Uy2
0 $U_{вх} < U$ оп	закр	откр	1	2.5В 0
1 $U_{вх} > U$ оп	откр	закр	0	1 3.5В

$$U_{y1} = U_{п} - IR_1$$

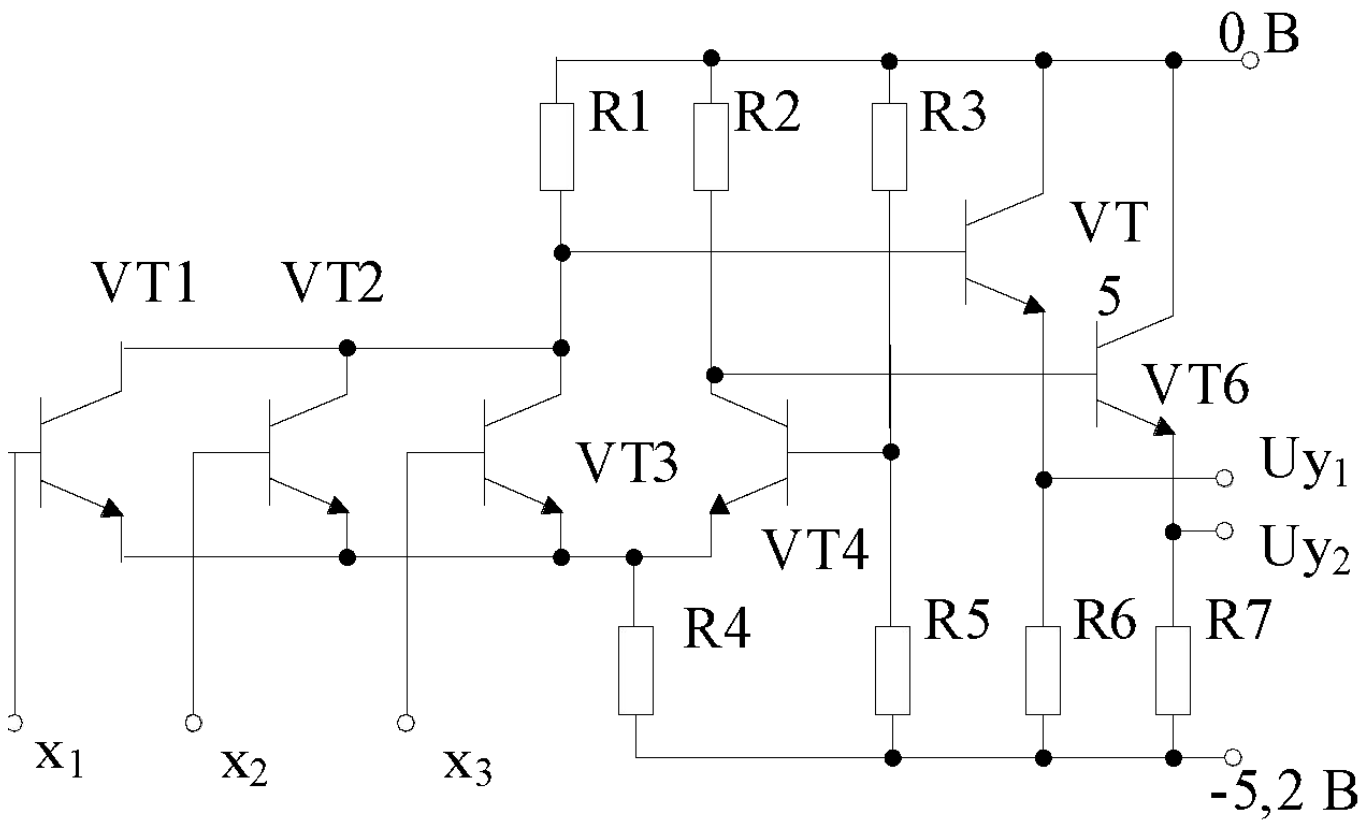


Рисунок 112 – Схема трехвходового элемента «ИЛИ-НЕ»

$$U_n = -5.2B$$

$$U_{"0"} = -1.6B$$

$$U_{"1"} = -0.8B$$

$$U_{on} = -12B$$

Число подключенных элементов  $n=20\div 30$ ,  $P=60\text{мВт}$ , в  
 время задержки  $t_p \approx 0,5\text{нс}$

### 3.6 Сравнительные свойства семейств цифровых элементов

#### 1 ТТЛ

1)  $U_{пит} = 5V \pm 5\%$ .

2) Почти одинаковые входные и выходные уровни для всех серий.

Выходные уровни:

$$U_{0L \max} = 0.4V,$$

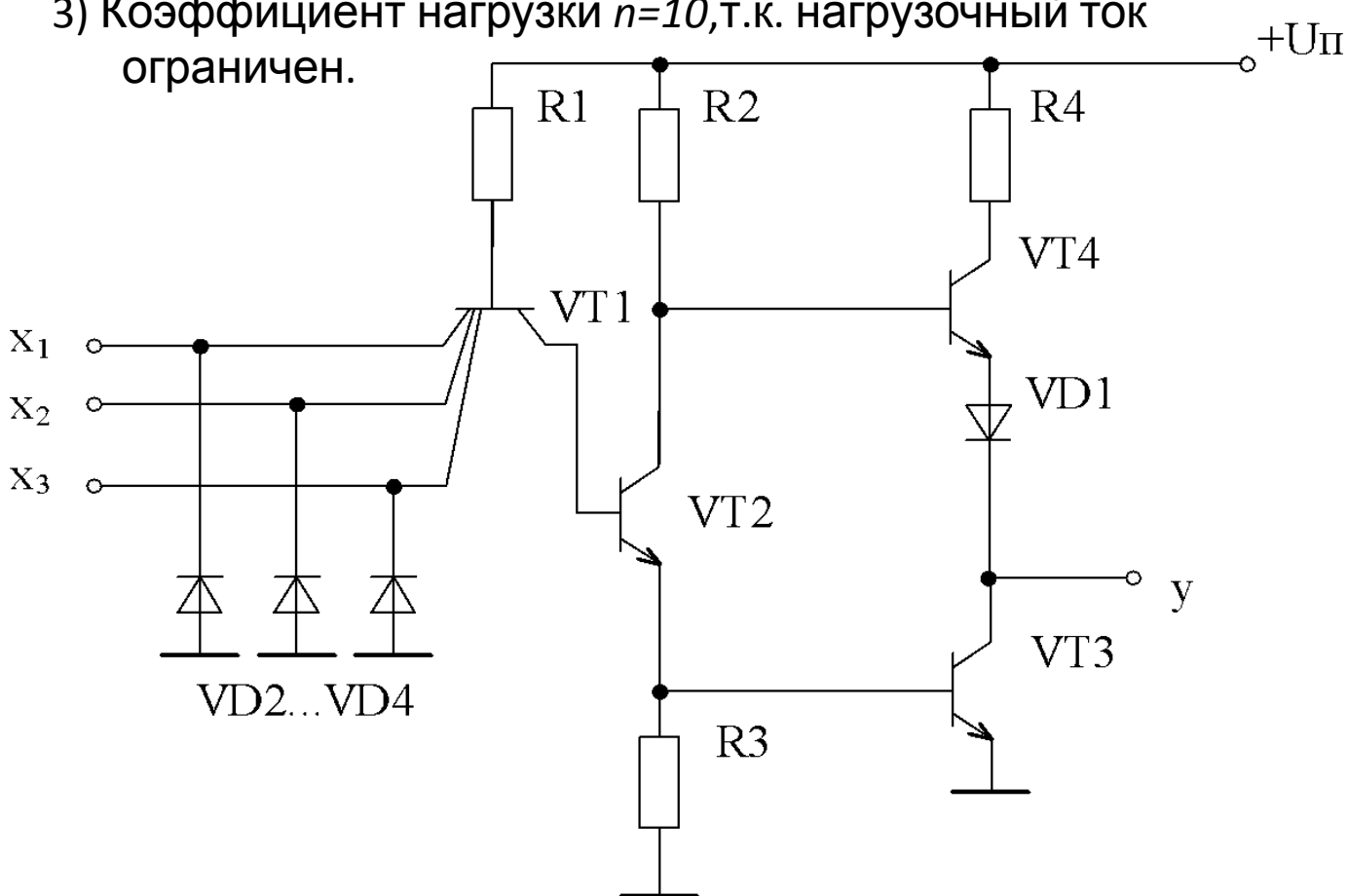
$$U_{0H \min} = 2.4V$$

Входные уровни:

$$U_{IL \max} = 0.8V,$$

$$U_{IH \min} = 2.0V$$

3) Коэффициент нагрузки  $n=10$ , т.к. нагрузочный ток ограничен.



4) Невозможно соединить элементы параллельные по выходу как показано на рисунке 113.

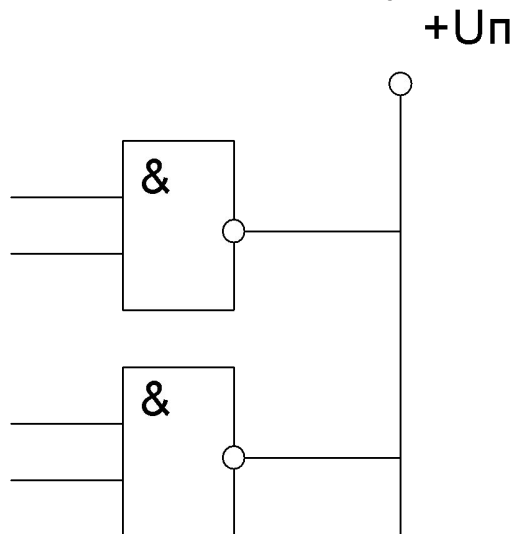


Рисунок 113 – Параллельное соединение элементов по выходу

5) Во всех состояниях потребляется ток от источника питания, а для элементов управления ТТЛ- источник тока. В состоянии логического нуля на входе элементов этот ток надо отводить.

6) Невысокое быстродействие.

7) Сравнительно надежный.

8) Разомкнутые входы соответствуют высокому уровню.

## 2 КМОП

- 1) Напряжение питания для разных серий варьируется от 2 до 15 В.
- 2) Порог срабатывания схемы тоже варьируется от  $1/3 \div 2/3$   $U_{пит}$ .
- 3) Элементы КМОП не потребляют входного тока, т.к. они полевые.
- 4) Имеет большую нагрузочную способность  $n=50$ .
- 5) Если входное напряжение превысит напряжение питания, даже кратковременно, может произойти «эффект защелкивания». При этом транзисторы работают как диоды и закорачивают источник питания на землю.
- 6) Эти схемы очень чувствительны к статическому электричеству.
- 7) Хорошая помехозащищенность, т.к. это заключается в самой КМОП технологии.
- 8) КМОП элементы можно соединять параллельно как по входу, так и по выходу.
- 9) Малая потребляемая от источника питания мощность.
- 10) КМОП схемы быстрее, чем ТТЛ, но при большом количестве нагрузочных элементов увеличивается переходное время.

## 3 ЭСЛ

- 1) Самые быстрые. 1ГГц и выше скорость переключения.
- 2) Отрицательные рабочие уровни напряжения.
- 3) В установившихся режимах потребляют большую мощность, а при высоких частотах – меньшую, чем КМОП и ТТЛ.
- 4) Одинаковое значение рассеиваемой мощности при низком и высоком уровнях.
- 5) Большая нагрузочная способность благодаря усовершенствованиям (эмиттерный повторитель).
- 6) Низкий запас помехоустойчивости.

Рассмотрим режим неиспользованных входов.

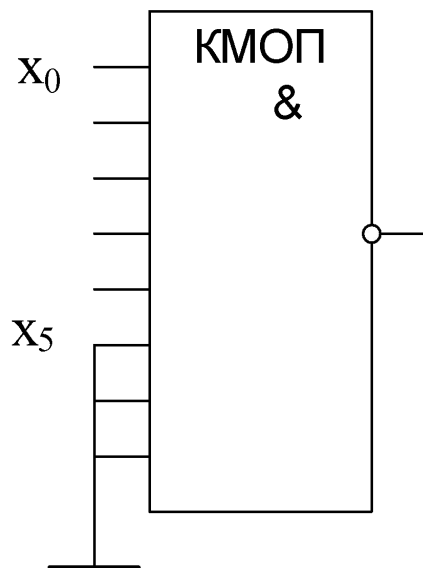


Рисунок 114 – Схема с неподключенными КМОП-входами

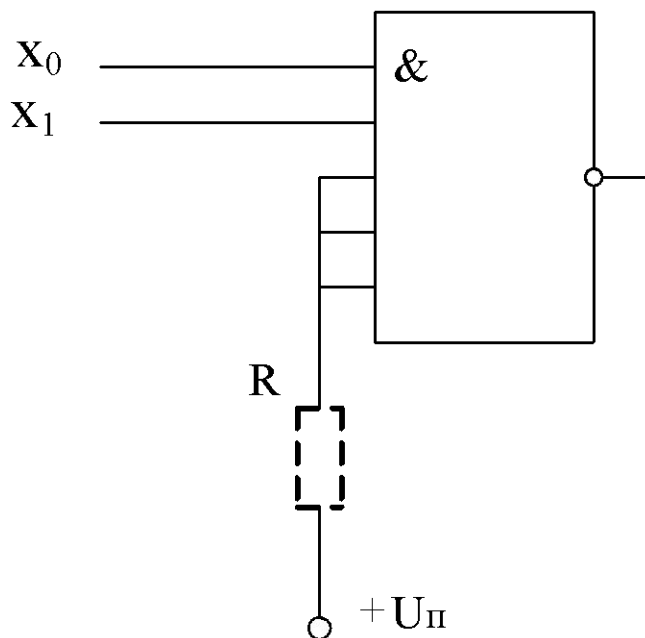
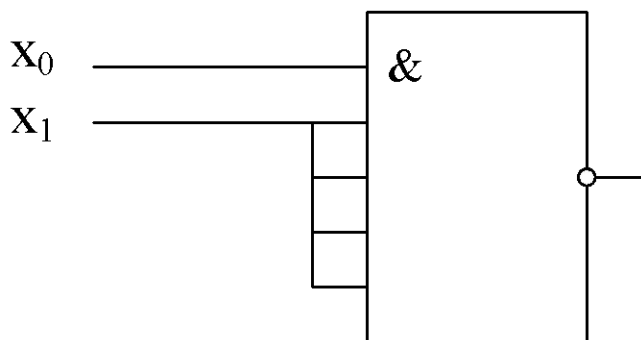


Рисунок 115 – Схемы подключения неиспользованных входов к используемому входу