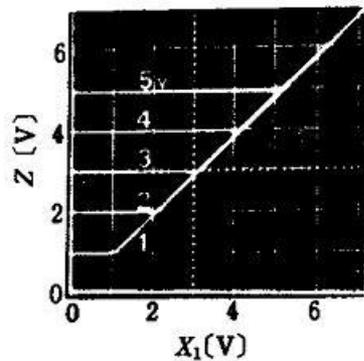
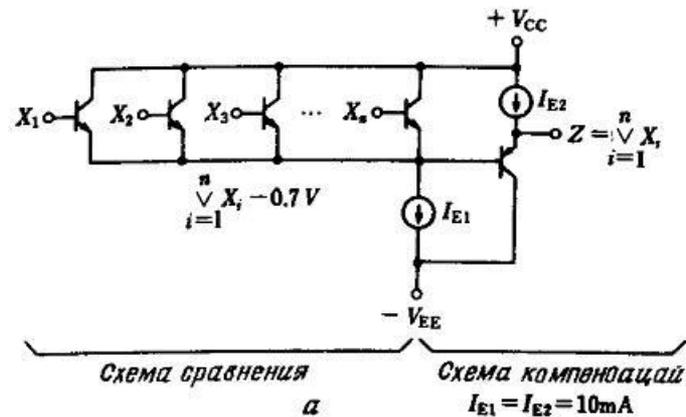


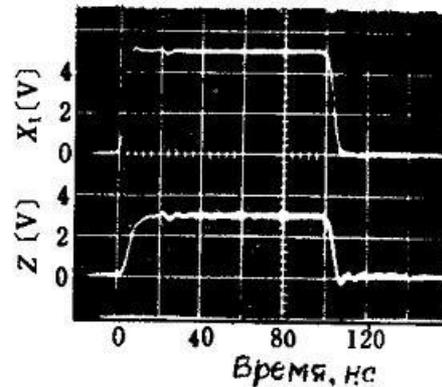
НЕЧЕТКИЕ КОНТРОЛЛЕРЫ, НЕЧЕТКИЕ ПРОЦЕССОРЫ

Презентация и доклад выполнены студентом СФУ ИКИТ, 4 курс, группа КИ 08-05,
Дроздом Олегом Владимировичем, дисциплина
«Теория принятия решений»

Функция нечеткой логической суммы



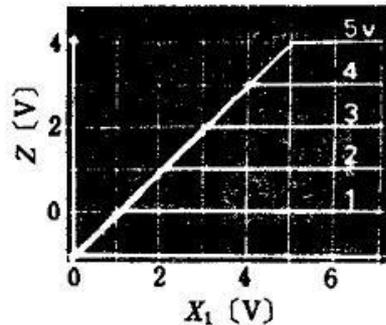
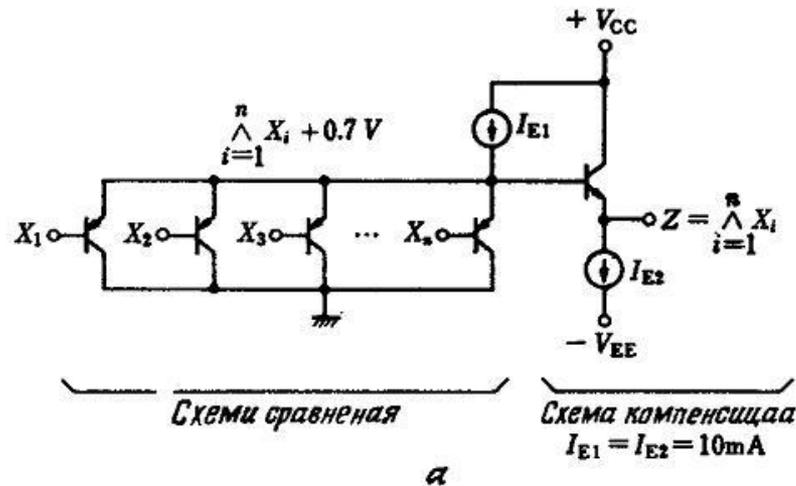
$X_2 = X_3 = \dots$: параметры
б



$X_2 = X_3 = \dots = 2V$
в

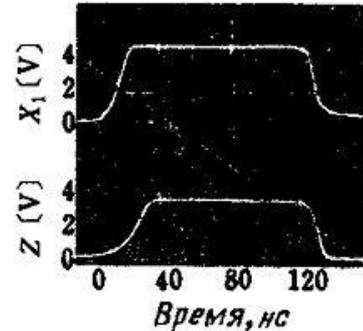
Схема МАХ (а), характеристики входа и выхода (б) и переходная характеристика (в).

Функция нечеткого логического произведения



$X_2 = X_3 = \dots$: пириметры

б

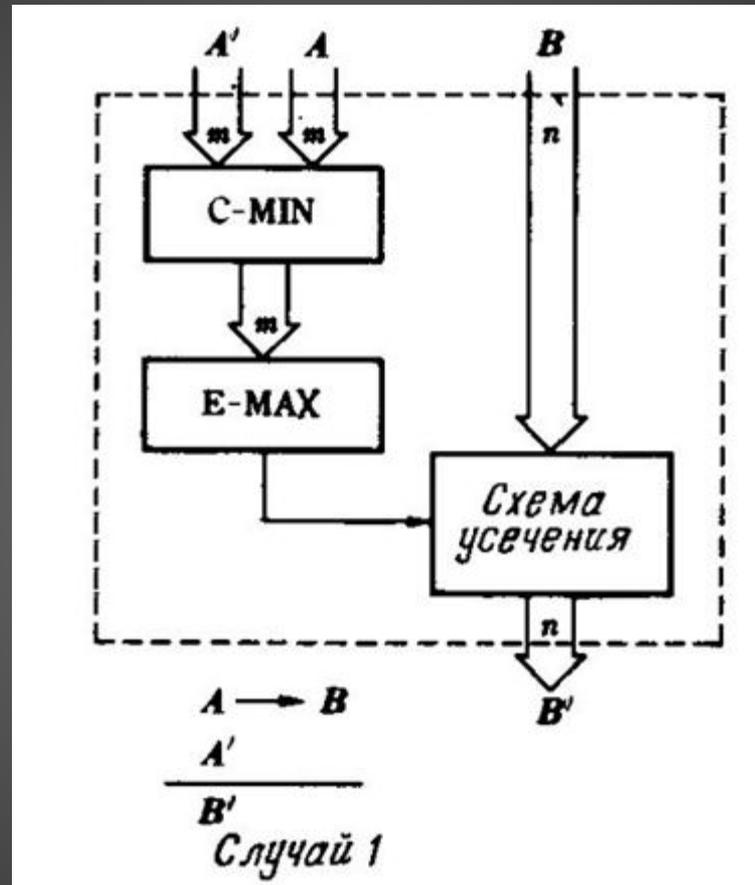


$X_2 = X_3 = \dots = 3\text{V}$

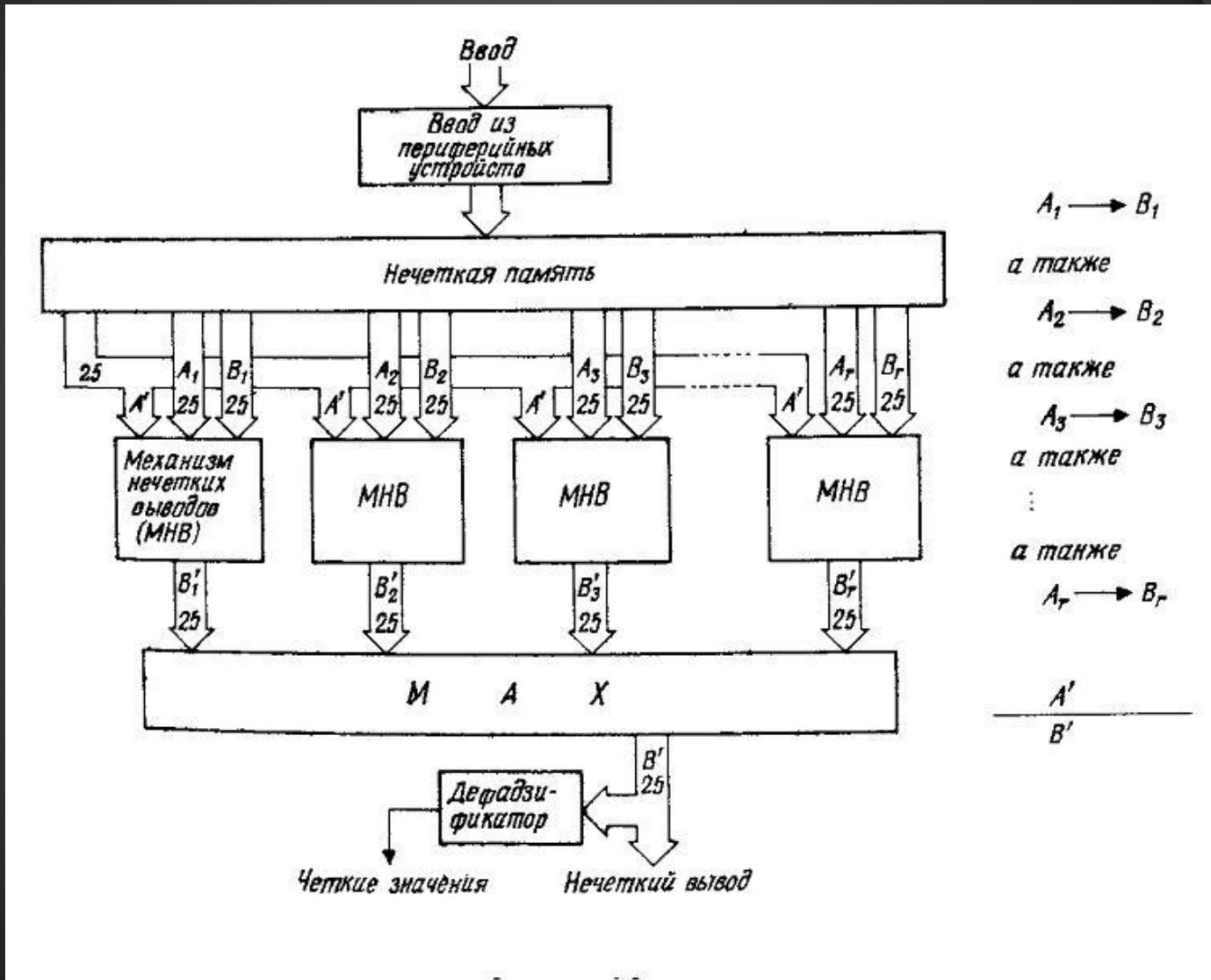
в

Схема MIN (а), характеристики входа и выхода (б) и переходная характеристика (в).

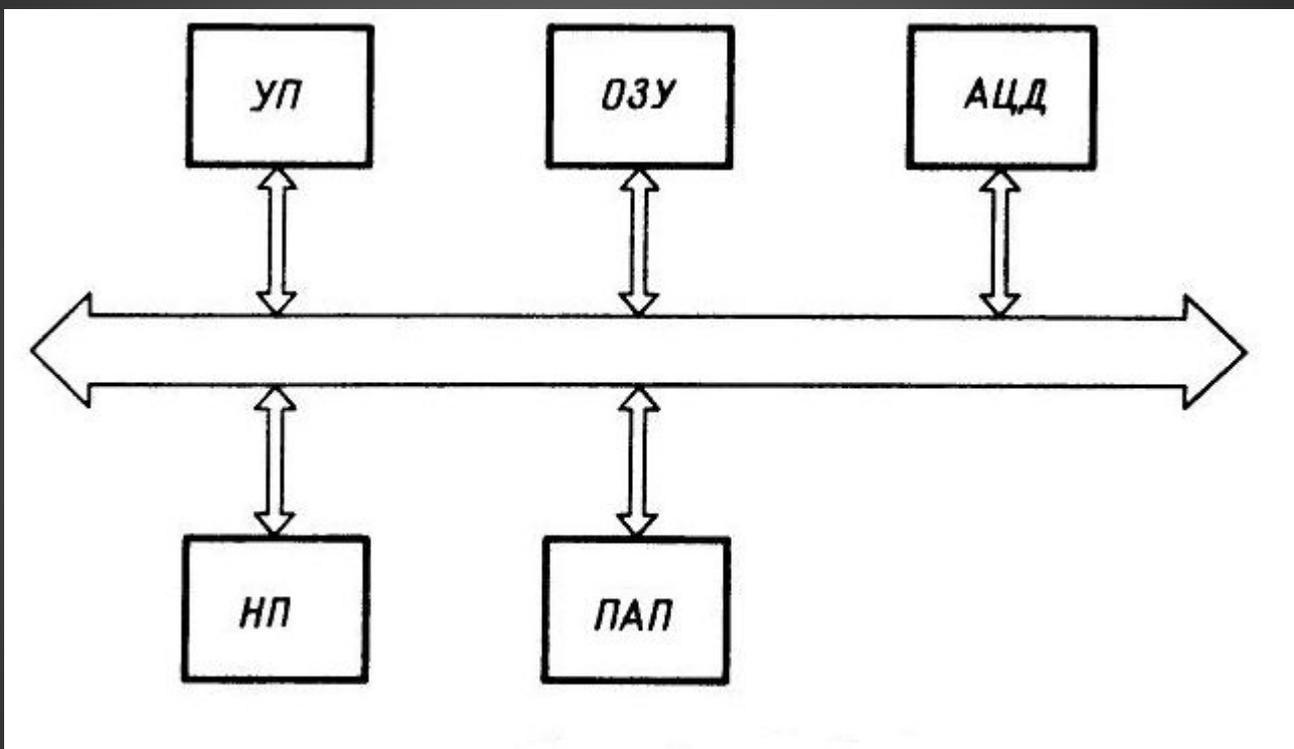
Машина нечетких выводов



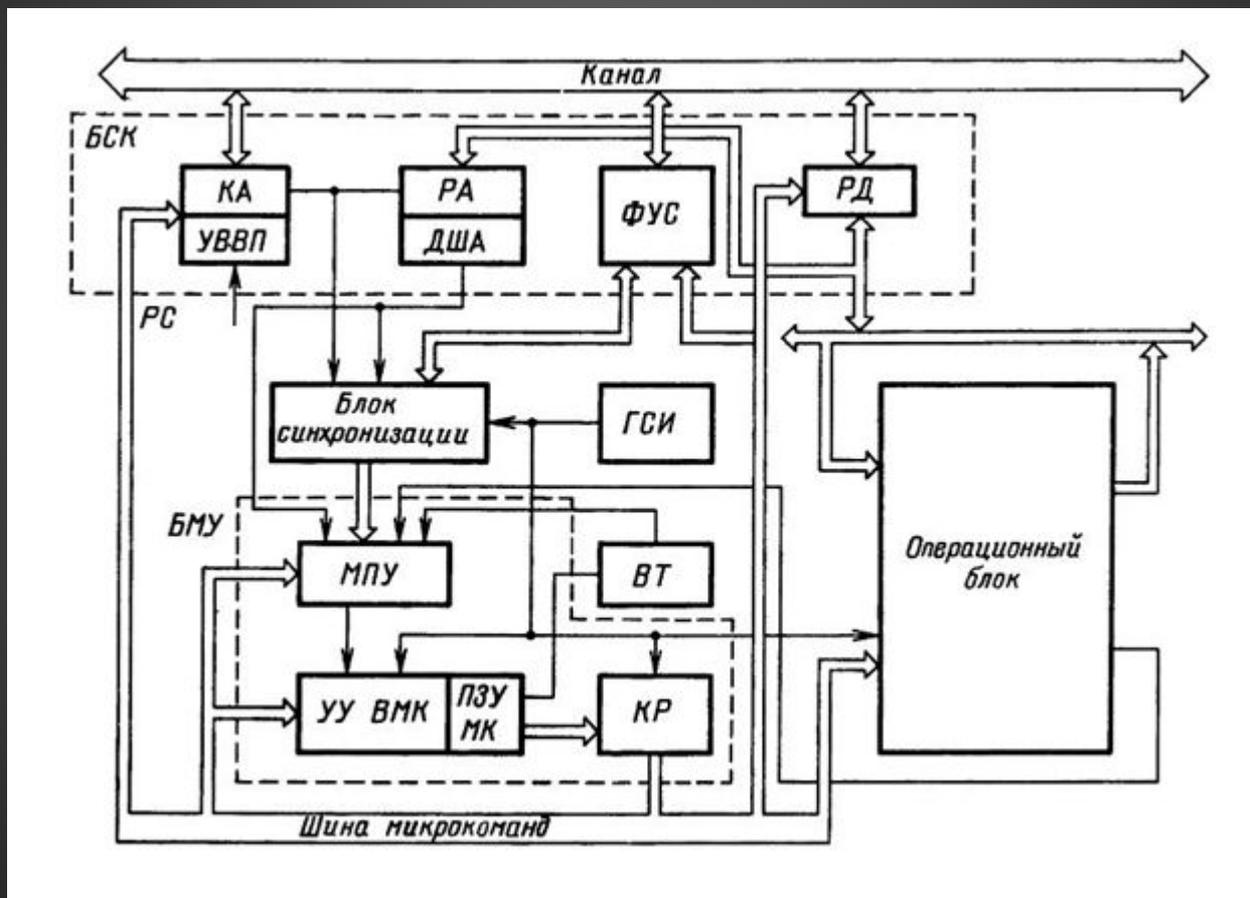
Архитектура нечеткого компьютера



Структура вычислительного комплекса
обработки информации (ВКОНИ, Таганрогский
радиотехнический институт)



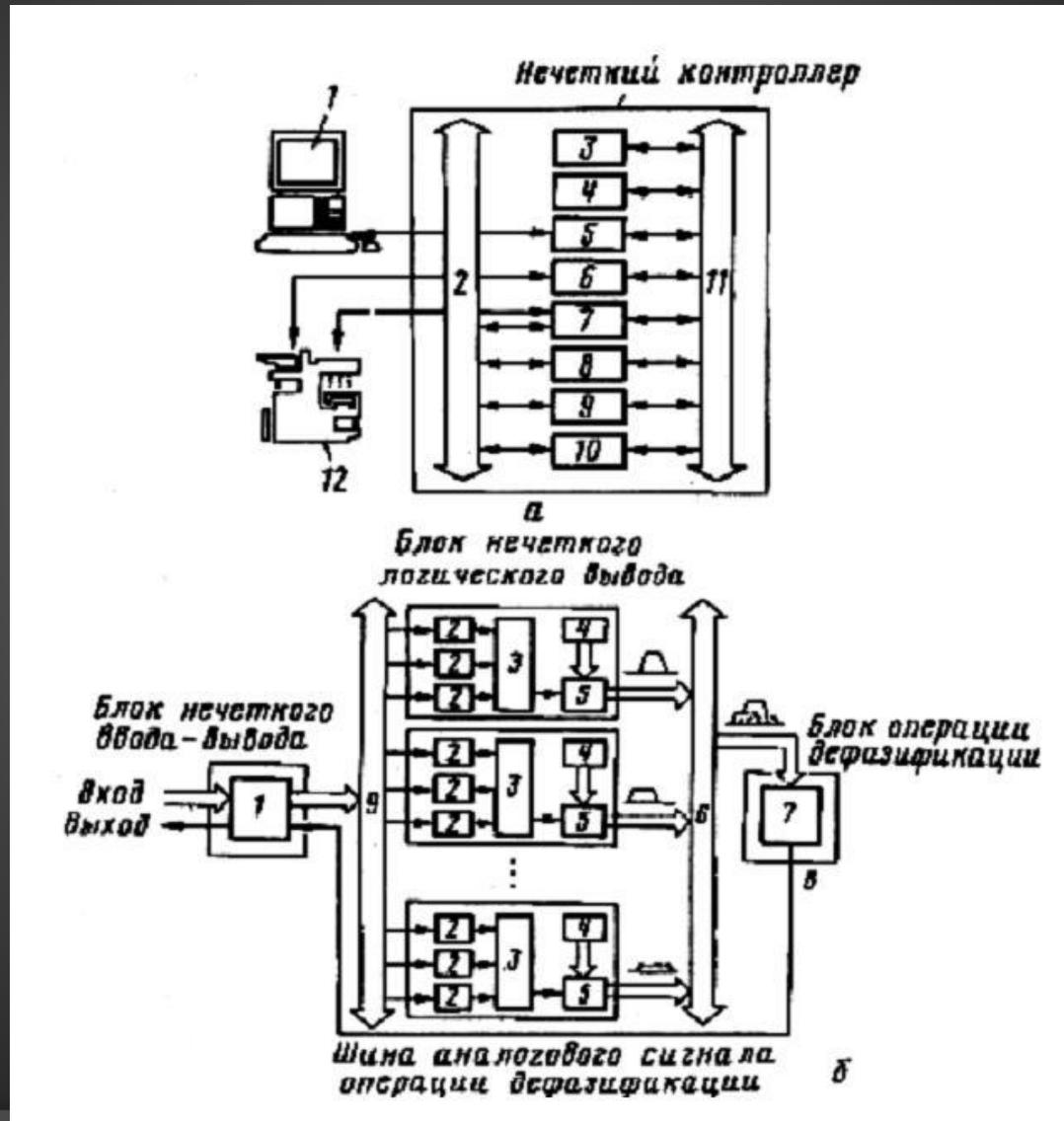
Структурно-функциональная организация нечеткого процессора (ВКОНИ, Таганрогский радиотехнический институт)



Команды нечеткого процессора (ВКОНИ, Таганрогский радиотехнический институт)

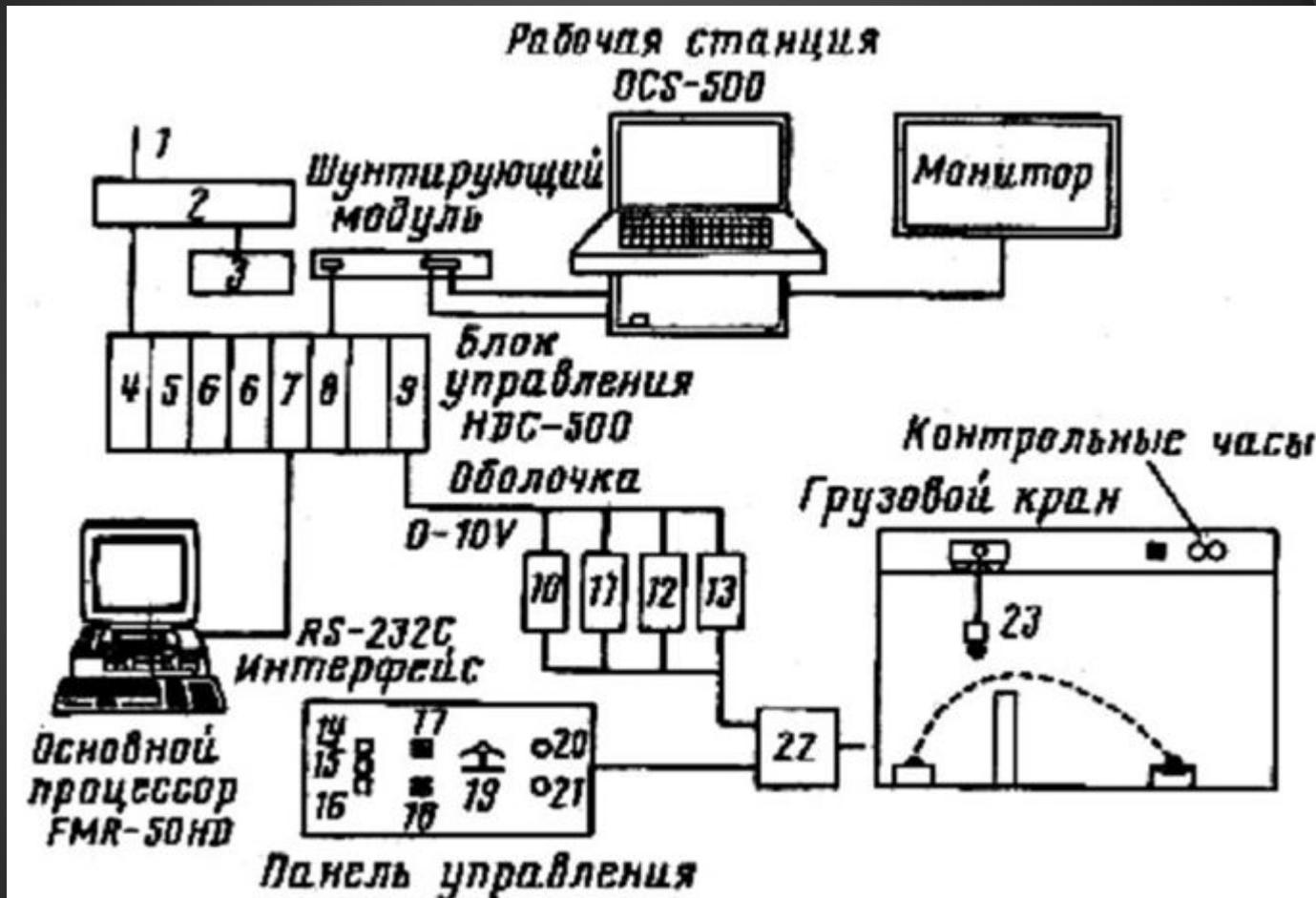
	Операция	Функция
1	$r := a$	Пересылка
2	$r := 1 - a$	Инверсия
3	$r := \max(a, b)$	Дизъюнкция
4	$r := \min(a, b)$	Конъюнкция
5	$r := \min(1, a + b)$	Ограниченная сумма
6	$r := \max(0, a + b - 1)$	Ограниченное произведение
7	$r := \max(1 - a, b)$	Импликация
8	$r := \min(1, 1 - a + b)$	Импликация
9	$r := \begin{cases} 1, & \text{если } a \leq b, \\ 0, & \text{если } a > b \end{cases}$	Импликация
10	$r := \begin{cases} 1, & \text{если } a \leq b, \\ 0, & \text{если } a > b \end{cases}$	Импликация
11–14	$r := \min(a \otimes b, b \otimes a)$	Эквивалентность
15–28	$\max(a_i \otimes b_i)$	Взятие максимума среди элементов нечеткого множества, которое получается в результате выполнения операции \otimes над множествами a_i и b_i
29–42	$\min(a_i \otimes b_i)$	Взятие минимума (аналогично 15–28)

Нечеткий контроллер FZ-3000/3010



Нечеткий контроллер FZ-3000/3010: а – структура нечеткого контроллера: 1 – внешнее периферийное вычислительное устройство на базе персональной ЭВМ; 2 – аналоговая шина высокоскоростной передачи данных; 3 – арифметико-логическое устройство; 4 – блок памяти; 5 – устройство связи; 6 – блок цифрового ввода-вывода; 7 – блок нечеткого ввода-вывода; 8 – блок дефазификации (выбора четкого значения); 9, 10 – блок нечеткого логического вывода; 11 – общая шина передачи цифрового сигнала; 12 – станок с числовым программным управлением; б – схема нечеткого логического вывода в нечетком контроллере; 1 – схема выборки сигнала ввода-вывода; 2 – схема функции принадлежности сигнала логической посылки; 3 – схема операции \min значений функций принадлежности сигнала логической посылки; 4 – генератор функции принадлежности логического вывода; 5 – схема, операции \min значений функций принадлежности логического вывода; 6 – схема операции \max значений функций принадлежности логического вывода; 7 – схема операции дефазификации; 8 – сигнал логического вывода по методу центра тяжести; 9 – шина входного аналогового сигнала

Нечеткий контроллер MICREX



Нечеткий контроллер MICREX:

1 – источник питания переменного тока 100 В; 2 – модуль шины питания; 3 – запасной источник питания; 4 – источник питания блока управления; 5 – функциональная клавиатура общей шины управления; 6 – клавиатура основного процессора; 7 – клавиатура интерфейса; 8 – клавиатура сети управления связью; 9 – модуль кольцевой сети связи; 10 – модуль аналогового ввода; 11 – модуль аналогового выхода; 12 – модуль цифрового входа; 13 – модуль цифрового выхода; 14 – кнопка автоматического управления; 15 – кнопка ручного управления; 16 – кнопка возврата; 17 – кнопка вертикального перемещения; 18 – кнопка горизонтального перемещения; 19 – рукоятка управления; 20 – кнопка пуска установки; 21 – кнопка останова; 22 – устройство управления; 23 – электромагнит.

Примеры аппаратных процессоров нечеткой логики:

ST52 Duallogic (STMicroelectronics) - семейство 8-битовых микроконтроллеров, содержащих в одном корпусе традиционное вычислительное ядро, ядро для fuzzy-вычислений и периферийные схемы. Поддерживает специальный набор инструкций для работы с нечеткой логикой и позволяет определять несколько независимых наборов правил для нескольких различных алгоритмов

ST62 (STMicroelectronics) - 8-битовый микроконтроллер со встроенной, однократно программируемой памятью для автомобильной промышленности, продолжение семейства Duallogic. Расширенный температурный диапазон (от -40° до $+125^{\circ}\text{C}$), гарантированный срок хранения данных для памяти EPROM и EEPROM не менее 20 лет.

68HC12 (Motorola) - fuzzy-микроконтроллер, базирующийся на ядре Motorola 68HC11 и содержащий специальные функции нечеткой логики. Предназначен для использования с программным пакетом fuzzyTECH и позволяет увеличить скорость выполнения приложений, созданных в этом пакете, до 15 раз и компактность кода до 6 раз по сравнению с реализацией на обычном ядре 68HC11.

Примеры аппаратных процессоров нечеткой логики:

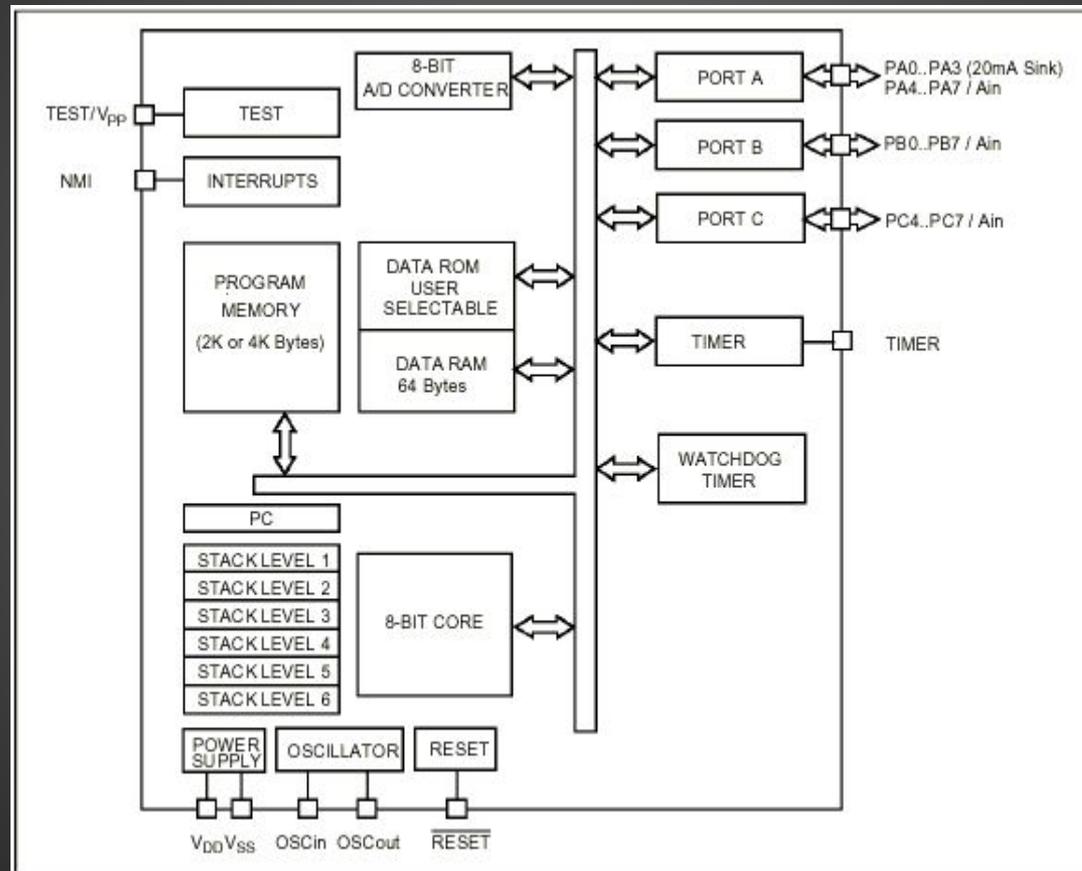
VY86C570 (Togai InfraLogic) - fuzzy-сопроцессор, 12 -битовое ядро FCA (Fuzzy Computational Acceleration), 4Кx12 бит памяти ОСТД (Observation, Conclusion, & Temporary Data), память RB (Rule Base), и интерфейсная логика в одном корпусе.

SAE 81C99 (Siemens) - fuzzy-процессор, способный выполнять восемь программируемых алгоритмов, обрабатывать 256 входных переменных и формировать до 64 выходных значений максимум по 16384 правилам. Может использоваться как отдельное устройство или в качестве сопроцессора для 8 и 16-разрядных микроконтроллеров. Скорость работы - 10 миллионов правил в секунду.

Микроконтроллеры семейства ST62 фирмы STMicroelectronics (SGS-Thomson)

Микроконтроллер	Память программ, OTP (байт)	Память программ, EPROM (байт)	Память данных, (байт)	Память данных EEPROM (байт)	Число линий ввод/вывод
ST62T10	1828	-	64	-	12
ST62T15	1828	-	64	-	20
ST62T20	3876	-	64	-	12
ST62T25	3876	-	64	-	20
ST62E20	-	3876	64	-	12
ST62E25	-	3876	64	-	20
ST62T60	3868	-	128	128	12
ST62T65	3868	-	128	128	20
ST62E60	-	3868	128	128	12
ST62E65	-	3868	128	128	20

Микроконтроллеры семейства ST62 фирмы STMicroelectronics (SGS-Thomson)



Семейство 16-разрядных микроконтроллеров Motorola 68HC12

Характеристики	HC12A0	HC812A4	HC912B32	HC12BE32	HC912BC32	HC912D60	HC912DG128
Количество:	61	91	63	63	63	63	85
линий ввода/вывода	112	112	80	80	80	112	112
выводов корпуса	—	—	—	32	—	—	—
Объём ROM, Кбайт	—	—	32	—	32	60	128
Объём Flash, Кбайт	—	4К	768	768	768	1К	2К
Объём EEPROM, байт	1	1	1	1	1	2	8
Объём SRAM, Кбайт	8/16	8/16	8/16	8/16	8/16	8/16	8/16
Модуль таймера: число каналов/разрядность	—	—	4/8 или 2/16				
Модуль ШИМ: число каналов/разрядность	2 SCI,	2 SCI,	SCI, SPI,	SCI, SPI,	SCI, SPI,	2 SCI, SPI,	2 SCI, SPI,
Последовательные интерфейсы	SPI	SPI	J1850	J1850	CAN	CAN	I2C
Модуль АЦП: число каналов/разрядность	8/8	8/8	8/10	8/10	8/10	16/10	16/10

Семейство 16-разрядных микроконтроллеров Motorola 68HC12

