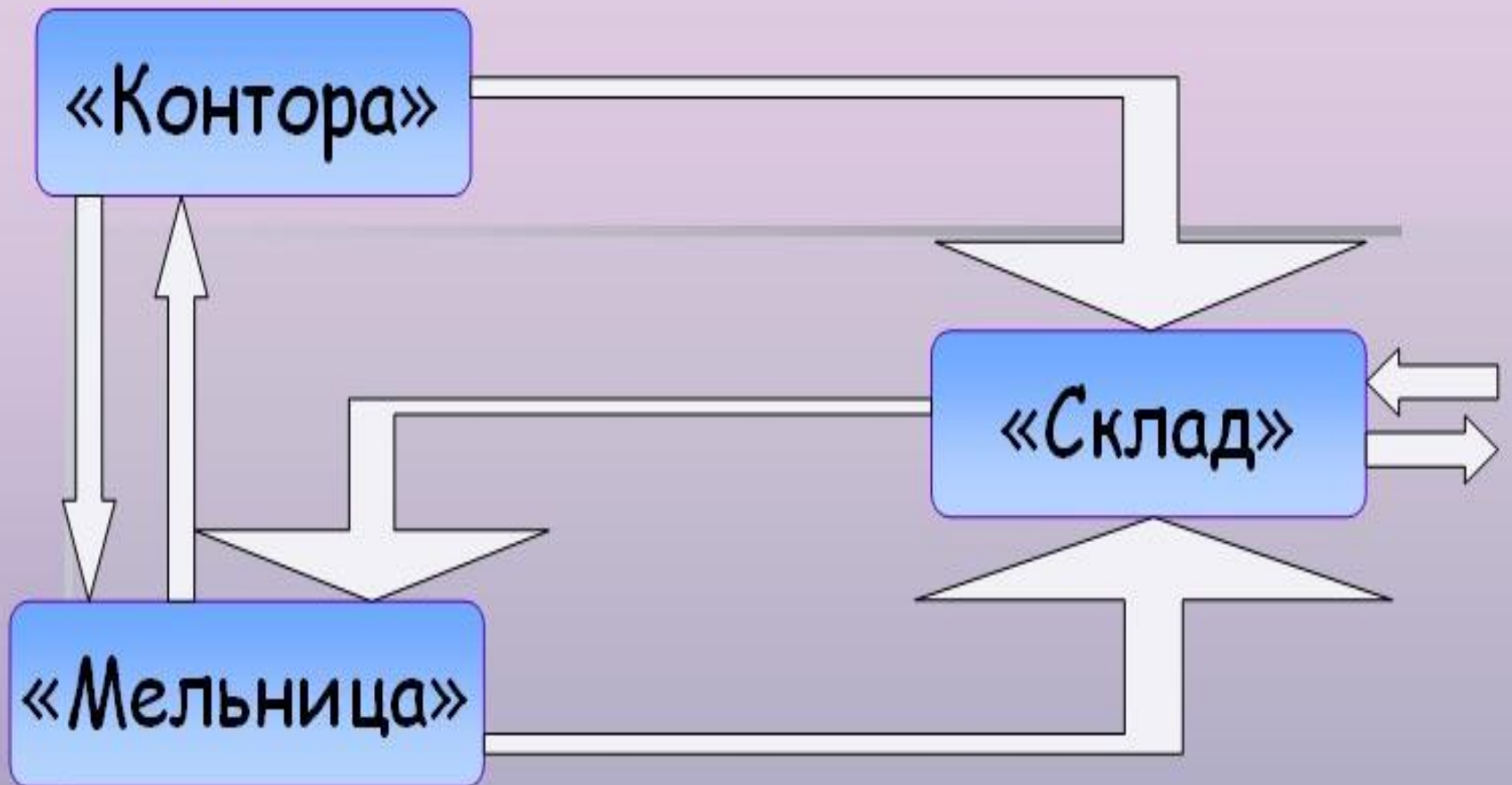
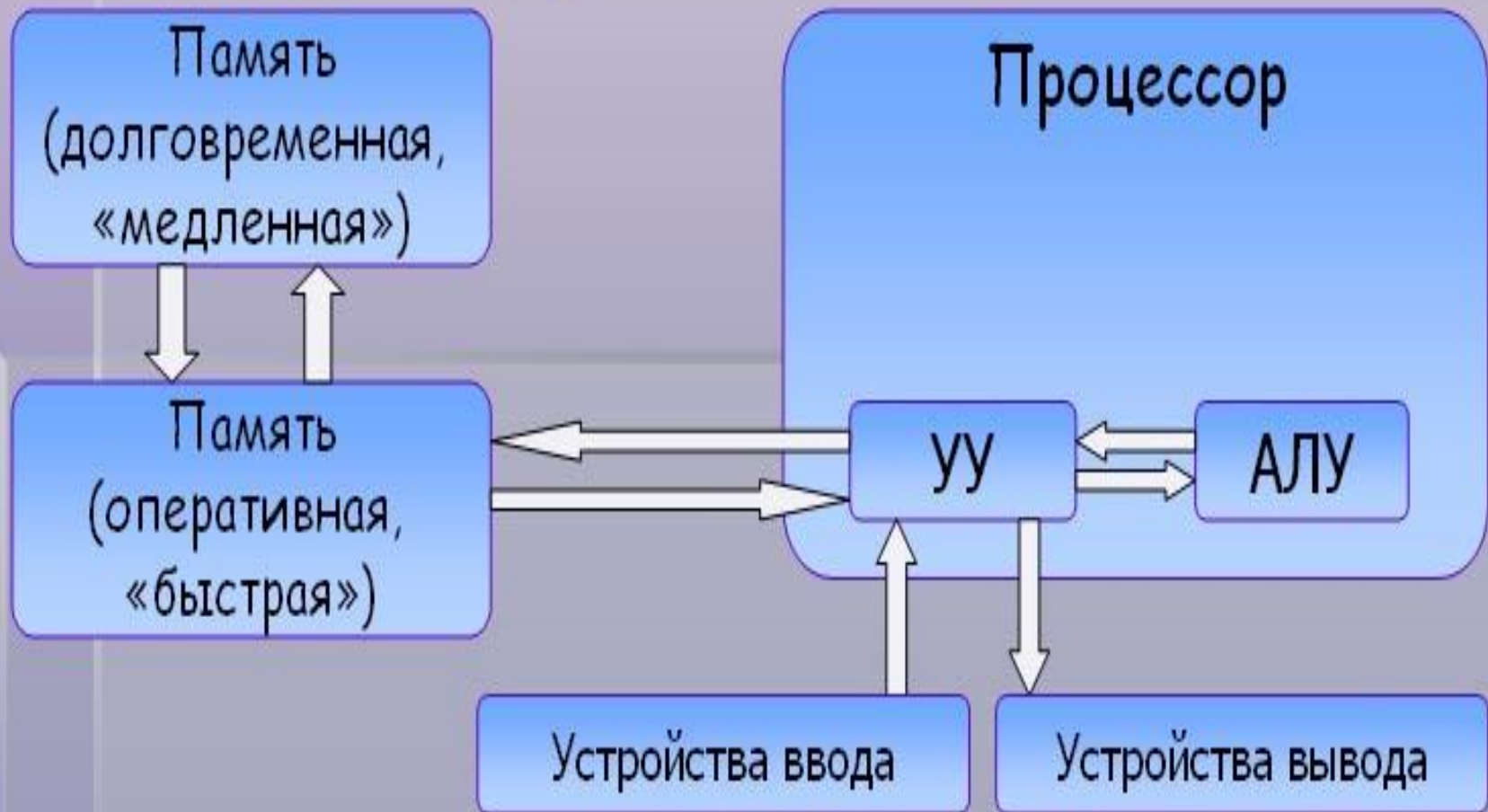


Архитектура Аналитической машины с точки зрения Ч. Бэббиджа



Теоретическая модель магистрально-модульного принципа строения ЭВМ Д. фон Неймана



УУ – устройство управления; АЛУ – арифметико-логическое устройство

Магистрально-модульный принцип аппаратного строения ЭВМ

Центральные устройства



Представление чисел в памяти компьютера

Один разряд в ячейке памяти

в байте (8 разрядов) можно представить
беззнаковые числа от 0 до 255;

1 байт

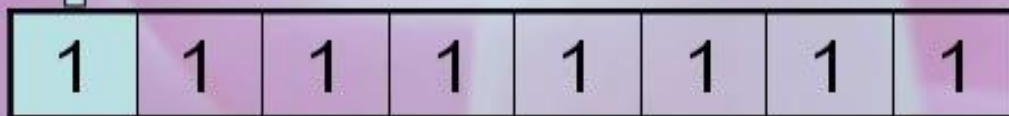
$$255_{10} = 1111\ 1111_2$$



знаковые – только до 127 :

отводится под знак числа

$$127_{10} = 111\ 1111_2$$



Соответствие разрядности процессора и разрядности шины данных

Тип процессора	Год выпуска	Частота процессора	Шина данных (в битах)
8086	1978	5-10 МГц	16
80386	1985	16-33 МГц	32
80486	1989	25-50 МГц	32
Pentium	1993	60-166 МГц	64
Pentium II	1997	200-300 МГц	64
Pentium III	1999	450-1000 МГц	64
Pentium 4	2000	1-2,4 ГГц	64
Pentium 4	2008	3-4 ГГц	64

Шина адреса (16, 20, 24, 28, 32, 36 бит)

