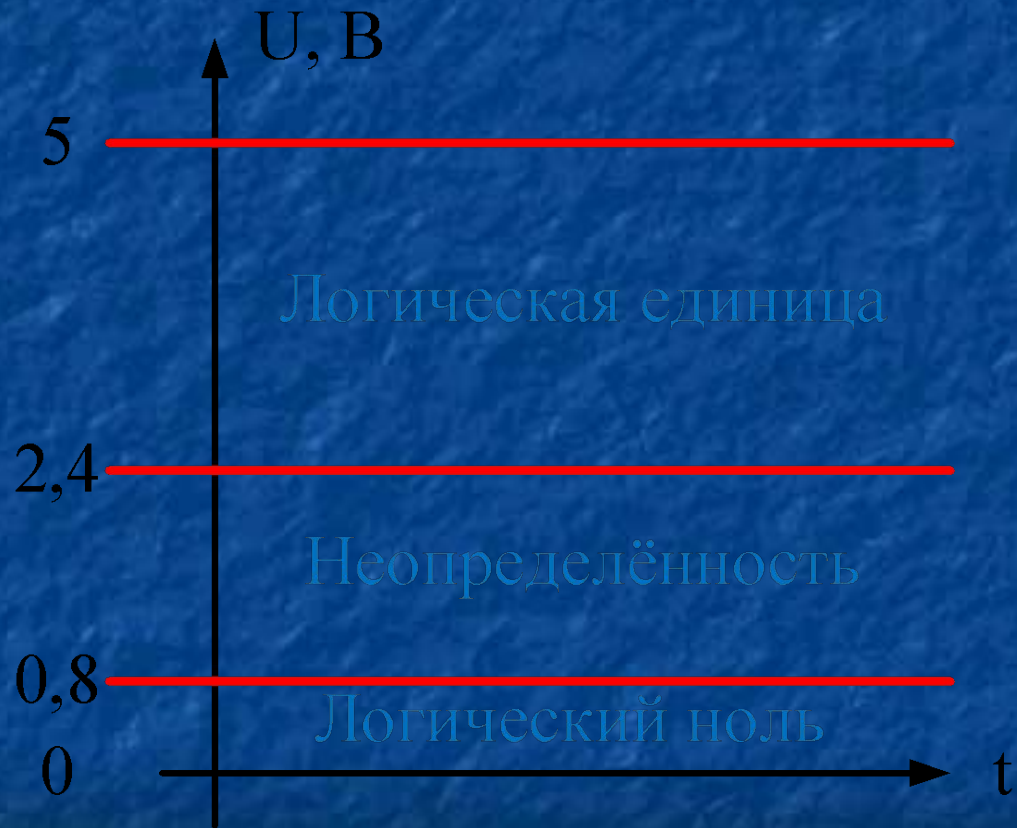


Электроника и информационно-измерительная техника

Тема 18

Двоичный и шестнадцатеричный коды

Логические уровни при напряжении питания 5 В



Соотношение между десятичным кодом и двоичным кодом

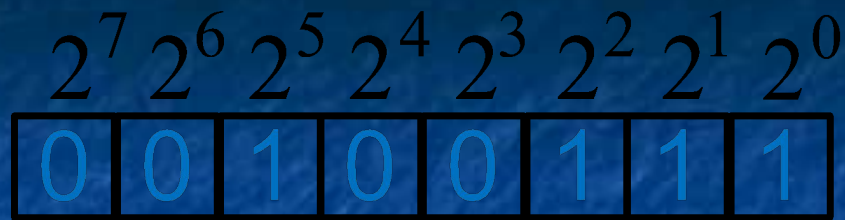
$$N_{\text{DEC}} = \sum_{i=0}^{n-1} Z_i \cdot 2^i$$

$$Z_i \in \{0;1\}$$

n – разрядность двоичного кода

i – номер разряда двоичного кода

Пример двоичного кода



Старший бит

Младший бит

$$N_{DEC} = 1 \cdot 2^0 + 1 \cdot 2^1 + 1 \cdot 2^2 + 0 \cdot 2^3 + 0 \cdot 2^4 + 1 \cdot 2^5 + 0 \cdot 2^6 + 0 \cdot 2^7 = \\ = 1 + 2 + 4 + 32 = 39$$

1 байт = 8 бит

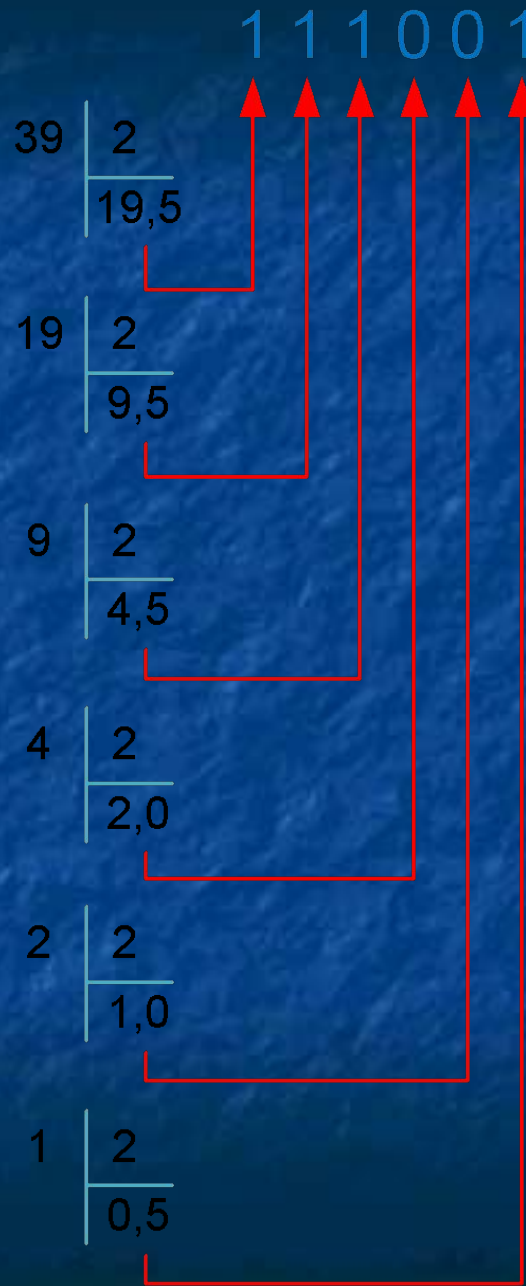
1К байт = 2^{10} бит = 1024 бит

1М байт = 2^{20} бит = 1048576 бит

1Г байт = 2^{30} бит = 1073741824 бит

1Т байт = 2^{40} бит = 1099511627760 бит

Перевод десятичного числа 39 в двоичный код



Ответ: 100111

Шестнадцатеричный код

DEC	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
HEX	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F

Пример

BIN 10011101011100101100

DEC 9 13 7 2 12

HEX 9 D 7 2 C

Ответ: 0x9D72C



0x - признак записи в шестнадцатеричном коде

Тема 19

Простейшие арифметические операции с двоичными числами

Правила арифметического сложения двоичных чисел

$$0_{BIN} + 0_{BIN} = 0_{BIN} ;$$

$$0_{BIN} + 1_{BIN} = 1_{BIN} ;$$

$$1_{BIN} + 0_{BIN} = 1_{BIN} ;$$

$$1_{BIN} + 1_{BIN} = 10_{BIN} ;$$

$$1_{BIN} + 1_{BIN} + 1_{BIN} = 11_{BIN} .$$

Пример арифметического сложения двоичных чисел

$$\begin{array}{r} 1\ 1\ 1\ 1\ 1 \\ + 0\ 1\ 1\ 1\ 0\ 1\ 0\ 1 \\ 0\ 1\ 1\ 1\ 1\ 1\ 1\ 0 \\ \hline 1\ 1\ 1\ 1\ 0\ 0\ 1\ 1 \end{array}$$

Правила арифметического вычитания двоичных чисел

$$A_{BIN} - B_{BIN} = A_{BIN} + B_{BIN.\dot{don}} = A_{BIN} + \bar{B}_{BIN} + 1$$

где: $B_{BIN.\dot{don}}$ - число B_{BIN} в **дополнительном** **коде**; \bar{B}_{BIN} - проинвертированное число B_{BIN} .

Если $A > B$, то результат получается в прямом коде. При этом в старшем разряде появляется единица (перенос), которую в результате учитывать не нужно. Если $A < B$, то результат получается в дополнительном коде. Для перехода в прямой код его нужно проинвертировать, а затем прибавить единицу.

Пример вычитания №1:

$$A_{BIN} = 1111; B_{BIN} = 0110.$$

$$\overline{B}_{BIN} = 1001.$$

$$B_{BIN.\partial on} = 1001 + 0001 = 1010.$$

$$A_{BIN} - B_{BIN} = A_{BIN} + B_{BIN.\partial on} = 1111 + 1010 = 11001$$

Ответ: 1001_{BIN} . (15-6=9).

Пример вычитания №2:

$$A_{BIN} = 0110; B_{BIN} = 1111.$$

$$\overline{B}_{BIN} = 0000.$$

$$B_{BIN.\partial on} = 0000 + 0001 = 0001.$$

$$A_{BIN} - B_{BIN} = A_{BIN} + B_{BIN.\partial on} = 0110 + 0001 = 0111.$$

$$\overline{0111} = 1000.$$

$$1000 + 0001 = 1001.$$

Ответ: $0111_{BIN.\partial on} = 1001_{BIN} \cdot (6-15=-9)$.

Тема 20

Логические операции в цифровой электронике

Логические операции в цифровой электронике



```
graph TD; A[Логические операции в цифровой электронике] --> B[Инверсия  
(логическое отрицание)]; A --> C[Дизъюнкция  
(логическое сложение)]; A --> D[Конъюнкция  
(логическое умножение)];
```

Инверсия
(логическое отрицание)

Дизъюнкция
(логическое сложение)

Конъюнкция
(логическое умножение)

Инверсия

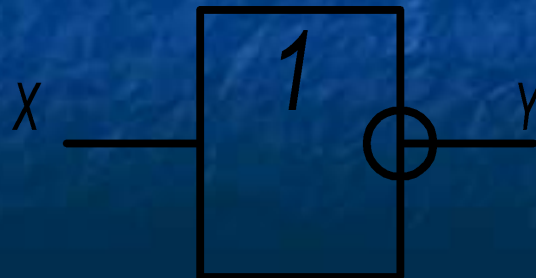
$$Y = \bar{X}$$

$$Y \in \{0;1\} \quad X \in \{0;1\}$$

Таблица истинности

X	Y
0	1
1	0

Логический элемент «НЕ» («NOT»)



Дизъюнкция

$$Y = X_1 \vee X_2$$

Таблица истинности

X_1	X_2	Y
0	0	0
0	1	1
1	0	1
1	1	1

Логический элемент «ИЛИ» («OR»)



[Анимаци
я](#)

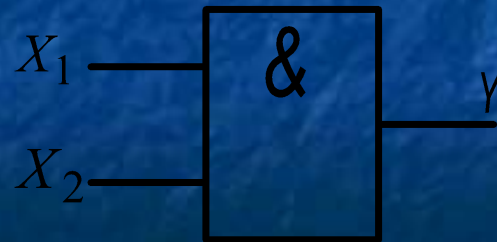
Конъюнкция

$$Y = X_1 \wedge X_2$$

Таблица истинности

X_1	X_2	Y
0	0	0
0	1	0
1	0	0
1	1	1

Логический элемент «И» («AND»)



[Анимаци](#)

[Я](#)

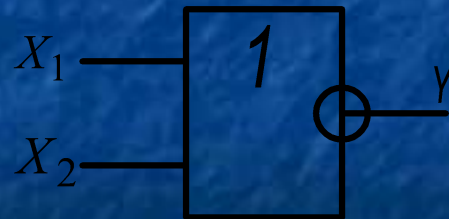
Дизъюнкция с инверсией

$$Y = \overline{X_1 \vee X_2}$$

Таблица истинности

X_1	X_2	Y
0	0	1
0	1	0
1	0	0
1	1	0

Логический элемент «ИЛИ-НЕ»



[Анимаци](#)

[Я](#)

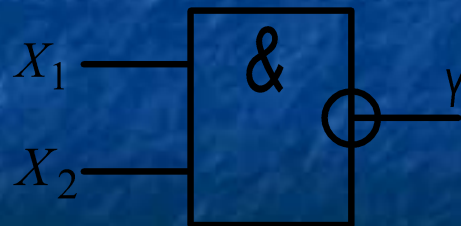
Конъюнкция с инверсией

$$Y = \overline{X_1 \wedge X_2}$$

Таблица истинности

X_1	X_2	Y
0	0	1
0	1	1
1	0	1
1	1	0

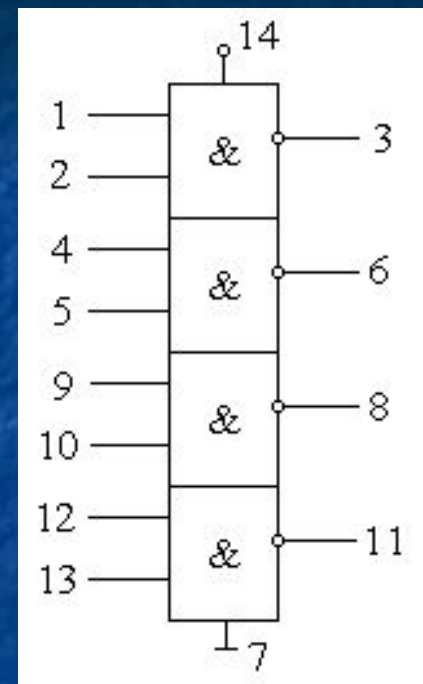
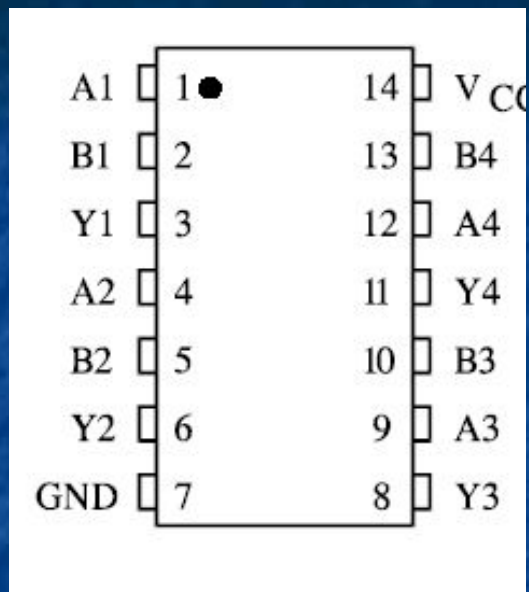
Логический элемент «И-НЕ»



[Анимаци](#)

[Я](#)

Микросхема КР1533ЛА3 (IN74НС00)



Тема 21

Цифровые триггеры и двоичные счётчики

Цифровые триггеры

```
graph TD; A[Цифровые триггеры] --> B[RS-триггер]; A --> C[D-триггер]; A --> D[T-триггер];
```

RS-триггер

D-триггер

T-триггер

RS - триггер

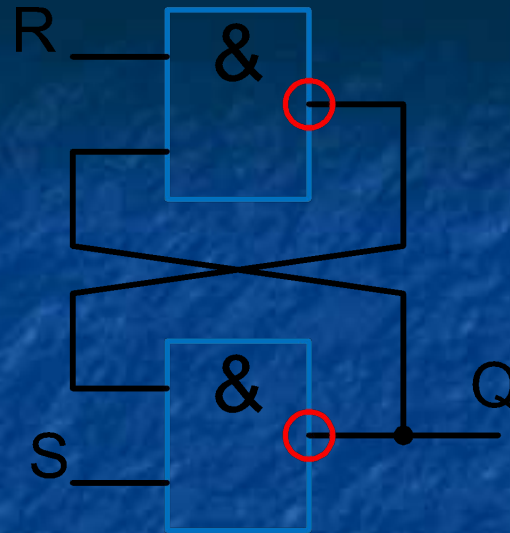


Таблица истинности

R	S	Q_n	Q_{n-1}
1	1	0	0
1	0	1	0
1	1	1	1
0	1	0	1
1	1	0	0
0	0	?	?

Режим хранения

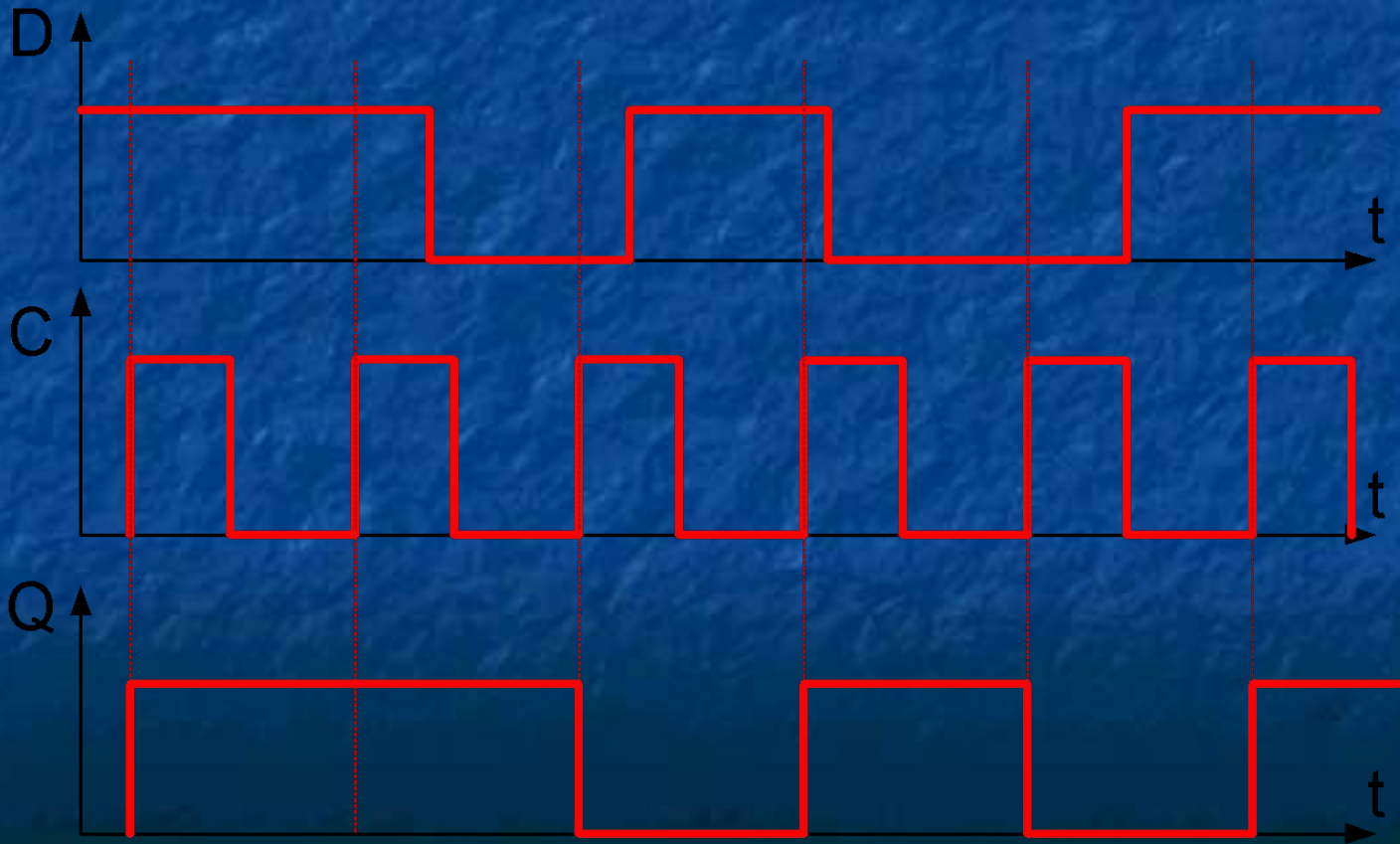
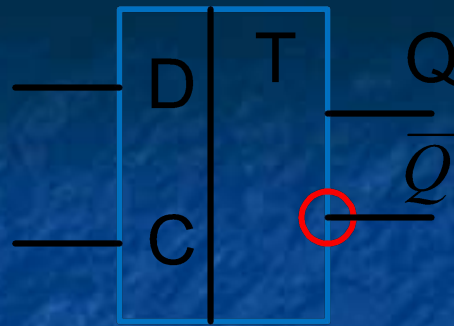
Режим установки

Режим сброса

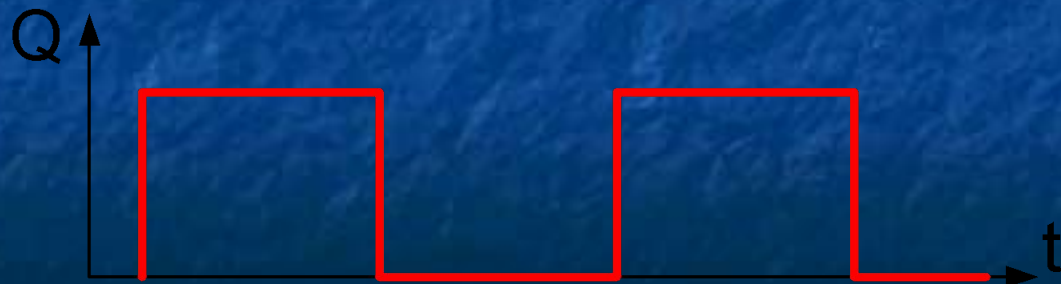
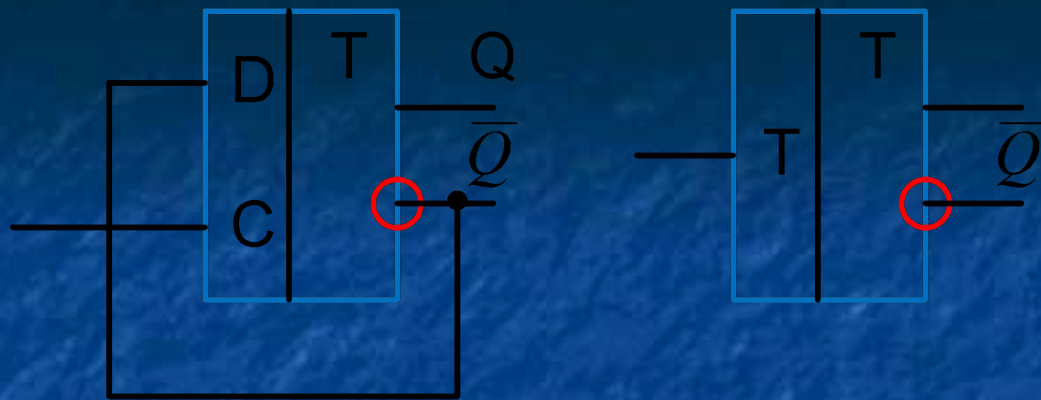
Режим неопределённости



D - триггер



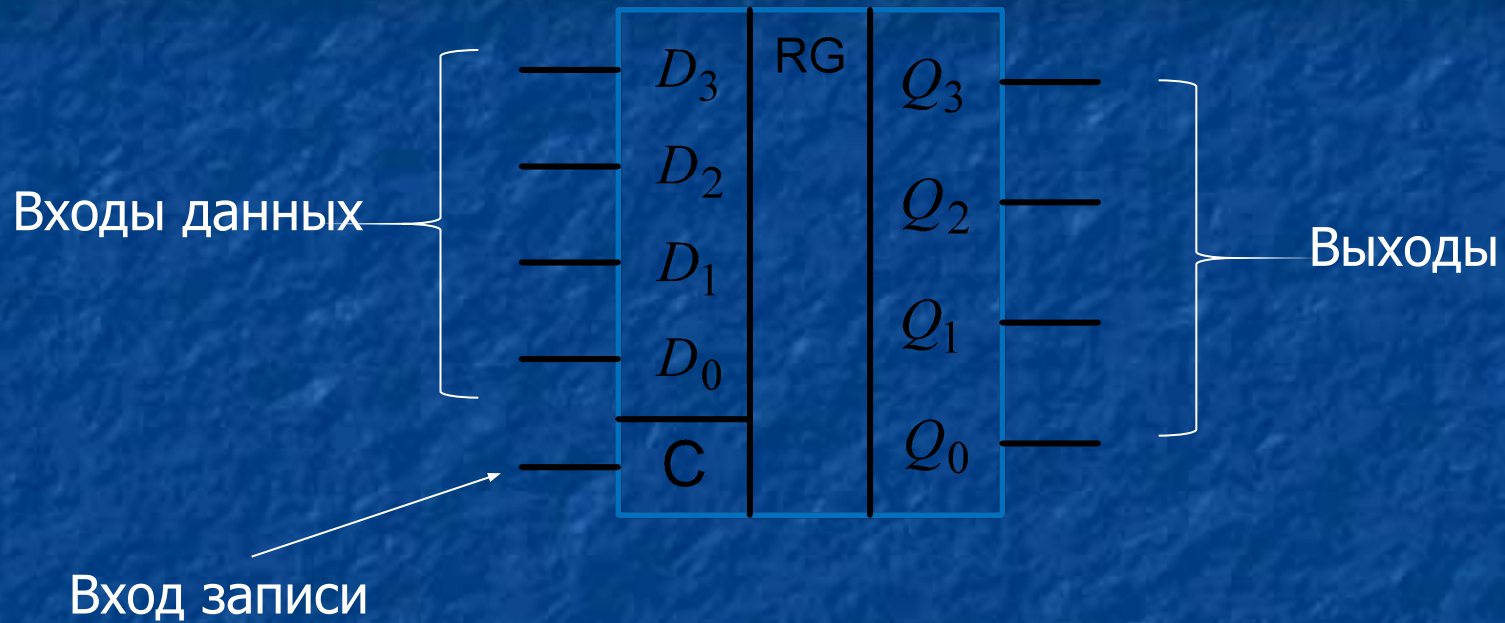
T - триггер



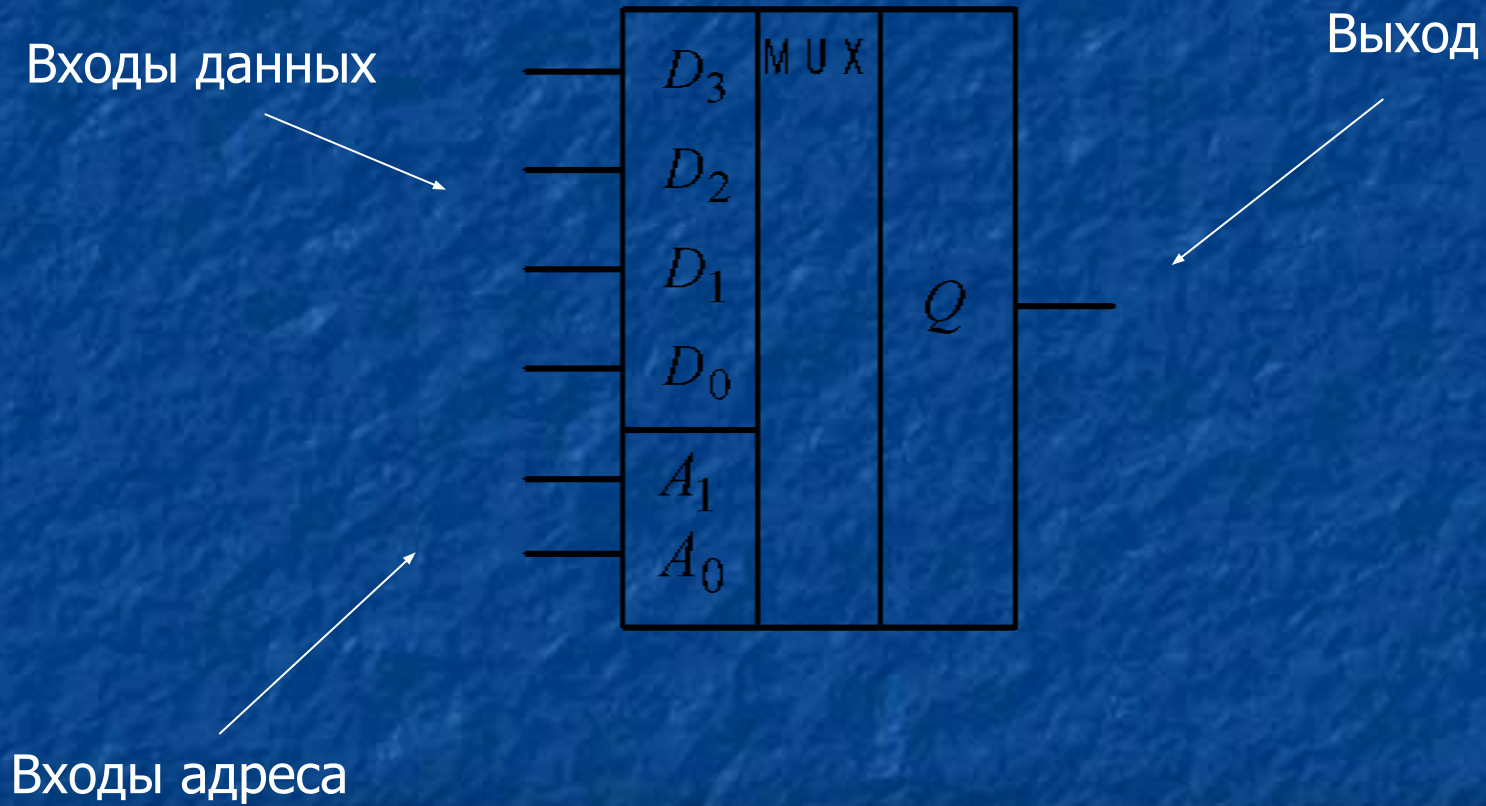
Тема 22

Цифровые регистры и мультиплексоры

Четырёхразрядный регистр



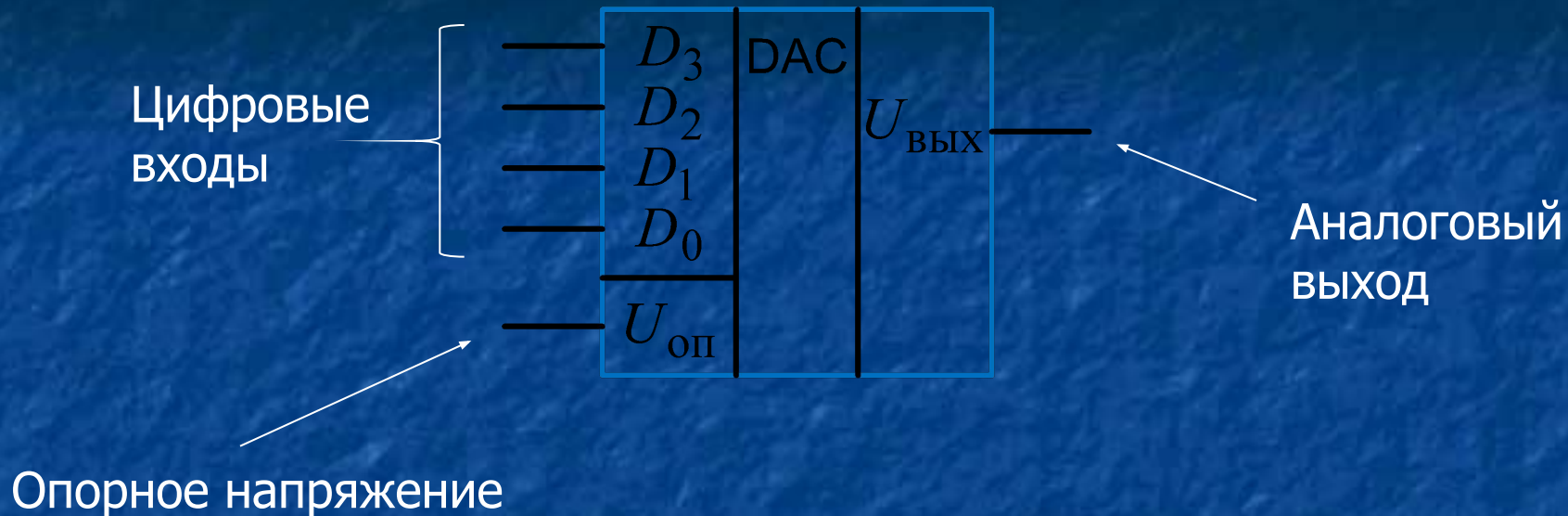
Двухразрядный мультиплексор



Тема 23

Цифро-аналоговые преобразователи (ЦАП)

Четырёхразрядный цифро-аналоговый преобразователь (ЦАП)



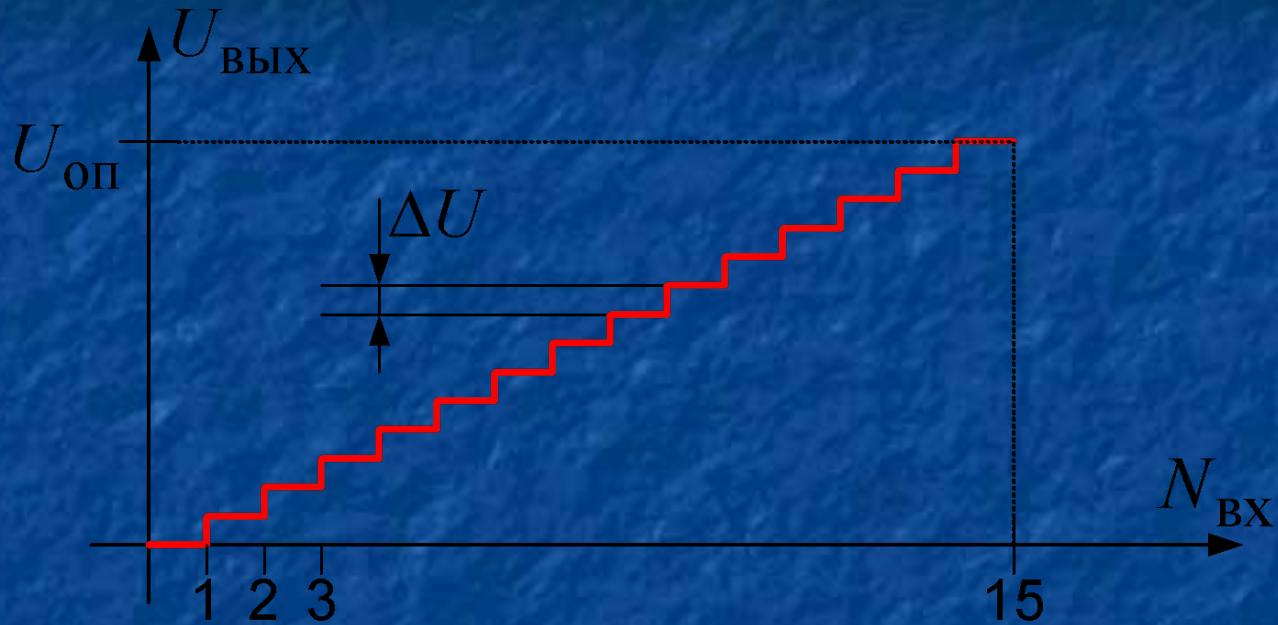
$$U_{\text{ВЫХ}} = \frac{U_{\text{ОП}} \cdot N_{\text{ВХ}}}{2^n - 1}$$

где:

$$N_{\text{ВХ}} = \sum_{i=0}^{n-1} (D_i \cdot 2^i)$$

$$D_i \in \{0;1\}$$

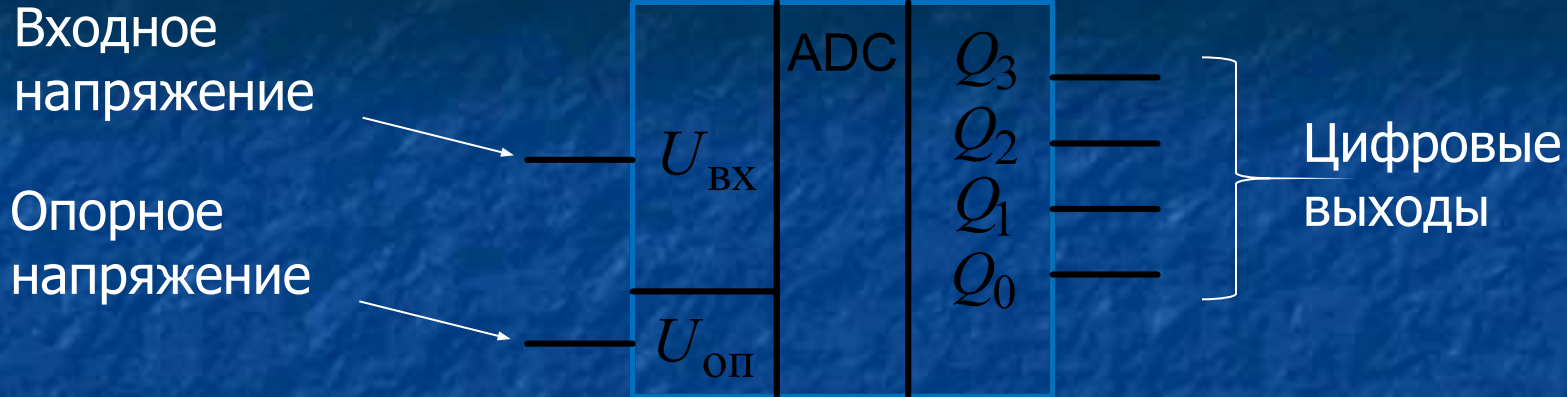
Передаточная характеристика четырёхразрядного ЦАП



Тема 24

Аналого-цифровые преобразователи (АЦП)

Четырёхразрядный аналого-цифровой преобразователь (АЦП)

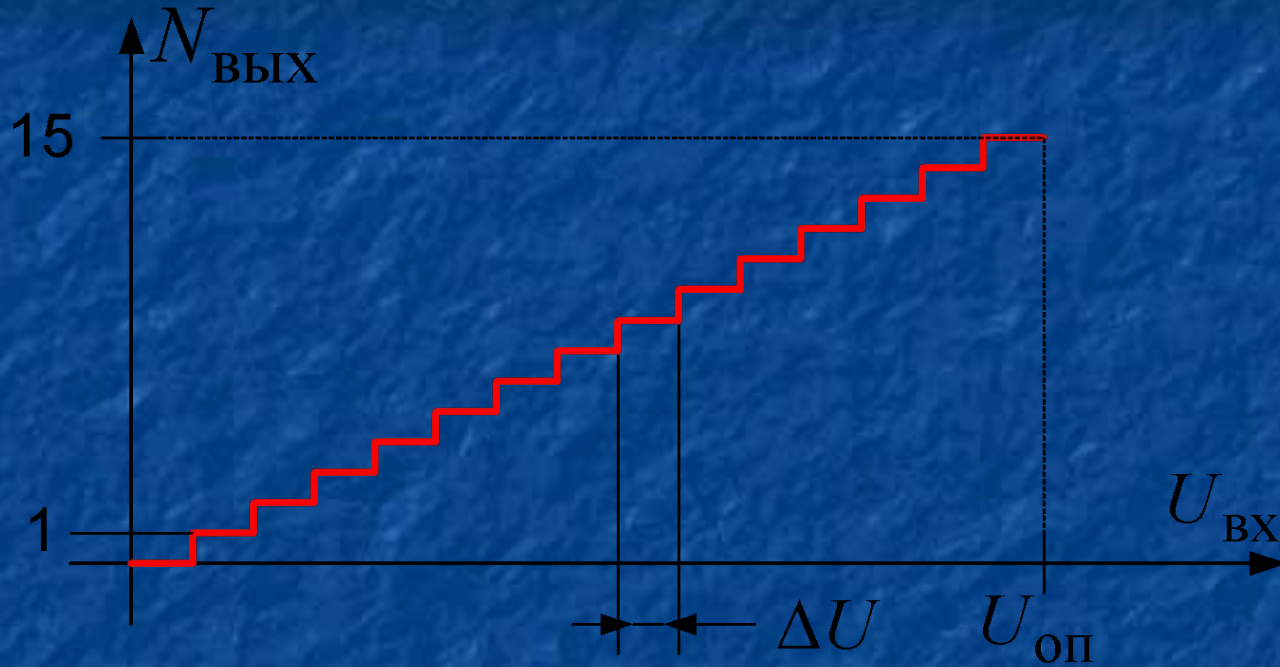


$$N_{ВЫХ} = \frac{U_{ВХ} \cdot (2^n - 1)}{U_{ОП}}$$

$$N_{ВЫХ} = \sum_{i=0}^{n-1} (Q_i \cdot 2^i)$$

$$Q_i \in \{0;1\}$$

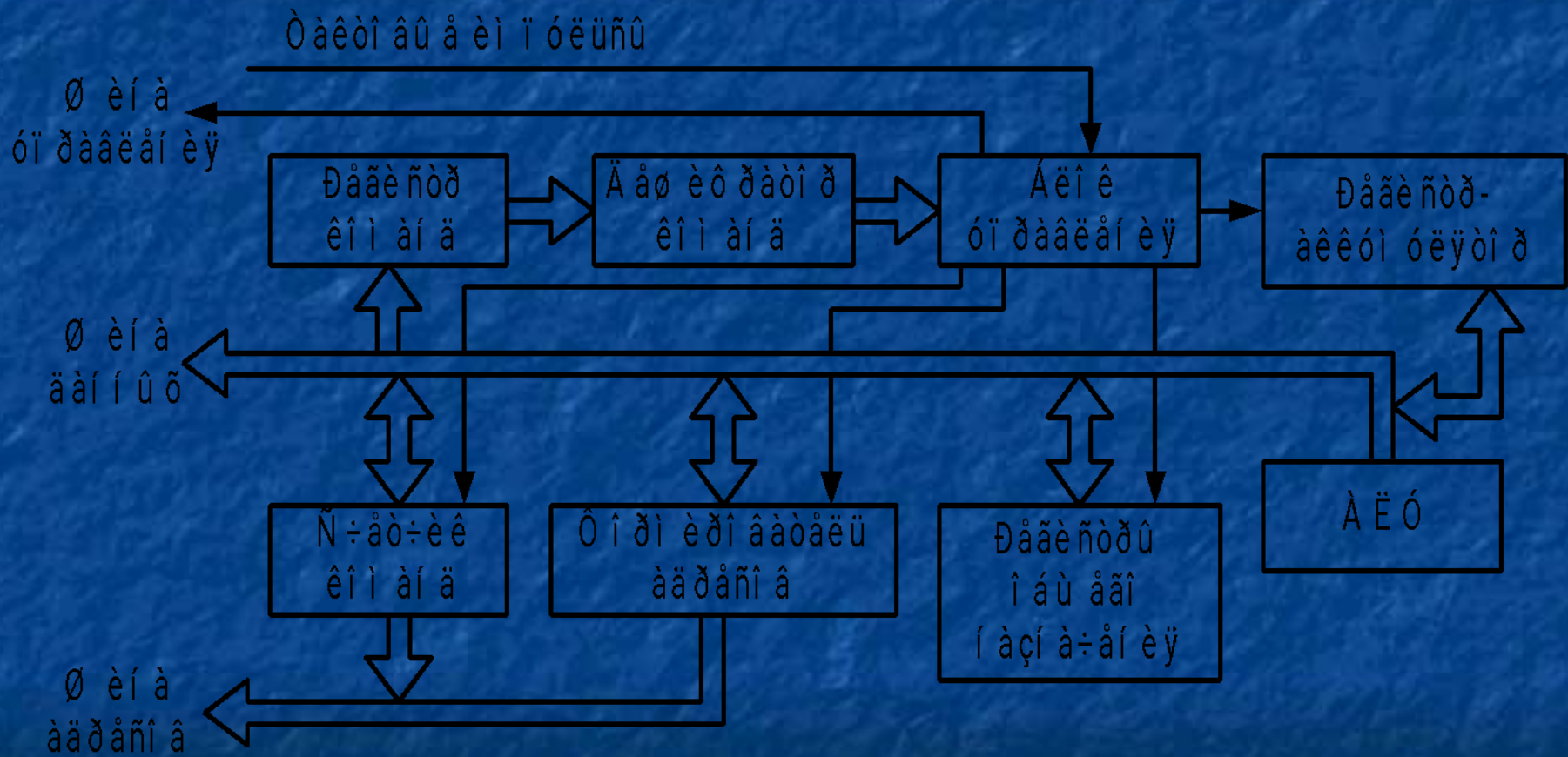
Передаточная характеристика четырёхразрядного АЦП



Тема 25

Микропроцессоры

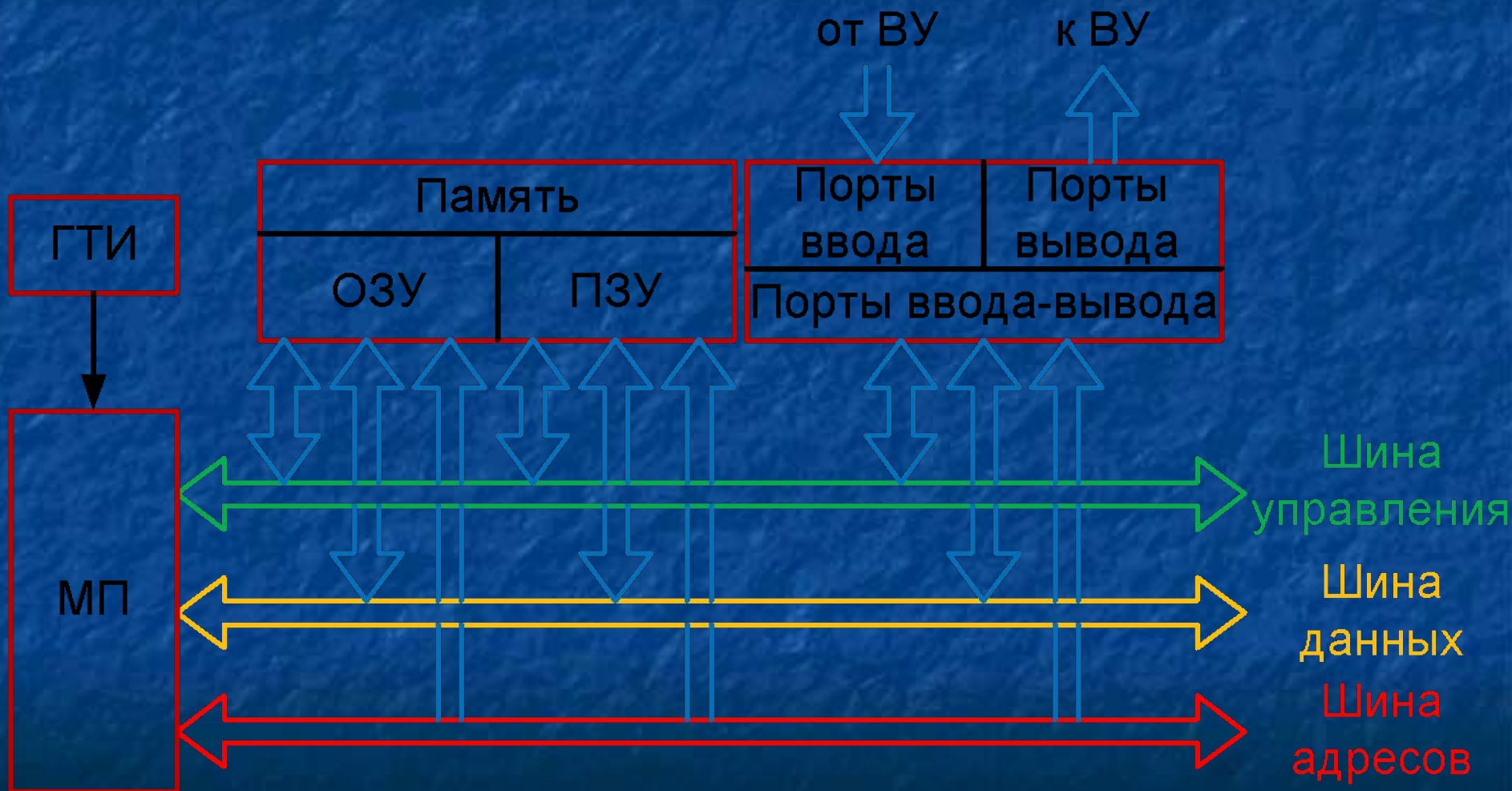
Обобщённая структурная схема микропроцессора



Тема 26

Микропроцессорная система

Обобщённая структурная схема микропроцессорной системы



Тема 27

Память в микропроцессорных системах

