



Әл-Фараби атындағы Қазақ ұлттық университеті
Механика – математика факультеті
Механика кафедрасы
Ғарыштық техника және технологиялар мамандығы

HARDWARE-IN-THE-LOOP ТЕХНОЛОГИЯСЫНЫҢ КӨМЕГІМЕН GPS ҚАБЫЛДАҒЫШЫНЫҢ КОРРЕЛЯТОРЫН ЖАСАУ

Орындаған: Әзімханова.М
Ғылыми жет: Маемерова.Г

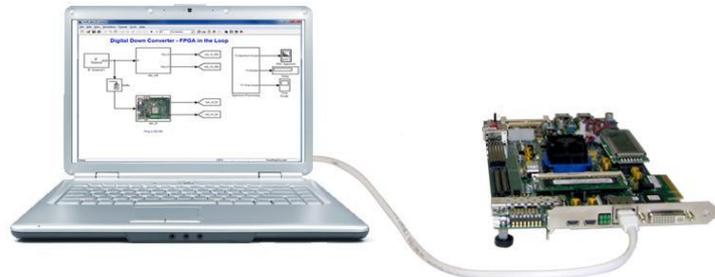
Алматы, 2018



Мақсаты: Hardware-in-the-loop технологиясының көмегімен GPS қабылдағышының корреляторын FPGA бағдарламалық элементтік база негізінде жасау

Міндеттері:

1. рассмотрение теоретических аспектов разработки программ маркетинговых коммуникаций
2. изучение этапов разработки программы маркетинговых коммуникаций
3. изучение методов оценки программы маркетинговых коммуникаций;
4. разработка программы маркетинговых коммуникаций
5. определение бюджета программы маркетинговых коммуникаций





Программалық анықтайтын радиосистема және оның құрылымдық схемасы (SDR) USRP N210

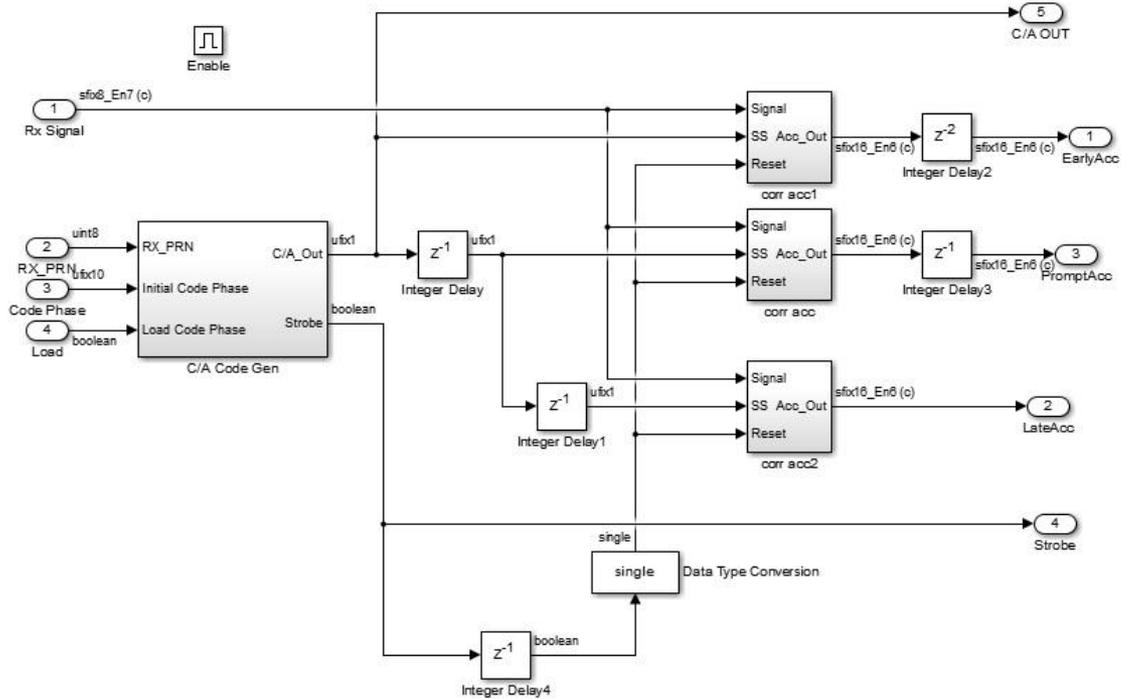
Универсальная программируемая радиосистема USRP N210; полоса пропускания промежуточной частоты до 25 МГц; размер сэмпла 16 бит; пропускная способность АЦП 100 Мсэмплов/с; интерфейс Ethernet со скоростью передачи данных 1 Гбит/с; максимальная частота дискретизации 25 Мсэмплов/с; встроенный генератор опорной частоты TCXO 2.5 ppm



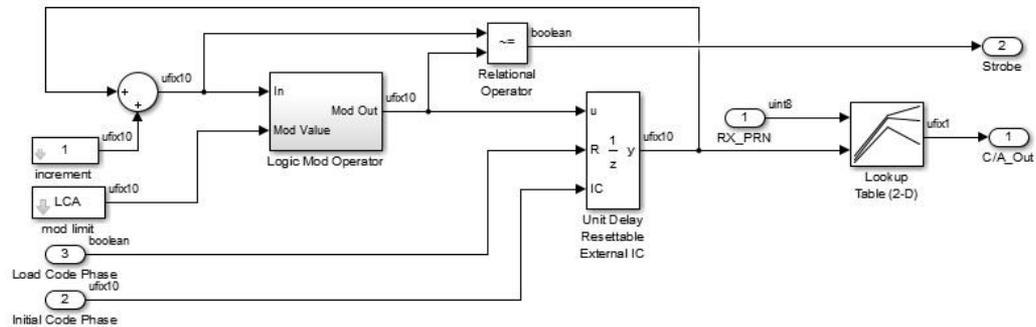




C/A коды корреляциялау және генерациялау блогы



C/A коды генерациялау блогы





Глобальные тенденции: Видение Казахстана



Связь между загруженными и опубликованными статьями





Проблемные вопросы, требующие совместной работы зарубежных издательств, МОН РК и казахстанских учёных



Проблемные вопросы университетов и отдельных казахстанских авторов



Қорытынды:

Заклучение Этот оперативный приемник GPS был разработан с использованием инструментов от Xilinx, Mathworks и Lyrtech. Ни одна строка кода не была написана вручную для FPGA или DSP. Потребовалось около шести недель, чтобы создать - с нуля - приемник, производящий битовый поток навигационных данных от входных сигналов радиочастотного спутника. Этот пример дизайна на основе моделей был представлен частным образом нескольким группам проектирования GPS. Обратная связь показывает, что выполнение того, что мы показали в этой статье, обычно принимает этих дизайнеров более года. Если вы разрабатываете и внедряете сложные системы обработки сигналов для аппаратного обеспечения в реальном времени, вы не можете позволить себе быть без этих инструментов.

Выводы: В данной работе планируется построить программное обеспечение на базе FPGA GPS-приемник с помощью высокого уровня МатлабСимулинк конструкции инструмента. Этот приемник GPS использован для того чтобы конструировать такие компоненты которые требуют огромных вычислений как коррелятор обработки сигнала baseband, генератор Кода C/a, петля Кода дискриминатора (DCL) разработаны компании xilinx ПЛИС блока и реализованы в среде MATLAB/simulinkот.

Осы диссертациялық жұмыс барысында GPS жедел қабылдағышы корреляторын FPGA және DSP бағдарламалық жасақтама негізінде



Әл-Фараби атындағы Қазақ ұлттық университеті
Механика – математика факультеті
Механика кафедрасы
Ғарыштық техника және технологиялар мамандығы

Назар аударғандарыңызға рахмет!

Орындаған: Әзімханова.М
Ғылыми жет: Маемерова.Г