

# Системное программирование

## Лекция I

**Микропроцессор.**

*История развития.*

*Основные понятия.*

[ssau.sispro@gmail.com](mailto:ssau.sispro@gmail.com)

# Этапы развития

1940

- Компьютерные системы

1950

*ENIAC (1943-1945)*

*EDSAC (1949)*

1960

1970

- 

*перфокарты*

1980

*перфоленты*

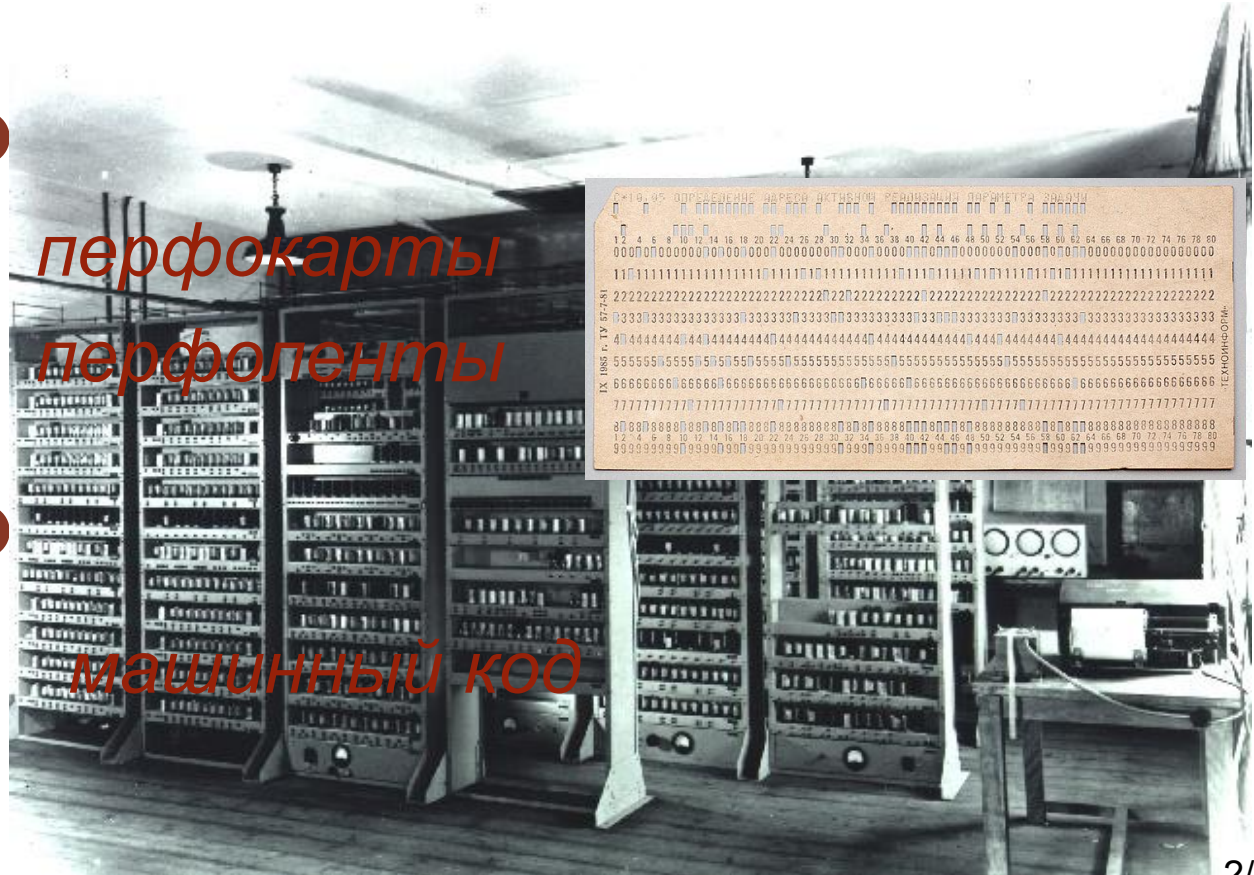
1990

- 

*машинный код*

2000

2010



# Этапы развития

1940

## ● Компьютерные системы

1950

*IBM 7030*

1960

*(1955 - 1961)*

1970

1980

1990

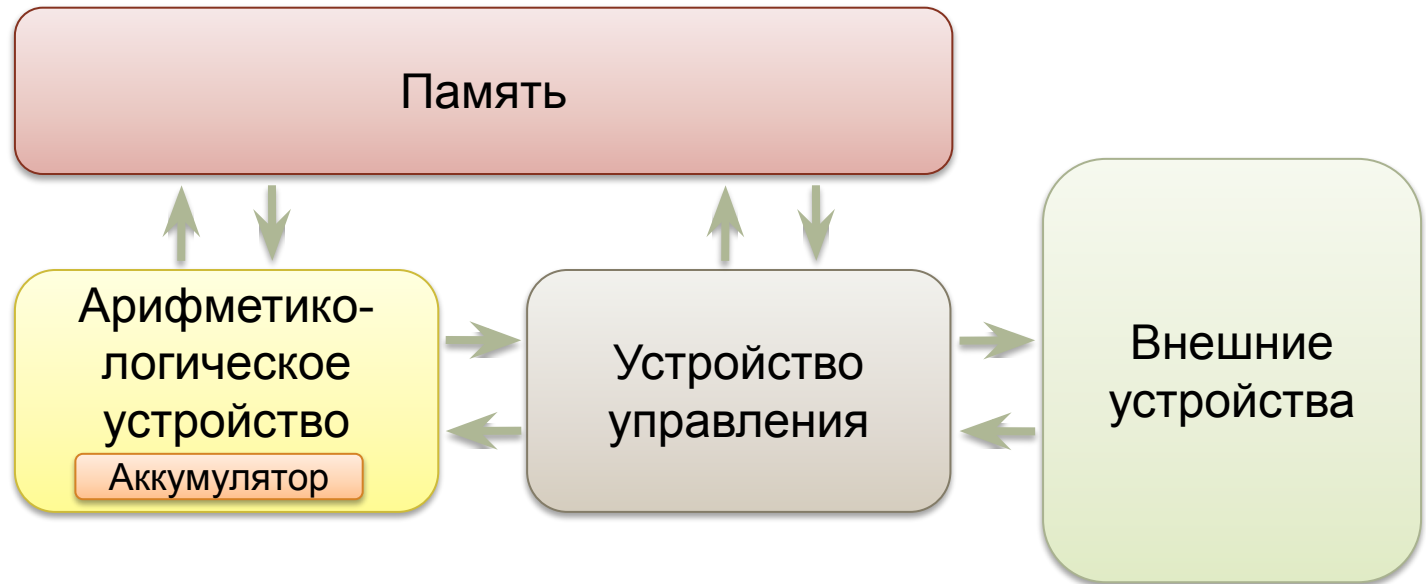
2000

2010



*ассемблер(1954)*

# Устройство компьютерных систем



- Отличительной особенностью **архитектуры фон Неймана** является то, что инструкции и данные хранятся в одной и той же памяти.
- Это позволяет производить загрузку и выгрузку управляющих программ в произвольное место памяти процессора, которая в этой структуре не разделяется на память программ и память данных. Любой участок памяти может служить как памятью программ, так и памятью данных. Причём в разные моменты времени одна и та же область памяти может использоваться и как память программ и как память данных.

# Этапы развития

1940

1950

1960

1970

1980

1990

2000

2010

- Компьютерные системы  
*БЭСМ-6*



# Основные понятия (1)

- **Микропроцессор** – процессор, т.е. устройство, отвечающее за выполнение операций, записанных в машинном коде, представляет из себя сверхбольшую интегральную схему, реализованную в едином полупроводниковом кристалле.
- Микропроцессор способен выполнять функции центрального процессора.

## **CPU - Central Processing Unit**

- – выполняет математические действия над числами, находящимися в **основной памяти** компьютера или специальных внутренних ячейках – **регистрах** и дополнительные специальные действия.
- Выполняемые микропроцессором **команды** предусматривают арифметические действия, логические операции, передачу управления (условную и безусловную) и перемещение данных (между регистрами, памятью, портами ввода-вывода).

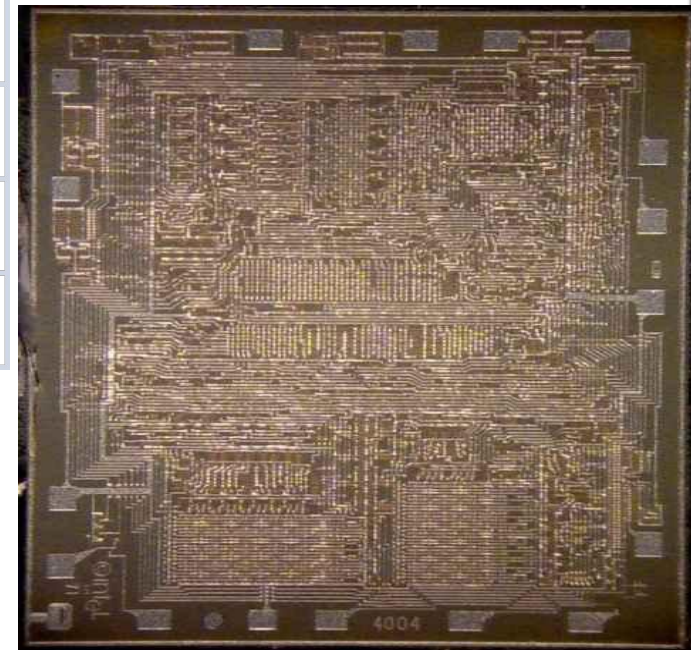
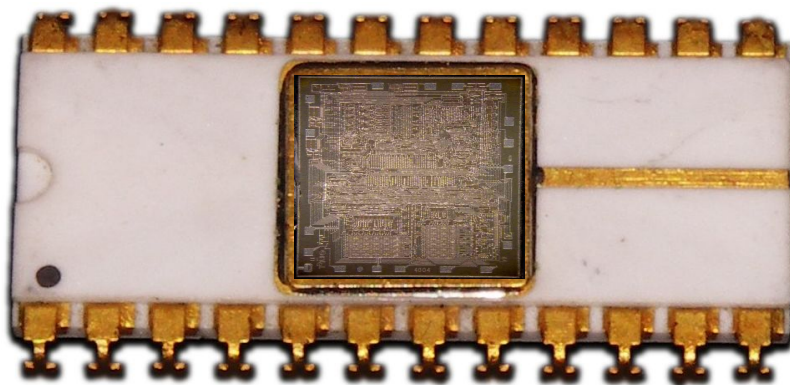
# Основные функции микропроцессора

- чтение и дешифрация команд из основной памяти;
- чтение данных из оперативной памяти (ОП) и регистров адаптеров внешних устройств (ВУ);
- обработка данных и их запись в ОП и регистры адаптеров ВУ;
- выработка управляющих сигналов для всех прочих узлов и блоков ПК.
- прием и обработка запросов и команд от адаптеров на обслуживание ВУ;

# 1971 г. 15 ноября

- Микропроцессор Intel 4040

2300	транзисторов
108 кГц	тактовая частота
4 Кб	адресация ПЗУ
512 байт	адресация ОЗУ





## Основные понятия (2)

- Микропроцессоры характеризуются **тактовой частотой, разрядностью** или длиной слова (внутренней и внешней), **архитектурой** и **набором команд**.
- **Архитектура микропроцессора** определяет необходимые **регистры, стеки, систему адресации**, а также **типы обрабатываемых процессором данных**.
- **Степень интеграции** определяется размерами кристалла и количеством реализованных в нём **транзисторов**.

# Основные понятия (3)

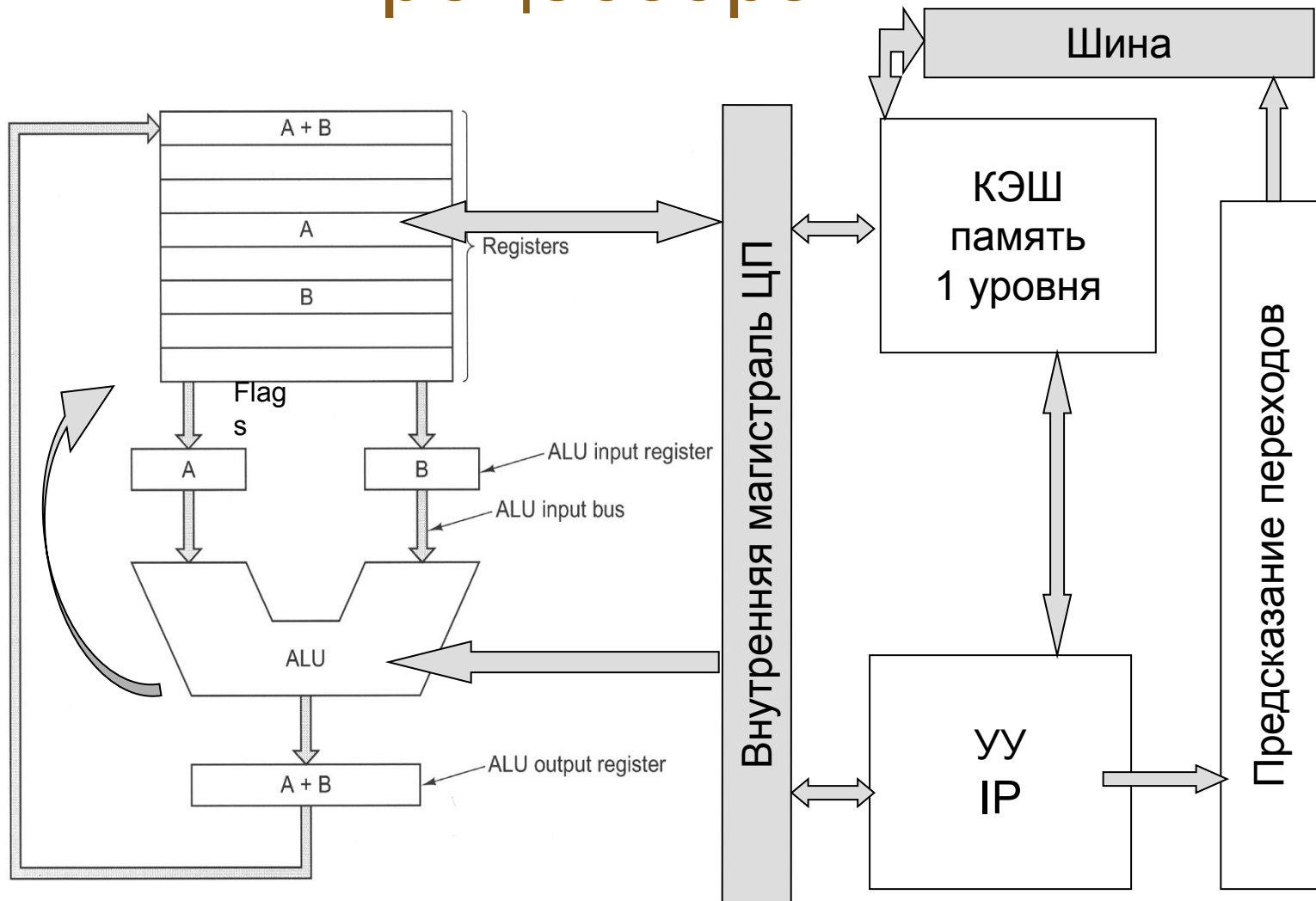
- **Тактовая частота** – характеризует производительность подсистемы (процессора, памяти и пр.), то есть количество выполняемых операций в секунду.

Системы с одной и той же тактовой частотой могут иметь различную производительность, так как на выполнение одной операции разным системам может требоваться различное количество тактов (обычно от долей такта до десятков тактов), а кроме того, системы, использующие конвейерную и параллельную обработку, могут на одних и тех же тактах выполнять одновременно несколько операций.

- **Разрядность** – (условно) количество разрядов (импульсов), которое может обработать процессор за один такт.

Разрядность процессора связана прежде всего с разрядностью регистров процессора, а также с разрядностью шины данных.

# Внутренняя структура процессора



# Процесс выполнения программы

Этапы цикла выполнения:

1. Процессор выставляет число, хранящееся в регистре счётчика команд, на шину адреса и отдаёт памяти команду чтения.
2. Выставленное число является для памяти адресом; память, получив адрес и команду чтения, выставляет содержимое, хранящееся по этому адресу, на шину данных и сообщает о готовности.
3. Процессор получает число с шины данных, интерпретирует его как команду (машинную инструкцию) из своей системы команд и исполняет её.
4. Если последняя команда не является командой перехода, процессор увеличивает на единицу (в предположении, что длина каждой команды равна единице) число, хранящееся в счётчике команд, в результате там образуется адрес следующей команды.

Данный цикл выполняется неизменно, и именно он называется

# Этапы развития

- Компьютерные системы  
*Apple II (1977)*

1940

1950

1960

1970

1980

1990

2000

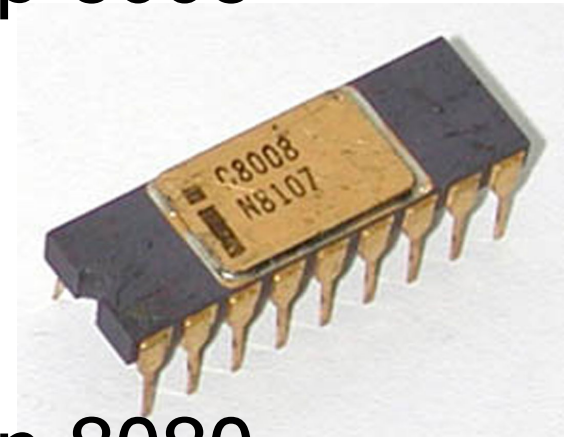
2010



# История архитектуры x86

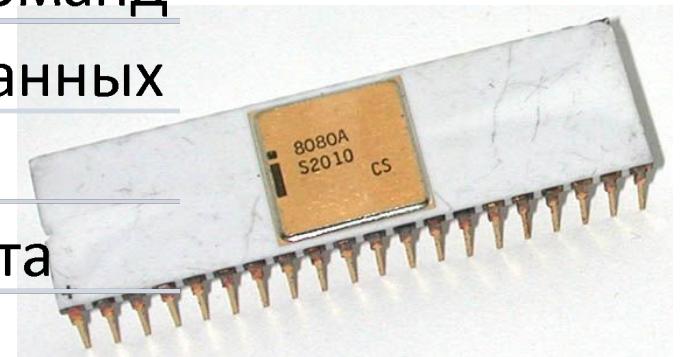
- 1972 г. микропроцессор 8008

8 бит	разрядность
500 (800) кГц	тактовая частота
16 Кб	адресация



- 1974 г. микропроцессор 8080

8 бит	разрядность команд
16 бит	разрядность данных
6000	транзисторов
3,1 МГц	тактовая частота
64 Кб	адресация



# Архитектура x86

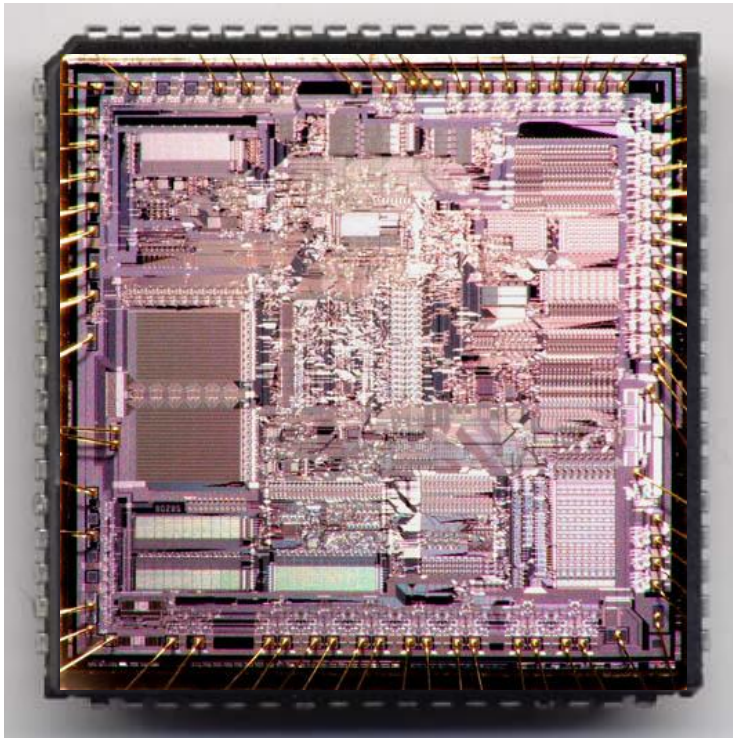
- 1978 г. микропроцессор 8086

16 бит	разрядность
29 тыс.	транзисторов
4,77	тактовая частота
1 Мб	адресация



# Развитие архитектуры x86

- 1982 г. микропроцессор 80186 использовался как встроенный до 2007 года
- 1982 г. микропроцессор 80286 поддержка многозадачного режима





# Микропроцессор 286

16 бит	разрядность
134 тыс.	транзисторов
6 (8) МГц	тактовая частота
16 Мб	адресация

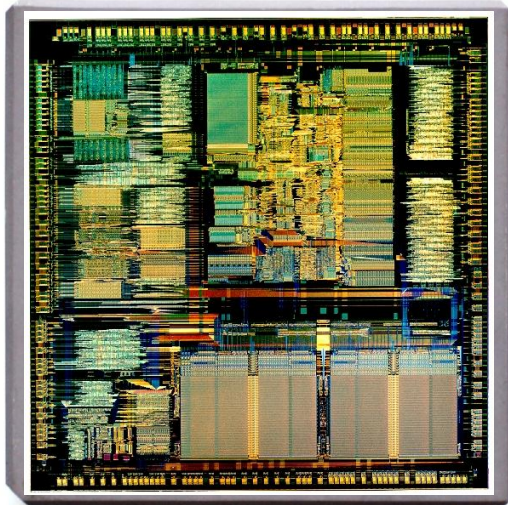


- Два режима работы – **реальный** и **защищённый**
- **Реальный режим** (за рядом исключений) похож на обычный режим работы i8088/86.
- **Защищённый режим** работы позволяет работать с оперативной памятью свыше 1 Мбайта.
- Впервые на уровне микросхем были реализованы многозадачность и управление виртуальной памятью.
- 24 адресные линии нового микропроцессора позволяли в защищённом режиме обращаться к 16 Мбайтам памяти.

# Микропроцессор 386

- 1985 г. первый 32-разрядным процессор для IBM PC-совместимых ПК

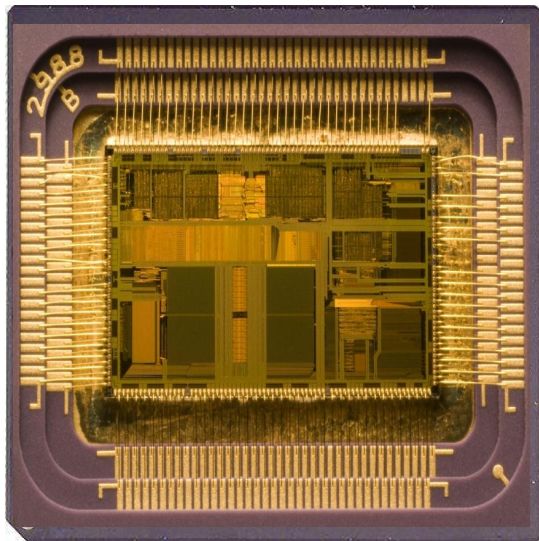
32 бит	разрядность
275 тыс.	транзисторов
16 (33) МГц	тактовая частота
4 Гб	адресация



# Развитие архитектуры x86

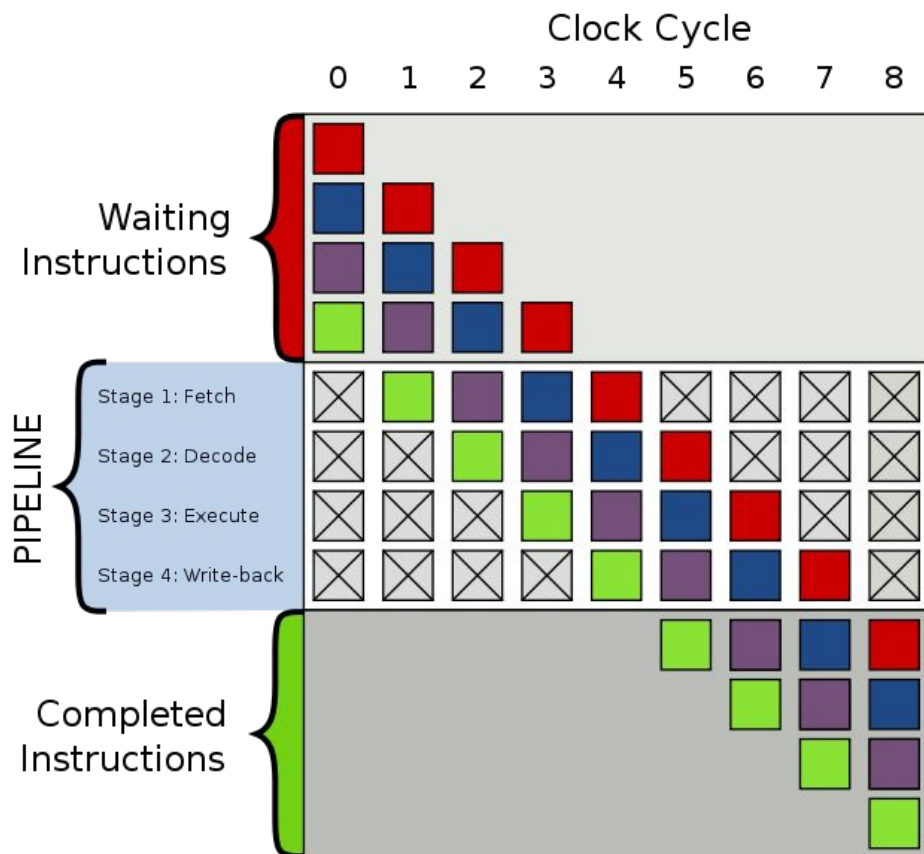
- 1989 г. микропроцессор Intel486

32 бит	разрядность
до 1,6 млн.	транзисторов
16 (150) МГц	тактовая частота
16 (50) МГц	частота шины
4 Гб	физическая адресация
64 Тб	виртуальная адресация



# Конвейер процессора

- **Конвейер** — это способ организации вычислений, используемый в современных процессорах и контроллерах с целью ускорения выполнения инструкций (увеличения числа инструкций, выполняемых в единицу времени).



1. Получение  
– *Fetch*
2. Раскодирование  
– *Decode*
3. Выполнение  
– *Execute*
4. Запись результата  
– *Write-back*

# Микропроцессор 486

## Особенности:

- конвейерный режим – 5 ступеней
- встроенный кэш первого уровня 8 (16) Кб
- встроенный сопроцессор
- **Множитель процессора** – это число, (коэффициент умножения) на которое умножается частота шины, для получения реальной (внутренней) частоты процессора.
- **Математический сопроцессор** — специальный блок расширяющий возможности центрального процессора компьютерной системы, для выполнения операций с плавающей точкой. Применяется для особо точных и сложных расчетов, а также для работы с рядом графических программ.
- **Кэш-память** – Особая высокоскоростная память процессора. Кэш используется в качестве буфера для ускорения обмена данными между процессором и оперативной памятью, а также для хранения копий инструкций и данных, которые недавно использовались процессором.



# Классы архитектур микропроцессоров

- **CISC архитектура (Complex Instruction Set Computer)** – исходная архитектуры, обладает полным набором инструкций.
- **RISC архитектура (Reduced Instruction Set Computers)** – сравнительно небольшой (сокращённый) набор наиболее используемых команд определённый в результате статистического анализа большого числа программ для основных областей применения.
- Арифметику **RISC** процессоров отличает высокая степень дробления конвейера.
  - Этот прием позволяет увеличить тактовую частоту (значит, и производительность) компьютера; чем более элементарные действия выполняются в каждой фазе работы конвейера, тем выше частота его работы.
- **RISC** - процессоры в 2 - 4 раза быстрее имеющих ту же тактовую частоту **CISC** - процессоров с обычной системой команд и высокой производительностью, несмотря на больший объем программ, на ( 30 % ).

# Этапы развития

- Компьютерные системы  
*IBM PC (1981)*

1940

1950

1960

1970

1980

1990

2000

2010



# Развитие архитектуры x86. Усиление конкуренции.





# Гонка за мегагерцами

- Совершенствование архитектуры привело к существенному сокращению количества тактов на одну команду
- В тоже время частота тактирования процессоров росла существенно быстрее, чем скорость работы запоминающих устройств.
- В результате интерфейсный блок процессора стал не поспевать за арифметико-логическим устройством.

## *Решение:*

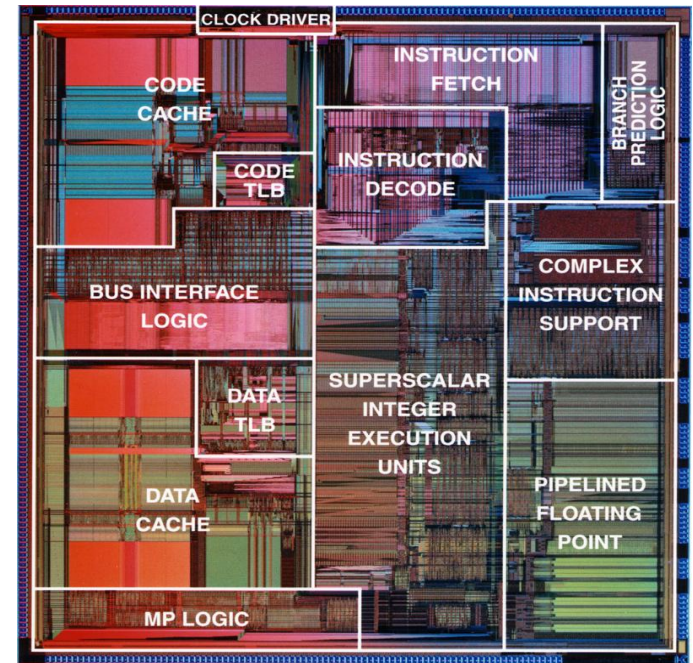
- внутренние функциональные узлы микропроцессора используют умноженную тактовую частоту, в то время как остальные элементы системной платы работают с обычной скоростью.
- позволяет увеличить производительность системы, как правило, за счёт хранения части данных и выполняемых кодов программ во внутренней кэш-памяти.
- сопровождается существенным увеличением потребляемой мощности.

# Микропроцессор Pentium

● 22 марта 1993 г.

32 бит	разрядность
3,1 млн.	транзисторов
60 (233) МГц	тактовая частота
60 (66) МГц	частота шины

8 + 8 Кб	кэш L1
до 1 Мб	кэш L2 внешний
4 Гб	физическая адресация
64 бит	разрядность шины



# Микропроцессор *Pentium*

## *Особенности:*

- суперскалярная архитектура – 2 команды за 1 такт
- 64-битная шина данных – обмен вдвое большим объёмом данных с оперативной памятью за один такт
- механизм предсказания адресов ветвления
- раздельное кэширование программного кода и данных.
- 1997 г. Pentium MMX

## *Особенности:*

- Блок MMX – конвейерная обработка команд (SIMD)
- 4,5 млн. транзисторов

# Параллельная архитектура

- Архитектура фон Неймана обладает тем недостатком, что она последовательная. Какой бы огромный массив данных ни требовалось обработать, каждый его байт должен будет пройти через центральный процессор, даже если над всеми байтами требуется провести одну и ту же операцию.
- Для преодоления этого недостатка предлагались и предлагаются архитектуры процессоров, которые называются параллельными.
- Возможными вариантами параллельной архитектуры могут служить следующие способы обработки данных :
  - **SISD** — один поток команд, один поток данных;
  - **SIMD** — один поток команд, много потоков данных;
  - **MISD** — много потоков команд, один поток данных;
  - **MIMD** — много потоков команд, много потоков данных.

# Микропроцессор Pentium PRO

● 1995 г.

32 бит	разрядность
5,5 млн.	транзисторов
60 (233) МГц	тактовая частота
60 (66) МГц	частота шины
8 + 8 Кб	кэш L1
до 1 Мб	кэш L2 внутренний



## ***Особенности:***

- Встроенный кэш L2
- RISC архитектура
- Высокая себестоимость
- Низкая производительность в 16 битных приложениях (Windows 3.1 и MS-DOS)

# Микропроцессор Pentium II

● 1997 г.

7,5 млн.	транзисторов
233-450 МГц	тактовая частота
66 (100) МГц	частота шины
32 Кб	кэш L1
512 Кб	кэш L2 внешний



## ***Особенности:***

- Кэш вынесен из корпуса
- Корпус – картридж с щелевым разъемом
- 1998 г. микропроцессор Celeron

## ***Особенности:***

- искусственное снижение частоты шины процессора и блокировка части кэш-памяти 2 уровня

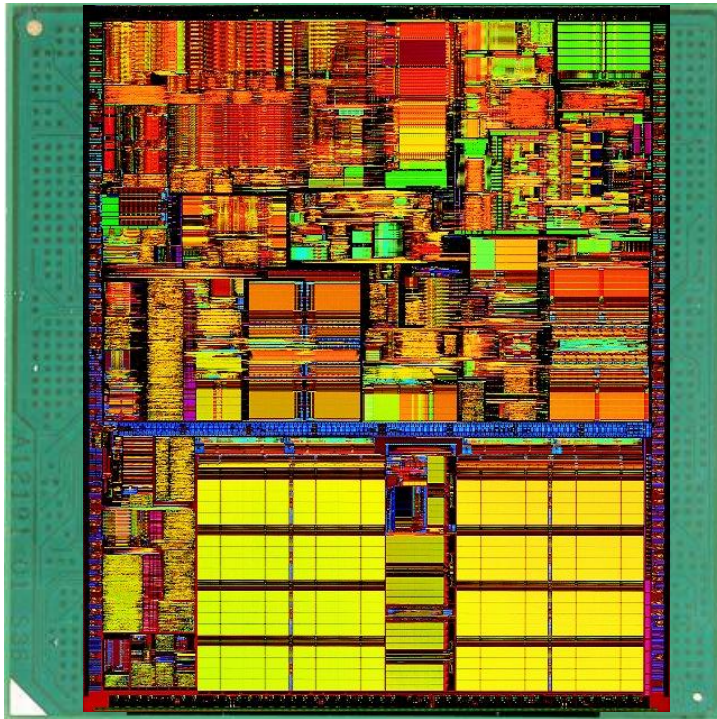
# Микропроцессор Pentium III

•1999г

## *Особенности:*

- набор инструкций SSE

9,5 (44) млн.	транзисторов
свыше 1 ГГц	тактовая частота
100-133 МГц	частота шины
32 Кб	кэш L1
512 Кб	кэш L2



# Этапы развития

## ● Компьютерные системы

1940

1950

1960

1970

1980

1990

2000

2010

