

Базовая КМОП-технология

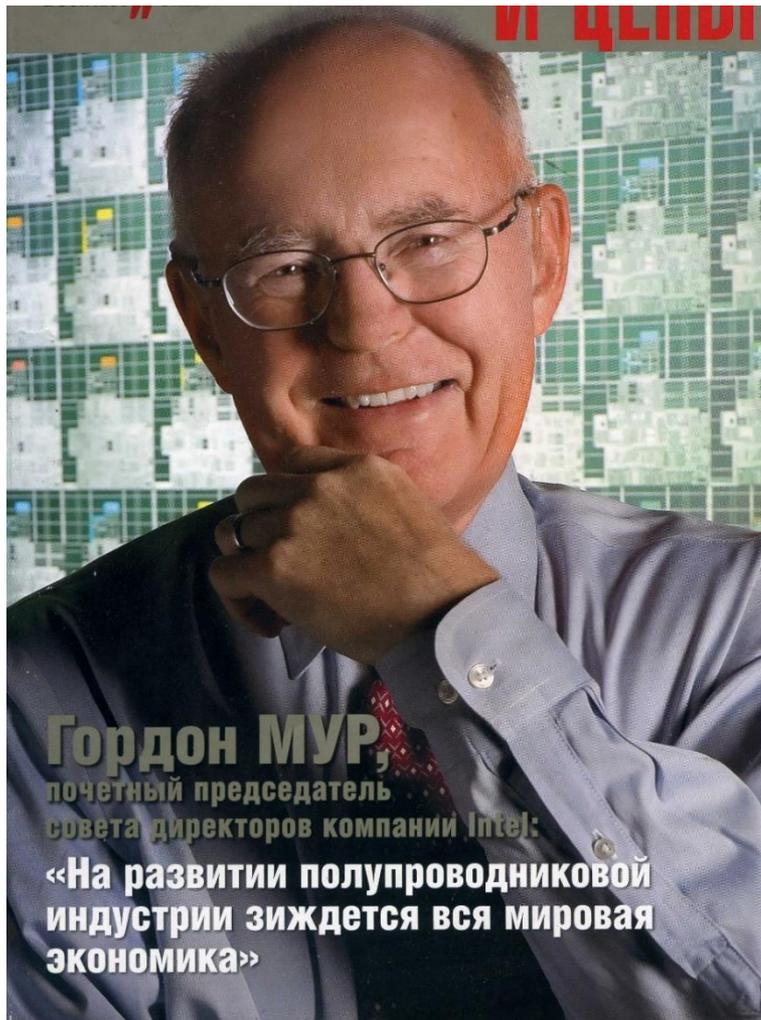
курс лекций

лектор

профессор М.А.Королев

Лекция 1

Тенденции развития конструктивно-технологических
решений при создании СБИС



Гордон МУР,

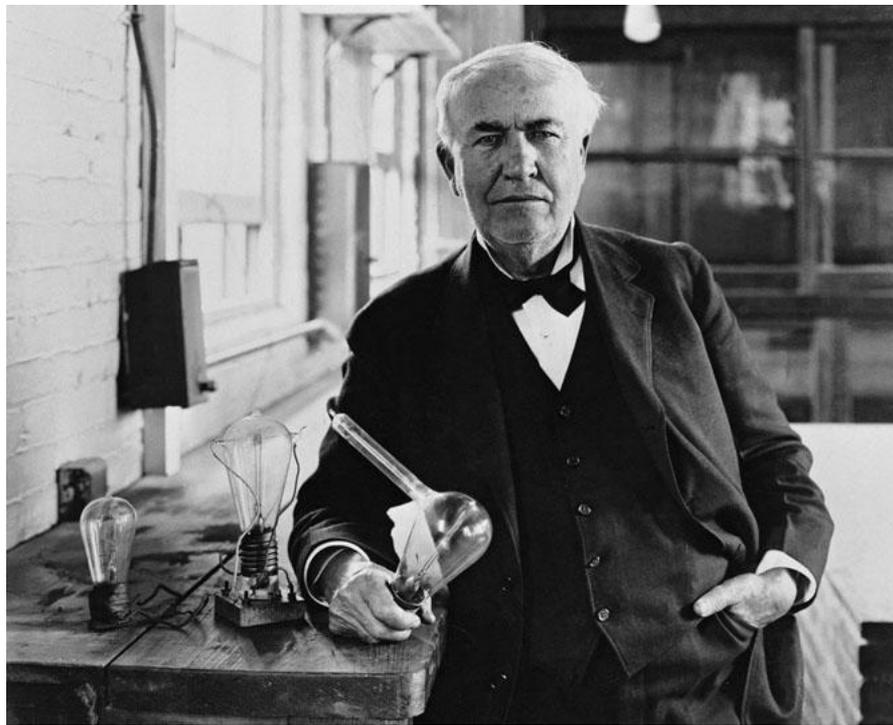
почетный председатель
совета директоров компании Intel:

**«На развитии полупроводниковой
индустрии зиждется вся мировая
экономика»**

Два колеса Человечества



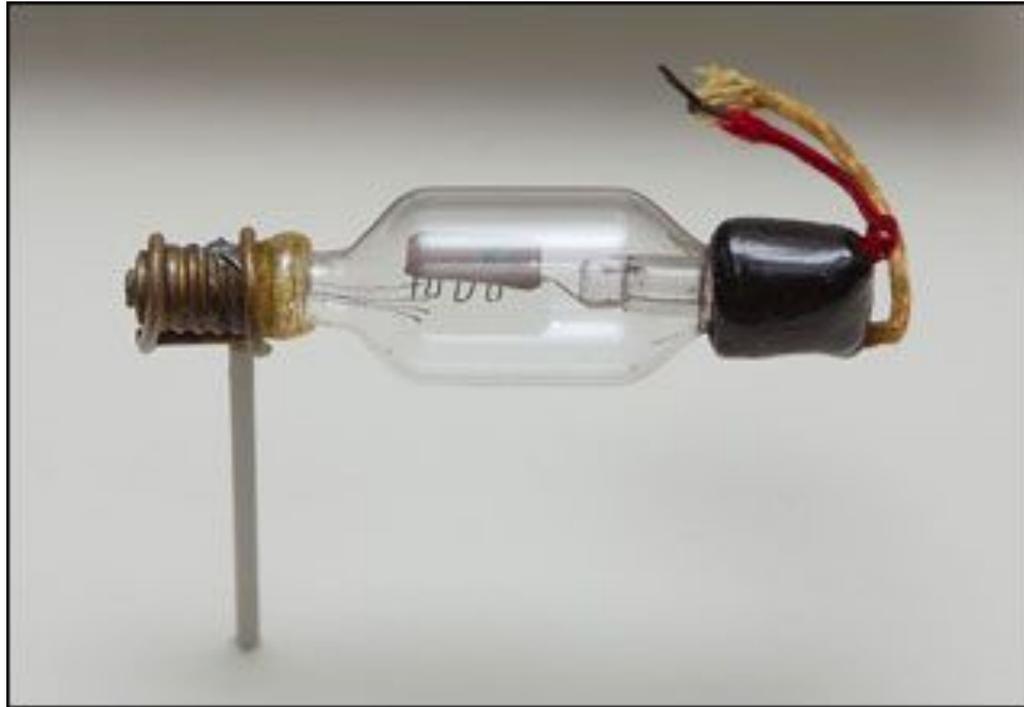
Эдисон и его лампа (1879 год)



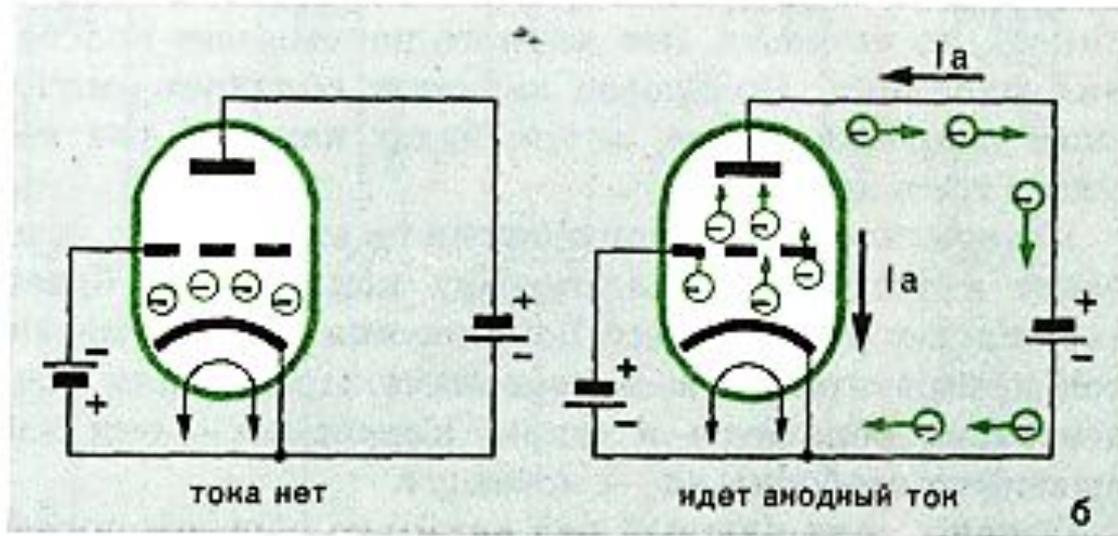
Диод Флеминга (1906 год)



Триод Ли де Фореста (1907 год)



Принцип работы электронной вакуумной лампы



Электронная вакуумная лампа



Миниатюрные «пальчиковые» лампы



Радиоприемник на электронных лампах

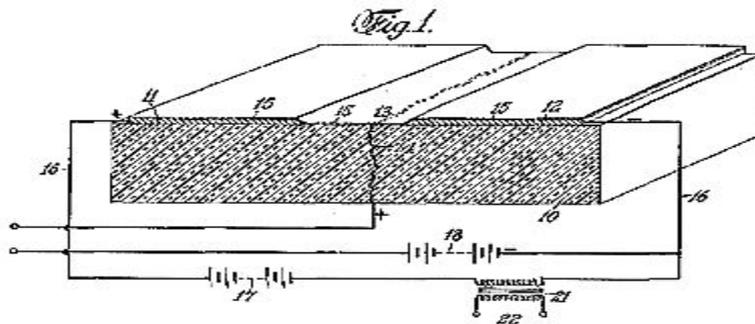


ENIAC – первый цифровой ламповый компьютер (1944год) 18000 ламп



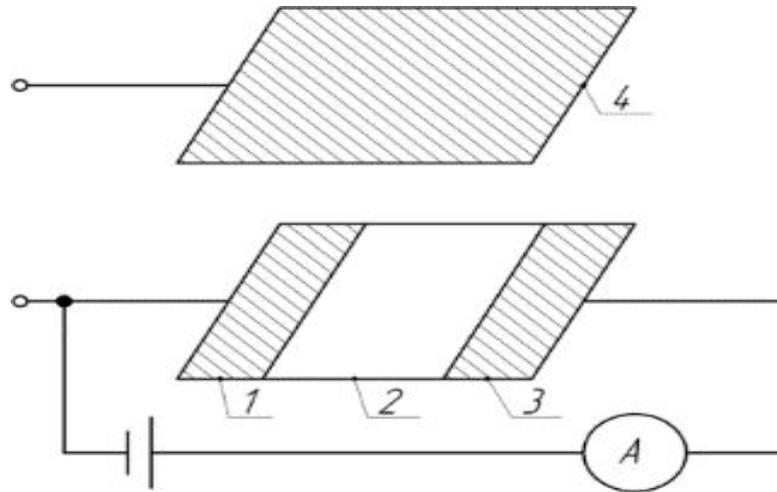
Нереализованный «полевой транзистор» Лиленфельда.

Jan. 28, 1930. J. E. LILIENFELD 1,745,175
METHOD AND APPARATUS FOR CONTROLLING ELECTRIC CURRENTS
Filed Oct. 8, 1926



Патент США 1 745 175 на «метод и устройство управления электрическими токами» с приоритетом от 8 октября 1926 года

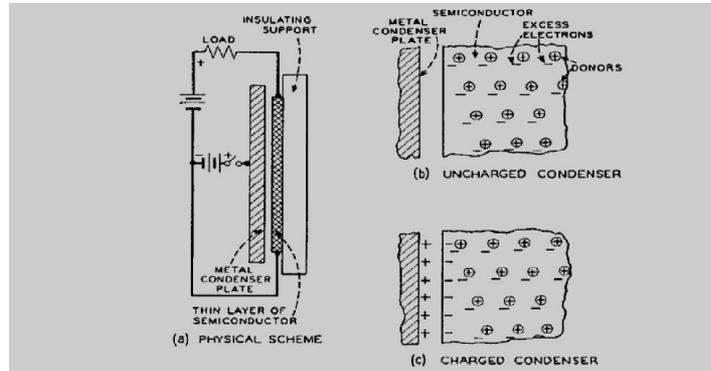
Принцип работы полевого транзистора



Точечный диод Шоттки (1940 год)



Патент В.Шокли на МДП- транзистор (1943 год)



605

From pg 27 we expect fraction of electrons
 affected to be: E_{used} / E_p

$$n_{eff} = \frac{E_p}{\mu R C} = \frac{1.12 \times 10^{12} \text{ e}}{100 \times 10^7 \times 0.6 \text{ cm}} \approx 10^4$$

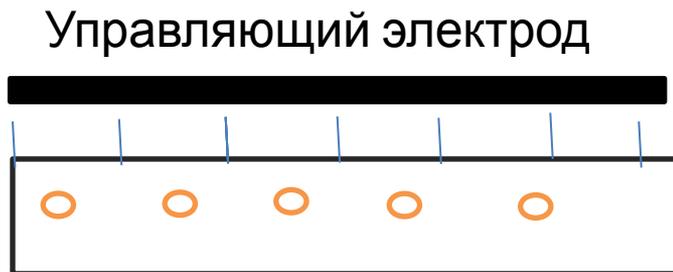
 we used about 600 volts and 1.5 mm or 4000 volts/cm.
 or 40% E_p . we expect about 1/2 effect.
 Observed top pg 35 was about 1/100 or down
 300-fold. However, later results are at least
 5 times smaller harder to be nonobservable,
 i.e. down 1500 fold. 23 June W=5.

Почему не работал МДП-транзистор

-

-

- Полупроводник



Ловушки – 10^{14}см^{-2}

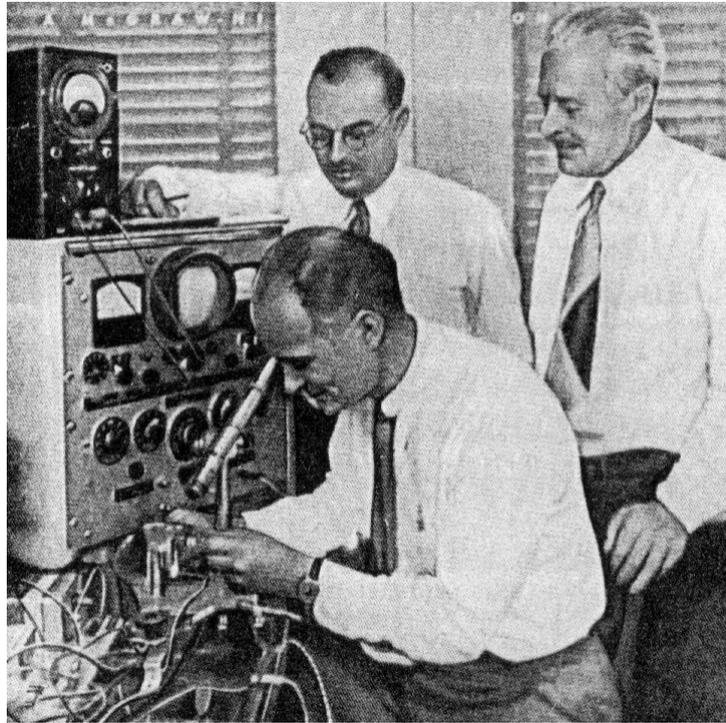
Носители – 10^{12}см^{-2}

- Соотношение между поверхностными ловушками (оборванные связи) и количеством индуцированных полем носителей

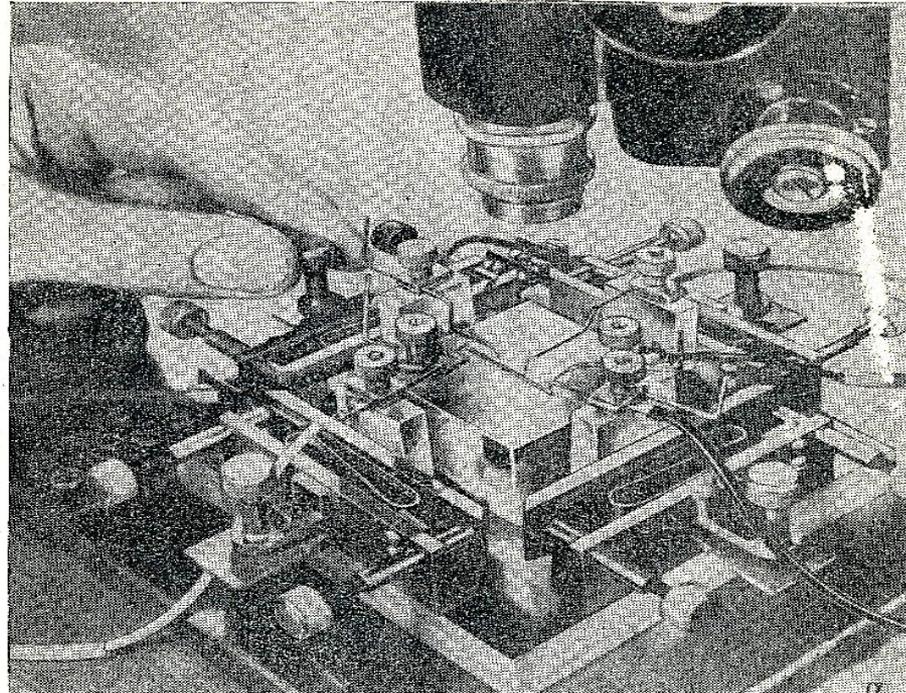
-

На один носитель - 100 ловушек!

Открытие транзисторного эффекта (1947 год) В.Шокли, Д.Бардин, В.Браттейн



Биологический микроманипулятор на котором был открыт транзисторный эффект



Открытие транзисторного эффекта (1947 год)

В. Шокли Л. Бардин В. Браттейн



Запись Д.Бардина с описанием транзисторного эффекта (1947 год)

11 DATE FILE 12 1947
 CASE NO 39829-7

These points on surface of this
 unit are the $\frac{1}{2}$ " apart

1 wire	$120 + 10^6 \text{ ohms}$
2 point	$120 + 2 \times 10^6 \text{ ohms}$

any little sensitivity

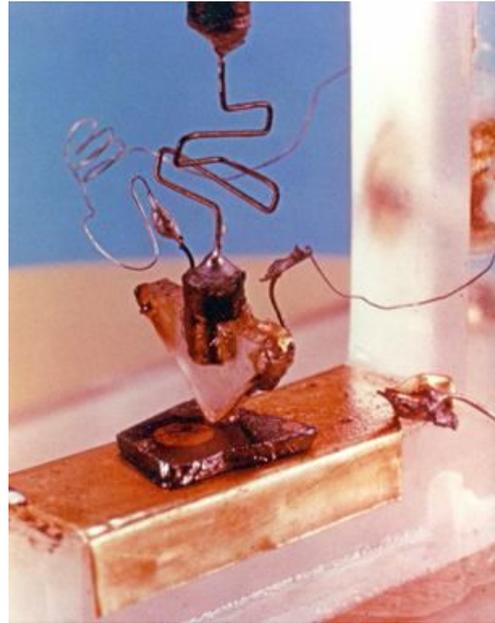
Dec 24 1947

Using the P_n surface (see
 top of page 197 N.D. 18194 and
 the gold contacts according to
 B.N. 240026 the following circuit
 was set up

with $V_c = 3 \text{ volts}$ $V_b = 90 \text{ volts}$
 $I_b = 4 \times 10^{-6} \text{ amp}$ $I_c = 0.5 \times 10^{-6} \text{ amp}$

the above being D.C. values

Первый точечный биполярный транзистор (1947 год)



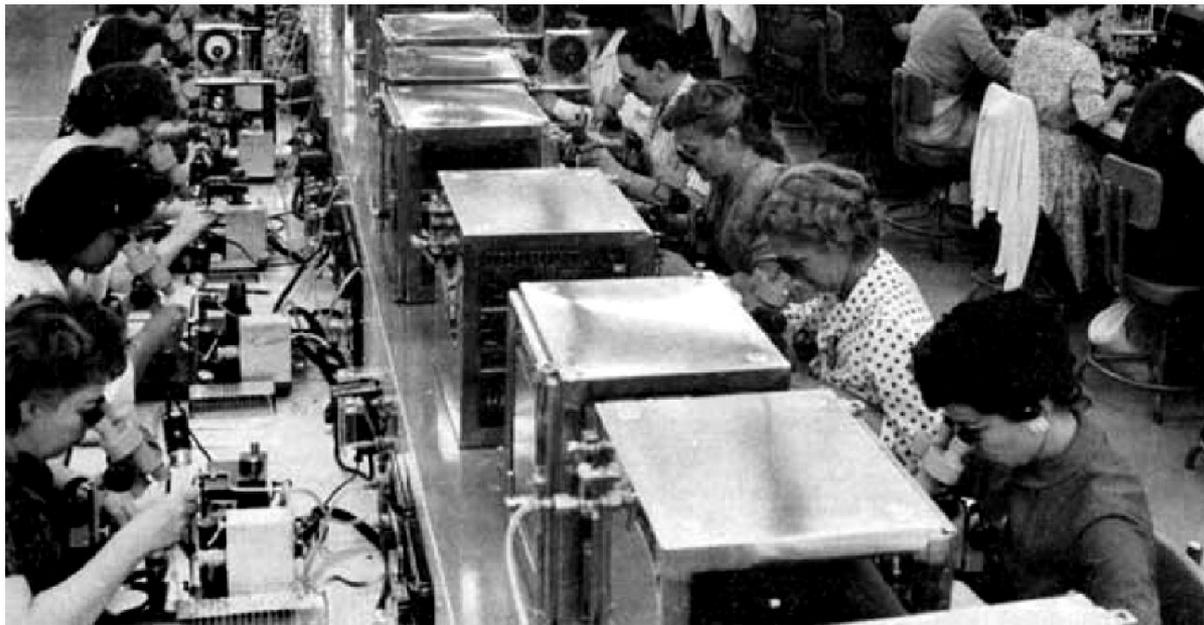
Празднование Нобелевской премии за изобретение транзистора(1956 г)



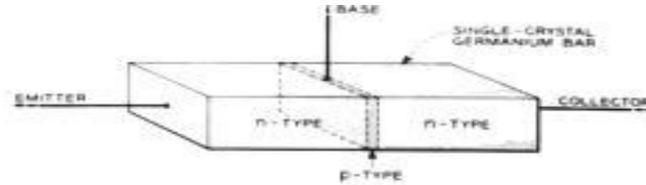
Роль наших ученых

- В 1956 г. Дж. Бардин отметил в Нобелевской лекции, что они основывались на опыте Лилиенфельда и Поля, на теории Шоттки о проводимости в полупроводниках **и на разработках советских ученых А. Иоффе и И. Френкеля в Ленинграде и В. Давыдова в Киеве.**
- В 1949 г. московская студентка 22-летняя **Сусанна Мадоян** за время своей дипломной практики в институте электроники (закрытом, поэтому результаты работы не подлежали широкой публикации) под руководством А. В. Красилова **сделала работающий транзистор**

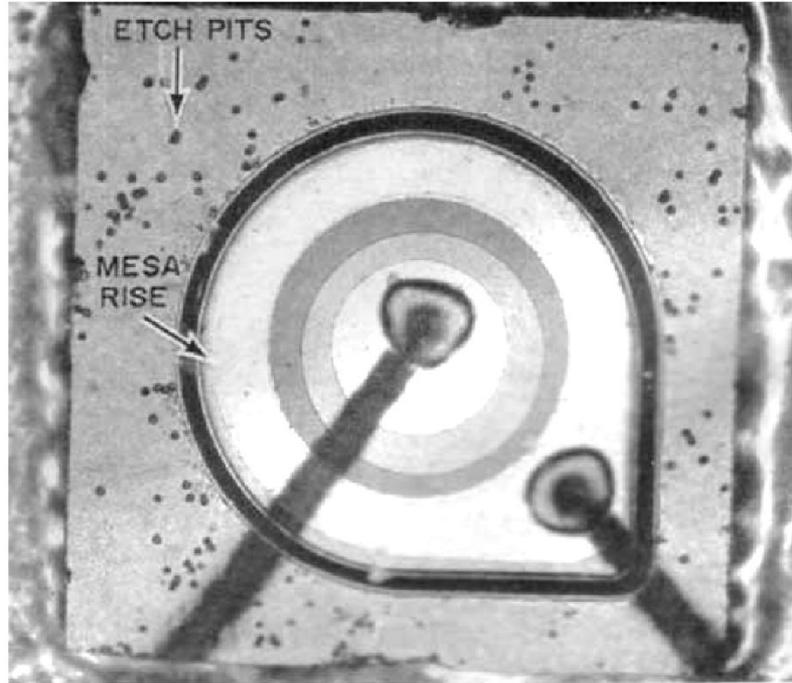
Участок изготовления точечных транзисторов (1949 год)



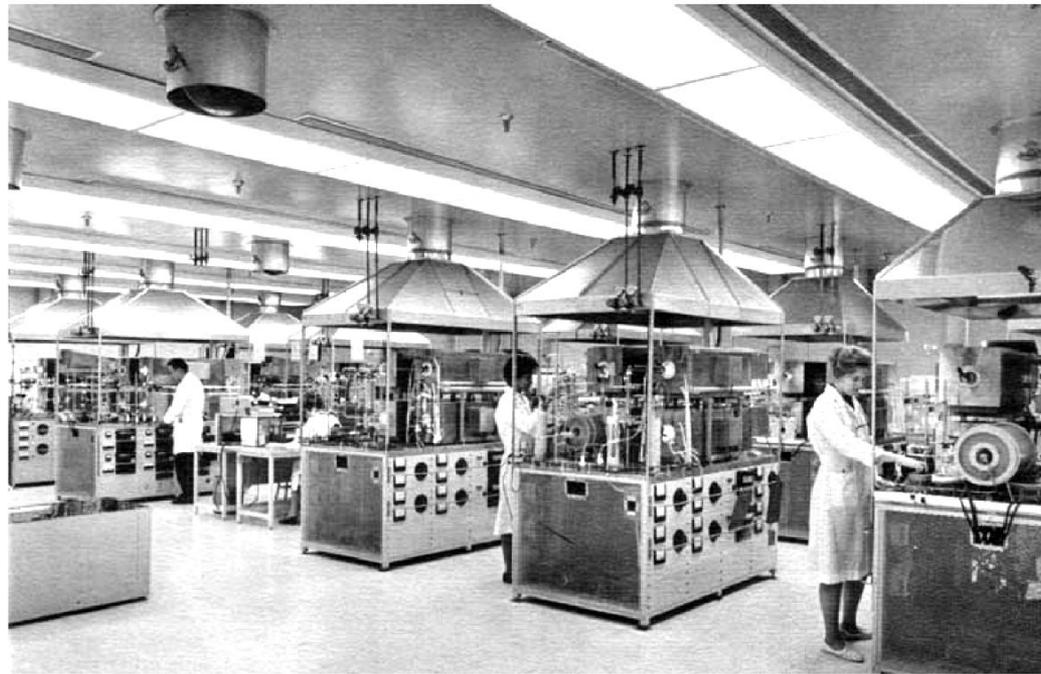
Первый плоскостной биполярный транзистор (1951 год)



Первый плоскостной биполярный диффузионный транзистор (1958 год)



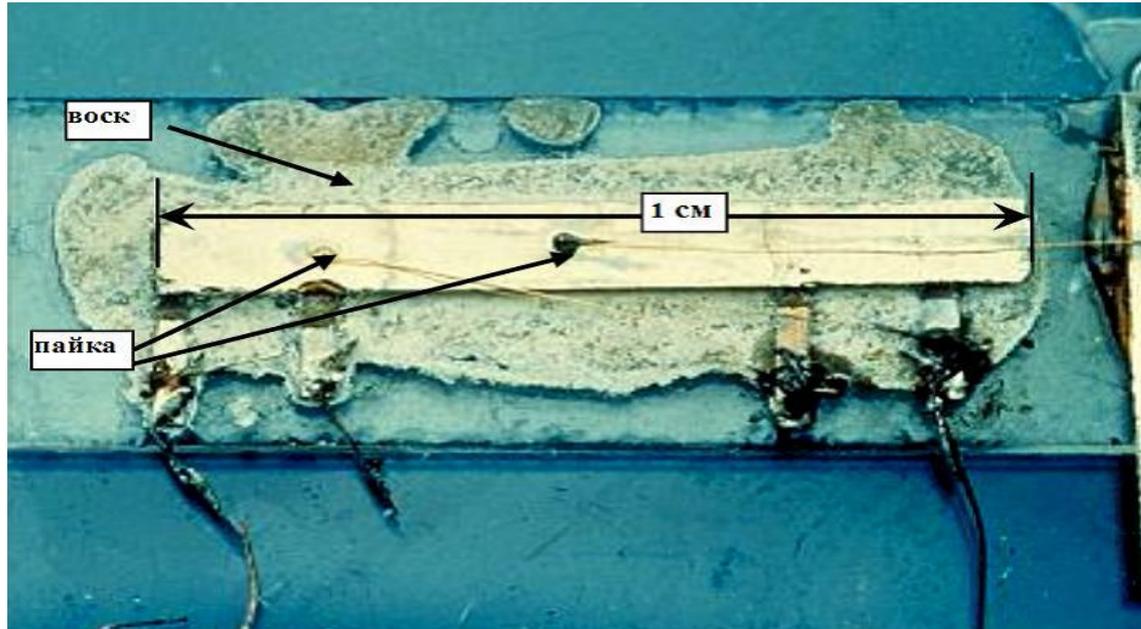
Участок диффузии (1957 год)



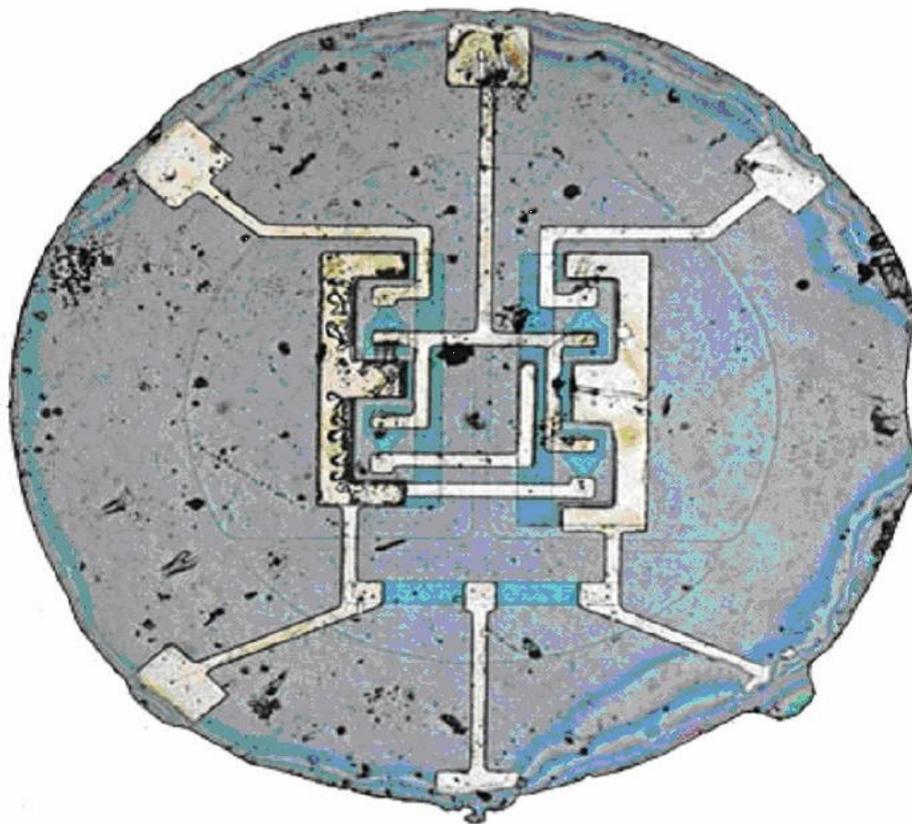
Изобретатели интегральной схемы –
«чипа»
Д.Килби и Р.Нойс



Первая интегральная схема на германии Джека Килби (1958 г) Нобелевская премия 2000 г



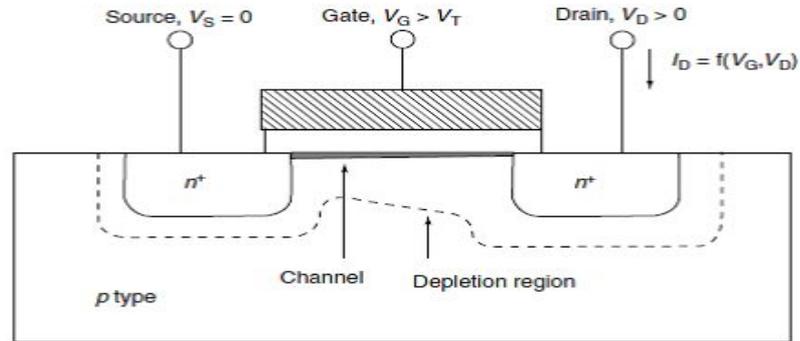
Первая интегральная схема на кремнии Роберта Нойса (1959 г)



Интегральная схема в корпусе



Структура МОП- транзистора

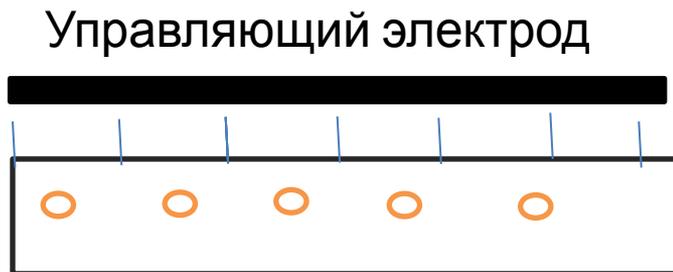


Почему не работал МДП-транзистор

-

-

- Полупроводник



Ловушки – 10^{14}см^{-2}

Носители – 10^{12}см^{-2}

- Соотношение между поверхностными ловушками (оборванные связи) и количеством индуцированных полем носителей

-

На один носитель - 100 ловушек!

Разработчики метода пассивации поверхности кремния оксидом

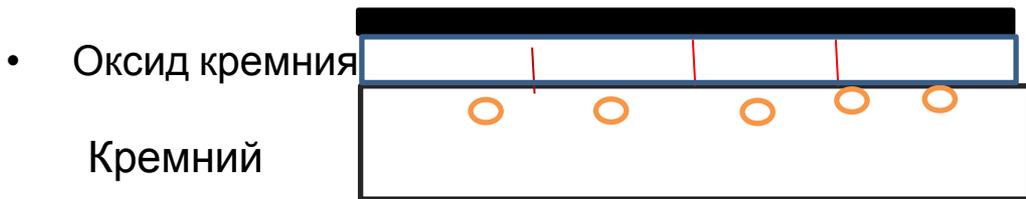
М.Аталла
М.Кант



Почему стал работать МОП-транзистор

- Эффект пассивации поверхности оксидом (1960-е гг. М. Аталла и Д. Кант)

Управляющий электрод



Ловушки – 10^{11}см^{-2}

Носители – 10^{12}см^{-2}

- Соотношение между поверхностными ловушками (оборванные связи) и количеством индуцированных полем носителей
- На одну ловушку - 10 носителей!

Пороговое напряжение МОП-транзистора



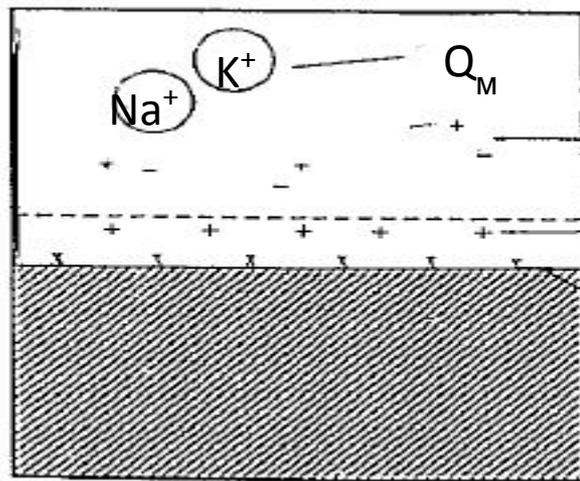
~

Зарядовое состояние системы кремний-оксид

Слон и семеро слепцов Р.Донована



Заряды в системе кремний-оксид кремния



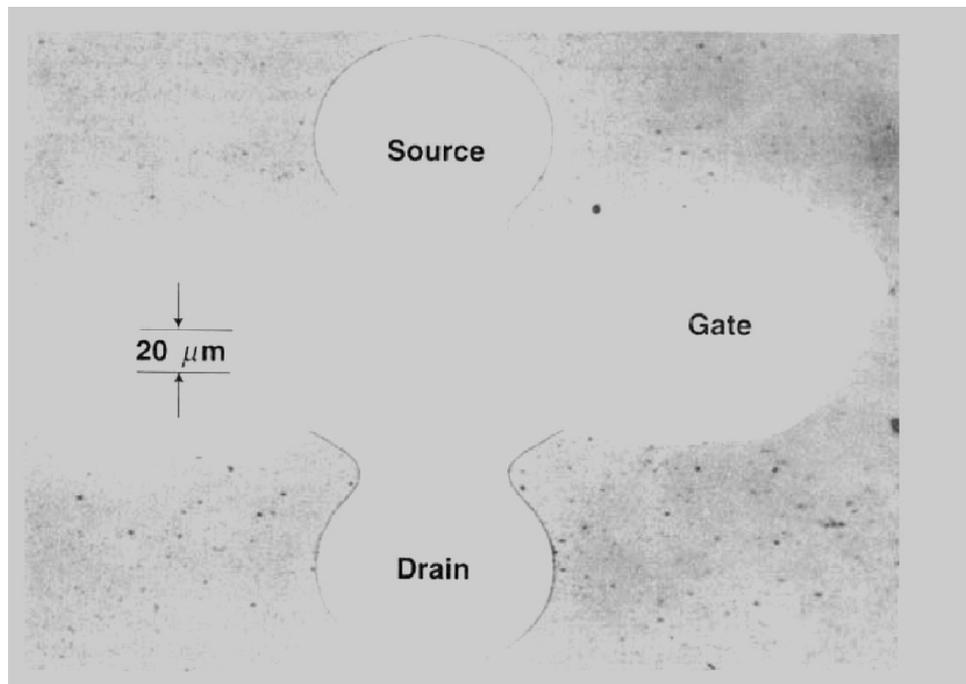
Q_M Мигрирующий заряд

Q_r Радиационный заряд

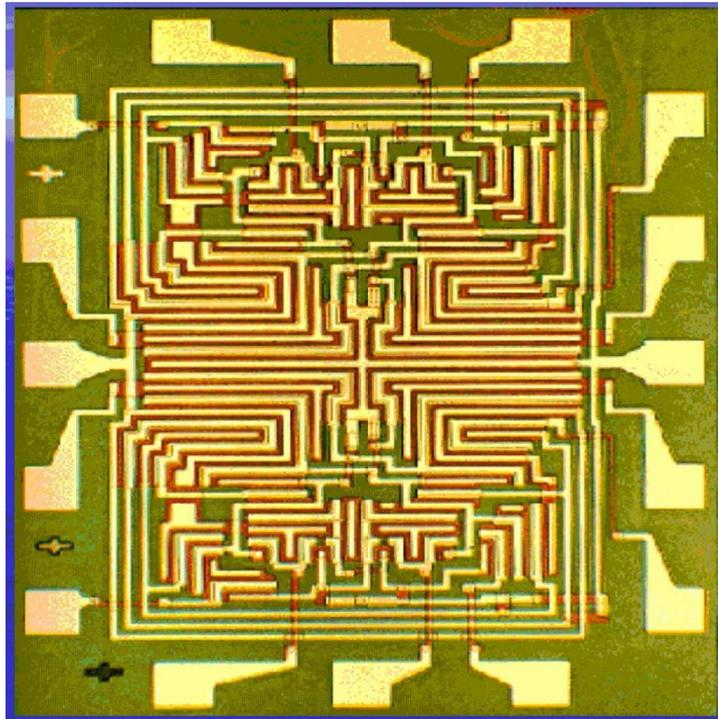
$Q_{\text{п}}$ Постоянный заряд

$Q_{\text{пс}}$ Заряд поверхностных состояний

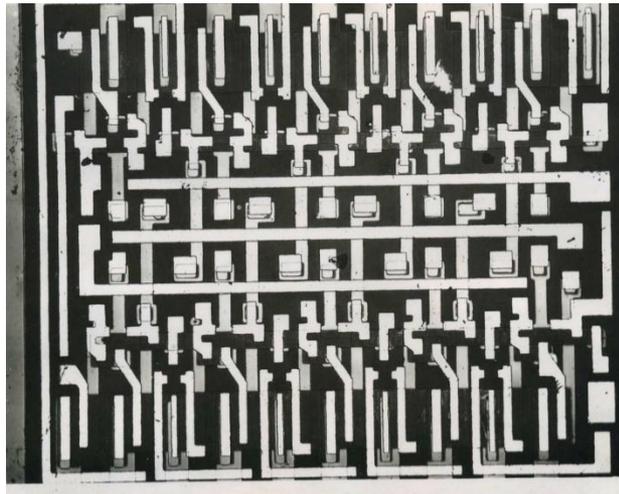
Первый МОП- транзистор (1960 год)



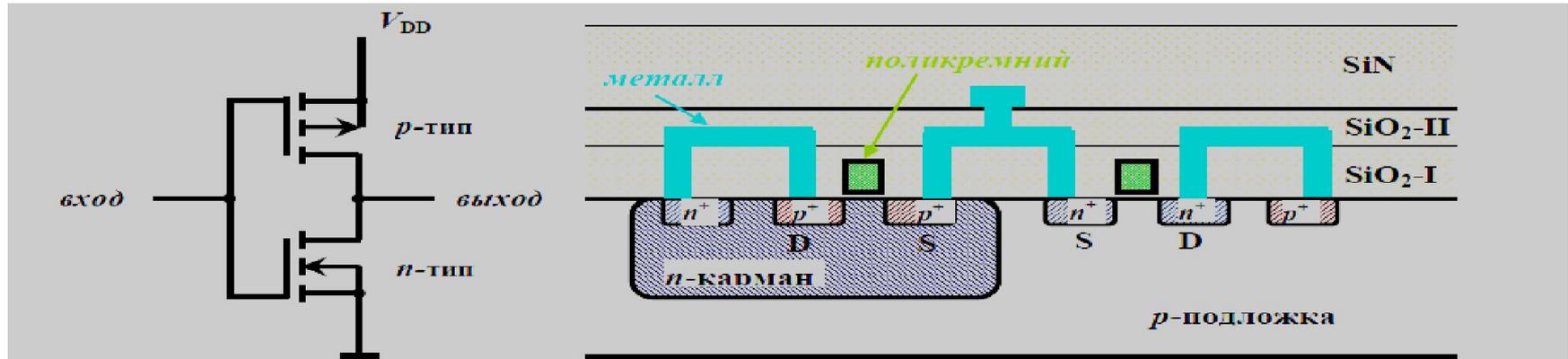
Первая МОП-интегральная схема 64 транзистора (Bell Laboratories 1962 год)



Первая отечественная МОП ИС
более 60 транзисторов,
(НИИМЭ. 1967 год)



КМОП - структура



Закон Мура

Степень интеграции



Влияние увеличения степени интеграции на параметры СБИС

1. Увеличение быстродействия (производительности) СБИС.
2. Повышение надежности СБИС.
3. Расширение функциональных возможностей СБИС.
4. Снижение стоимости СБИС.

Интегральная схема ПЗУ на всей пластине кремния диаметром 24 мм (НИИМЭ. 1969 год)

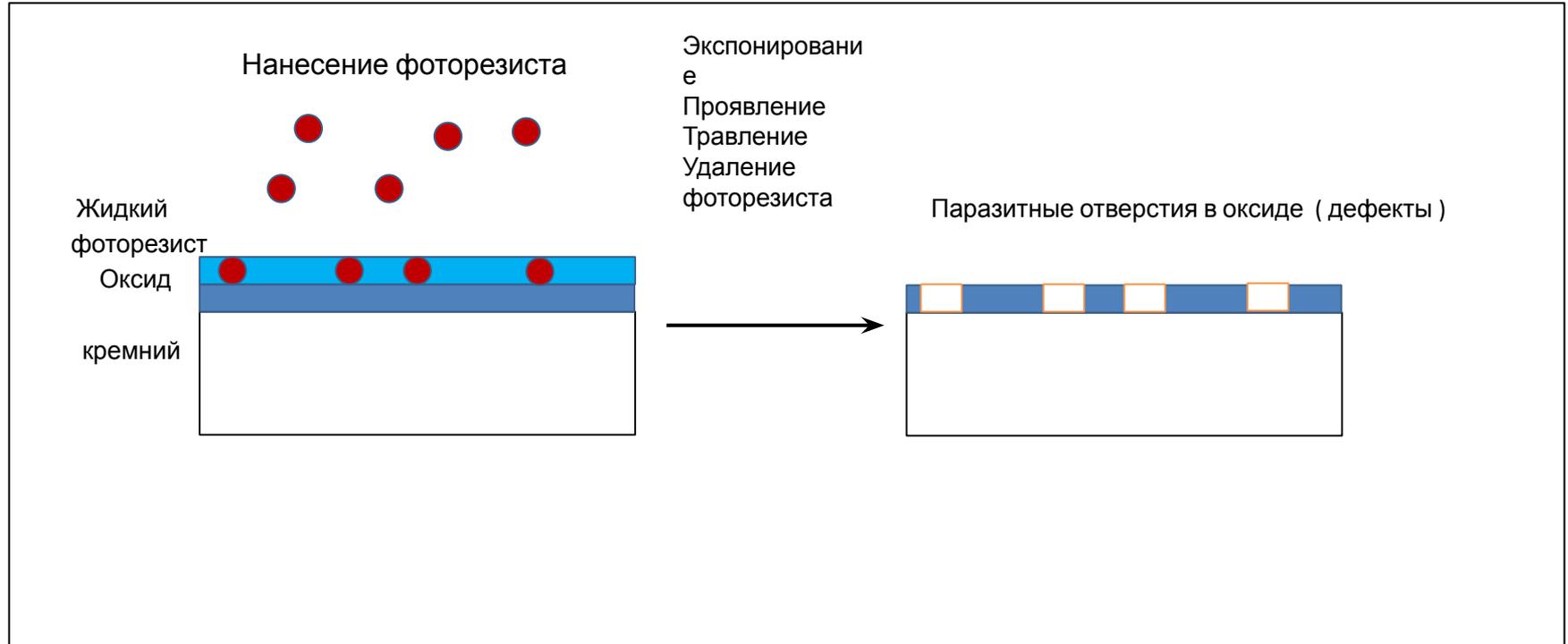


Причины снижения выхода годных СБИС

Выход годных кристаллов на пластине кремния при изготовлении ИС снижается из-за возникновения бракованных кристаллов, что обусловлено различного рода дефектами:

- Повторяющимися (дефекты фотошаблонов)
- Параметрическими (связаны с несовершенством технологии)
- Случайными (возникающие в основном при фотолитографии) - 80%

Образование случайных дефектов – паразитных отверстий в оксиде кремния



Модели выхода годных

Для расчета выхода годных используют различные модели распределения случайных дефектов по пластине:

- Модель Пуассона (случайное распределение)
- Модель Сидса (экспоненциальное распределение)
- Модель Мерфи (треугольное распределение)
- Отрицательная биномиальная модель (гамма распределение)

Биномиальное распределение

Если

n – число дефектов (пылинок)

N – число кристаллов

P_k - вероятность содержания кристаллом k –дефектов

то

$$P_k = \frac{n!}{k!} (n - k)! \frac{1}{N^n} (N - 1)^{n-k}$$

Распределение Пуассона

При больших значениях N и n , (что и наблюдается на практике)

и если обозначить $m = \frac{n}{N}$,

тогда

$$P_k = \frac{e^{-m} m^k}{k!}$$

Выход годных

При $k = 0$

$$Y_0 = P_0 = e^{-m}$$

Зависимость выхода годных от площади кристалла и плотности дефектов.

Если площадь кристалла - A , плотность дефектов $-D_0 = \frac{n}{NA}$, то

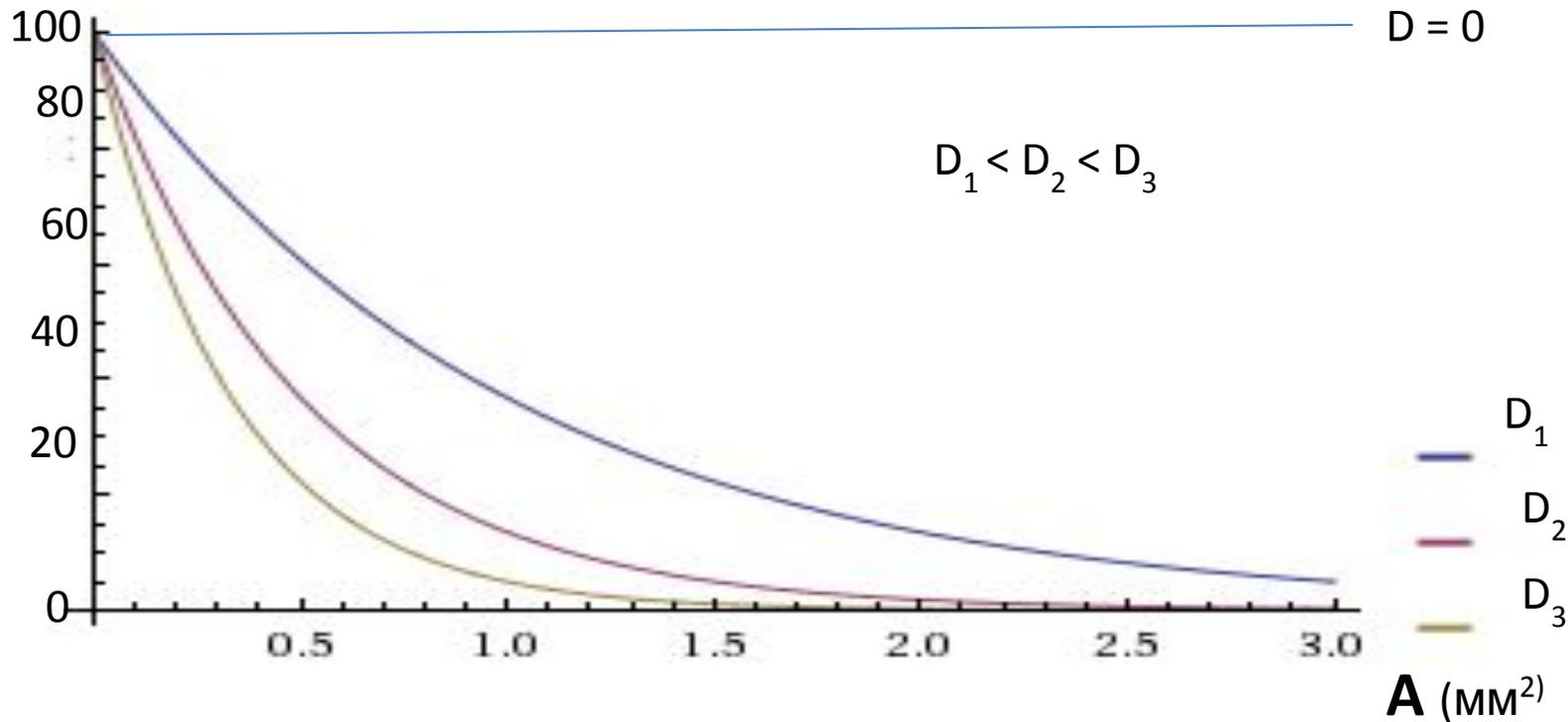
$$m = \frac{n}{N} = \frac{D_0 NA}{N} = D_0 A$$

и выход годных

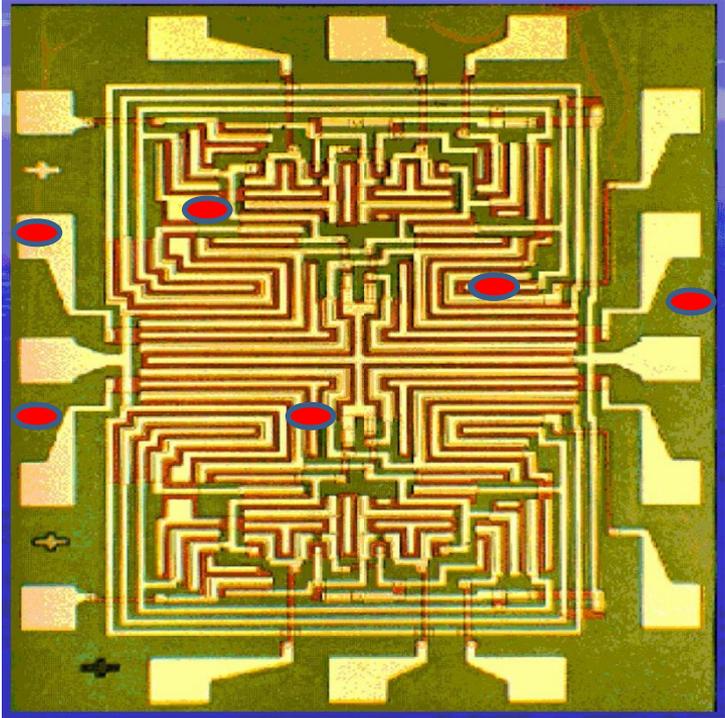
$$Y = P_0 = \exp (- D_0 A)$$

Зависимость выхода годных от площади кристалла и дефектности

$Y(\%)$



Поражающие и не поражающие дефекты

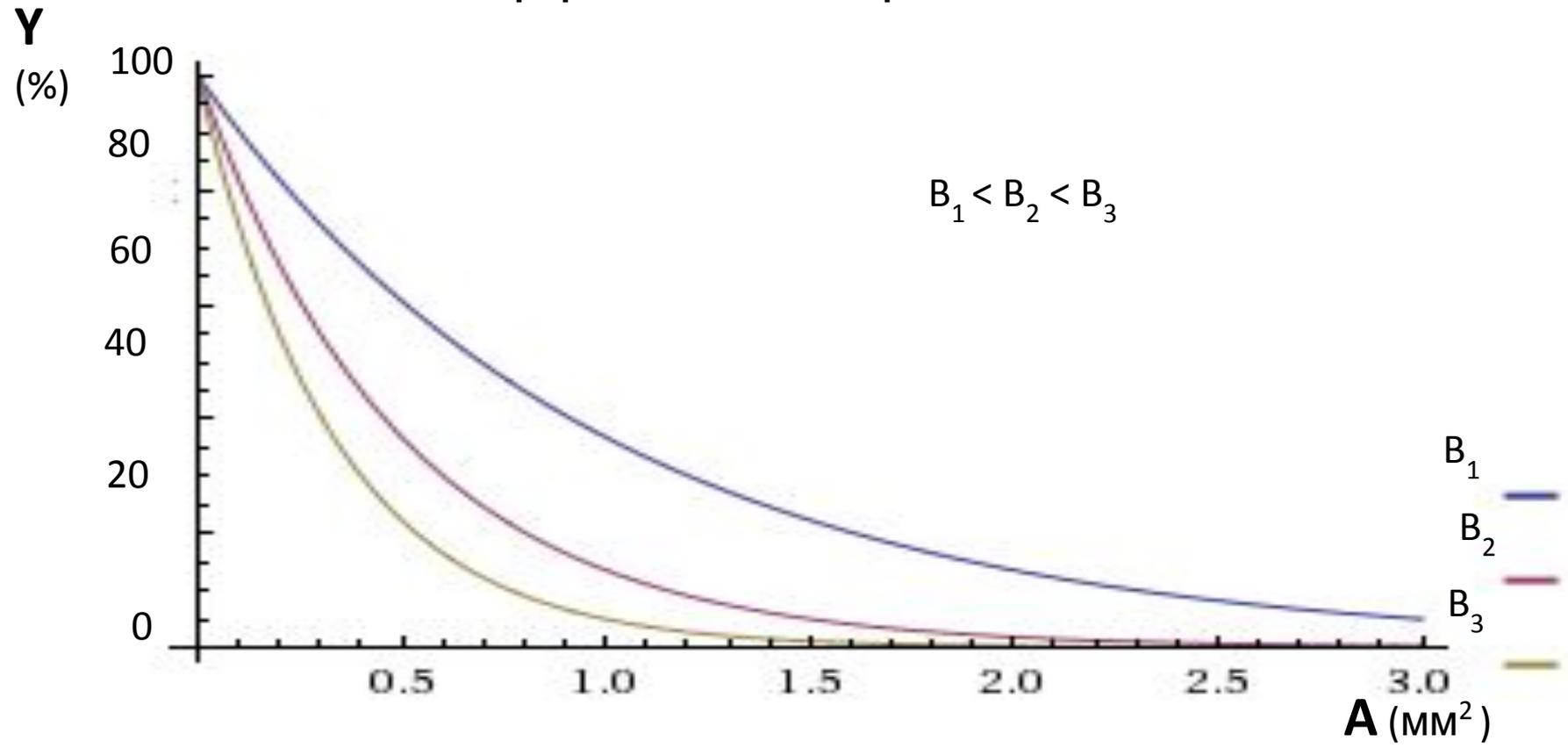


Коэффициент поражаемости

$$B = \frac{A_n}{A}$$

$$Y = \exp(-BD_0 A)$$

Зависимость выхода годных от площади кристалла и коэффициента поражаемости



Выход годных

Учет коэффициента поражаемости при определении выхода годных.

$$Y = \exp(-BD_0A)$$

Выход годных

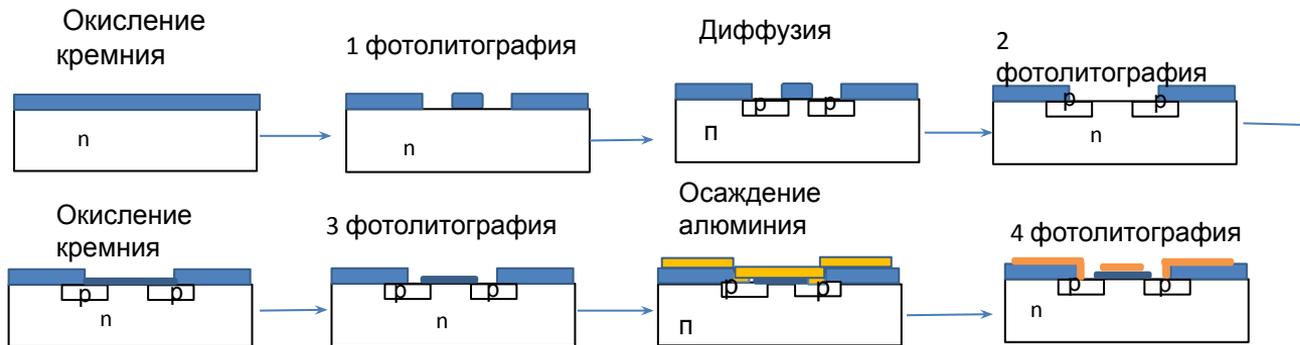
Учет коэффициента поражаемости при определении выхода годных.

$$Y = \exp(-BD_0A)$$

Для увеличения выхода годных наиболее целесообразно уменьшать коэффициент поражаемости B

Пример расчета коэффициента поражаемости. Технологический маршрут

p



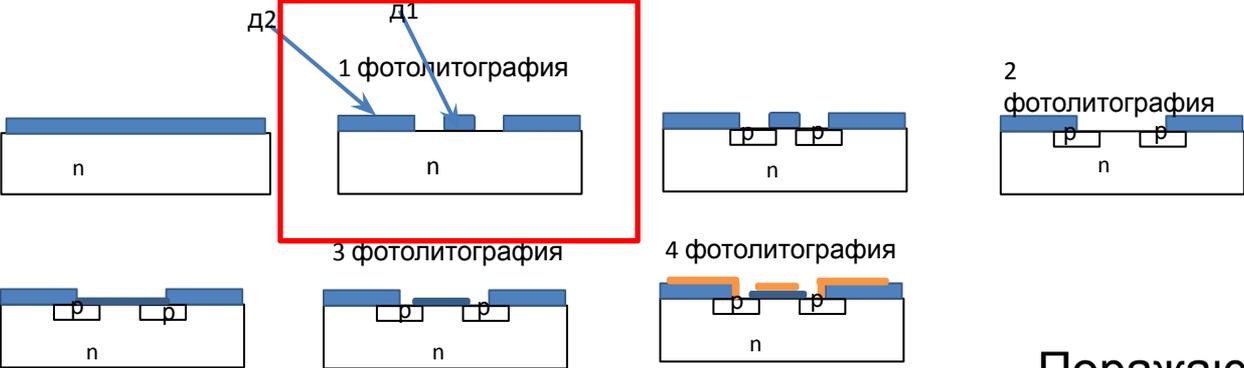
Параметры МОП ИС

Для упрощения анализа и расчетов примем следующие модельные конструктивные параметры *p*-канальной МОП ИС:

- Площадь кристалла - 1 мм^2
- Степень интеграции (количество транзисторов) – 100
- Длина канала МОП транзистора – 10 мкм
- Ширина канала МОП транзистора – 100 мкм
- Толщина изолирующего окисла - 1 мкм
- Толщина подзатворного окисла - 0,1 мкм
- Величина перекрытия электрод затвора – исток\сток – 3 мкм

Технологический маршрут

Первая фотолитография – формирование окон исток-сток



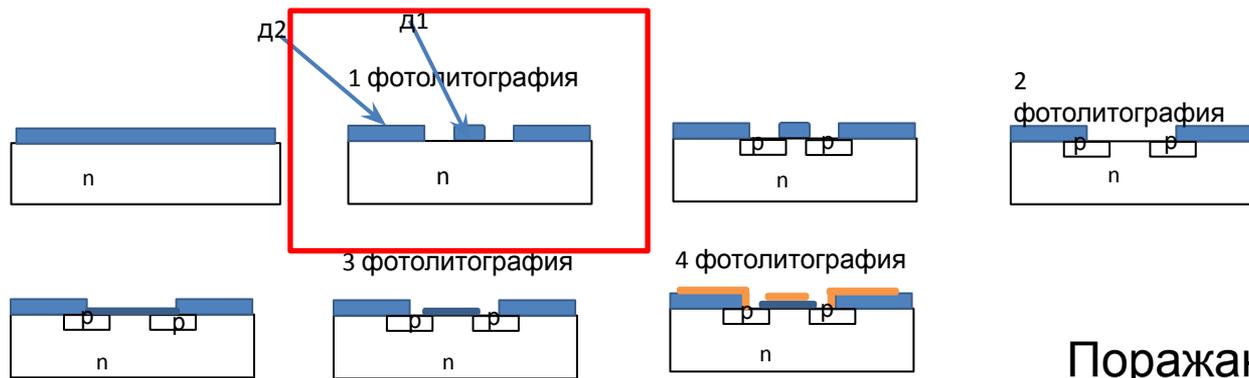
Поражающий эффект

Д1 –

Д2 -

Технологический маршрут

Первая фотолитография – формирование окон исток-сток



Поражающий эффект
Д1 – да
Д2 - нет

Расчет коэффициента поражаемости для первой литографии

Поражаемая площадь кристалла для первой фотолитографии будет определяться площадью каналов всех транзисторов ИС:

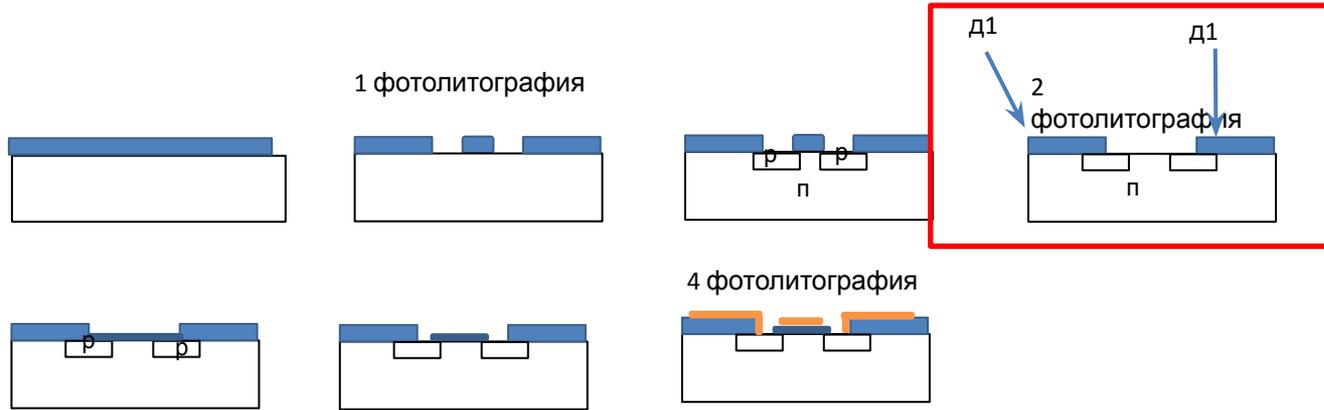
$$A_n = 10 \text{ мкм} \times 100 \text{ мкм} \times 100 = 0,1 \text{ мм}^2.$$

Коэффициент поражаемости на этом этапе будет равен:

$$B_1 = \frac{A_n}{A} = 0,1 \text{ мм}^2 / 1 \text{ мм}^2 = 0,1.$$

Технологический маршрут

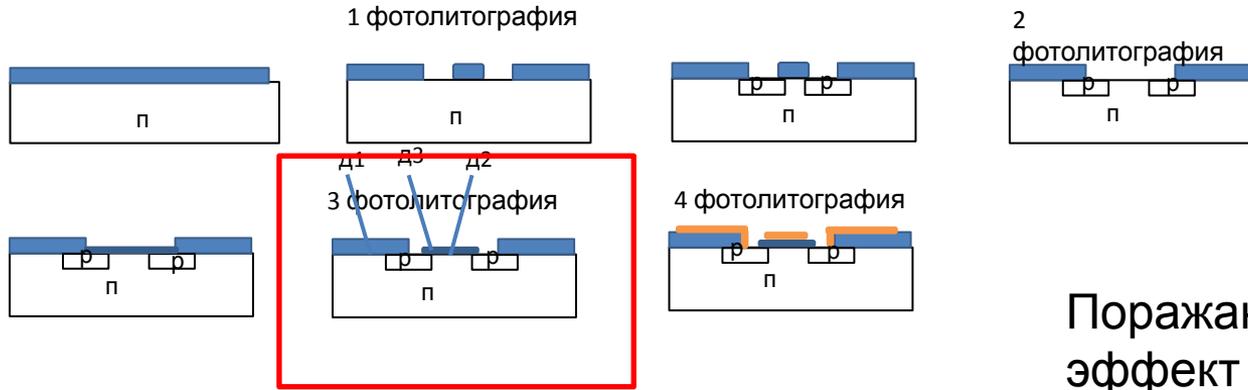
Вторая фотолитография – вскрытие окна под тонкий окисел



Поражающий эффект
Д1 - т

Технологический маршрут

Третья фотолитография – формирование контактных окон исток/сток



Поражающий эффект

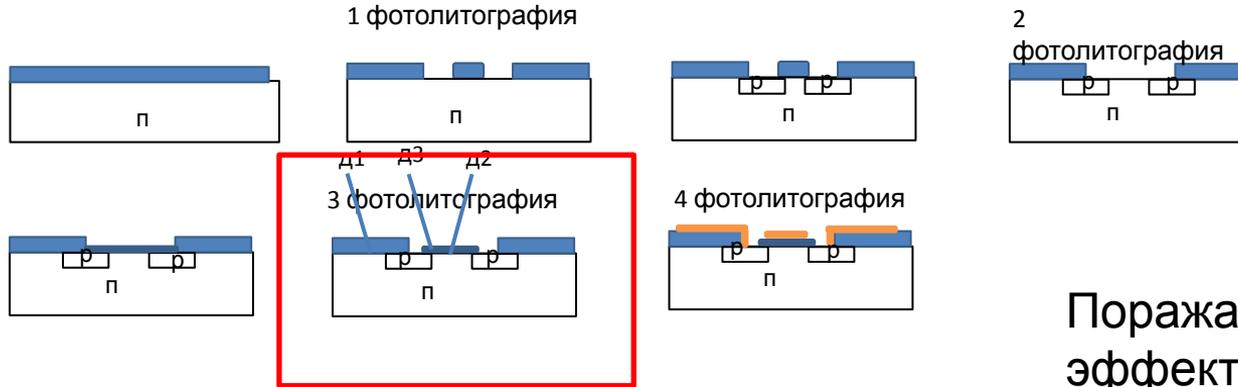
Д1 –

Д2 –

Д3 –

Технологический маршрут

Третья фотолитография – формирование контактных окон исток/сток



Поражающий эффект
Д1 – нет
Д2 – да
Д3 – да

Расчет коэффициента поражаемости для третьей литографии

Таким образом, поражаемая площадь будет равна:

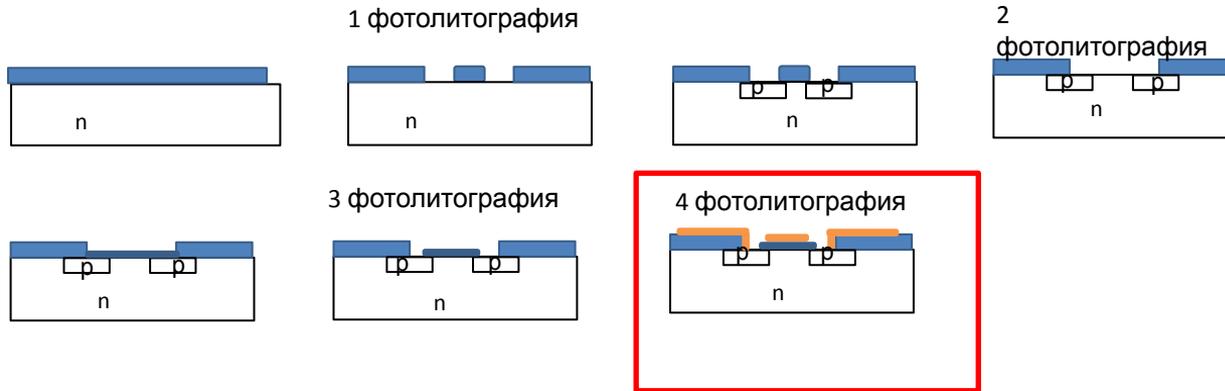
$$A_{\text{п}} = (10 \text{ мкм} + 6 \text{ мкм}) \times 100 \text{ мкм} \times 100 = 0,16 \text{ мм}^2.$$

$$B_3 = 0,16 \text{ мм}^2 / 1 \text{ мм}^2 = 0,16.$$

Технологический маршрут

Четвертая фотолитография – формирование алюминиевой разводки

p



Выход годных для МОП ИС

Таким образом, суммарный коэффициент поражаемости всего маршрута будет равен $0,1 + 0,16 = 0,26$ и выход годных для данной схемы может быть определен по формуле:

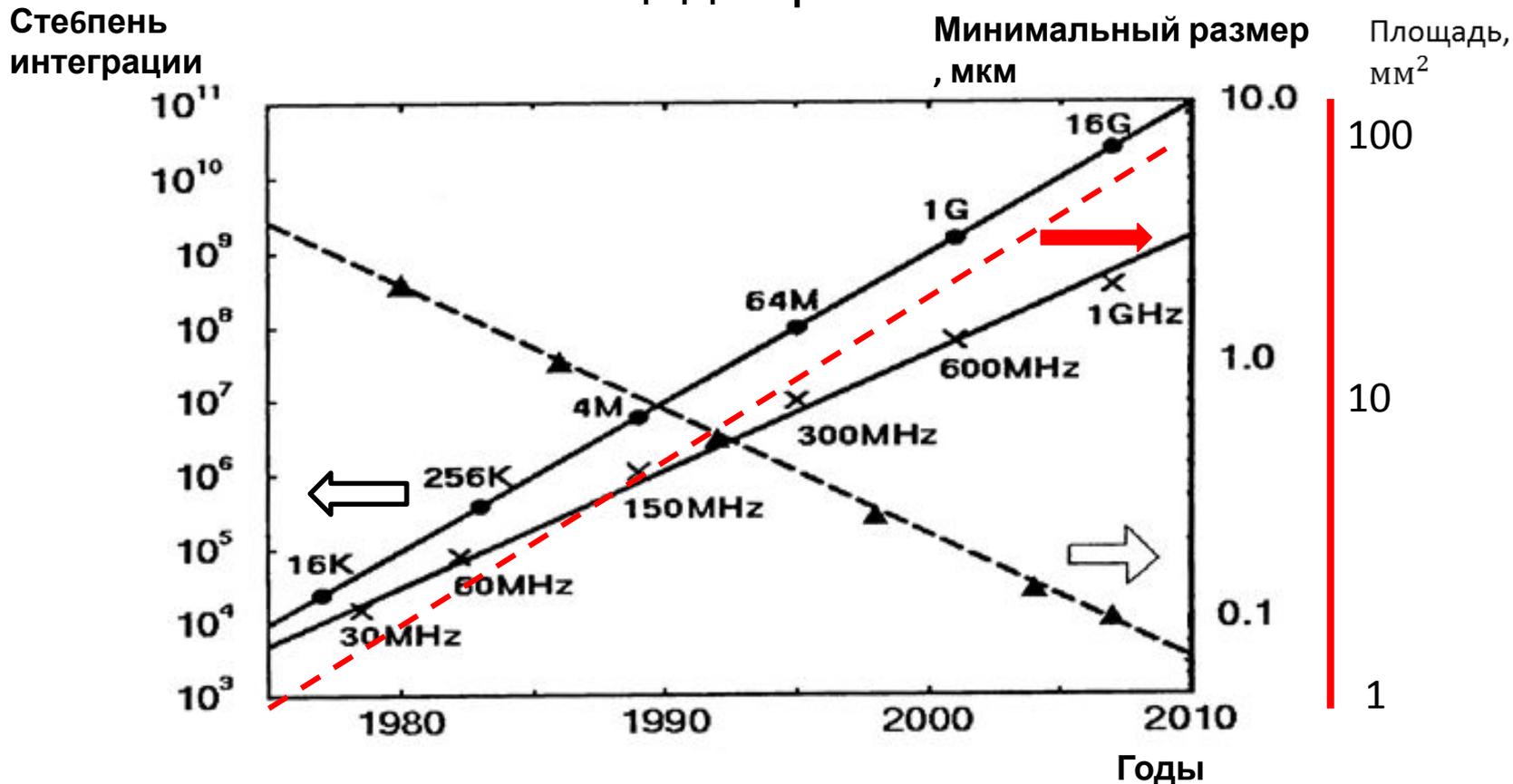
$$Y = \exp(-0,26D_0)$$

Закон сохранения выхода годных

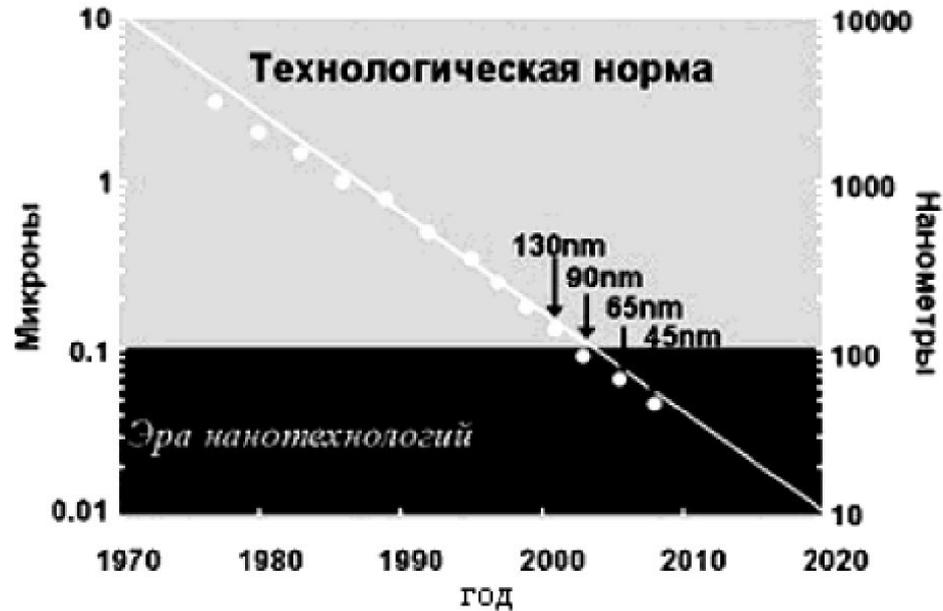
$$A_n = BA = A_{\exists}M$$

$$Y = \exp(-BD_0A) = \exp(-D_0 \underset{\downarrow}{A} \overset{\uparrow}{\exists} M)$$

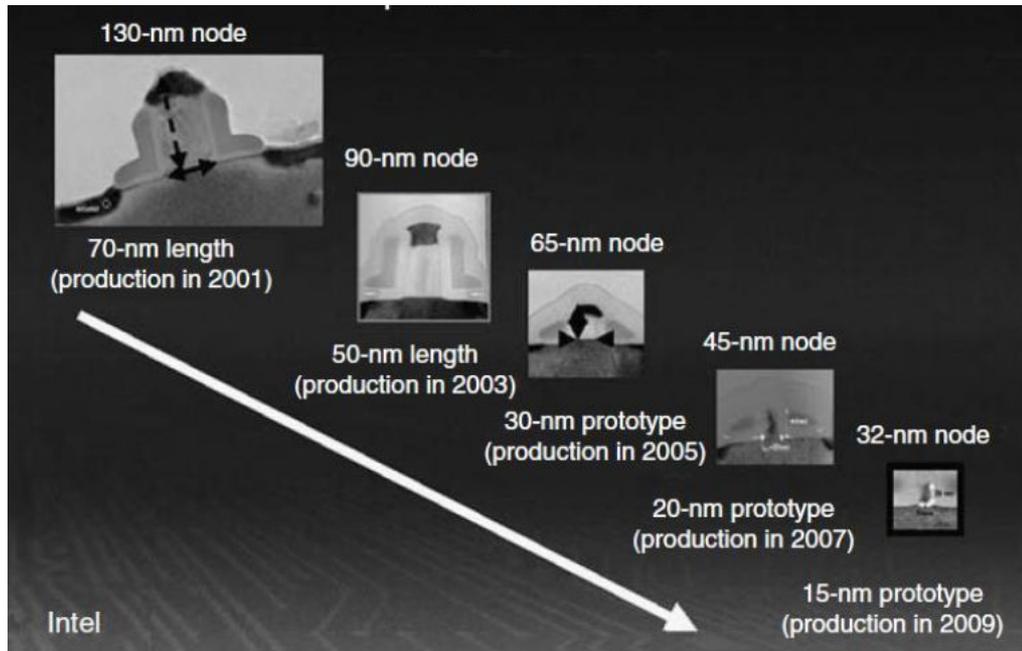
Изменение степени интеграции, минимального размера и площади кристалла



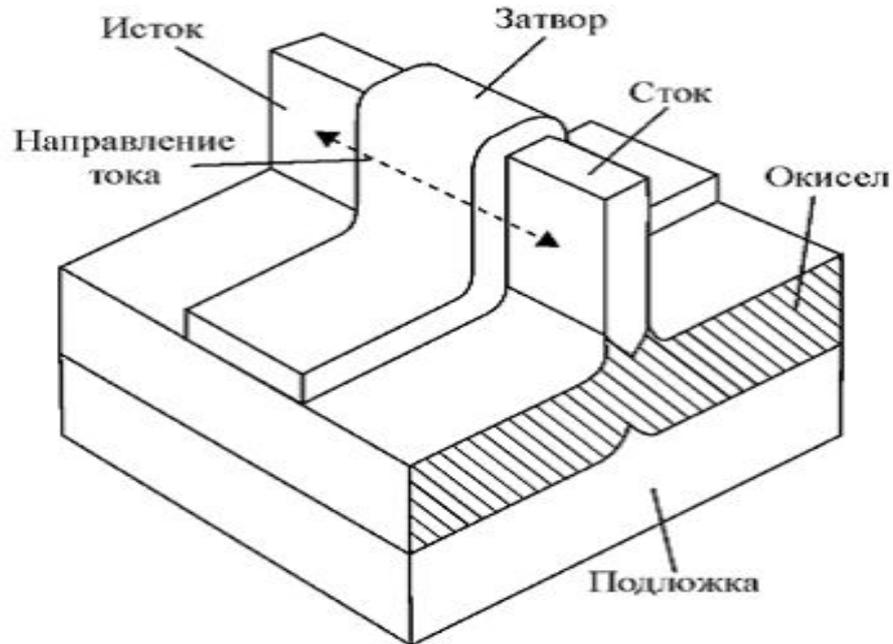
Эволюция технологической нормы



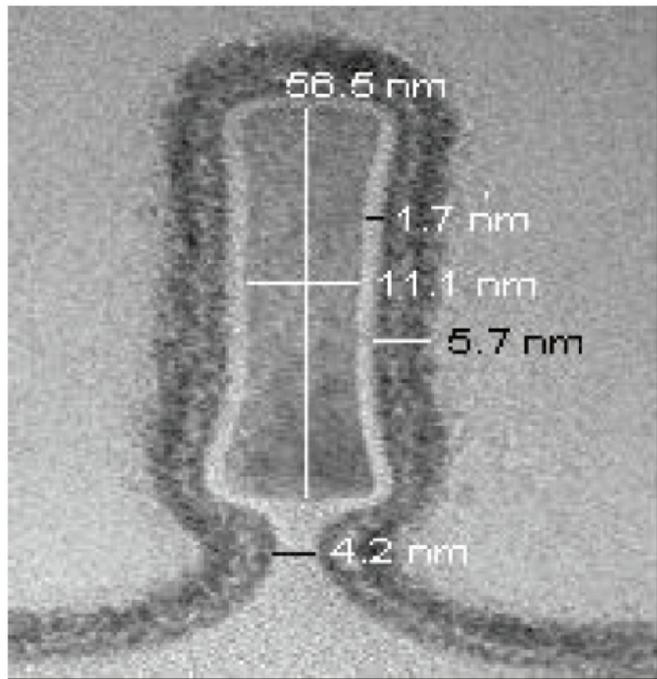
Технологические поколения



3D МОП- транзистор с двумя затворами



РЭМ-фотография 3D МОП-транзистора с двумя затворами



Толщина подзатворного оксида – 1,7 нм
Толщина электрода затвора – 5,7 нм
Толщина «тела» транзистора – 11,1 нм
**Толщина в сечении всего транзистора
26,4 нм!**

Зависимость выхода годных Y от минимального размера L_m

