

Шины расширения. Шина PCI.



История

Весна 1991 г. – разработка первой макетной версии шины PCI.

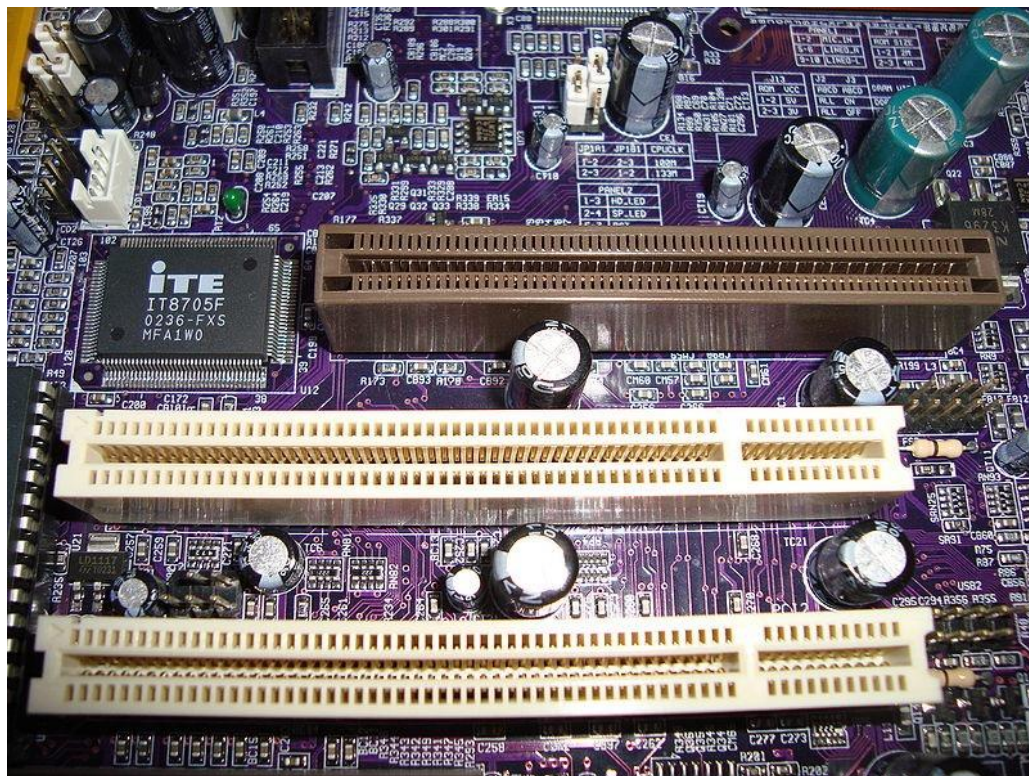
1992 г. – появление первой версии шины PCI.

1993 г. – создание PCI 2.0.

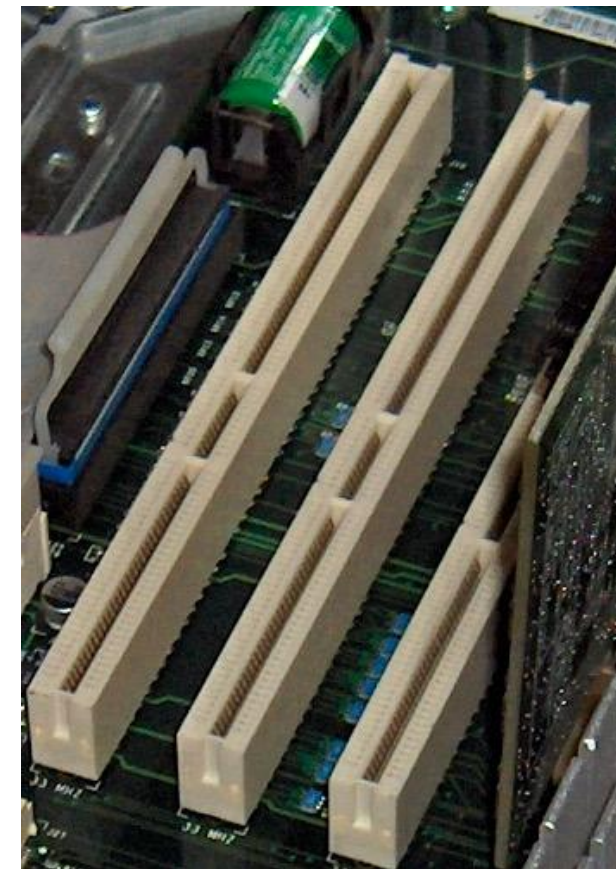
1995 г. – появление версии PCI 2.1.

Версии PCI.

Стандарт	Разрядность, биты	Напряжение, В	Частота, МГц	Пропускная способность, Мб/с
PCI 2.0	32	5	33	133
PCI 2.1–3.0	32	5 или 3,3	33 или 66	133 (если частота 33 МГц) 266 (если частота 66 МГц)
PCI 64	64	3,3 или 5	33	266
PCI 66	64	3,3	66	533
PCI-X	64	1,5 или 3,3	66–533	1024–4096



32-разрядные PCI



64-разрядные PCI

AD {31:0}	мультиплексированная шина адреса/данных. Адрес передается по сигналу –FRAME , в последующих тактах передаются данные
–CI/BE {3:0}	команда/разрешение обращения к байтам. Команда, определяющая тип очередного цикла шины (чтение-запись памяти, ввода/вывода или чтение/запись конфигурации, подтверждение прерывания и другие) задается четырехбитным кодом в фазе адреса по сигналу –FRAME
–FRAME	индикатор фазы адреса (иначе - передача данных)
–DEVSEL	выбор инициатором устройства назначения
–IRDY	готовность инициатора к обмену данными
–TRDY	готовность устройства назначения к обмену данными
–STOP	запрос устройства назначения к инициатору на останов текущей транзакции
–LOCK	используется для установки, обслуживания и освобождения захвата ресурса на PCI
–REQ {3:0}	запрос от PCI-устройства на захват шины (для слотов 3:0)
–GNT {3:0}	разрешение мастеру на использование шины
PAR	общий бит четности для линий AD {31:0} и C/BE {3:0}
–ParityER	сигнал об ошибке по четности (от устройства, ее обнаружившего)
–RST	сброс всех устройств
IDSEL	выбор устройства назначения в циклах считывания и записи конфигурации
–SERR	системная ошибка, активизируется любым устройством PCI и вызывает немаскируемое прерывание процессора (NMI)
–REQ64	запрос на 64-битный обмен
–ASK64	подтверждение 64-битного обмена
–INTR A,B,C,D	линии запросов прерывания, направляются на доступные линии IRQ BIOS компьютера. Запрос по низкому уровню допускает разделяемое использование линий прерывания
Clock	сигнал синхронизации на тактовой частоте шины
Test Clock, –TSTRES, TestDO, TestDI	сигналы для тестирования адаптеров по интерфейсу JTAG (на системной плате обычно не задействованы)
TSTMSLCT	перевод в режим тестирования

PCI Express





НОВЫЕ ВОЗМОЖНОСТИ

• Горизонтальная замена карт

- Гарантированная полоса пропускания
- Управление энергопотреблением
- Контроль целостности передаваемых данных

Примеры PCI-Express устройств



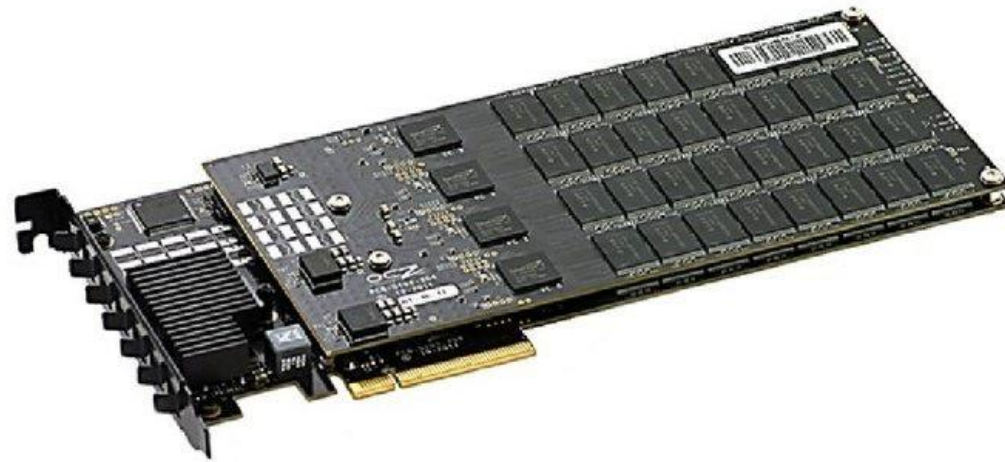
Видеокарта GIGABYTE GeForce GTX 770

Примеры PCI-Express устройств



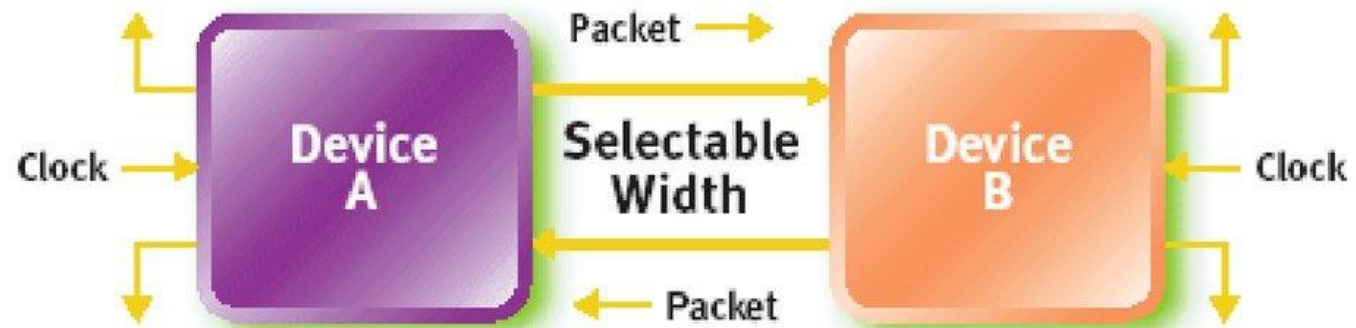
Звуковая карта SUS Xonar DX

Примеры PCI-Express устройств



SSD накопитель OCZ Z-Drive R4 Enterprise

Канал PCI-Express



В одну/обе стороны, Гбит/с

	Связей						
	x1	x2	x4	x8	x12	x16	x32
PCIe 1.0	2/4	4/8	8/16	16/32	24/48	32/64	64/128
PCIe 2.0	4/8	8/16	16/32	32/64	48/96	64/128	128/256
PCIe 3.0	8/16	16/32	32/64	64/128	96/192	128/256	256/512
PCIe 4.0 (предварительно)	16/32	32/64	64/128	128/256	192/384	256/512	512/1024

PCI-Express 2.0

• Увеличенная пропускная способность: ПСП одной линии 500 МБ/с, или 5 ГТ/с (агрегациями).

- Внесены усовершенствования в протокол передачи между устройствами и программную модель.
- Динамическое управление скоростью (для управления скоростью работы связи).
- Оповещение о пропускной способности (для оповещения ПО об изменениях скорости и ширины шины).
- Расширения структуры возможностей — расширение управляющих регистров для лучшего управления устройствами, слотами и интерконнектом).
- Службы управления доступом — опциональные возможности управления транзакциями точка-точка.
- Управление таймаутом выполнения.
- Сброс на уровне функций — опциональный механизм для сброса функций внутри устройства.

PCI-Express 3.0

В ноябре 2010 года были утверждены спецификации версии PCI Express 3.0. Интерфейс обладает скоростью передачи данных в GT/s (Гигабайт/секунда). Но, несмотря на это, его реальная пропускная способность всё равно была увеличена вдвое по сравнению со стандартом PCI Express 2.0. Этого удалось достигнуть благодаря более агрессивной схеме кодирования 128b/130b, когда 128 бит данных, пересылаемых по шине, кодируются 130 битами. При этом сохранилась полная совместимость с предыдущими версиями PCI Express. Карты PCI Express 1.x и 2.x будут работать в разъёме 3.0 и, наоборот, карты PCI Express 3.0 будут работать в разъёмах 1.x и 2.x. По данным PCI-SIG, первые тесты PCI Express 3.0 начались в 2011 году, средства для проверки совместимости для партнеров появились лишь в середине 2011-го, а реальные устройства — только в 2012-м.

PCI-Express 4.0

PCI Special Interest Group (PCI SIG) заявила, что PCI Express 4.0 может быть стандартизован до конца 2016 года, однако на середину 2016 года, когда рид чипов уже готовился к изготовлению, СМИ сообщили, что стандартизация ожидается в начале 2017. Ожидается, что он будет иметь пропускную способность 16 GT/s, то есть будет в два раза быстрее PCIe 3.0.