

ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ПРОФЕССИОНАЛЬНОГО ОБРАЗОВАНИЯ «САНКТ
ПЕТЕРБУРГСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ» (СПбГУ)

Моделирование и тестирование радиоэлектронных устройств

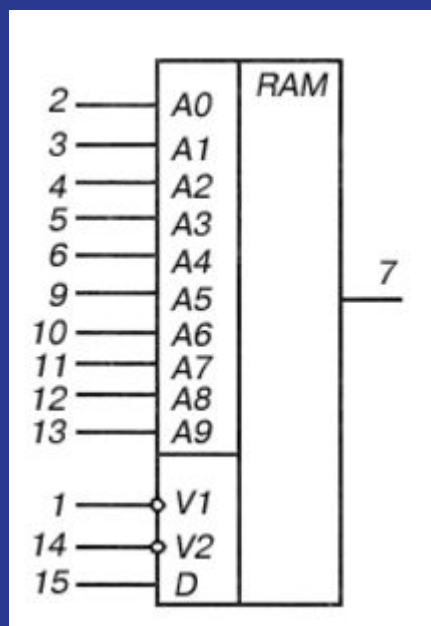
Выполнил: студент 491
группы
факультета прикладной
математики
- процессов управления
Пушко Федор
Александрович

Санкт-Петербург
2016

Научный руководитель: д.
ф.-м.н., профессор
Овсянников Дмитрий
Александрович

К155РУ7 (ОЗУ на 1024 бит со схемами разрядного и адресного управления)

3



1	вход разрешения выборки V1;
2-6,9-13	адресные входы A0-A9;
7	выход;
8	общий;
14	вход разрешения записи V2;
15	вход информационный D;
16	напряжение питания;

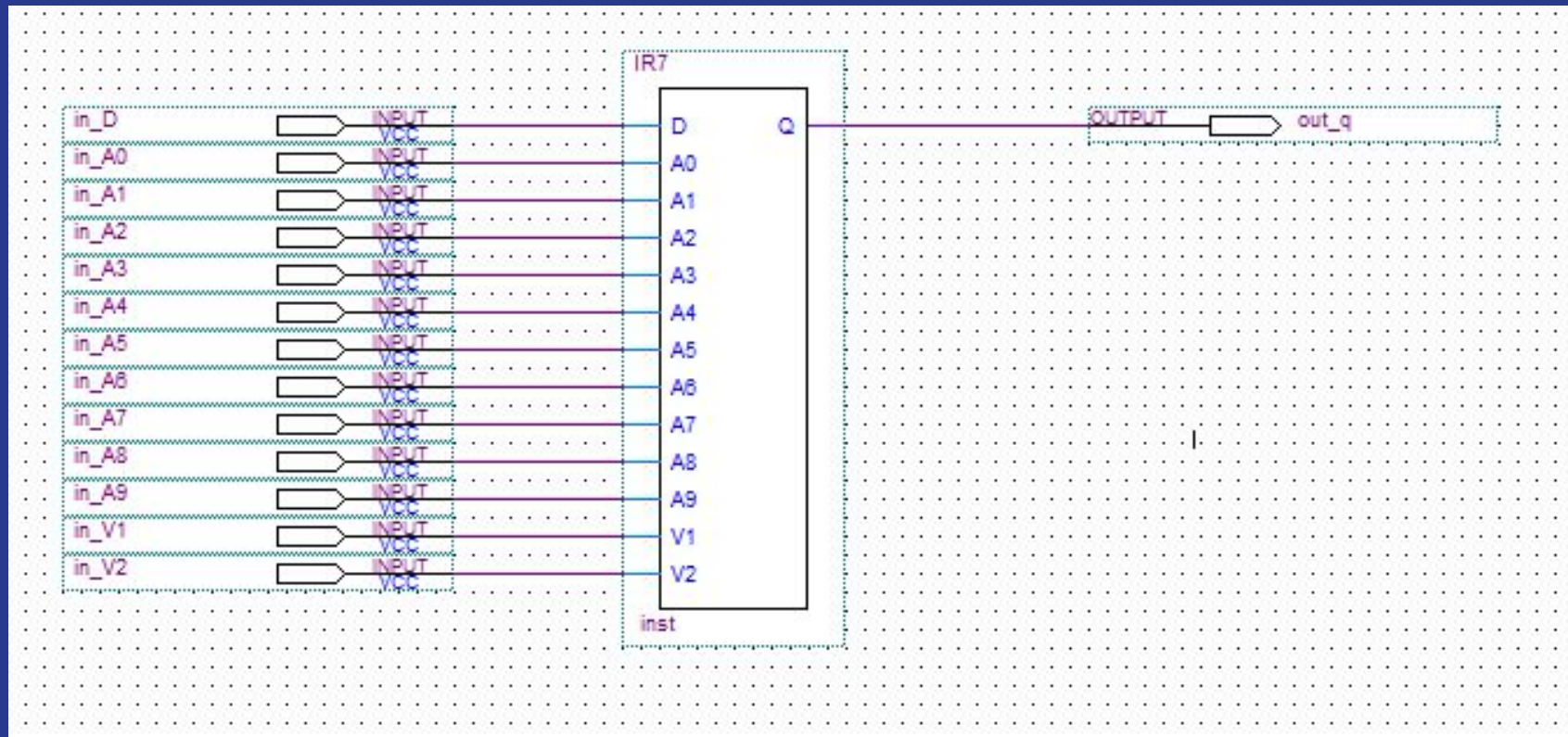
Программное моделирование

4

```
19   reg Q;
20   reg ram[1023:0];
21   reg [9:0] A;
22   always @ (V1 or V2)
23   begin
24     A[0]=A0;
25     A[1]=A1;
26     A[2]=A2;
27     A[3]=A3;
28     A[4]=A4;
29     A[5]=A5;
30     A[6]=A6;
31     A[7]=A7;
32     A[8]=A8;
33     A[9]=A9;
34
35     if ((V1==1'b0) && (V2==1'b1))
36
37     begin
38       ram[A] <= D;
39     end
40
41     if ((V2==1'b0) && (V1==1'b1))
42
43     begin
44       Q=ram[A];
45     end
46
47   end
```

Создание графической блок-схемы

5



Проверка в “SimTest”

Name:	Clock
Alias:	0
Signal	Wire
Clock0	in_A0, High, #2
Clock1	in_A1, High, #3
Clock2	in_A2, High, #5
Clock3	in_A3, High, #7
Clock4	in_A4, High, #8
Clock5	in_A9, High, #10
Clock6	in_A5, High, #12
Clock7	in_A6, High, #39
Clock8	in_A7, High, #14
Clock9	in_A8, High, #31



Var	Count
in_V2	13636
in_V1	11538
in_D	150000
in_A9	15000
in_A8	4838
in_A7	10714
in_A6	3846
in_A5	12500
in_A4	18750
in_A3	21428
in_A2	30000
in_A1	50000
in_A0	75000
out_q	3519

Далее можем посмотреть результаты посредством “GTK wave”

Спасибо за внимание!