

# ЛЕКЦИЯ № 16

*Тема:* БИС памяти. Организация обмена  
ДАННЫМИ

*Текст лекции по дисциплине «Цифровые устройства и микропроцессоры»*

# УЧЕБНЫЕ ВОПРОСЫ:

1. Микросхемы памяти
2. Принципы организации обмена данными

## ЛИТЕРАТУРА:

### **Дополнительная литература**

- Л5. Угрюмов Е.П.. Цифровая схемотехника. Уч. пособие для вузов – СПб.: БХВ-Петербург, 2004. с. 195-243
- Л6. Брамер Ю. А. Цифровые устройства: Учеб. пособие для вузов/ Ю.А. Брамер, И.Н.Пащук. – М.: Высш. шк., 2004. с. 297 305
- Л7. В.В.Корнеев, А.В.Киселев «Современные микропроцессоры». М.-НОЛИДЖ, 2003г. с. 16-22

# Контрольные вопросы

Варианты:

1. Нарисовать УГО ОЗУ.
2. Состав ОЗУ
3. Нарисовать УГО ПЗУ.
4. Состав ПЗУ

# 1. Микросхемы памяти

# Основные виды памяти

1. *Статическая память* – построена на основе триггерной ячейки памяти
2. *Динамическая память* – построена на основе конденсаторной ячейки памяти

# Статическая память

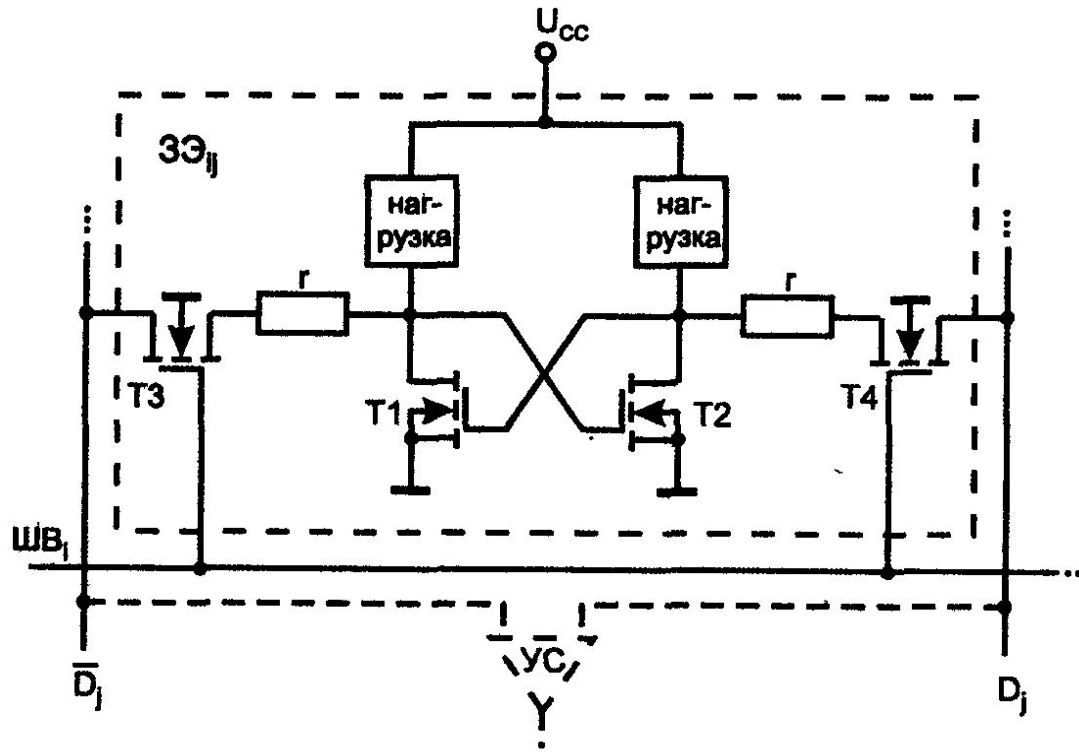
## Классификация статической памяти:

1. По режимам работы делится на
  - асинхронную,
  - тактируемую
  - синхронную (конвейерную)

Запоминающими элементами статических ОЗУ служат триггеры с цепями установки и сброса. В связи с этим статические ОЗУ называют также триггерными. Триггеры можно реализовать по любой схемотехнологии (ТТЛ(Ш), И2Л, ЭСЛ, n-МОП, КМОП, AsGa и др.), соответственно которой существуют разнообразные схемы ЗУ.

Среди отечественных серий микросхем хорошо развитыми являются серии К537 технологии КМОП и К132 технологии n-МОП.

# Устройство статической памяти



Запоминающий элемент ЗУ на n-МОП транзисторах представляет собой RS-триггер на транзисторах T1 и T2 с ключами выборки T3 и T4.

# Работа статической памяти

- При обращении к данному ЗЭ появляется высокий потенциал на шине выборки ШВ<sub>i</sub> (через  $i, j$  соответственно обозначены номера строки и столбца, на пересечении которых расположен ЗЭ<sub>ij</sub>).
- Этот потенциал открывает ключи выборки (транзисторы Т3, Т4) по всей строке, и выходы триггеров строки соединяются со столбцовыми шинами считывания-записи.
- Одна из столбцовых шин связана с прямым выходом триггера (обозначена через D<sub>j</sub>) (нулем устанавливается в в «1»), другая — с инверсным (нулем устанавливается в в «0»).
- Через столбцовые шины можно считывать состояние триггера (штриховыми линиями показан дифференциальный усилитель считывания). Через них же можно записывать данные в триггер, подавая низкий потенциал логического нуля на ту или иную шину.



# Работа статической памяти

Резисторы  $r$  служат для уменьшения емкостных токов в моменты открывания ключевых транзисторов и реализуются как части диффузионных областей этих транзисторов.



Рис. Варианты нагрузок для схемы триггера

В качестве нагрузки могут быть использованы двухполюсники, показанные Рис., а. - n-МОП транзистор со встроенным каналом и нулевым напряжением затвора, т.е. обычный элемент нагрузки в схемах с n-каналом.

Стремление к режиму микротоков привело к схеме с нагрузочным поликремниевым резистором (второй случай, нагрузка типа Рис., б).

# Разновидности статической памяти

1. Асинхронная статическая память — **SRAM (Static Random Access Memory)** имеет время выборки данных 15 — 20 нс и используется, как правило, для построения кэш-памяти.
2. Синхронный кэш (буферизует поступающие адреса).
3. **Конвейеризированной пакетной (Pipelined Burst SRAM)** (для снижения времени выполнения групповых операций чтения-записи используется конвейерный режим обмена пакетами данных). Конвейеризация заключается в добавлении выходного буфера, в который помещаются прочитанные из ячеек памяти данные.
4. Встраиваемая в микросхемы динамической кэш-память **CDRAM (Cached DRAM)**.

# Динамическая память

## Классификация динамической памяти:

Динамическая память делится на

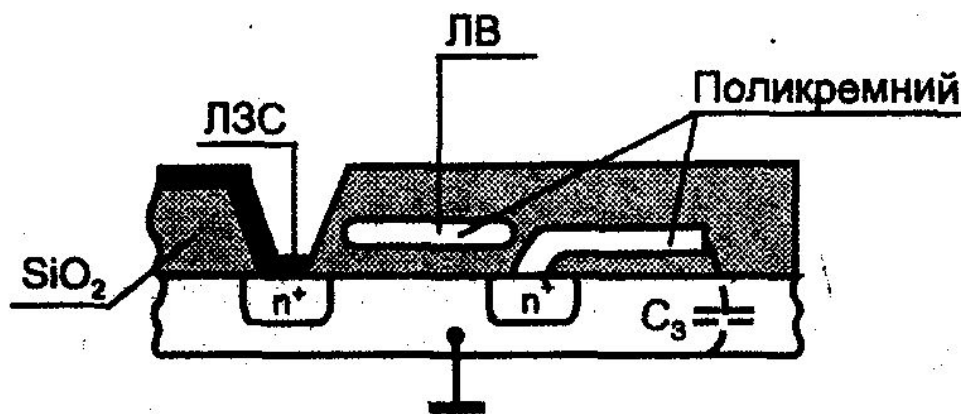
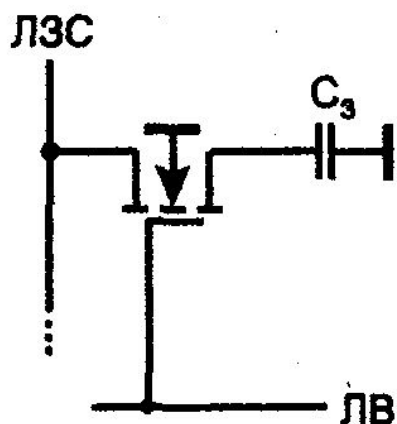
- стандартную,
- квазистатическую,
- повышенного быстродействия.

В динамических ЗУ (DRAM) данные хранятся в виде зарядов емкостей МОП-структур. Основой такого ЗЭ является просто конденсатор небольшой емкости. Такой ЗЭ значительно проще триггерного, что позволяет разместить на кристалле намного больше ЗЭ (в 4...5 раз) и обеспечивает динамическим ЗУ максимальную емкость. Т. к. конденсатор теряет со временем свой заряд, то хранение данных требует их периодической регенерации (через несколько миллисекунд).

Регенерация - считывание состояния заряда конденсатора и восстановление его за счет перезаписи.

# Устройство динамической памяти

## Однотранзисторные 3Э



Ключевой транзистор отключает запоминающий конденсатор от линии записи-считывания или подключает его к ней. Сток транзистора не имеет внешнего вывода и образует одну из обкладок конденсатора. Другой обкладкой служит подложка. Между обкладками расположен тонкий слой диэлектрика — оксида кремния  $\text{SiO}_2$ .

# Работа динамической памяти

- В режиме хранения ключевой транзистор заперт.
- При выборке данного ЗЭ транзистор отпирается.
- Запоминающая емкость через проводящий канал подключается к линии записи-считывания и влияет на потенциал линии записи-считывания.
- При записи потенциал линии записи-считывания передается на конденсатор, определяя его состояние.

# Разновидности динамической памяти

1. Относительно медленная динамическая память с произвольным доступом **DRAM** (Dynamic Random Access Memory). Память DRAM имеет время выборки 70 — 80 нс. .
2. Память со страничной организацией **FPM** (Fast Page Mode) **DRAM** с временем доступа 60— 70 нс (с частотой шины 33-40 МГц).
3. **EDO DRAM** (Extended Data Output - память с расширенной выдачей данных). Обеспечивает время доступа около 30 нс. Сохраняет выдаваемые данные в дополнительных выходных регистрах до обращения к следующему столбцу или начала следующего цикла чтения
4. **BEDO** (Burst (пакетная) EDO). При чтении из памяти на первом этапе данные из матрицы памяти помещаются в выходной регистр, а на втором этапе на шине данных формируются логические уровни. Предназначены для работы на частотах до 66 МГц

# Разновидности динамической памяти

5. Синхронная динамическая память **SDRAM (Synchronous DRAM)**, изготавливаемая по БиКМОП (Bi-CMOS) технологии и имеющая время доступа 7—10нс. Основной особенностью SDRAM является синхронизация всех ее операций с тактовыми сигналами процессора. Может работать на частотах 67, 83, 100, 125, 167, 200, 250 МГц.

6. **SDRAM-II - DDR SDRAM (Double Data Rate SDRAM)** - память с удвоенной скоростью передачи данных. Операции чтения и записи для такой памяти выполняются дважды за один такт — по переднему и заднему фронтам тактового импульса . Существуют более быстродействующие разновидности .

7. Типы динамической памяти, основанные на концепции канала данных: **RDRAM (Rambus DRAM)** и **SLDRAM (SyncLink DRAM)**.  
Время доступа к ряду ячеек памяти составляет менее 2 нс

# Разновидности динамической памяти

8. **Direct RDRAM** для пакетной обработки.
9. Память **SLDRAM** похожа на RDRAM. Содержит контроллер, канал передачи команд, адресов и данных, микросхемы или модули памяти (SL-модули) и терминатор. Работает по обоим фронтам синхросигнала частоты 200 МГц, 400 МГц и выше



# Вывод по 1 вопросу

1. В узлах МПС (микро-ЭВМ), требующих высокого быстродействия, широко применяются более дорогие статические микросхемы памяти. В остальных узлах МПС, в том числе и в качестве оперативной памяти, применяют микросхемы динамической памяти.

## 2. Принципы организации обмена данными

# Основные понятия и определения

Для достижения большей гибкости МПС в её работе реализуют различные режимы, отличающиеся друг от друга быстродействием, алгоритмами обмена, использованием различных функциональных блоков и т.д.

# Режимы работы микро-ЭВМ

1. Основной режим выполнения программ,
2. Режимы прерывания,
3. Режим прямого доступа к памяти,
4. Режим ожидания,
5. Режим захвата (пошаговые режимы выполнения команд).

# 1. Основной режим выполнения программ в микро-ЭВМ

- 1) чтение данных из памяти;
- 2) запись данных в память;
- 3) выполнение арифметических и логических операций над числами;
- 4) чтение данных из внешних устройств;
- 5) запись данных во внешнее устройство.

Особенности:

1. Выполнение программы в этом случае организуется путем последовательного считывания команд по их адресам из памяти
2. *Команды могут организовывать скачки к другим адресам (безусловная передача управления)*
3. *Команды могут проводить логическую оценку ситуаций указывать дальнейший путь выполнения программы (передача управления по условию).*

## 2. Режимы прерывания

Большую часть времени микро-ЭВМ тратит на выполнение основной программы. Обмен с внешними устройствами микро-ЭВМ осуществляет асинхронно по отношению к процессу выполнения основной программы.

В момент готовности ВУ к обмену информацией они выставляют сигнал запроса на линии сигнала запроса прерывания МП:

- .МП завершает выполнение текущей команды и сохраняет в памяти (записывает в стек) адрес следующей команды
- .МП указывает ВУ на начало цикла обслуживания прерывания
- .В счётчик команд загружается начальный адрес подпрограммы обслуживания прерывания- вектор данного прерывания
- .МП обращается к этому адресу и начинает выполнять подпрограмму обслуживания ВУ, выдавшего сигнал прерывания
- .По команде возврата к основной программе, МП извлекает из стека адрес текущей команды основной программы и, обращаясь к нему, продолжает ее выполнение.

## 2. Режимы прерывания

Микро-ЭВМ обменивается по прерыванию с большим количеством ВУ, но линия запроса прерывания одна. Для разделения одновременно поступивших в микро-ЭВМ прерываний вводят специальный блок - блок "приоритетных" прерываний (БПП).

*Основные функции БПП:*

- 1) получение запросов прерывания от ВУ и формирование одного сигнала запроса прерывания на соответствующем входе МП
- 2) установление и смена приоритетов в обслуживании поступивших запросов прерываний от ВУ
- 3) сообщение МП начального адреса подпрограммы обслуживания прерывания в соответствии с обслуживаемым ВУ
- 4) установление запрета (маскирование) на восприятие сигналов на отдельных входах запросов прерывания от ВУ

# 3. Режим прямого доступа к памяти

Предусмотрен для освобождения МП от управления обменом между УВВ и ОЗУ и предоставления ему возможности заниматься обработкой данных. Вводят дополнительное устройство - устройство прямого доступа к памяти - канал прямого доступа к памяти (КПДП).

*Функции КПДП :*

- 1) получать сигнал от ВУ на начало обмена информацией в режиме ПДП и формировать соответствующий сигнал запроса на входе МП;
- 2) сообщать ВУ о начале процесса обмена в ответ на отключение МП от магистралей микро-ЭВМ;
- 3) формировать управляющие сигналы на чтение - запись информации для памяти и внешних устройств;
- 4) определять длину передаваемых массивов;
- 5) информировать МП о завершении цикла обмена и возвращении управления магистралями микро-ЭВМ МП и др.



## 4. Режим ожидания

- Служит для согласования работы узлов МП с разным быстродействием.
- В магистралях микро-ЭВМ для этого вводится дополнительная линия "ожидание", сигнал с которой подается на специальный вход МП.
- МП приостанавливает выполнение всех операций, а на всех линиях МП поддерживается та информация, которая была на момент ее перехода в режим ожидания
- После снятия на входе сигнала "ожидание" МП БИС продолжает выполнять последующие операции с обычной для нее скоростью

# 5. Пошаговые режимы выполнения команд

Применяют при отладке программ и отыскании неисправностей в микропроцессорных системах.

Существуют два типа пошаговых режимов выполнения команд:

- 1) по машинным циклам (после каждого машинного цикла микроЭВМ приостанавливает свою работу, переходя, например, в режим ожидания);
- 2) по циклам команд (микроЭВМ будет останавливаться по завершении выполнения каждой команды программы).

# Вывод по 2 вопросу

1. Организация обмена данными внутри МП (и в целом в микро-ЭВМ) определяется режимами его работы. Команды, обеспечивающие функционирование МП в таких режимах и являются командами обмена МП.

# Заключение

1. В настоящее время наиболее распространенными являются энергозависимые, теряющие хранимую информацию при снятии питания, статические и динамические микросхемы памяти.
2. Знание режимов работы МП позволяет осознанно ориентироваться в вопросе выбора, проектирования и применения интерфейсных средств