

**Интерфейсы ввода-вывода.  
Устройство параллельного  
интерфейса.**

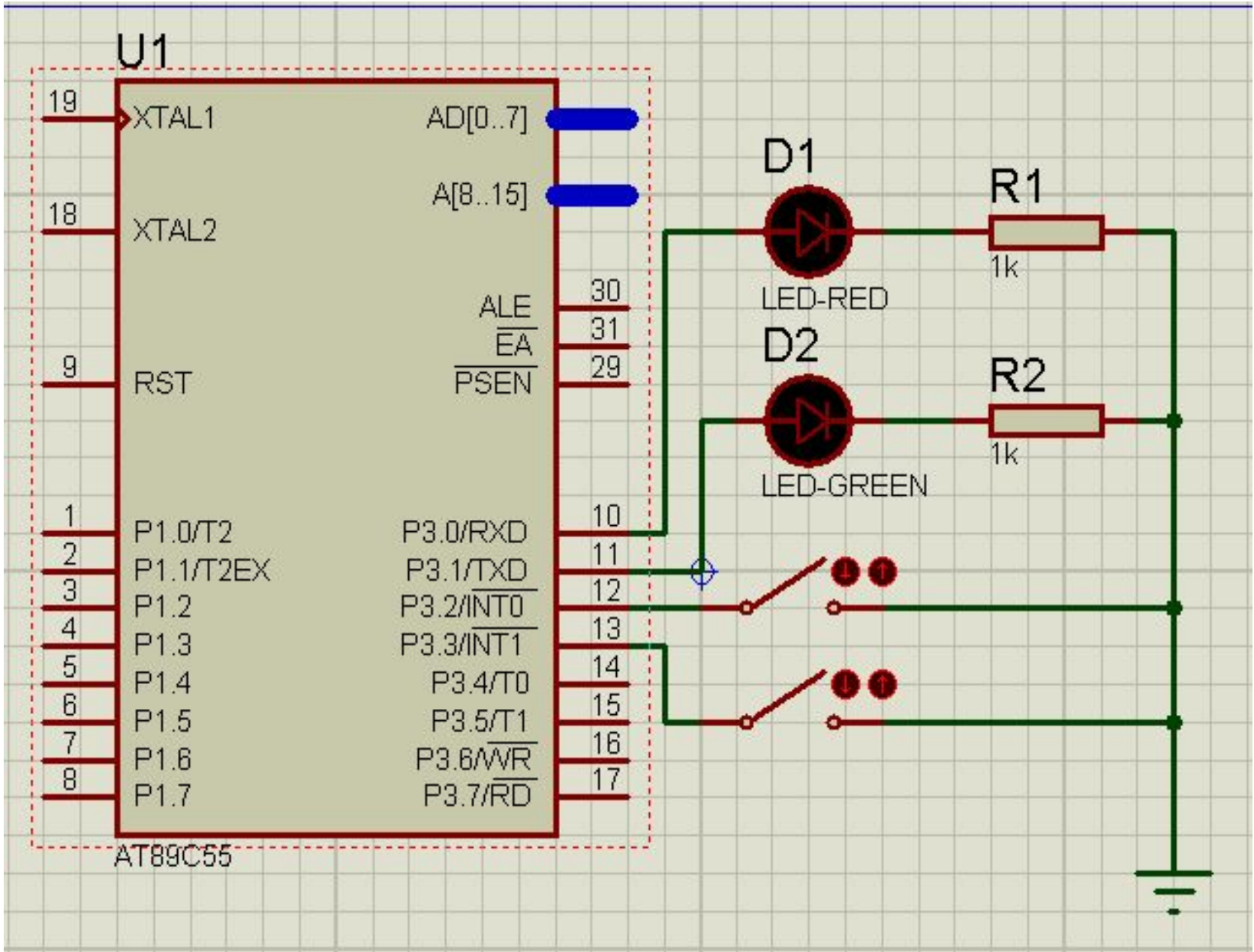
# Типы интерфейсов

По типу синхронизации:

- Синхронные
- Асинхронные

По ширине шины данных:

- Параллельные
- Последовательные



```
#include <AT89X55.H>
```

```
sbit LED1=P3^0;
```

```
sbit LED2=P3^1;
```

```
sbit BUT1=P3^2;
```

```
sbit BUT2=P3^3;
```

```
void delay(void)
```

```
{
```

```
    unsigned int i;
```

```
    for(i=0;i<30000;i++);
```

```
    if(!BUT1) for(i=0;i<30000;i++);
```

```
}
```

```
void main(void)  
{  
  while(1)  
  {  
    if(!BUT1) LED1=1; else LED1=0;  
    if(!BUT2)  
    {  
      LED2=1;  
      delay();  
      LED2=0;  
      delay();  
    }  
  }  
}
```

- **Параллельный адаптер КР580ВВ55.** Микросхема КР580ВВ55 программируемого периферийного параллельного адаптера (ППА) предназначена для применения в МП-системе в качестве универсального элемента ввода-вывода, обеспечивающего обмен данными в параллельном формате между МП и системными, в частности периферийными, устройствами. Аналогичное назначение, функции и структуру имеют микросхема К580ИК55 и зарубежный аналог ППА Intel 8255.
- Условное обозначение ППА и его программная модель показаны на рис. 1. Микросхема КР580ВВ55 размещена в 40-контактном корпусе и подключается к МП системе посредством двунаправленной трехстабильной 8-разрядной шины данных ШД(8), двухразрядной шины адреса ША(2) и 4-разрядной шины управления ШУ(4) с сигналами: - запись, - чтение, - выборка микросхемы и СБР(RES) - сброс.

Адаптер включает три программно-доступных 8-разрядных порта ввода-вывода (**ПА**, **ПВ**, **ПС**) и 8-разрядный регистр управляющего слова **РУС**, содержимое которого определяет направление передачи и функционального назначения 24 двунаправленных трехстабильных линий ввода-вывода, т. е. конфигурацию и режимы работы портов. Порты **ПА** и **ПВ** предназначены для обмена байтами данных с системными

Порт **ПС** в отличие от портов **ПА** и **ПВ** программно доступен при операциях записи данных не только как элементов в целом, но и поразрядно, т.е. с независимой адресацией каждого отдельного разряда **ПС<sub>i</sub>** ( $i = 0, 1, \dots, 7$ ), а в операциях выбора режима - как два полупорта: старший - **ПСС**, младший - **ПСМ** или их части. Обмен данными между элементами **ППА** и **МП** происходит через внутреннюю шину, связанную с ШД и через устройство управления (**УУ**) с шинами **ША(2)** и



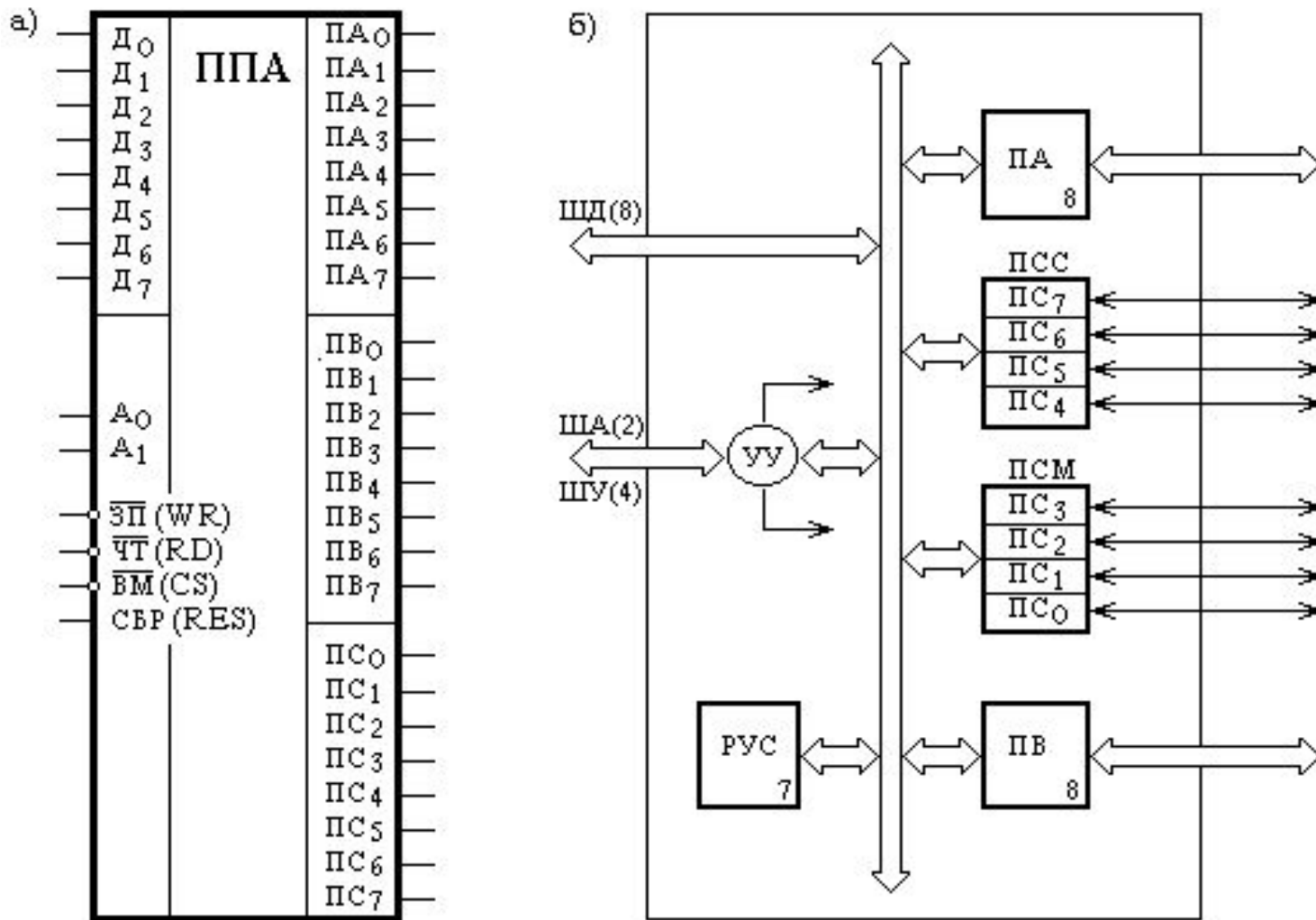
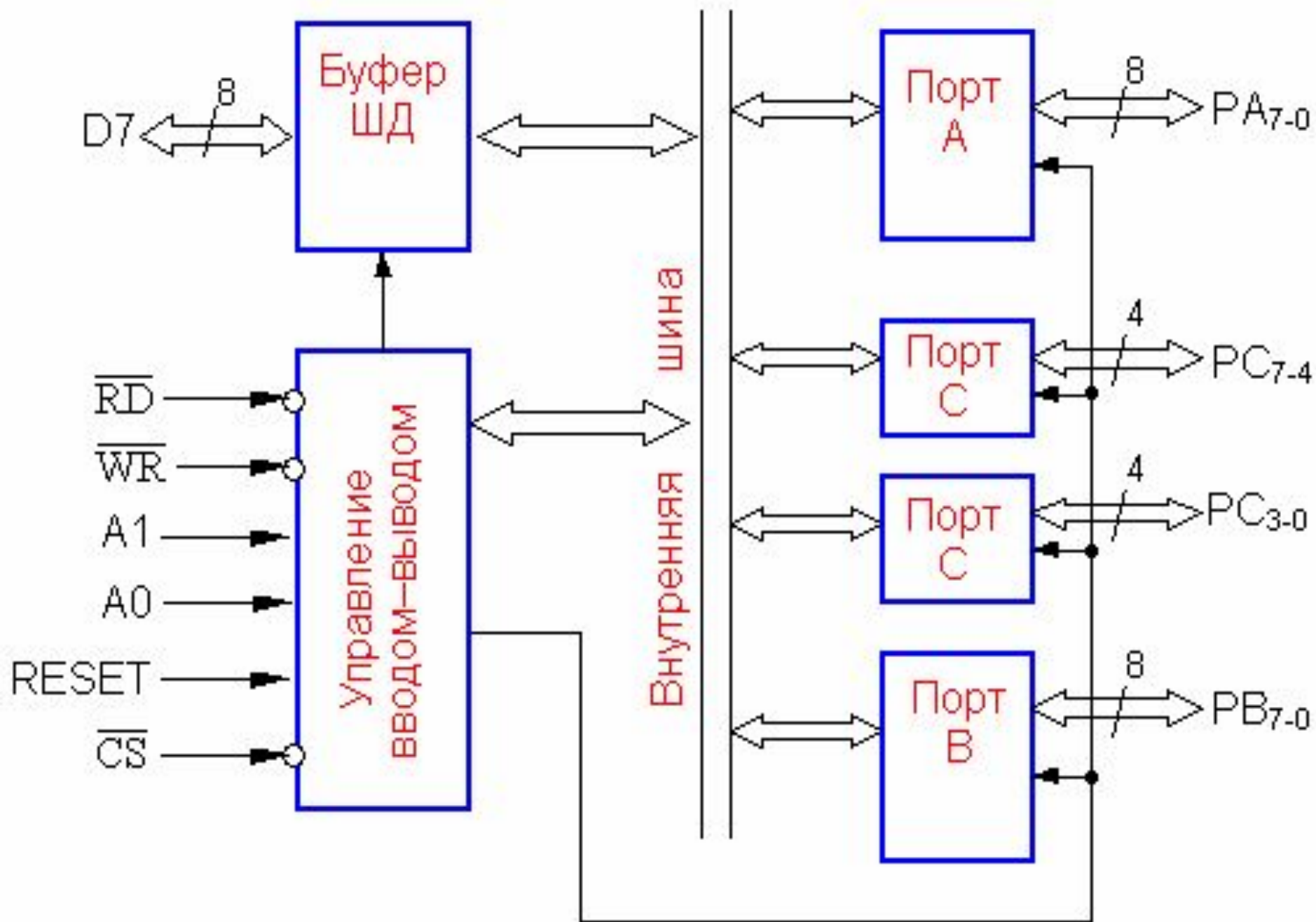
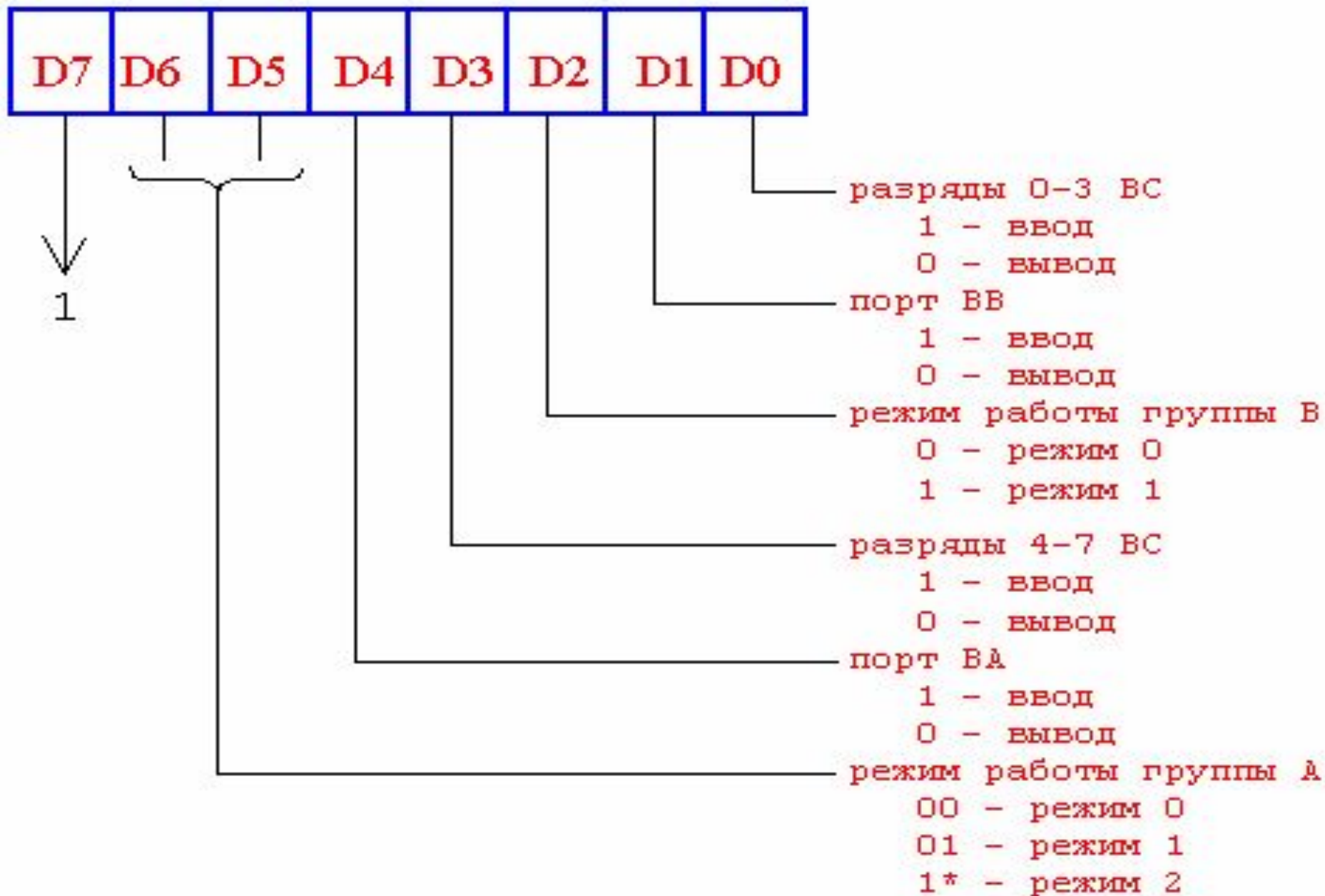


Рис. 1. Микросхема ППА КР580ВВ55А: а) условное обозначение; б) программная модель [1].



# слова определения режима



В МП системе, содержащей ППА, возможны два типа операций над его элементами: чтение (ввод) в МП содержимого адресуемого элемента и запись (вывод) из МП байта данных в адресуемый элемент ППА. Эти операции выполняются программно с помощью двух команд МП: IN B2 и OUT B2, где B2 - системный адрес конкретного порта ППА. Два разряда адреса (они не обязательно должны совпадать с одноименными разрядами шины адреса МП) определяют выбор одного из трех портов или регистра. Заметим, что если для каждого порта существует пара операций чтение - запись, то для регистра **РУС** отсутствует операция чтения.

При начальной установке МП на вход СБР адаптера необходимо подать сигнал сброса. Этот сигнал устанавливает ППА в исходное состояние, при котором содержимое всех портов и регистра **РУС** обнуляется, а линии ввода-вывода устанавливаются в состояние ввода. После этого ППА доступен для программирования.

## Режим 0 (простой ввод/вывод)

Работа в этом режиме позволяет организовать простой ввод или вывод для каждого из трех каналов. Данные просто записываются или считываются из выбранного канала. Таким образом, основные особенности функционирования микросхемы в режиме 0 следующие:

два 8-битовых канала (каналы А и В) и два 4-битовых канала (старшая и младшая половинки канала С);

каждый канал может быть независимо от других запрограммирован на ввод или вывод; таким образом, всего может быть 16 различных комбинаций ввода/вывода;

выходы имеют память, входы работают без буферной памяти.

## Режим 1 (тактируемый ввод/вывод)

Этот режим служит для однонаправленного обмена данными по выбранному каналу с периферийным устройством. Для управления передачей или приемом по каналу А используется младшая тетрада канала С, канал В управляется старшей тетрадой канала С.

Основные особенности работы в данном режиме:

два канала (каналы А и В);

каждый канал может быть запрограммирован на вход или выход;

одна тетрада канала С используется для управления одного канала передачи данных

## Режим 2 (двунаправленный тактируемый ввод/вывод)

В этом режиме возможен обмен данными по 8-битовой двунаправленной шине данных. Управление обменом данными, а также направление передачи задается с помощью управляющих сигналов аналогичным режиму 1 способом. Возможно также генерирование сигналов прерываний и запрета разрешения.

Основные особенности работы в данном режиме:  
возможно использование только канала А;  
управление обменом обеспечивается 5 битами канала С;  
входы и выходы обладают буферной памятью.

# Таблица 3. Формат управляющего слова для выбора режима работы

D7	D6	D5	D4	D3	D2	D1	D0								
Флаг управления 1 = выбор режима				Группа А				Группа В							
Выбор режима:				Канал А:				Старшая тетрада				Младшая тетрада			
00 = режим 0				1 = ввод				0 =				0 =			
01 = режим 1				0 =				С:				С:			
1x = режим 2				ВЫВОД				1 = ввод				1 = ввод			
								0 =				0 =			
								ВЫВОД				ВЫВОД			
								Выбор режима:				Канал В:			
								0 =				1 = ввод			
								режим 0				0 =			
								1 =				ВЫВОД			
								режим 1							



## Таблица 4. Формат управляющего слова для двунаправленного режима

D7	D6	D5	D4	D3	D2	D1	D0
Флаг управления	Выбор режима	Произвольное состояние		Выбор режима для канала	Канал В:	Канал В:	Биты 0..2 канала
1 = выбор режима	1 = режим 2			В: режим 0	1 = ввод	0 = вывод	С: 1 = ввод 0 = вывод
				1 = режим 1			

Каждый из восьми битов канала С может быть независимо от других установлен или сброшен с помощью специальной команды вывода, посылаемой в регистр управления. Это свойство канала С облегчает программирование в случае, когда биты канала С используется для управления передачей данных по каналам А или В. Формат команды приведен в табл. 5.

Работа микросхемы в режиме 1 или 2 характеризуется наличием управляющих сигналов, которые могут вызывать прерывание работы процессора КР580ВМ80.

Команда установки или сброса соответствующего бита канала С позволяет запретить или разрешить выдачу требуемого прерывания.

Таблица 5. Оперирование битами

D7	D6	D5	D4	D3	D2	D1	D0	
				Выбор бита:				
Флаг				0 0 0 = 0 бит				
управле				0 0 1 = 1 бит				1 =
ния				0 1 0 = 2 бит				установ
0 =	Произвольное состояние			0 1 1 = 3 бит				ить бит
опериро				1 0 0 = 4 бит				0 = снять
вание				1 0 1 = 5 бит				бит
битами				1 1 0 = 6 бит				
				1 1 1 = 7 бит				

Состояние портов										Управляющее слово										
ПА	ПСС				ПСМ				ПВ	Двоичный код								Н-код		
1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19		
ПС <sub>i</sub> = 0										0 — — — + + + 0										
Не про- грам- миру- ется	-	-	-	-	-	-	-	0	-	Не про- грам- миру- ется	0	X <sub>2</sub>	X <sub>1</sub>	X <sub>0</sub>	0	0	0	0	X0	
	-	-	-	-	-	-	0	-	-		0	0	1	0	X2					
	-	-	-	-	-	0	-	-	-		0	1	0	1	X4					
	-	-	-	0	-	-	-	-	-		0	1	1	1	X6					
	-	-	0	-	-	-	-	-	-		1	0	0	0	X8					
	-	0	-	-	-	-	-	-	-		1	0	1	1	XA					
	0	-	-	-	-	-	-	-	-		1	1	0	0	XC					
ПС <sub>i</sub> = 1										0 — — — + + + 1										
Не про- грам- миру- ется	-	-	-	-	-	-	-	1	-	Не про- грам- миру- ется	0	X <sub>2</sub>	X <sub>1</sub>	X <sub>0</sub>	0	0	0	1	X1	
	-	-	-	-	-	-	1	-	-		0	0	1	0	X3					
	-	-	-	-	-	1	-	-	-		0	1	0	0	X5					
	-	-	-	-	1	-	-	-	-		0	1	1	1	X7					
	-	-	-	1	-	-	-	-	-		1	0	0	0	X9					
	-	1	-	-	-	-	-	-	-		1	0	1	1	XB					
	1	-	-	-	-	-	-	-	-		1	1	0	0	XD					
Режим 0										1 0 0 + + 0 + +										
→	→				→				→	1	0	0	+	+	0	+	+	0	0	80
					←				→									0	1	81
					→				←									1	0	82
					←				←									1	1	83

**Примечания:** 1. Стрелка “ $\longrightarrow$ ” означает направление всех линий данного элемента на вывод; стрелка “ $\longleftarrow$ ” - на ввод. 2.  $X = (X_2 X_1 X_0)$ .

*Синхронный, или безусловный, обмен* предполагает безусловную готовность системного устройства выдать или принять данные по команде МП за строго фиксированный интервал времени. Такой обмен в МП используется только для быстрых и полностью определенных процессов, например процессов обмена между МП и основной памятью.

*Асинхронный, или условный, обмен* предполагает, что готовность устройства к обмену появляется через произвольный, неопределенный интервал времени после подачи команды начала обмена. Поэтому такой обмен выполняется в два этапа: вначале устанавливается факт готовности устройства к обмену, а затем производится сам обмен данными.

В режиме 0 может быть реализован синхронный или асинхронный программно-управляемый обмен, причем во втором случае данные сопровождаются сигналами управления (квитирования), значения которых непрерывно контролируются программой управления обменом.

При операции ввода данные (или сигналы управления) периферийного устройства (ДПУ) через соответствующий порт ППА по сигналу передаются на ШД МП и в аккумулятор, а в операции вывода - из аккумулятора на ШД и далее по сигналу на выход соответствующего порта, а затем на вход ПУ. В интервале между командами обращения к ППА состояние линии выводов портов не изменяются, а возможные изменения состояний линий ввода не воспринимаются МП до очередной команды чтения ППА. Режим 0 используется, как правило, для ввода относительно медленно меняющихся (по сравнению с временным выполнением обслуживающей программы) данных ПУ, а также начальных условий и констант.

[Пример 1](#)

[Пример 2](#)

**ПРАКТИКА**

**ПРАКТИКА 2**

# Параллельный интерфейс

В РС используется интерфейс Centronics.

Первоначальное применение – для подключения «построчных принтеров» Line PrinTer(LPT).

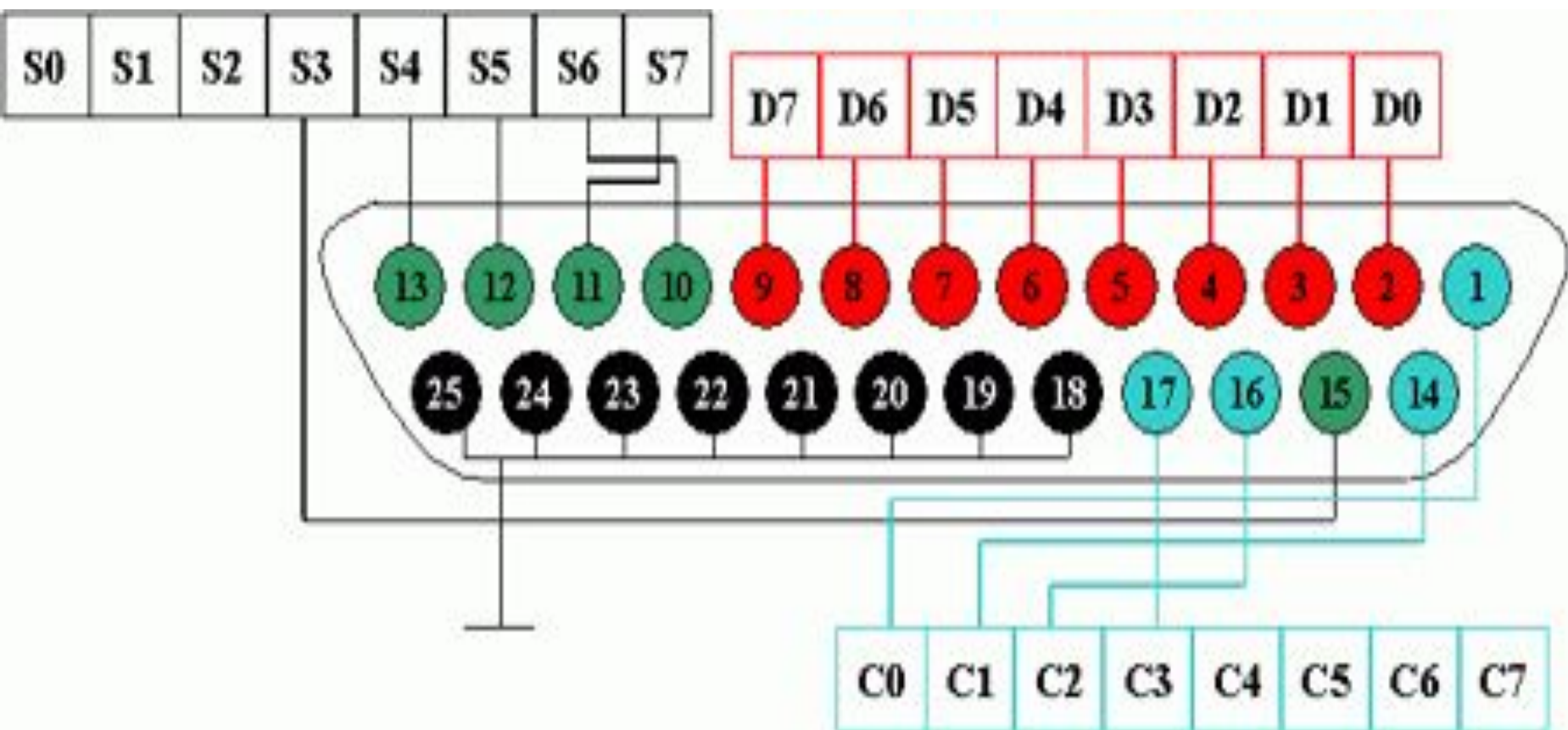
Базовый вариант – стандартный порт принтера (SPP)

# LPT I/O

- 8-битная шина данных
- 5-битная шина сигналов состояния
- 4-битная шина управляющих сигналов

Итого 3 байтовых регистра

- LPT1, LPT2... - базовый адрес + прерывание
- ~150 кб/с (требуется многократные обращения к регистрам управления)



**Black** GND (System Ground), земля.

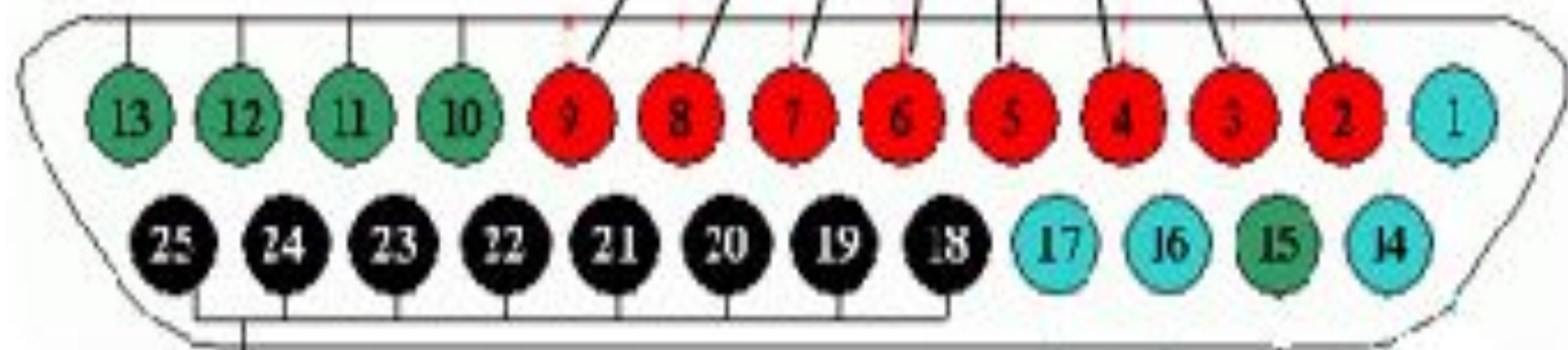
**Red** Data &H378

**Green** Status &H379

**Cyan** Control &H37A



245 ДЕСЯТИЧН. = 11110101 ДВОИЧН.



Красным цветом обозначены выводы так называемого регистра **Data** (контакты 2-9). В регистре Data их 8 штук. Он позволяет нам как из программы, так и из внешнего устройства установить на его контактах логическую 0 или 1, т.е. он двунаправленный. Подключали светодиод ко 2-му выводу порта (как теперь понятно, этот вывод принадлежит регистру Data, является его нулевым битом) и 25 выводу (земля), и с помощью программы управляли подачей напряжения на вывод 2 относительно земли. Чтобы обращаться к этому регистру, надо знать его адрес: **0x378** - в 16-ричной системе или **888** в десятичной (на рис. написано &H378 - это тоже самое что и 0x378, просто первое обозначение присуще языку Pascal и ему подобным, мы же пишем на Си).

# IEEE 1284–стандарт параллельного интерфейса (1994 г.)

- SPP–стандартный режим
- Полубайтный режим (Nibble Mode) –ввод байта в 2 цикла с использованием линий состояния (доступен на любом адаптере)
- Байтовый режим –с использованием для приема линий данных (адаптер должен допускать двунаправленный обмен по этим линиям)
- EPP (Enhanced Parallel Port)–двунаправленный обмен с аппаратной генерацией управляющих сигналов (внешняя память, локальные сети)
- ECP (Extended Capability Port) –двунаправленный обмен с аппаратным сжатием по RLE, поддержкой FIFO и DMA(принтеры, сканеры)