

ЦИФРОВЫЕ УСТРОЙСТВА И МИКРОПРОЦЕССОРЫ

ЦИФРОВЫЕ УСТРОЙСТВА

- Цифровые устройства служат для обработки информации в виде цифровых сигналов. Такая обработка осуществляется путем выполнения определенной последовательности арифметических и логических операций. При этом, числа обычно представляются в двоичной системе счисления, где любое число можно записать с помощью определенного набора только двух цифр: 0 и 1.
- Для того чтобы перевести целое число из обычной десятичной системы в двоичную, необходимо последовательно делить его на 2, каждый раз записывая остаток. Полученные остатки затем следует прочитать справа налево.
- Например, для перевода числа 13 в двоичную систему нужно провести следующие операции: $13/2 = 6$, остаток 1; $6/2 = 3$, остаток 0; $3/2 = 1$, остаток 1; $1/2 = 0$, остаток 1.

Итак, получим 1101.

- Поскольку двоичные числа имеют большую длину, то для их записи в цифровых системах часто используют восьмеричное или шестнадцатеричное представления. Применяются и другие методы представления информации.
- Все многообразие устройств цифровой электроники принято разделять на две основные части: комбинационные и последовательные цифровые устройства.
- К комбинационным относятся устройства, выходные функции которых однозначно определяются входными логическими функциями в данный момент времени.

У комбинационных устройств отсутствуют элементы памяти.

- В отличие от комбинационных устройств последовательные цифровые устройства содержат элементы памяти. Они способны не только выполнять логические операции, но и запоминать отдельные состояния переменных.

Типы цифровых устройств

- Устройства с жёсткой логикой работы (выходные сигналы в каждый момент жёстко определяются входными сигналами и это соответствие не может быть изменено);
- Устройства с программируемым алгоритмом работы (соответствие выходных сигналов входным сигналам может быть изменено программой — набором управляющих кодов).
- Устройства с жёсткой логикой быстрее, проще для простых функций, сложнее в разработке.
- Устройства с программируемой логикой медленнее, проще для сложных функций, проще в разработке.

ЦИФРОВЫЕ УСТРОЙСТВА КОМБИНАЦИОННОГО ТИПА

Основы синтеза цифровых устройств без памяти

Цифровые устройства, состояние выходов которых зависит только от состояний их входов в данный тактовый момент времени, носят название комбинационных цифровых устройств (КЦУ).

Схемотехника КЦУ основана на совокупности логических элементов, составляющих функционально полный набор. Типичными КЦУ являются: кодопреобразователи (шифраторы и дешифраторы), цифровые компараторы, мультиплексоры.

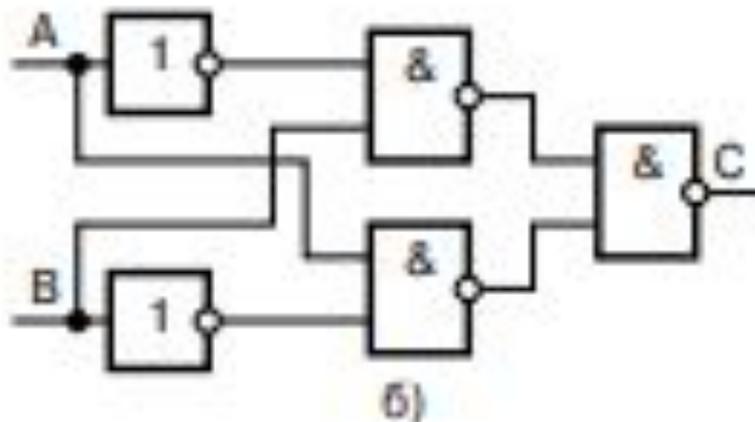
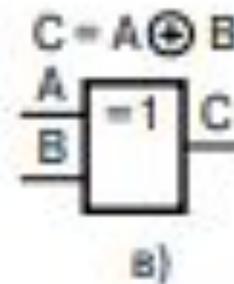
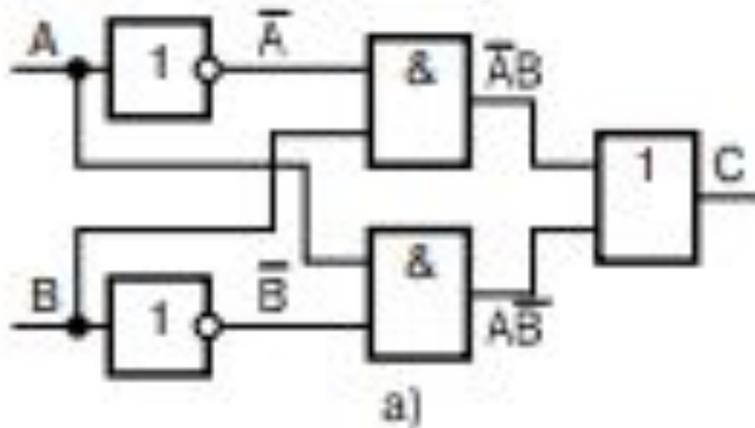
Комбинационные устройства

- Строятся на основе логических элементов (НЕ, И, ИЛИ, а также буферов);
- Состояние выходов однозначно определяется состояниями входов в данный момент (нет внутренней памяти) — статические устройства;
- Служат для преобразования кодов, пересылки сигналов, выполнения арифметических операций над кодами и т.д.;
- Примеры: дешифраторы, шифраторы, мультиплексоры, преобразователи кодов, компараторы кодов, сумматоры, умножители и т.д.

Комбинационные устройства

- Комбинационные устройства выполняются на основе базовых логических элементов и реализуют различные логические функции. Рассмотрим прежде всего выполнение функции «Исключающее ИЛИ», которая хотя и не относится к числу основных, но широко используется на практике.
- Эта функция задается таблицей истинности, представленной в виде табл. 1, из которой следует, что $C = 0$ не только при $A = B = 0$, но и при $A = B = 1$. В этом и состоит ее основное отличие от простейшей операции ИЛИ.
- Несмотря на то, что выполнение функции «Исключающее ИЛИ» обычно осуществляется цифровым устройством, содержащим различные базовые элементы, его часто называют тоже логическим элементом. На рис. 1. приведены два варианта структурной схемы (а и б) и схемное обозначение элемента (устройства) «Исключающее ИЛИ» (в). В первом варианте (рис. 1, а) использовано два элемента НЕ, два элемента И и один элемент ИЛИ, а во втором (рис. 1, б) – два элемента НЕ и три элемента И – НЕ.
- Рассмотрим работу схемы по первому варианту. Если на входах всего устройства действуют сигналы A и B , то на выходах инверторов будут соответственно \bar{A} и \bar{B} . Поступая на входы элементов И, такие уровни совместно с входными сигналами устройства вызовут на выходах этих элементов AB и $\bar{A}\bar{B}$, в результате чего на выходе элемента ИЛИ (и всего устройства) получим: $C = \bar{A}\bar{B} + AB = A \oplus B.$

Комбинационные устройства



A	B	C
0	0	0
1	0	1
0	1	1
1	1	0

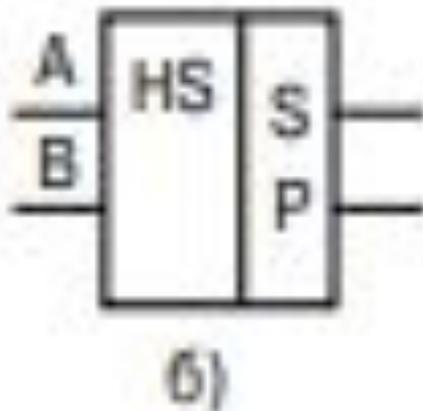
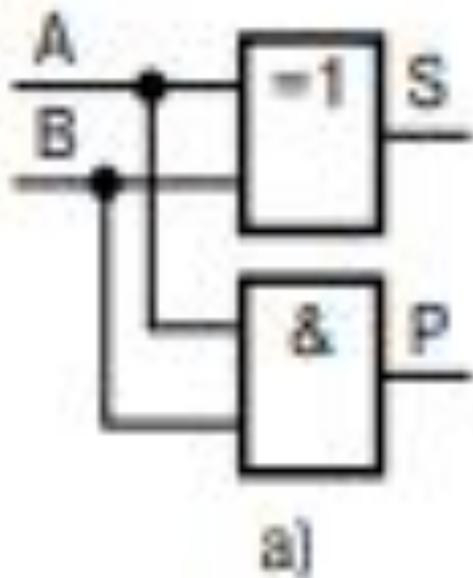
Рис.1

Таблица 1 7

Комбинационные устройства

- Итак, рассмотренная логическая операция совпадает с операцией ИЛИ во всех случаях, кроме одного – когда $A = B = 1$. Поэтому она и называется «Исключающее ИЛИ».
- Простейшим комбинационным цифровым устройством является полусумматор. Он предназначен для сложения двух одно разрядных чисел, записанных в двоичной системе счисления. На рис.2 приведены структурная схема (а) и схемное обозначение полусумматора (б). Для его реализации использованы логические элементы «Исключающее ИЛИ» и И.
- Одноразрядные числа в виде уровней напряжения A и B подаются на входы логических элементов. На выходе элемента «Исключающее ИЛИ» получается их сумма $S = 0$ или 1 . Выход элемента И называется «переносом». При $A = B = 1$ получаем $P = 1$, что означает перенос единицы в следующий (старший) разряд. Таблица истинности полусумматора представлена в виде табл.2.

Комбинационные устройства



A	B	C
0	0	0
1	0	1
0	1	1
1	1	0

Таблица 2

Рис.2

Комбинационные устройства

Правила сложения чисел, записанных в двоичной и десятичной системах счисления (кодах), одинаковы. Сравним такое сложение на примере:

13 1101

+ +

- 9 1001
- 22 10110

Сложение происходит поразрядно от младшего разряда к старшему. Если сумма в младшем разряде равна двум (при двоичном коде), то записываем 0, а в старший разряд переносим 1. Во всех последующих разрядах складываются уже три числа: два слагаемых и перенос из суммы предыдущего разряда. Реализация этой операции происходит в комбинационном устройстве, называемом сумматором (или полным сумматором).

Комбинационные устройства

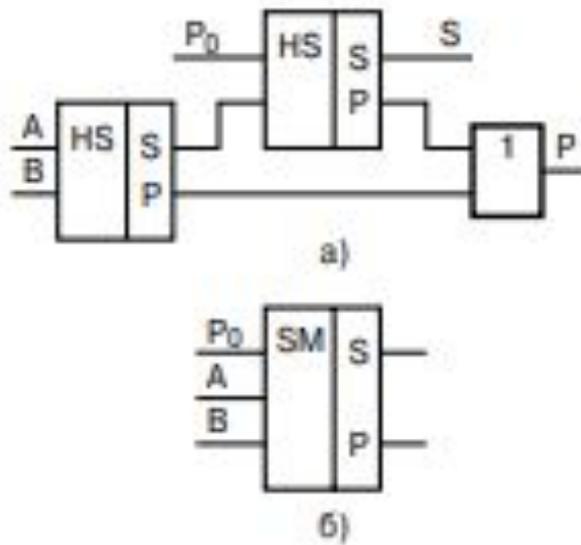


Рис.3.

A	B	P_0	S	P
0	0	0	0	0
1	0	0	1	0
0	1	0	1	0
0	0	1	1	0
1	1	0	0	1
1	0	1	0	1
0	1	1	0	1
1	1	1	1	1

Таблица 3

Сумматор

- На рис. 3 приведена структурная схема (а) и схемное обозначение (б) одноразрядного сумматора, состоящего из двух полусумматоров и элемента ИЛИ. Здесь результат сложения чисел A и B суммируется с сигналом переноса P_0 предыдущего разряда и вырабатывается перенос P в следующий (старший) разряд. Таблица истинности сумматора представлена в виде табл. 3. В ее последней строке $A = B = P_0 = 1$, т.е. суммируются три единичных сигнала. В результате $S = P = 1$, т.е. на выходе сумматора получаем число три, записанное в двоичном коде: 11.
- Для получения многоразрядного сумматора следует использовать одноразрядные сумматоры, подключенные друг к другу в соответствии с правилами сложения. Многоразрядные сумматоры выпускаются промышленностью в виде ИС.
- Операция вычитания производится также с помощью сумматора. Для этого к уменьшаемому, записанному в обычном прямом коде двоичной системы счисления, прибавляют вычитаемое, но записанное в дополнительном обратном коде. При переводе числа в обратный код следует все единицы заменить на нули и все нули на единицы, а затем еще прибавить единицу.
- Умножение и деление производятся методом сдвига и последовательного сложения и вычитания. Для ускорения и упрощения арифметических операций часто применяют специальные алгоритмы.
- Как отмечалось выше, в цифровой электронике используются различные методы представления информации. Для выполнения операций перевода (кодирования и декодирования) информации из одной системы в другую применяются специальные устройства, реализуемые на основе логических элементов.
- Дешифратором (декодером) называется комбинационное устройство, выделяющее одну определенную кодовую комбинацию из множества других. На рис. 4. приведено схемное обозначение дешифратора. Он имеет несколько выходов, количество которых равно числу возможных комбинаций входных переменных. Так, у дешифратора с четырьмя входами (рис.4) должно быть $2^4 = 16$ выходов.

Дешифратор

Если на входы дешифратора подать сигналы, представляющие запись определенного числа в двоичной системе (коде), то на одном из его выходов появится единичный сигнал. Номер этого выхода и будет соответствовать записанному числу. Например, на входы поданы сигналы $A = 1$, $B = 1$, $C = 0$ и $D = 1$, т.е. появилась информация, представляющая число тринадцать в двоичной записи. Тогда на всех выходах устройства окажутся нулевые уровни, кроме тринадцатого, где будет присутствовать сигнал логической единицы.

Основное назначение дешифратора – преобразование двоичного кода в десятичный, хотя это устройство находит применение и для решения ряда других задач цифровой электроники. Выпускаемые промышленностью ИС дешифраторов помимо основных выводов имеют и вспомогательные, с помощью которых удастся расширить их функциональные возможности.

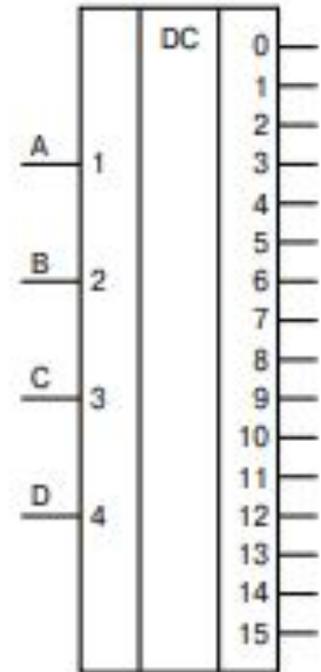


Рис.4

Комбинационные устройства

- Обратную задачу, т.е. задачу преобразования десятичного кода в двоичный, призван решать шифратор (кодер). При поступлении сигнала на какой-либо определенный вход шифратора на его выходах устанавливаются сигналы, соответствующие записанному числу (знаку), представленному в двоичной системе счисления. Так, при поступлении единичного сигнала на вход № 13 на выходах шифратора устанавливаются следующие логические уровни: на первом U^1 , на втором U^1 , на третьем U^0 и на четвертом U^1 . Эта запись 1101 соответствует числу тринадцать.

- К комбинационным устройствам также относятся мультиплексор и демультиплексор. Мультиплексор служит для подключения заданного информационного входа к единой выходной шине. Выбор входа происходит с помощью сигнала, представленного в двоичном цифровом коде, поступающего на адресные шины. Демультиплексор служит для решения обратной задачи. Он производит подключение единой входной информационной шины к одной из нескольких выходных.

Счетчиком называется цифровой автомат последовательностного типа, осуществляющий счет и хранение числа подсчитанных сигналов. Счетчики находят весьма широкое применение в радиотехнических системах и микропроцессорной технике для построения устройств синхронизации, осреднения, накопления и т. д. Кроме этого, счетчики используются в качестве делителей частоты следования импульсных последовательностей.

Параметры счетчиков

Одним из основных параметров счетчика является модуль счета ($M_{сч}$). **Модуль счета** $M_{сч}$ – это число, характеризующее количество различных состояний счетчика. После поступления $M_{сч}$ счетных сигналов счетчик возвращается в исходное состояние.

$$F_{сч} = \frac{1}{T_{сч}}$$

Быстродействие счетчиков характеризуется двумя параметрами: $T_{сч}$ – разрешающее время счетчика и $T_{уст}$ – время установления кода счетчика.

Разрешающее время счетчика $T_{сч}$ – это минимальный период поступления счетных сигналов, при котором не происходит ошибок в счете. Разрешающее время определяет максимальную рабочую частоту счетчика.

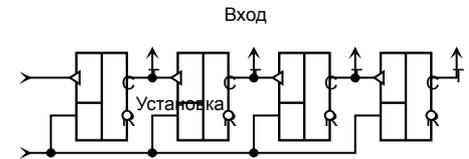
Время установления кода счетчика $T_{уст}$ – это интервал времени между поступлением счетного сигнала на вход счетчика и установлением соответствующей кодовой комбинации на выходах счетчика. Поскольку при работе счетчика этот интервал зависит от конкретной кодовой комбинации (от того, какие триггеры переключаются), за $T_{уст}$ принимается максимальный интервал времени, который имеет место при работе счетчика на всех возможных кодовых комбинациях.

ПОСЛЕДОВАТЕЛЬНЫЕ ЦИФРОВЫЕ УСТРОЙСТВА

- Наиболее простым из устройств последовательного типа является счетчик импульсов. Он служит для проведения счета входных импульсов, результат которого обычно представляется в двоичном коде. Основным параметром счетчика является модуль счета $M_{сч}$, представляемый максимальным числом, которое он может просчитать (после чего счетчик возвращается в исходное состояние). Простейшим счетчиком импульсов является обычный Ттриггер, его $M_{сч} = 2$.
- При последовательном включении n триггеров реализуются счетчики с $M_{сч} = 2^n$. На рис. 5. приведена структурная схема четырехразрядного суммирующего счетчика импульсов на Ттриггерах с $M_{сч} = 16$. Перед началом работы все триггеры должны быть в исходном состоянии ($Q_1 = Q_2 = Q_3 = Q_4 = 0$). Для этого у Ттриггеров предусмотрены установочные входы R , подключенные к шине «Установка», на которую поступает импульс сброса.

Счетчик импульсов

- По окончании действия первого положительного входного импульса на выходе первого триггера появляется сигнал логической единицы ($Q_1 = 1$), а на остальных выходах остается логический ноль. После окончания каждого последующего входного импульса будут меняться состояния некоторых триггеров в счетной цепочке, т.е. станет записываться определенное число в двоичном коде. Так, например, после окончания тринадцатого импульса получается: $Q_1 = 1, Q_2 = 0, Q_3 = 1, Q_4 = 1$.
Здесь запись проведена в обратном порядке, т.е. последний разряд является старшим, а первый – младшим. Следовательно, для нашего случая имеем в двоичном коде 1101, что соответствует числу 13 в десятичном коде. Максимальное число, которое можно записать в рассмотренном счетчике, равно 15 (в двоичном коде 1111), а шестнадцатый входной импульс автоматически проводит обнуление счетчика, т.е. устройство считает до шестнадцати.



- Аналогично суммирующему счетчику реализуется

Рис. 5

счетчик на вычитание. Его отличие от рассмотренного выше варианта заключается в том, что на вход каждого из последующих триггеров (разрядов) сигнал поступает уже с инвертирующего выхода предыдущего. Это означает, что переключение триггера будет происходить на переднем фронте отрицательного импульса. У такого счетчика в начале работы устанавливается состояние $Q_1 = Q_2 = Q_3 = Q_4 = 1$ за счет подачи сигнала сброса. Исходное состояние счетчика импульсов соответствует максимальному числу записи. Затем это число будет уменьшаться с приходом каждого нового входного импульса до нуля.

Счетчики импульсов реверсивные

Иногда возникает необходимость в устройствах, которые могли бы осуществить как сложение, так и вычитание поступающих на вход импульсов. Такие счетчики импульсов принято называть реверсивными. Они имеют два счетных входа. На рис. 6 при введено схемное обозначение ИС четырехразрядного счетчика импульсов. При поступлении импульсов на вход «+1» счётчик работает как суммирующий, а при подаче импульсов на вход «-1» – как вычитающий. Реверсивный счетчик также имеет установочные входы R и S.

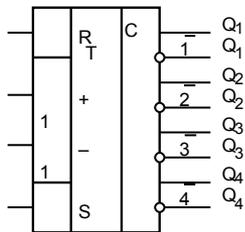


Рис.6.

Помимо двоичных счетчиков иногда используются счетчики с произвольным коэффициентом счета, прежде всего десятичные. На выходе десятичного счетчика формируется сигнал при поступлении на его вход десяти импульсов.

На основе счетчиков выполняются распределители импульсов, которые поочередно формируют импульсы на выходах устройства.

Регистры

Широкое применение в цифровой электронике находят регистры. Регистром называется устройство, предназначенное для записи, хранения и выдачи (считывания) информации, которая обычно представляется в виде многоразрядных двоичных чисел. Каждый разряд двоичного числа записывается в своём триггере, поэтому количество триггеров в регистре определяет разрядность информационного числа. Основными видами регистров являются параллельный и последовательный.

Если все разряды числа записываются в ячейки (триггеры) регистра одновременно, то такой регистр принято называть параллельным, или регистром памяти. На рис. 7 приведена структурная схема одного из вариантов четырехразрядного регистра на синхронных

триггерах. Здесь информация на все входы регистра поступает

одновременно, а на тактовые входы всех триггеров подается команда Т «Записать информацию». При этом каждый триггер переходит в заданное своим входным сигналом состояние. В результате на выходах регистра появляется определенное число, записанное в двоичном коде. Эта информация в виде нулей и единиц будет храниться в регистре и может быть считана с выходов триггеров.

Наиболее распространенным видом регистра является последовательный, или сдвиговый, регистр, в котором разряды числа записываются последовательно во времени – разряд за разрядом

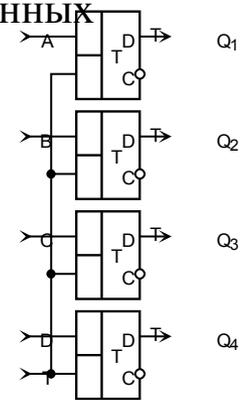
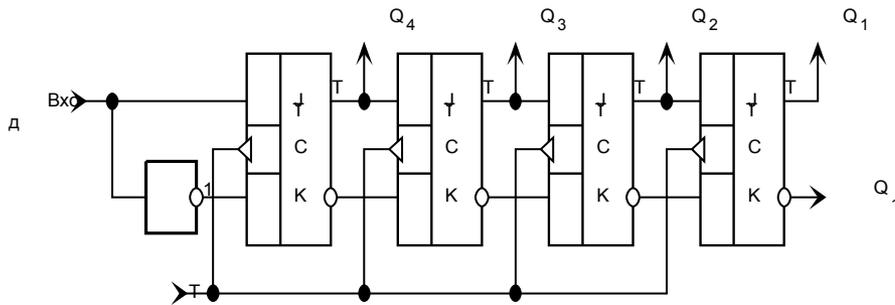


Рис. 7

Регистр на JK триггерах

- На рис. 8 приведена структурная схема четырехразрядного последовательного регистра на JK триггерах. До записи все триггеры установлены в нулевое состояние. Затем на вход регистра подается серия импульсов, представляющая записываемое число, а на вход Т поступают тактовые импульсы.
- Рассмотрим пример. Пусть при первом тактовом импульсе на входе регистра имеется сигнал логической единицы. Тогда в конце такта получаем $Q_4 = 1$ и $Q_1 = Q_2 = Q_3 = 0$. По окончании следующего тактового импульса информационный сигнал переходит в следующий триггер и становится $Q_3 = 1$. Если при этом входной сигнал равнялся нулю, то $Q_4 = Q_2 = Q_1 = 0$. При третьем тактовом импульсе пусть входной сигнал опять равен единице. Тогда в конце такта получим $Q_4 = Q_2 = 1$ и $Q_3 = Q_1 = 0$.



Регистр на JK триггерах

- Если при четвертом тактовом импульсе на входе регистра имеется информационный сигнал единичного уровня, то получим окончательно $Q_4 = Q_3 = Q_1 = 1$ и $Q_2 = 0$. Таким образом, после четырех тактов число 1101 оказывается записанным в регистре, причем старший разряд записан в левом, а младший – в правом триггере. Для сохранения записанной информации (число 13) следует прекратить подачу тактовых импульсов.
- Считывание информации в сдвиговом регистре может быть как параллельным, так и последовательным. При параллельном считывании информация снимается одновременно с выходов всех триггеров, а при последовательном – только с выхода Q_1 при поступлении соответствующих тактовых импульсов.
- Помимо рассмотренного варианта сдвигового регистра существует множество его модификаций. При необходимости осуществить сдвиг информации и влево и вправо, т.е. в обоих направлениях, используются последовательные регистры, называемые реверсивными. Различные варианты последовательных регистров широко используются для выполнения арифметических операций.

Динамические регистры

При обработке многоразрядных чисел могут быть использованы не только рассмотренные выше статические, но и динамические регистры. Динамические регистры выполняются на основе МДП транзисторов или приборов с зарядовой связью ПЗС. Они проще в изготовлении, потребляют меньшую мощность, имеют лучшие массогабаритные показатели, но требуют специальных устройств регенерации. Преимущества динамической памяти являются определяющими в ОЗУ с очень большим объемом информации.

Наиболее совершенный динамический регистр реализуется на основе ПЗС. Кратко рассмотрим работу трехтактного варианта регистра (рис. 9). Отрицательные тактовые импульсы поочередно поступают на соответствующие шины устройства. Шина T_1 соединена с первым, четвертым, седьмым и т.д., шина T_2 соединена со вторым, пятым, восьмым и т.д., а шина T_3 – с третьим, шестым, девятым и т.д. затворами. При поступлении тактовых импульсов записи под соответствующими затворами образуются потенциальные ямы для дырок.

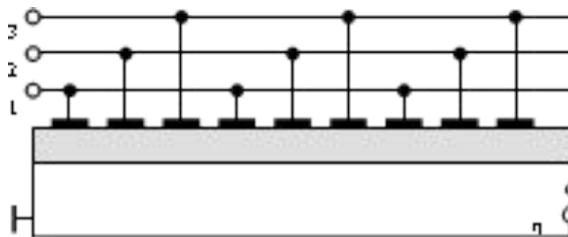


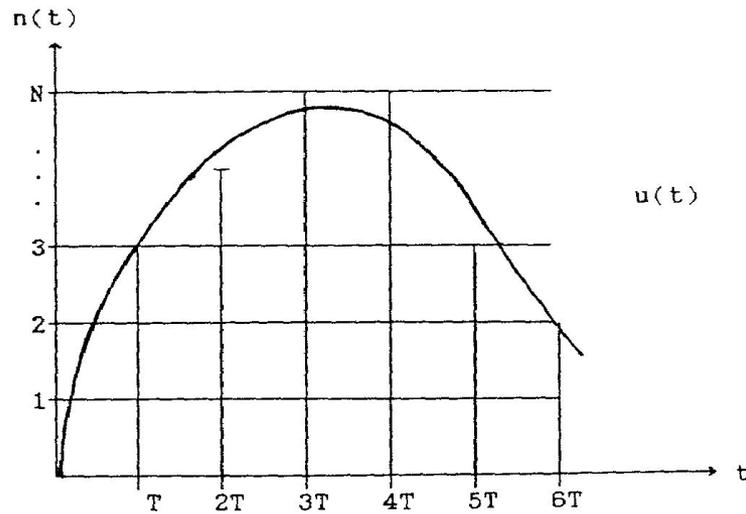
Рис. 9

Динамические регистры

- Если импульс подан на T_1 , а от устройства ввода информации поступает зарядовый пакет дырок, то этот заряд попадает в яму под первым затвором и будет там сохранен. При поступлении тактовых импульсов на шину T_2 (а затем на T_3) зарядовый пакет будет перемещаться под соседний затвор. Одновременно под другими затворами также записывается и сохраняется зарядовая информация. Таким образом осуществляется запись и перемещение информации от затвора к затвору.
- Отметим, что в регистрах на ПЗС обязательно присутствие устройств ввода и вывода зарядовых пакетов. Устройство ввода осуществляет преобразование уровней напряжения в сигнальные зарядовые пакеты, а устройство вывода информации – обратное преобразование.

Цифровая обработка радиосигналов

Все физические процессы, в том числе и радиотехнические сигналы, являются непрерывными (аналоговыми). Часто на практике возникает необходимость преобразования таких сигналов к виду, пригодному для обработки цифровыми устройствами. Преимущества цифровых методов обработки радиосигналов очевидны и заключаются в обеспечении высокой точности, стабильности параметров, недостижимых при аналоговой обработке. Цифровые схемы проектируются на основе одного или нескольких типов логических элементов, что существенно повышает технологичность их производства. В то же время аналоговые схемы содержат элементы с разными номиналами и потому требуют настройки. Стабильность цифровых устройств обеспечивается тем, что логические элементы имеют два устойчивых разграниченных состояния, которые сохраняются даже при воздействии внешних дестабилизирующих факторов (например температурных). Обработка сигналов цифровыми методами позволяет достичь прямоугольной формы одного из основных параметров фильтров амплитудно-частотной характеристики.



Приведение аналогового сигнала $u(t)$ к цифровому виду $n(t)$

Любой непрерывный сигнал $u(t)$ может быть представлен в цифровом виде путем его дискретизации по времени и квантования по уровню, как показано на рис. 9.1. При этом естественно возникает вопрос об обратном восстановлении аналогового сигнала без потери информации.

Принцип выбора интервалов дискретизации T , при которых не происходит потери аналоговой информации, впервые обоснован В.А. Котельниковым в 1933 г. Однако потеря информации может произойти и при квантовании по амплитуде уже дискретизированного сигнала, т.к. число уровней квантования N конечно. N выбирается исходя из требуемой точности восстановления аналогового сигнала (например, из соотношения сигнал/шум). Таким образом, сигнал дискретизированный по времени и квантованный по уровню называется цифровым.

Устройства, осуществляющие дискретизацию и квантование непрерывного сигнала, называются аналого-цифровыми преобразователями (АЦП). Для обратного преобразования используются цифро-аналоговые преобразователи (ЦАП).

ЦИФРО-АНАЛОГОВЫЕ И АНАЛОГО-ЦИФРОВЫЕ ПРЕОБРАЗОВАТЕЛИ

- Информация в электронных вычислительных машинах обрабатывается и выдается обычно в цифровом виде, а вот поступает часто в аналоговой форме (например, сигналы с различных датчиков). При этом возникает необходимость в преобразовании аналоговой информации в цифровую. Часто возникает и обратная задача (например, для работы стрелочных приборов, громкоговорителей и др.) – преобразовать цифровую информацию в аналоговую форму. Для выполнения таких преобразований используются аналого-цифровые и цифро-аналоговые преобразователи, которые обычно представляют собой ИС или БИС.
- Сначала рассмотрим цифроаналоговые преобразователи (ЦАП). Большинство устройств ЦАП основано на суммировании токов, величина каждого из которых пропорциональна старшинству («весу») цифрового разряда при его единичном значении. Реализация этого принципа может быть осуществлена в сумматоре на ОУ (см. рис. 10). Количество входов здесь определяется числом разрядов преобразуемого сигнала, записанного в двоичном коде.

- Обозначим единичный сигнал старшего разряда как $U_{В\ x1}^1$, а младшего – $U_{В\ x3}^1$. Поскольку $U_{В\ x1}^1 = U_{В\ x2}^1 = U_{В\ x3}^1$, то необходимо что бы $4R_1 = 2R_2 = R_3$, т.е. сопротивление на входе ОУ для более младшего разряда должно быть в два раза больше (входной ток в два раза

ршинству разряда. В этом случае можно записать:

$$U_{ВЫХ} = -\frac{R_{ОС}U_{ВХ1}^1}{R_1} \left(1 + \frac{1}{2} + \frac{1}{4} \right) = -K_{МШ} \cdot 7,$$

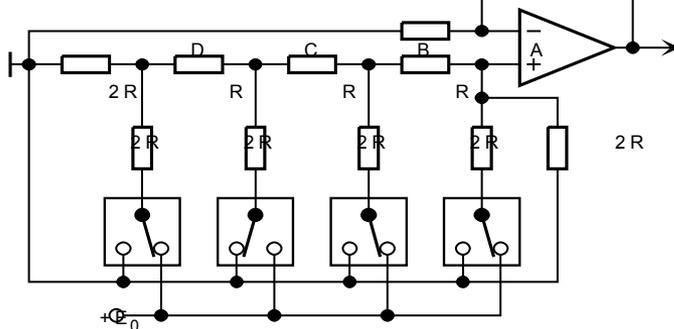
коэффициент

где $K_{МШ} = R_{ОС} U_{В\ x1}^1 / 4R_1 -$
 п 26

определяющий масштаб преобразования цифрового сигнала.

ЦИФРО-АНАЛОГОВЫЕ И АНАЛОГО-ЦИФРОВЫЕ ПРЕОБРАЗОВАТЕЛИ

- Записанное выше справедливо для числа 7, которому в двоичном коде соответствует запись 111 (на все входы поданы единичные сигналы). Если на входах ЦАП присутствуют сигналы двоичной записи 101, то на выходе получим $U_{\text{ВЫХ}} = -K_{\text{МШ}} \cdot 5$, а если на входах имеем сигналы 010, то $U_{\text{ВЫХ}} = -K_{\text{МШ}} \cdot 2$ и т.д.
- В рассмотренном варианте ЦАП очень жесткие требования следует предъявлять к номиналам резисторов, точность которых и определяет точность всего преобразователя. Обойти эти серьезные трудности удастся в другом варианте ЦАП, принципиальная схема которого приведена на рис. 10. Здесь использована матрица резисторов (лестничный делитель), которые имеют лишь два номинала R и 2R и неинвертирующий усилитель на ОУ.
- С помощью ключей (обычно транзисторных) ко входам ЦАП подключается либо напряжение единичного сигнала от эталонного источника E_0 , либо общая шина. Положение ключей на рис. 10 соответствует числу 13, т.е. в двоичном коде – 1101.



ЦИФРО-АНАЛОГОВЫЕ И АНАЛОГО-ЦИФРОВЫЕ ПРЕОБРАЗОВАТЕЛИ

- Любая часть матрицы резисторов имеет выходное сопротивление равное R . Например, в узле D имеет место параллельное включение двух сопротивлений по $2R$, следовательно его $R_{\text{ВЫХ}} = R$. В узле C последовательно включены выходное сопротивление узла D и сопротивление R , параллельно которым включено сопротивление $2R$, т.е. полное сопротивление равно $(R + R)/2R = R$. Не трудно видеть, что это правило действует по всей матрице.
- Для единичного сигнала старшего разряда на неинвертирующем входе ОУ (т. А) создается напряжение $E_0/3$. От единичных сигналов младших разрядов создаются напряжения в 2, 4 и 8 раз меньше соответственно.
- В рассматриваемом варианте ЦАП и ему подобных можно использовать ключи как на биполярных, так и на МДП транзисторах. КМДП ключи при всей их привлекательности обладают достаточно большим собственным сопротивлением, что создает при их использовании ряд трудностей. Поэтому в ЦАП лучше применять ключи на биполярных транзисторах.

ЦИФРО-АНАЛОГОВЫЕ И АНАЛОГО-ЦИФРОВЫЕ ПРЕОБРАЗОВАТЕЛИ

Существует много различных вариантов аналого-цифровых преобразователей (АЦП). В ряде случаев в них используется метод сравнения преобразуемого аналогового сигнала с набором стандартных аналоговых сигналов, каждый из которых заведомо равнозначен определенному числу, записанному в цифровом двоичном коде.

На рис.11 приведена структурная схема одного из распространенных вариантов АЦП. Она содержит генератор тактовых импульсов ГИ, реверсивный счетчик, ЦАП и компаратор К. Счетчик импульсов подсчитывает число тактовых импульсов, выводя на свои выходы информацию об этом в двоичном коде. Эта информация преобразуется ЦАП в аналоговую, которая чаще всего представляется в уровнях напряжения U_0 . Компаратор сравнивает уровни $U_{вх}$ и U_0 . Если $U_{вх} > U_0$, то на выходе компаратора будет положительное напряжение, а при $U_{вх} \leq U_0$ – отрицательное.

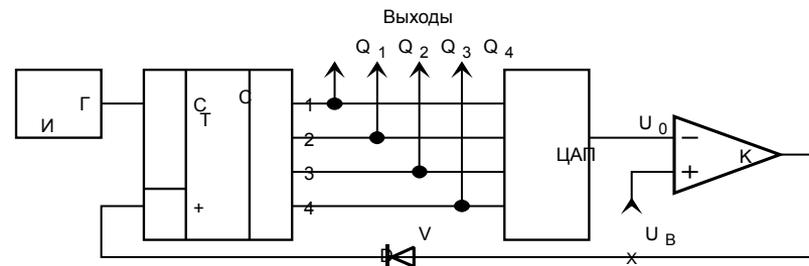


Рис.11.

ЦИФРО-АНАЛОГОВЫЕ И АНАЛОГО-ЦИФРОВЫЕ ПРЕОБРАЗОВАТЕЛИ

В первом случае счетчик импульсов работает на суммирование, увеличивая с каждым очередным тактовым импульсом двоичное число на своем выходе и, соответственно, напряжение на выходе ЦАП.

Если на вход счетчика «+» поступает нулевой уровень, то он переходит в режим работы на вычитание, что приводит к уменьшению U_0 . Таким образом, АЦП работает как замкнутая система регулирования, поддерживая U .

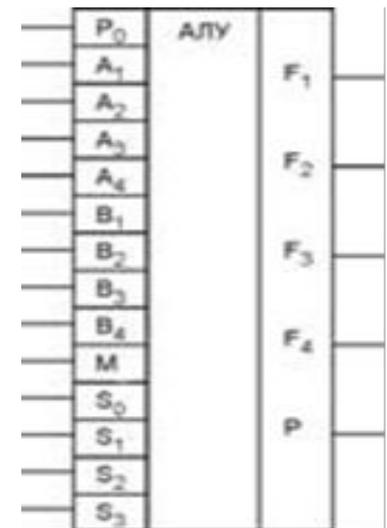
Выходной цифровой сигнал АЦП снимается с разрядов реверсивного счетчика. Он соответствует значению аналогового сигнала $U_{\text{ВХ}}$.

Микропроцессоры

- Микропроцессором (МП) принято называть однокристалльное устройство, выполненное в виде СБИС, которое производит обработку информации по определенной программе, задаваемой управляющими сигналами. МП также обеспечивает ввод и вывод информации, принятие необходимых решений и проведение арифметических и логических операций.
- Одной из основных структурных частей МП является арифметическо-логическое устройство (АЛУ). Принцип, заложенный в основу работы АЛУ, позволяет существенно расширить функциональные возможности СБИС с очень высокой степенью интеграции. С экономической точки зрения узкоспециализированные системы не могут выпускаться массовыми сериями, поскольку их широкое применение резко ограничено отсутствием возможностей перестройки параметров. Однако современные достижения полупроводниковой технологии понуждают увеличивать степень интеграции, тем самым повышая надежность и улучшая массогабаритные показатели электронных устройств. Разрешение этих противоречий осуществляется с помощью программирования работы СБИС, что и проявляется весьма ярко в АЛУ.

Микропроцессоры

- На рис. 12 приведено схемное обозначение АЛУ, способного проводить операции над четырехразрядными входными кодами. Эти коды здесь обозначены буквами А и В. Сигналы, поступающие на управляющие входы S, задают определенную операцию, которая и должна быть проведена над величинами А и В.
- Первостепенной важностью обладает сигнал, поступающий на вход М. При $M = 0$ в АЛУ выполняются арифметические операции над многоразрядными двоичными числами А и В: сложение, вычитание, сдвиг числа на разряд и др. При этом конкретный вид операции задается определенной комбинацией сигналов S. Если из внешней цепи подается сигнал переноса $P_0 = 1$, то он добавляется в младший разряд. На выходе же АЛУ (подобно многоразрядному сумматору) может сформироваться сигнал переноса (переполнения) из старшего разряда Р. При $M = 1$ АЛУ превращается в устройство, выполняющее логические операции. В рассматриваемом здесь варианте (рис. 12) может быть произведено 16 разных логических операций (А, АВ, А+В и др.), задаваемых сочетаниями управляющих сигналов S.



32

Микропроцессоры

•Поскольку совокупность входных данных однозначно определяет представляемый входными сигналами результат, то естественно отнести АЛУ к комбинационным устройствам. Хотя нельзя и не отметить определенное разнообразие проводимых АЛУ операций, но все же их основная ограниченность тоже неоспорима: все операции проводятся только над двумя переменными. Кроме того, в АЛУ отсутствует возможность проводить умножение, деление и другие, более сложные, действия. Устранение указанных недостатков реализуется в микропроцессорах. В основе их принципа действия используется последовательное выполнение разнообразных, относительно простых, операций (с помощью АЛУ) в соответствии с заданной программой. На рис. 13 приведена упрощенная структурная схема МП.

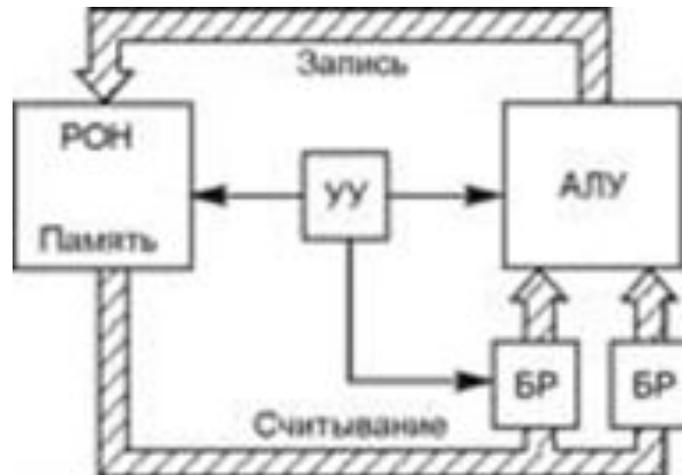


Рис. 13

Микропроцессоры

- Она содержит регистр общего назначения (РОН), два буферных регистра (БР), устройство управления (УУ) и АЛУ. Кроме того, здесь используются две внутренние магистрали, являющиеся многопроводными линиями связи, по которым передаются многоразрядные двоичные числа. В РОН хранится вся информация, используемая в процессе работы МП, а БР служат для кратко' временного сохранения данных (например, чисел А и В) во время проведения АЛУ вычислительных операций в соответствии с программой. Функции УУ включают в себя обработку команд, выбор нужного регистра в РОН, задание кода операции, обмен информацией и т.д.
- При работе МП данные, над которыми выполняется операция, передаются по магистрали из РОН в буферные регистры. После этого по команде от УУ в АЛУ производится указанная операция, результат которой по другой магистрали поступает для хранения в РОН. Так, например, при сложении трех чисел сначала производится сложение первых двух, и результат в виде их суммы записывается в РОН. Затем к этой сумме, опять поступившей по магистрали в АЛУ из РОН, плюсуется третье слагаемое, также ранее хранимое в РОН. Подобным последовательным порядком проводятся и другие операции. Отметим, что умножение чисел сводится к их сдвигу и последовательному сложению.
- При выполнении сложных логических задач они расчленяются на простые логические операции, которые проводятся последовательно подобным образом.
- Итак, при работе МП последовательно проводится большое количество простых арифметических и логических операций, что позволяет почти неограниченно усложнять решаемые им задачи. Однако такая последовательность операций резко увеличивает время решения всей задачи. Этот факт указывает на крайнюю необходимость повышения скорости работы цифровых устройств, которая во многом определяется быстродействием их образующих структурных элементов (транзисторных ключей).
- На основе МП могут быть выполнены микро'ЭВМ. При этом МП должен быть снабжен дополнительными ЗУ, органами управления и связи с периферийными устройствами (интерфейс), а также дополнительными устройствами (датчиками, АЦП, ЦАП и др.).

Состязания сигналов

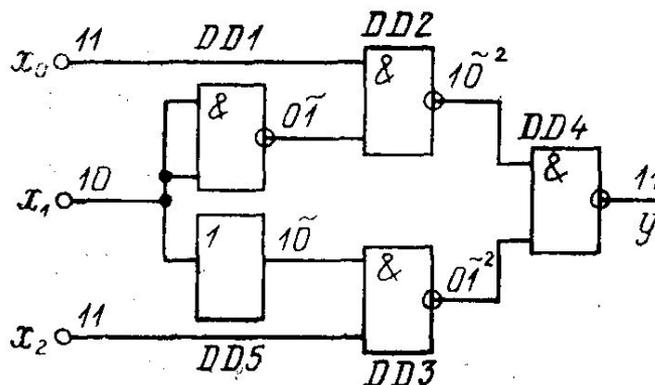
Проектирование КЦУ проводится на основе математического аппарата булевой алгебры, а это означает, что такой важный параметр, как время (t) не учитывается. Таким образом, не учитываются физические процессы, происходящие в реальных схемах. В логических элементах имеются задержки распространения сигналов, что приводит к нарушению функциональной надежности устройств во время переходных процессов. Задержками обусловлены «состязания» сигналов, которые вызывают неустойчивую работу цифровых устройств. Таким образом, возникает техническое противоречие между математическим моделированием устройств и их реальным функционированием. Состязания сигналов подразделяются на статические и динамические. Состязания называются статическими, если для двух последовательных состояний входов состояние выхода должно остаться неизменным.

Способы борьбы с состязаниями СИГНАЛОВ

Для разрешения этого противоречия применяются следующие способы:

1. Подбор задержек элементов таким образом, чтобы задержки в различных ветвях распространения сигнала стали бы равными

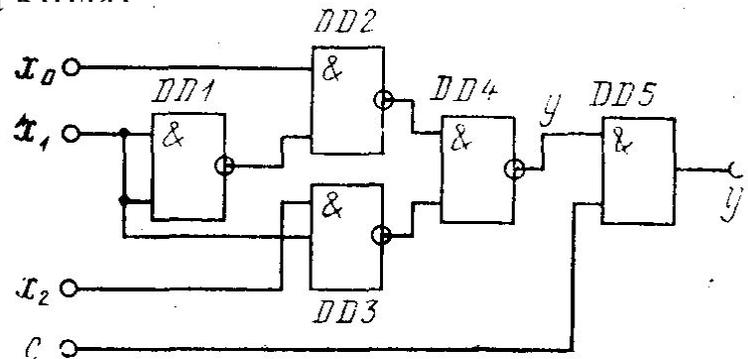
Для устранения эффекта состязаний в схеме по данному методу необходимо уравнивать задержки в ветвях распространения сигнала. Для этого в одну ветвь вводим повторитель, имеющий такую же задержку, как и остальные элементы.



2. Введение дополнительной синхронизации

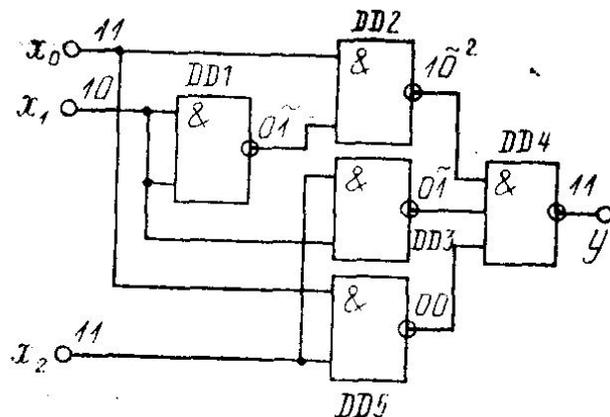
Этот метод базируется на том, что сигнал на выходе устройства, в котором возникает эффект состязаний, через определенное время принимает правильное значение. Следовательно, если передавать информацию потребителю после завершения переходных процессов, то можно избежать неприятных последствий эффекта состязаний. Для этого в устройство вводят дополнительный логический элемент, который передает сигнал с выхода устройства, если сигнал синхронизации $C=1$ равен единице, и имеет состояние «ноль», если $C=0$.

Из приведенного анализа схемы следует, что через $3T_{з.ср}$ на ее выходе сигнал принимает правильное значение (переходные процессы завершились). Таким образом, необходимо, чтобы сигнал синхронизации ($C=1$) появлялся не ранее, чем через $3T_{ср}$ после изменения значений сигналов на входах.



Дополнительно введенный элемент $DD5$ обеспечивает связь между цифровым устройством, в котором возникает эффект состязаний, и потребителем информации.

3. Введение логической избыточности



При переключении сигнала на входе X_1 в данной схеме состязания не возникают, поскольку дополнительно введенный элемент $DD5$ не изменяет своего состояния (0), что блокирует элемент $DD4$. Таким образом, удалось построить схему, свободную от состязаний, путем введения избыточности (дополнительно введен элемент $DD5$).

Устранение состязаний сигналов в цифровых устройствах требует внесения избыточности в схему, т. е. введение дополнительных элементов, и поэтому оно может быть рекомендовано только в том случае, когда состязания приводят к нежелательным последствиям.