

# **О развитии российских аппаратно-программных платформ и совместимого ПО**

# Универсальные микропроцессоры «ЭЛЬБРУС» и МЦСТ-R



МЦСТ R2000+  
28нм

МЦСТ R2000  
28нм

Эльбрус-8СВ  
28нм

Эльбрус-16С  
16нм

Эльбрус-2С3  
16нм

Эльбрус-12С  
16нм

SPARC V9 OoO

SPARC V9 OoO

5 поколение

6 поколение

6 поколение

6 поколение

-16 GFLOPS

-64 GFLOPS

-580 GFLOPS

-1.5 TFLOPS

-0,18 TFLOPS

-1,1 TFLOPS

-2 ядра

-8 ядер

-8 ядер

-16 ядер

-2 ядра

-12 ядер

-2 ГГц

-2 ГГц

-1.5 ГГц

-2.0 ГГц

-2.0 ГГц

-2.0 ГГц

-2 MB L2

-8 MB L2

-SIMD-128

-Виртуализация

-Виртуализация

-Виртуализация

-DDR4

-DDR4

-DDR4

-48 MB L2 + L3

-2 MB L2 на ядро

-36 MB L2 + L3

-3D GPU

- до 4 МП

-До 4 МП

-8 каналов DDR4

-SoC **мобильный**

- 2 кан. DDR4

-5 W

-25 W

-80 W

-До 4 МП

-3D GPU+codec

- до 2 МП

- Sample OK

- Sample OK, TO2

- Sample OK , TO2

- TO2 1H2022

2023 – серия

2018

2018

2022 - серия

2022 – серия

2023 – серия

# Преимущества архитектуры Эльбрус

## Параллельная энергоэффективная архитектура

- 25 скалярных оп. за такт за счет явного параллелизма (микро)операций
- Микрооперации планирует российский оптимизирующий компилятор
- Возможности для оптимизации программистами
- Высокая однопоточная производительность

## Эффективная двоичная совместимость с Intel x86, x86-64

- Аппаратно-программная технология динамической двоичной трансляции
- ДТ любых операционных систем в кодах x86/x86-64 Windows, Linux, QNX и т.д.
- ДТ приложений в кодах x86/x86-64, функционирующих в среде Linux
- Производительность до 80% от нативной (изначально в кодах Эльбруса)

## Информационная защищённость

- Российский BIOS (сертифицирован ФСБ)
- Защищённость против ряда кибератак «из коробки»
- Технология безопасных вычислений
  - Аппаратная защита целостности структуры памяти программы
  - Отладка приложений на скорости ~80% от базовой (в незащищённом режиме)
  - Гарантированное обнаружение атак, нарушающих структуру памяти



# Инфобез: Технология безопасных вычислений

- **Защита от ошибок программиста:**
  - неинициализированные данные
  - контроль границ объектов
  - обращение к освобождённой памяти
- **Защита от эксплуатации ошибок злоумышленником:**
  - Переполнение буфера (buffer overflow)
  - use-after-free
- **Изоляция недоверенного модуля / защита от утечек информации через библиотеки**
  - межмодульная защита
- **Рост производительности труда программистов в несколько раз**

В каждой тысяче строк кода содержится минимум одна ошибка

В ядре Linux содержится 20+ млн строк кода



Ошибки в системах АСУ ТП, связанные с неправильной работой с памятью  
- Отчёт Positive Technologies, 2016

Для финансовых приложений безопасность главная характеристика после корректности функционирования. ТБВ повышает оба КРІ

# Эскиз плана освоения производства ф-ки Микрон

90GP – high-perf техпроцесс

90LP – quick win

Нейропроцессор с ядром Эльбрус

СнК с ядром новой арх-ры

МЦСТ-R4M v2, 4xSPARC 1 GHz, СнК, 4xNUMA

Эльбрус-2М-4, 2xЭльбрус 0.5 GHz, СнК, 4xNUMA

Интерфейсные микросхемы

МЦСТ-R2M, 2xSPARC 0.6 GHz, СнК

Эльбрус-2М-1, 2xЭльбрус 0.3 GHz, СнК

МЦСТ-R4M, 4xSPARC 0.6 GHz, СнК, 4xNUMA

2022

2023

2024

2025

2026

# Предложения

## Результаты в 2022, Quick save

## Результат 2024

### **Лидерство в Open-source ПО**

Оснащение российской продукции российским стеком ПО, прежде всего на основе открытого исходного кода  
Развитие оптимизирующих компиляторов для российских архитектур

Решение оргвопросов,  
Драфт стандарта разработки.  
Создание ЦОД с выч.техникой на базе российских процессоров для совместного пользования.  
**Формирование субсидии.**

Зрелый кросс-платформенный стандарт разработки ПО. 50% ПО в Реестре соответствует стандарту.  
Получено новое качество для востребованных продуктов с открытым и закрытым исходным кодом.

### **Центры компетенций по двоичной трансляции**

Разработка технологий по миграции ПО в двоичных кодах x86 на альтернативные архитектуры (RISC-V, ARM, e2k)

Решение оргвопросов, усиление кадров в x86-E2K  
старт работ по x86-ARM, x86-RISC-V

Транслятор x86-E2K с поддержкой виртуализации и внешних агентов безопасности.  
Первая версия транслятора x86-ARM, x86-RISC-V

### **Повышение безопасности и надёжности российского ПО**

Использование технологий безопасных вычислений для повышения качества и конкурентоспособности российского ПО

Публикация и развитие технологий безопасных вычислений.  
Создание ЦОД с выч.техникой для совместного пользования.  
Создание системы микро-грантов для повышения эффективности работ по переносу ПО в режим безопасных вычислений

Перенос ключевого ПО и российских ОС в режим безопасных вычислений

Создание фреймворков для микросервисных архитектур с использованием технологий безопасных вычислений

### **Повышение производительности и эффективности российского ПО**

Развитие «легковесного» ПО с высокой эффективностью использования аппаратных ресурсов, в сочетании с технологиями безопасных вычислений

Формирование целей, метрик. Создание системы грантов и микро-грантов для поддержки повышения эффективности использования аппаратуры программным обеспечением

Перенос российских операционных систем, не основанных на ядре Linux, имеющих малую кодовую базу (Fantom, KasperskyOS, EmBox, ...), на российские процессоры, российская экосистема ПО

# Предложения

- Освоение фабрики Микрон – формирование отдельной программы
- Не ослаблять требования в ПП719 (критерии внесения в Реестр) для сохранения промышленной политики. Ввести дифференциацию по уровням СБИС процессоров – 2 уровня.
- Отдельное понятие продукции вне Реестра («локализованная ВТ»).
- Сформировать масштабную программу поддержки совместимости ПО с российскими процессорами. Стандарт кросс-платформенности.
- Принять предложения по развитию оптимизированного, совместимого и безопасного ПО
- Сформировать стандарты российских микросхем для расширения действия льгот на микросхемы зарубежного происхождения.
- Экстренные меры по смягчению последствий санкций – авансированных и заблокированных поставок.

эльбрус

Компания, Продукт	Фабрика, технология	Год выпуска	Характеристики	Ниша
МЦСТ R1000	TSMC, 90G	2011	4 ядра SPARC V9, 1GHz, 2M кэш, 1xDDR2-800, ввод-вывод 1 ГБ/с. Серверный (до 4 процессоров). 15 Вт.	Спецвычислители, АРМ, ноутбуки
МЦСТ Эльбрус-2С+	TSMC, 90G	2011	2 ядра Эльбрус V2, 0.5GHz, 2M кэш, 2xDDR2-800, ввод-вывод 2 ГБ/с, Серверный (до 4 процессоров). 25 Вт.	Спецвычислители, АРМ, ноутбуки
МЦСТ Эльбрус-2СМ	Микрон, 90LP	2014	2 ядра Эльбрус V2, 0.3GHz, 2M кэш, 2xDDR2-533, ввод-вывод 1 ГБ/с, Серверный (до 4 процессоров). 20 Вт.	Спецвычислители
МЦСТ R1000M	Микрон, 90LP	2023-2024	4-8 ядер SPARC V9, 0,8GHz, 2-4M кэш, 2xDDR2-533, ввод-вывод до 8 ГБ/с. + Юж. Мост PCI-Ex.1.0 (2.0) Серверный (до 4 процессоров). 30-50 Вт.	Серверы общего назначения, спецвычислители, АРМ, АСУ ТП
МЦСТ R2000M	Микрон, 90G, СнК PCI-Ex. 2.0	2025-2026	4-8 ядер SPARC V9, 1.2 GHz, 2-4M кэш, 2xDDR2(3)-800, ввод-вывод до 16 ГБ/с. Серверный (до 4 процессоров). 40-60 Вт.	Серверы общего назначения, спецвычислители, АРМ, АСУ ТП
МЦСТ Эльбрус-4СМ	Микрон, 90LP + Юж. Мост PCI-Ex.1.0 (2.0)	2023-2024	4 ядра Эльбрус V6.5, 0.3GHz, 2-4M кэш, 2xDDR2-533, ввод-вывод до 8 ГБ/с, Серверный (до 4 процессоров). 40-60 Вт	Спецвычислители
МЦСТ Эльбрус-4СМ2	Микрон, 90G, СнК PCI-Ex. 2.0	2025-2026	4 ядра Эльбрус V7, 0.6GHz, 2-4M кэш, 2xDDR2(3)-800, ввод-вывод до 16 ГБ/с, Серверный (до 4 процессоров). 40-60 Вт	Серверы баз данных и вычислений, спецвычислители
МЦСТ V1000M	Микрон, 90LP, СнК PCI-Ex. 1.0 (2.0)	2024	2-4 ядра RISC-VЭ, 0,8GHz, 1-2M кэш, 1xDDR2-533, ввод-вывод до 2 ГБ/с. СнК 5-10 Вт.	для планшетов, АСУ ТП, маломощных ПК.
Модуль+МЦСТ N1000	Микрон, 90G, СнК	2024-2025	1-2 ядра Эльбрус V7, N ядер Модуль, СнК.	Нейропроцессор