

Базовые логические элементы цифровых интегральных микросхем 1

Логические ИМС выпускаются в виде серии логических элементов. Логические ИМС выполненные по биполярной технологии и схемотехнической реализации, делятся на следующие группы:

- 1. Транзисторная логика с непосредственной связью между логическими элементами (ТЛНС).**
- 2. Транзисторная логика с резистивными связями между логическими элементами (ТРЛ).**
- 3. Резистивно-емкостная транзисторная логика (РЕТЛ).**
- 4. Диодно-транзисторная логика (ДТЛ).**
- 5. Транзисторно-транзисторная логика (ТТЛ).**
- 6. Эмиттерно-связанная логика (ЭСЛ).**
- 7. Интегральная инжекционная логика (И²Л).**
- 8. Логика на полевых транзисторах.**

С применением полевых транзисторов наибольшее развитие получили микросхемы КМДП-логики (КМОП-логики).

Серии цифровых интегральных микросхем ТЛНС, ТРЛ, РЕТЛ, ДТЛ хотя и продолжают выпускаться промышленностью, но используются для комплектации находящейся в эксплуатации электронной аппаратуры и не используются в новых разработках. Наиболее интенсивное распространение в настоящее время получили серии цифровых ИМС, построенных на основе ТТЛ, ЭСЛ, И²Л, КМДП-логики

Разработка каждой серии микросхем начинается с **базового логического элемента** — **основы всех элементов**, узлов и устройств серии. Базовые логические элементы выполняют либо операцию **И-НЕ**, либо **ИЛИ-НЕ**. Разнообразие типов базовых элементов объясняется тем, что каждый из них имеет **свои достоинства** и **свою область применения**.

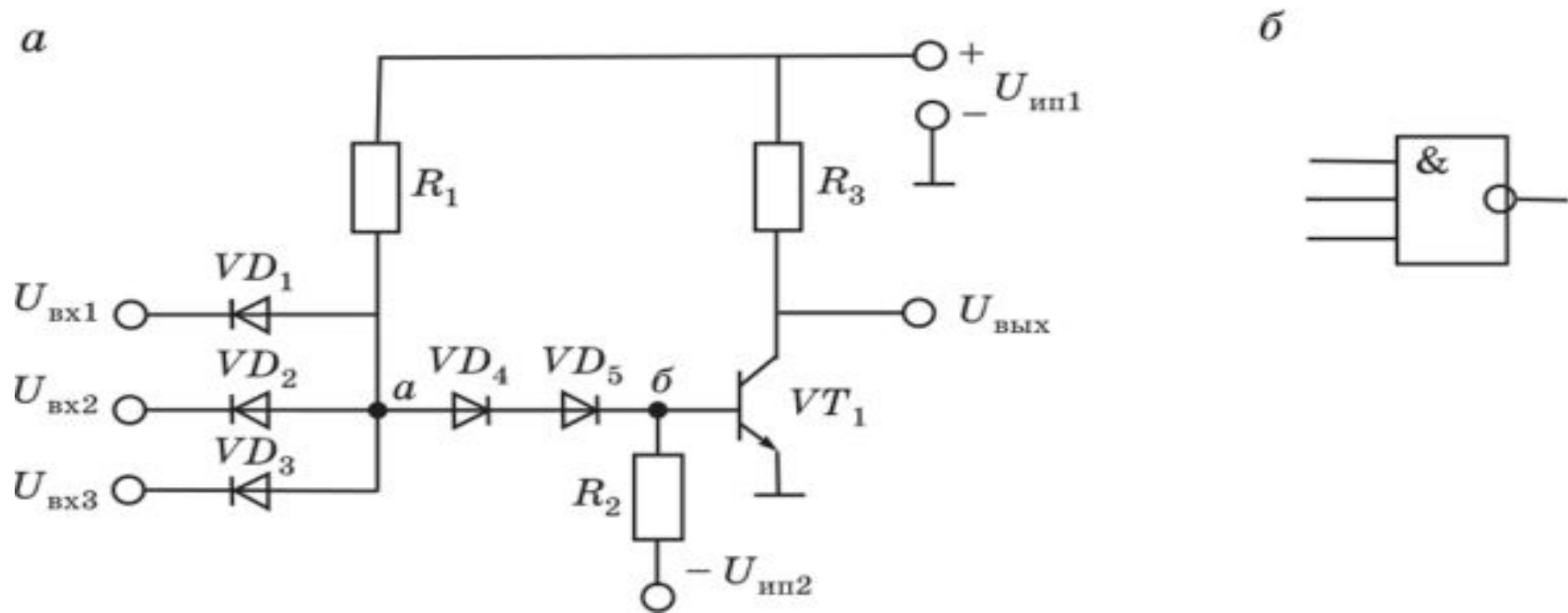
Диодно-транзисторная логика

Группа ДТЛ представляет собой сочетание диодных логических ячеек с транзисторным инвертором. Базовым логическим элементом всех серий ДТЛ является элемент Шеффера (элемент И-НЕ), реализующий операцию логического умножения с отрицанием

Промышленностью выпускаются следующие серии элементов ДТЛ: К104, К109, К121, К128, К146, К202, К215, К217, К218, К221, К240, К511.

Условное обозначение элементов ДТЛ представлено на рис б.

Схема логического элемента ДТЛ представлена на рис. а



Принцип работы ДТЛ:

В закрытом состоянии, а резистор R_2 и $C_{инп2}$ обеспечивают оптимальную величину тока этих диодов.

Пусть на один (или на все входы) подается низкий входной сигнал логического нуля $U_{вх}$. Входной диод (или все диоды) открывается и оказывается замкнутым на общую шину. От источника питания через резистор открытый диод и входную цепь протекает ток, при этом потенциал точки a уменьшается до уровня прямого падения напряжения на диоде .

$$U_a = U_{вх}^0 + U_{пр},$$

где $U_{пр}$ — падение напряжения на открытом входном диоде.

- При отсутствии VD_4 , VD_5 потенциал базы транзистора V_{Ti} был бы положительным, а транзистор — открыт. За счет падения напряжения $P_{д\text{ см}}$ на диодах VD_4 , VD_5 потенциал базы транзистора отрицателен.
- Транзистор закрыт и на выходе схемы формируется высокий уровень напряжения логической единицы. Диоды смещения должны обладать большим сопротивлением, чтобы при относительно малом токе получить большое падение напряжения.

При одновременной подаче на все входы высокого уровня напряжения логической единицы диоды $VD1...VD3$ запираются. Транзистор VT переходит в область насыщения за счет тока протекающего от источника питания. На выходе схемы появляется низкий уровень напряжения, близкий к нулю .

С целью уменьшения входного тока инвертора при действии на входе схемы напряжения логического нуля входную цепь усложняют:

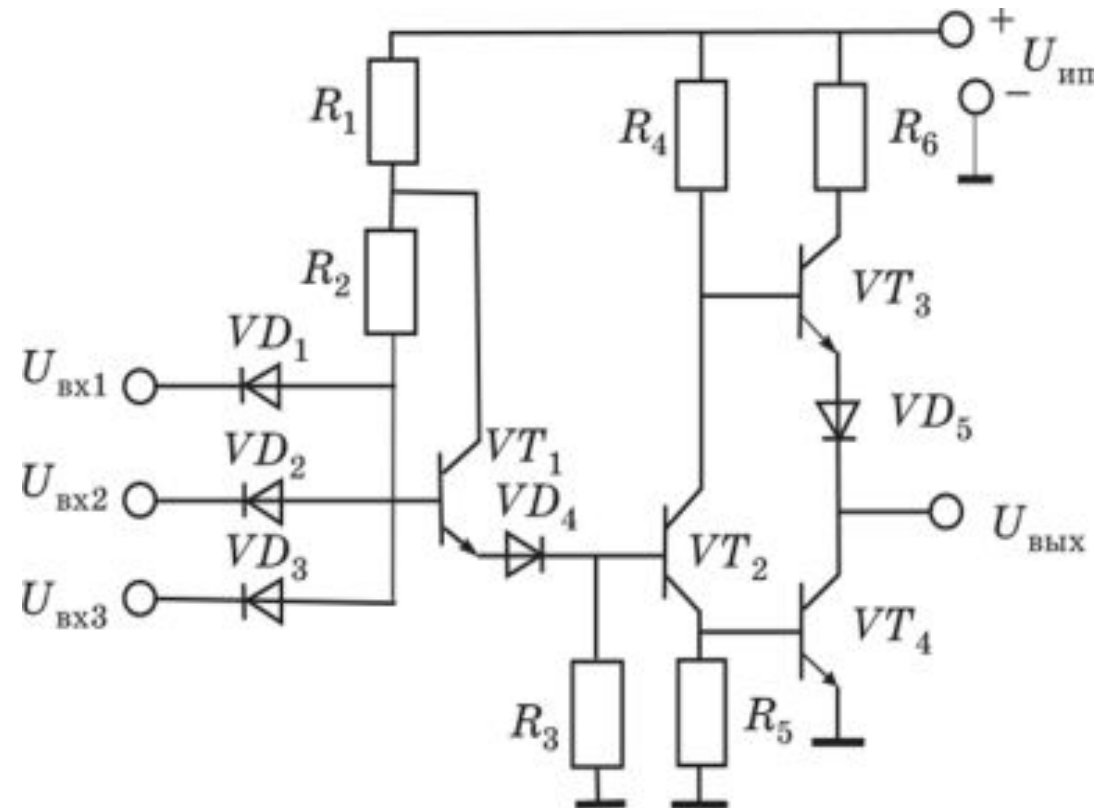


Схема обладает малым выходным сопротивлением в обоих состояниях, благодаря чему заряд и разряд паразитных емкостей в нагрузках следующего каскада протекают быстрее.

Спасибо за внимание