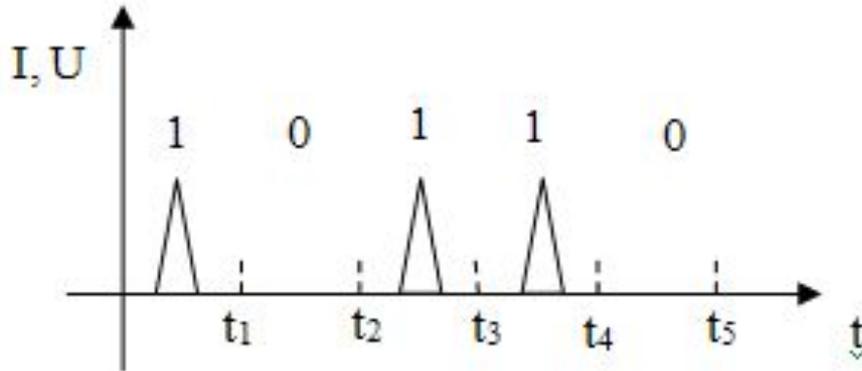
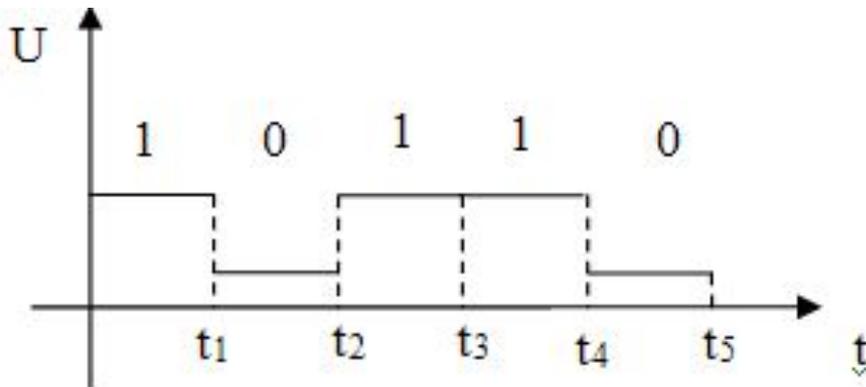


Логические основы ЭВМ

Представление двоичных чисел физическими сигналами



импульсный способ
представления
сигналов



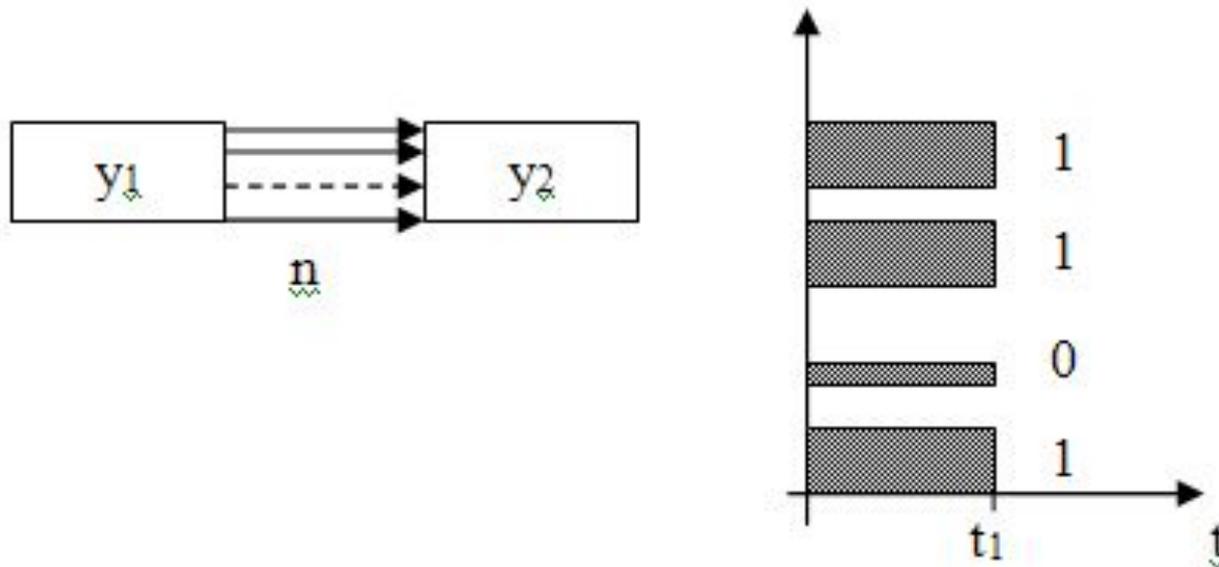
потенциальный способ
представления
сигналов

Способы передачи многоразрядной двоичной информации в ЭВМ

- Последовательный (последовательный код)

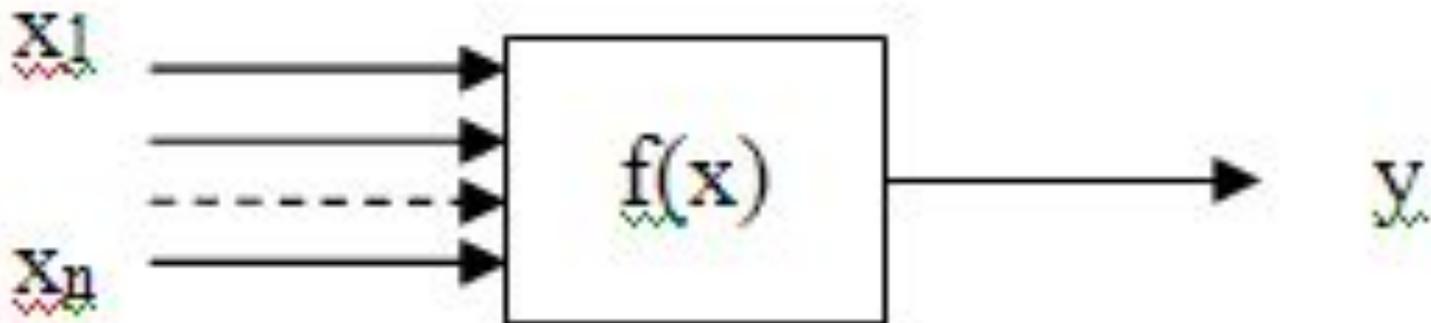
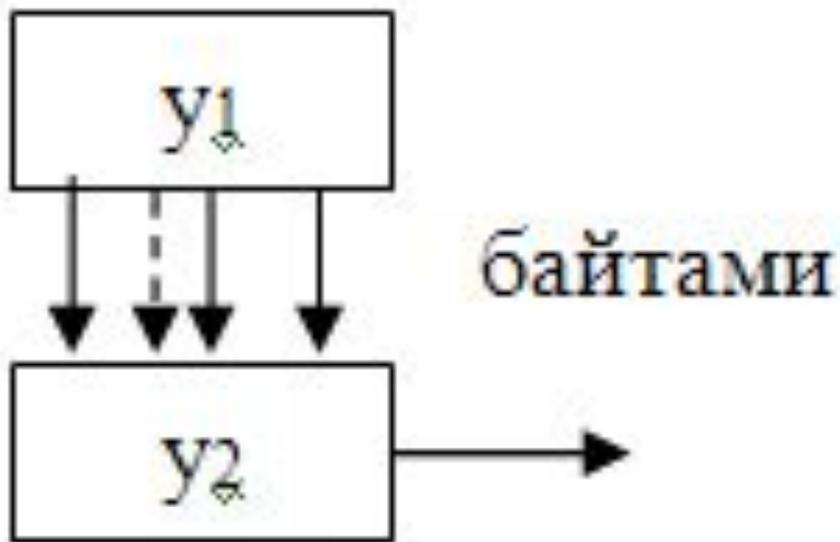


- Параллельный (параллельный код)



- Смешанный

Смешанный способ передачи



Типы синхронизации данных

Синхронизация данных - согласование различных процессов во времени.

Асинхронный способ характеризуется тем, что сигналы передаются с произвольными промежутками времени.

Синхронный способ характеризуется тем, что сигналы передаются строго периодически во времени.

Смешанный способ характеризуется тем, что байты передаются асинхронно, а биты внутри байтов синхронно.

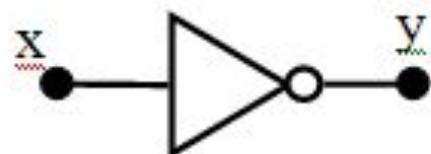
Основные логические функции и элементы

Логический элемент — это схема, которая реализует элементарные логические операции над двоичными переменными.

Таблица истинности — это совокупность всех возможных комбинаций логических сигналов на входе цифрового устройства и значений выходных сигналов для каждой комбинации.

Минтерм — булева функция, принимающая истинное значение лишь при одной-единственной комбинации своих аргументов.

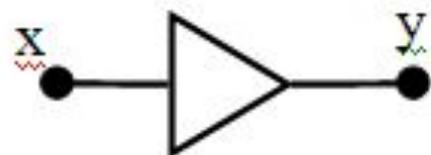
Логический элемент «НЕ» - отрицание



$$y = \bar{x}$$

<u>x</u>	<u>y</u>
0	1
1	0

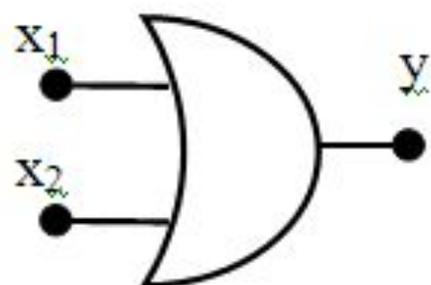
Логическая функция повторение



$$y = x$$

<u>x</u>	<u>y</u>
0	0
1	1

Логический элемент «ИЛИ»

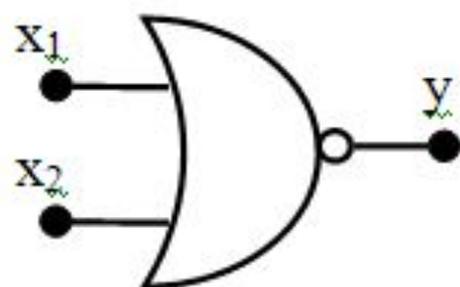


$$y = x_1 + x_2$$

$$y = x_1 \vee x_2$$

x_1	x_2	y
0	0	0
0	1	1
1	0	1
1	1	1

Логический элемент «ИЛИ-НЕ»



$$y = \overline{x_1 + x_2}$$

$$y = \overline{x_1 \vee x_2}$$

x_1	x_2	y
0	0	1
0	1	0
1	0	0
1	1	0

Логический элемент «И»

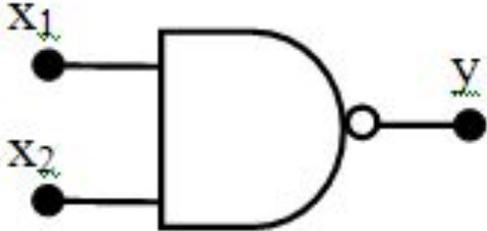


$$y = x_1 * x_2$$

$$y = x_1 \wedge x_2$$

x_1	x_2	y
0	0	0
0	1	0
1	0	0
1	1	1

Логический элемент «И-НЕ»

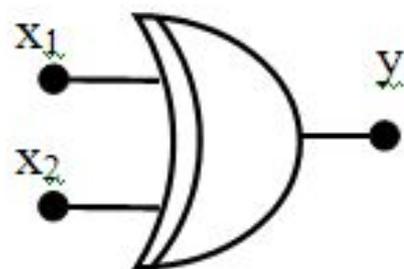


$$y = \overline{x_1 * x_2}$$

$$y = \overline{x_1 \wedge x_2}$$

x_1	x_2	y
0	0	1
0	1	1
1	0	1
1	1	0

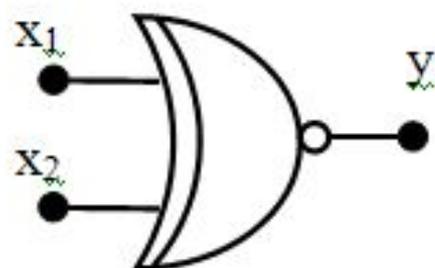
Логический элемент «исключающий ИЛИ» логическая операция **неравнозначности**



$$y = x_1 \oplus x_2$$

x_1	x_2	y
0	0	0
0	1	1
1	0	1
1	1	0

Логический элемент «НЕ исключающий ИЛИ» логическая операция **равнозначности**



$$y = x_1 \sim x_2$$

x_1	x_2	y
0	0	1
0	1	0
1	0	0
1	1	1

Комбинационная схема

Комбинационная схема — схема, выполняющая соответствующие заданной функции преобразование информации.

Комбинационные схемы — это устройства без памяти.

Выходные сигналы этого вида цифровых схем зависят только от текущей комбинации входных логических сигналов и не зависят от их предыдущих значений.

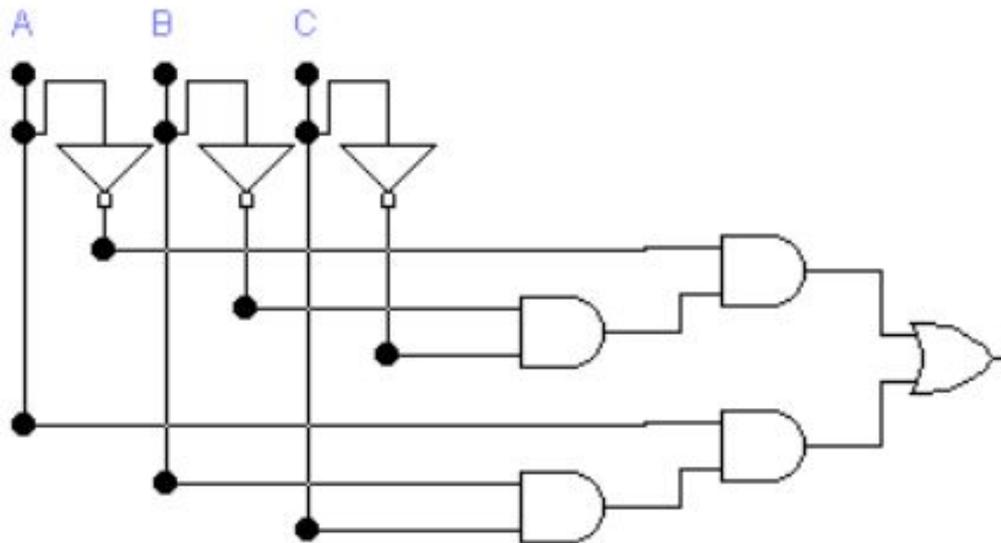
Функции алгебры логики любой сложности можно реализовать с помощью логических функций «И», «ИЛИ», «НЕ». Эти функции составляют основной базис цифровых схем.

Способы задания булевой функции

- **табличный**
- **аналитический**

Пример функции равнозначности с трех входных сигналов

	A	B	C	Выход A=B=C
0	0	0	0	1
1	0	0	1	
2	0	1	0	
3	0	1	1	
4	1	0	0	
5	1	0	1	
6	1	1	0	
7	1	1	1	1



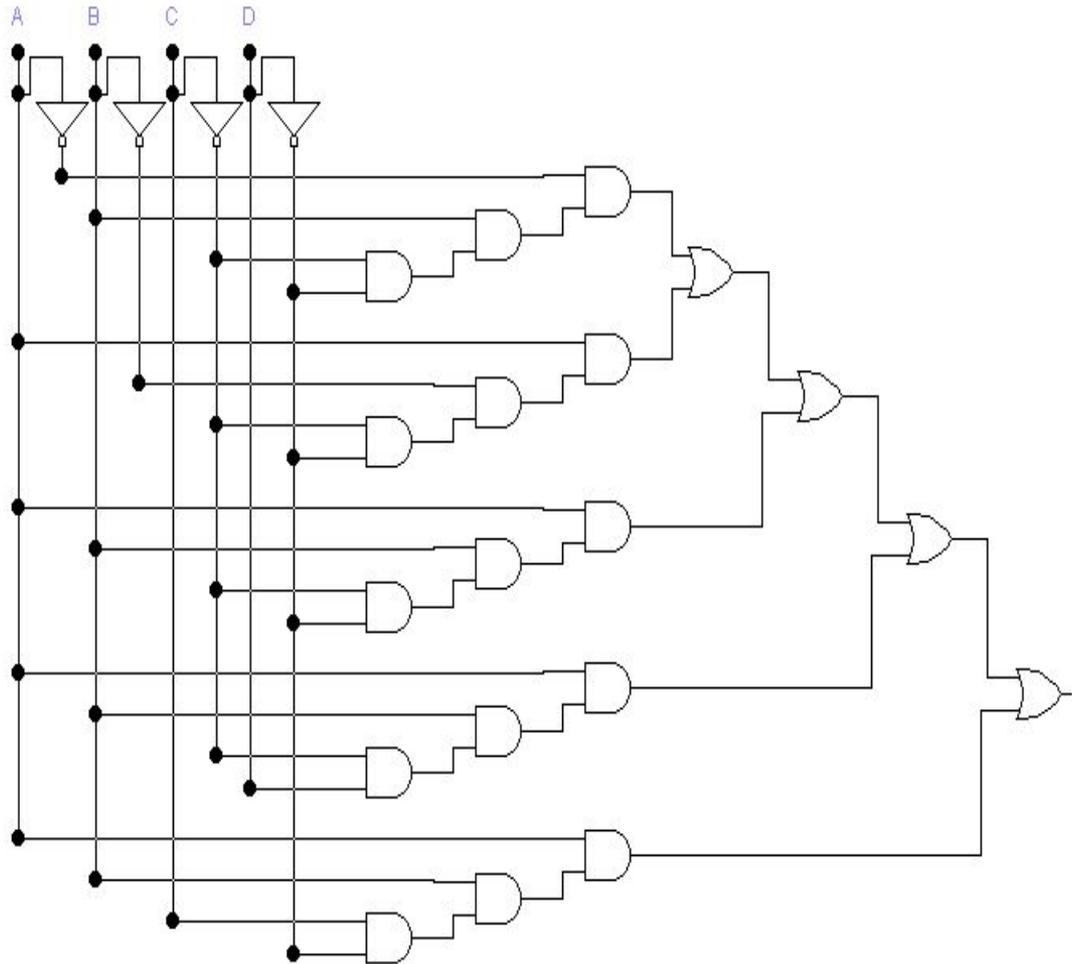
ПРИМЕР немного посложнее

	A	B	C	D	Выход 1 $A+B>C+D$	Выход 2 $A+B=C+D$	Выход 3 $A+B<C+D$
0	0	0	0	0		1	
1	0	0	0	1			1
2	0	0	1	0			1
3	0	0	1	1			1
4	0	1	0	0	1		
5	0	1	0	1		1	
6	0	1	1	0		1	
7	0	1	1	1			1
8	1	0	0	0	1		
9	1	0	0	1		1	
10	1	0	1	0		1	
11	1	0	1	1			1
12	1	1	0	0	1		
13	1	1	0	1	1		
14	1	1	1	0	1		
15	1	1	1	1		1	

Выход 1

$$A+B > C+D$$

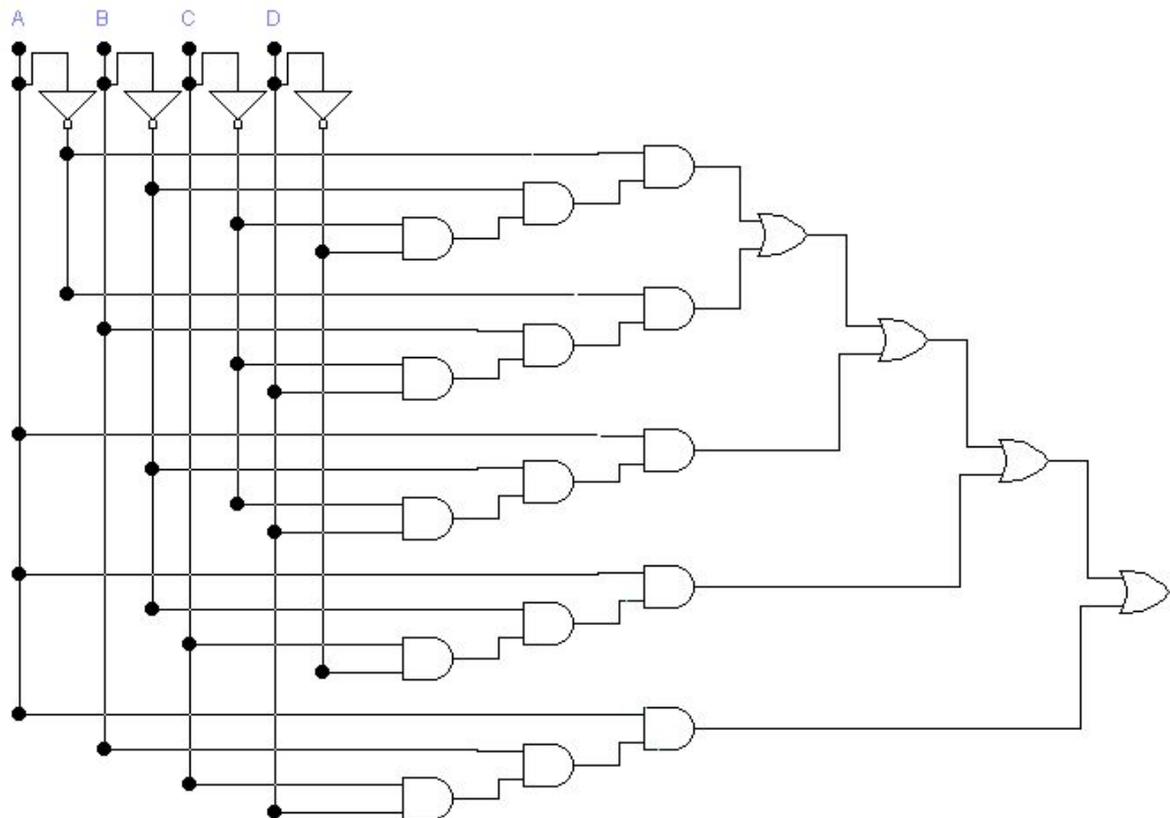
	A	B	C	D	Выход 1 $A+B > C+D$
0	0	0	0	0	
1	0	0	0	1	
2	0	0	1	0	
3	0	0	1	1	
4	0	1	0	0	1
5	0	1	0	1	
6	0	1	1	0	
7	0	1	1	1	
8	1	0	0	0	1
9	1	0	0	1	
10	1	0	1	0	
11	1	0	1	1	
12	1	1	0	0	1
13	1	1	0	1	1
14	1	1	1	0	1
15	1	1	1	1	



Выход 2

$$A+B=C+D$$

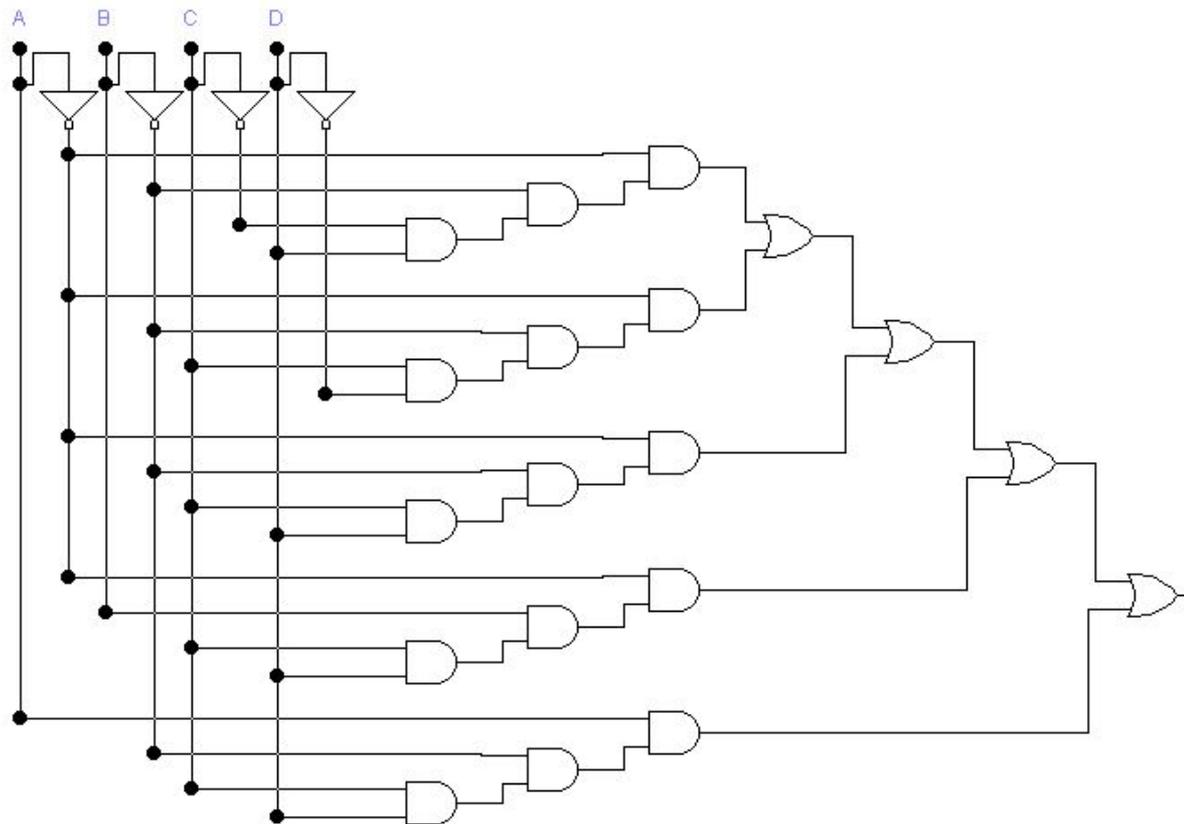
	A	B	C	D	Выход 2 $A+B=C+D$
0	0	0	0	0	1
1	0	0	0	1	
2	0	0	1	0	
3	0	0	1	1	
4	0	1	0	0	
5	0	1	0	1	1
6	0	1	1	0	1
7	0	1	1	1	
8	1	0	0	0	
9	1	0	0	1	1
10	1	0	1	0	1
11	1	0	1	1	
12	1	1	0	0	
13	1	1	0	1	
14	1	1	1	0	
15	1	1	1	1	1



Выход 3

$$A+B < C+D$$

	A	B	C	D	Выход 3 $A+B < C+D$
0	0	0	0	0	
1	0	0	0	1	1
2	0	0	1	0	1
3	0	0	1	1	1
4	0	1	0	0	
5	0	1	0	1	
6	0	1	1	0	
7	0	1	1	1	1
8	1	0	0	0	
9	1	0	0	1	
10	1	0	1	0	
11	1	0	1	1	1
12	1	1	0	0	
13	1	1	0	1	
14	1	1	1	0	
15	1	1	1	1	



Итоговая схема

Полностью собранная схема и подключенная к источникам входных сигналов и запущенная в режиме моделирования, будет включать соответствующую лампочку.

