Особенности микропроцессоров

Лекция Ливак Е.Н.

Процессоры отличаются:

- Внутренней архитектурой
- о Системой команд

Внешним видом (корпусом)

Набор команд Архитектуры CISC и RISC

(повторение)

- Две основные архитектуры набора команд - CISC и RISC
 - CISC Complete Instruction Set Computer

Архитектура с полным набором команд

Микропроцессоры Intel

- о персональные компьютеры
- RISC Reduced Instruction Set Computer **Архитектура с сокращенным набором команд**
 - Разработана первоначально компанией IBM
 - о Популярны во всем мире, т.к. на такой архитектуре работают рабочие станции и серверы под управлением ОС Unix

Принципы RISC-архитектуры (повторение)

- Каждая команда выполняется за один такт (должен быть максимально коротким)
- Все команды имеют одинаковую длину и формат (упрощение логики управления процессором)
- Обработка данных происходит только в регистрах процессора, обращение к памяти только при операциях чтения и записи
- Система команд должна обеспечивать поддержку языка высокого уровня

50 инструкций в архитектурах 1 поколения Около 150 инструкций в современных RISC-процессорах

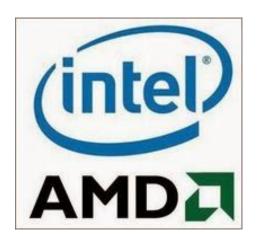
Особенности CISC-архитектуры (повторение)

- В систему команд добавлены «удобные» для программиста команды (маленькие подпрограммы)
- ⇒ Ускорение разработки программ
- ⇒ Команды CISC-процессора имеют разную длину и время выполнения
- → Некоторые команды выполняются за несколько тактов
- ⇒ Производительность ниже

Основные игроки на рынке процессоров ПК

Корпорация Intel

Корпорация AMD (Advanced Micro Devices)



3. VIA Technologies (современные процессоры KX-5000 с ядрами Katherine)

Sun Microsystems

Silicon Graphics

- Cyrix
- Motorola

триумвират

Корпорация AMD(Advanced Micro Devices)



- Компания AMD стартап Кремниевой долины
- о создана в 1969 году



Президент и генеральный директор Д-р Лайза Су

AMD — единственная в мире компания, которая владеет технологиями высокопроизводительной графики и высокопроизводительных вычислений.

Неважно, об играх, виртуальной или дополненной реальности, искусственном интеллекте или новых облачных рабочих нагрузках идет речь, эти решения требуют высокой производительности, и нашей уникальной способностью является объединение указанных технологий в решения.

amd.com/ru/





- о Дата основания:
 - 18 июля 1968 г., Маунтин-Вью, Калифорния, США
- о Генеральный директор:
 - Боб Суон (31 янв. 2019 г.–)
- о Доход: 71,9 миллиарда USD (2019 г.)
- о Штаб-квартира: Санта-Клара, Калифорния, США
- о Основатели: Гордон Мур (закон Мура), Роберт Нойс
- о Дочерние компании: Mobileye, Movidius, Intel Capital, Intel Israel

Закон Мура

Количество транзисторов, размещаемых на кристалле интегральной схемы, удваивается каждые 24 месяца (речь о размере)

Транснациональная корпорация - разработчик и производитель

- электронных устройств и компьютерных компонентов, (микропроцессоры и наборы системной логики (чипсеты) для клиентских вычислительных систем и для дата-центров, ПЛИС и FPGA-чипы (Altera),
- чипы для систем искусственного интеллекта (Mobileye, Nervana, Habana и для интернета вещей,
- энергонезависимая память и сетевые решения

- 1978 год
- 16-разрядный!!!(внутренняя архитектура)

- 20-разрядная шина адреса (1 Мб ОП)
- о 16-разрядная шина данных

Intel 80186 и 80286 (1982 год)

- 80186 для встроенных интеллектуальных устройств
- 80286 для ПК
 - Новые команды в системе команд
 - Защищенный режим (поддержка многозадачности)
 - Механизм переключения задач
 - Поддержка виртуальной памяти
 - 4-уровневая система защиты
 - 24-разрядная шина адреса (16 Мб ОП)
 - 16-разрядная шина данных

Защищенный режим (protected mode)

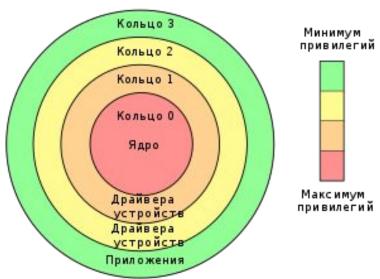
Для обеспечения совместной работы нескольких задач необходимо защитить их от взаимного влияния, взаимодействие задач должно регулироваться

- о Создан для работы нескольких независимых программ
 - → Многозадачность (псевдомногозадачность)
 - Защищает ОС от прикладных программ и программы друг от друга
 - Работает с адресами: отделяет адресные пространства ОС от пользовательских программ и адресные пространства отдельных пользователей (программ) друг от друга
- Реализован надежный механизм защиты с помощью четырёхуровневой системы привилегий.



OC Windows и Unix не используют все 4 кольца, только 0 и 3

Кольцо 0 – режим привилегированный Кольцо 3 - пользовательский



Intel 80386 — 1985 год

о первый 32-разрядный микропроцессор, ставший родоначальником семейства **IA-32**

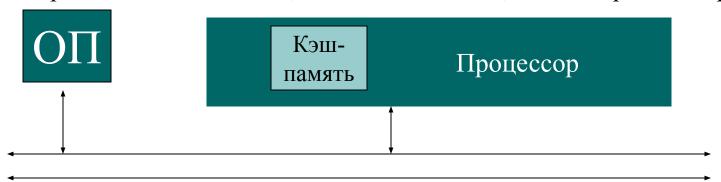
32-разрядная арифметика!!!

- Регистры блока обработки чисел с фиксированной точкой стали 32-разрядными.
- о К каждому из них можно обращаться как к одному двойному слову (32 разряда).

Архитектура 32-разрядного микропроцессора существенно отличается от архитектуры 16-разрядного

- Увеличение разрядности шины данных и шины адреса до 32 бит (4 Гб ОП)
- Впервые на кристалле микропроцессора кэш-память 1 уровня (L1) – для временного хранения команд и данных
 (Основной кэш (L2) – на системной плате)
- К используемым в реальном режиме четырем регистрам CS,
 DS, SS и ES добавлены еще два: FS и GS

- КЭШИРОВАНИЕ способ увеличения быстродействия системы за счет хранения часто используемых данных и кодов в «кэш-памяти 1-го уровня» (быстрой памяти), находящейся внутри микропроцессора.
- \circ Кэш-память очень быстрое запоминающее устройство (время выборки из ОЗУ $\approx 60\text{-}70$ нс; из кэша 10-20 нс, т.е. в 3-4 раза быстрее)



Кэширование

Идея

- **Команды** из ОП выбираются и пересылаются в процессор, а их **копии** помещаются в кэш.
- Данные из основной памяти также пересылаются в процессор, а их копии помещаются в кэш.
- о Если команда или данные понадобятся еще раз, они будут прочитаны не из памяти, а из кэша (например, циклы).
- Э Внутренняя скорость выполнения команд, прочитанных из такого кэша (на одном кристалле с процессором) выше, чем скорость выборки команд и данных из ОП.

Кэш-память

Два уровня кэш-памяти (і386).

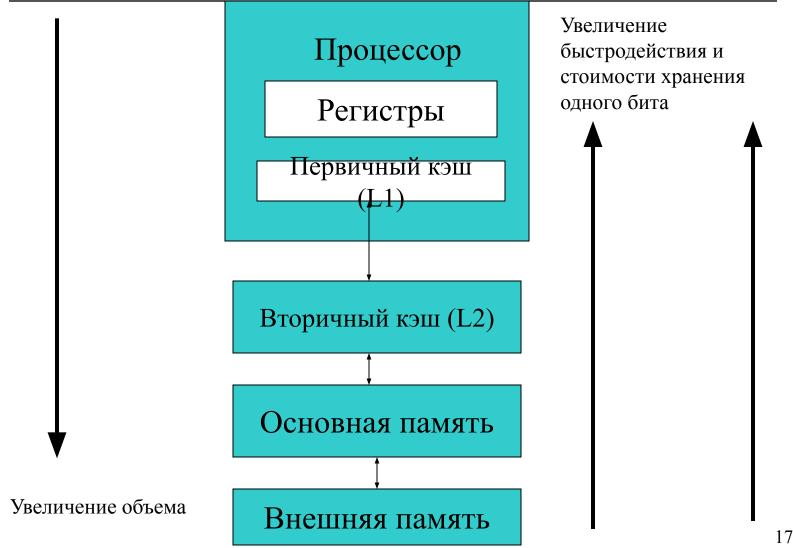
- о Первичный кэш располагался на микросхеме процессора, называется кэшем первого уровня (L1)
- о Вторичный кэш располагался между первичным кэшем и остальной памятью, имеет больший объем и называется кэшем второго уровня (L2).



Сегодня кэш-память расположена на кристалле процессора ⇒ значительное уменьшение времени доступа к ней

Сегодня кэш-память L1, L2, L3 Делится между ядрами L3 – общий для всех ядер L1, L2 – для каждого ядра свой (например, в Intel Core i7-3770K)

Иерархия памяти



Иерархия памяти

- 1. Быстрее всего осуществляется доступ к данным, хранящимся в регистрах процессора (самый маленький объем)
- 2. Кэш процессора (L1) небольшой объем
- 3. Вторичный кэш (L2) объем больше
- 4. Основная память $(O\Pi)$ значительно больше и намного медленнее кэша
 - (в типичном компьютере время доступа к ОП в 10 раз дольше времени доступа к кэшу L1).
- 5. Дисковая память огромный объем недорогой памяти. Очень медленные операции.

Управление иерархией памяти

«Идея управления иерархической системой памяти состоит в том, чтобы переместить команды и данные, которые будут использоваться в ближайшее время,

как можно ближе к процессору.»

Каждый элемент, к которому обращается процессор помещается в кэш и остается там (<u>локализация по времени</u>).

Копируется не только сам элемент программы или данных, но несколько близлежащих (<u>локализация в пространстве</u>).

«Когда кэш полон и обращение происходит к отсутствующему слову памяти, принимается решение какой из блоков удалить из кэша, чтобы добавить новый блок, содержащий требуемое слово.»

Упрощенные модели і386

- Intel 386 SX (поддержка только 16-разр.)
- Intel 386 DX (32-разр.)